

### 3 차원 회로 장치 제작을 위한 FDM 기반의 통합 시스템 개발<sup>§</sup>

오성택\* · 이인환\*\*† · 김호찬\*\*\* · 조해용\*\*

\* 충북대학교 정밀기계공학과, \*\* 충북대학교 기계공학부, \*\*\* 안동대학교 기계자동차공학과

#### Development of Hybrid Fused Deposition Modeling System for Three-Dimensional Circuit Device Fabrication

Sung Taek Oh\*, In Hwan Lee\*\*†, Ho-Chan Kim\*\*\* and Hae Yong Cho\*\*

\* Dept. of Precision Mechanical Engineering, Chungbuk Nat'l Univ.,

\*\* School of Mechanical Engineering, Chungbuk Nat'l Univ.,

\*\*\* Dept. of Mechanical & Automotive Engineering, Andong Nat'l Univ.

(Received April 17, 2014 ; Revised May 12, 2014 ; Accepted May 12, 2014)

**Key Words:** 3-Dimensional Circuit Device(3 차원 회로 장치), Direct Writing(직접주사), Solid Freeform Fabrication(임의형상 제작기술), Fused Deposition Modeling(용융압출 적층 조형)

**초록:** 임의형상 제작기술을 이용하면 원하는 형상을 빠르게 제작할 수 있다. 하지만 임의형상 제작기술을 직접 제품을 생산하기 위한 제조기술에 적용하기 위해서는 문제점들이 있다. 이에, 하나의 대안으로써 다중재료 임의형상 제작기술이 주목 받고 있다. 특히 다중재료 임의형상 제작기술을 이용하면 기존의 2 차원 PCB와는 다른, 회로 소자의 배열 및 외부 형상의 제약이 적은 3 차원 회로 장치를 제작할 수 있다. 본 연구에서는 3 차원 회로 장치 제작을 위하여 FDM 방식과 직접주사 방식을 통합한 장치를 설계하고, 이 장치를 이용하여 3 차원 회로장치를 제작하였다. 즉, LED 와 조도센서를 이용한 3 차원 회로 장치를 제작하여 작동을 확인하였으며, 자동화된 3 차원 회로 장치의 제작을 위한 임의형상 제작 기술과 직접주사 기술이 통합된 시스템 개발에 대한 기초연구를 수행하였다.

**Abstract:** It is possible to fabricate a three-dimensional (3D) shape using the solid freeform fabrication (SFF) technology. However, there are several problems in applying conventional SFF technologies to the direct manufacturing of a product. Hence, multimaterial SFF is gaining attention. Moreover, a 3D circuit device that is different from a conventional two-dimensional PCB can also be fabricated using multimaterial SFF. In this study, a hybrid system using fused deposition modeling and direct writing was designed for 3D circuit device fabrication.

#### 1. 서론

현재 임의형상 제작기술은 사용 재료 및 가공 방식 등의 기술적인 한계로 인하여 완성 제품보다는 주로 제품의 기능 또는 외관형상을 파악하기 위한 시제품 제작 분야에서 주로 사용되고 있다. 최근에는 임의형상 제작기술을 이용하여 직접 제

품을 생산하기 위한 연구가 활발히 진행되고 있으며, 그 중 하나가 다중재료를 이용한 임의형상 제작기술이다. 한편, 직접주사(direct writing) 기술<sup>(1,2)</sup>은 일련의 유체에 직접 압력을 가하여 노즐을 통해 직접 분출되게 하고, 노즐의 위치를 이송시스템을 통하여 직접 제어하여 원하는 형상의 패턴을 성형하는 기술이다. 직접주사 기술은 패턴을 성형하는데 있어서 다른 기술들에 비하여 시스템 구성이 간단하다는 장점이 있다. 따라서, 임의형상 제작기술과 직접주사 기술을 통합한 다중재료를 적용한 임의형상 제작기술을 이용하면 기존의 2 차원 PCB(printed circuit board)와는 전혀 다른 형태의

§ 이 논문은 2014년도 대한기계학회 생산 및 설계공학부문 춘계학술대회(2014. 4. 24.-25., 라마다프라자호텔) 발표논문임

† Corresponding Author, [anxanx@chungbuk.ac.kr](mailto:anxanx@chungbuk.ac.kr)

© 2014 The Korean Society of Mechanical Engineers

3 차원 회로장치(3D circuit device)를 제작 할 수 있다.<sup>(3-6)</sup> 기존의 2 차원 PCB 기판은 회로 도선의 형상이 평면에 국한되어있으며, 회로소자 또한 평면에 배열된다. 이러한 평면의 PCB 는 제품의 내부에 위치하며, 제품의 외관형상을 담당하는 케이스는 평면의 PCB 형상에 의해 영향을 받게 된다. 따라서 제품 형상설계에 제약을 준다. 하지만 다중재료 임의형상 제작기술을 이용하면 자유로운 형상을 가지면서도 그 내부에 회로소자를 3 차원 배열 할 수 있다. 따라서 회로 소자 및 회로 도선이 3 차원으로 배열된 형상의 제약이 적은 3 차원 회로 장치의 제작이 가능해진다. 본 연구에서는 FDM 방식과 직접주사 방식을 적용한 3 차원 회로 장치 제작방법을 제시하며, 간단한 회로를 구성하여 3 차원 회로장치 제작의 가능성을 확인하였다.

## 2. 3 차원 회로장치 제작

### 2.1 실험 환경

임의형상 제작기술을 이용해 3 차원 회로장치의 외관형상을 구성하는 구조물을 제작하였다. 제작된 구조물은 기존의 전자제품의 외형 케이스 및 PCB 의 절연체 역할을 동시에 수행하게 된다. 구조물 제작을 위한 임의형상 제작기술은 FDM (Fused Deposition Modeling) 방식을 사용하였으며, 이를 위해 상용화된 장비인 UP-Plus(PP3DP)를 이용하였다(Fig. 1). 또한 회로 도선 성형을 위한 직접주사 시스템을 직접 구성하였다(Fig. 2). 직접주사 시스템에서 전도성 재료는 주사기에 채워져 있으며, 주사기가 장착된 주사기펌프(KDS 210)에 의해 가압되어 튜브와 연결된 노즐을 통해 주사된다. 노즐은 LabVIEW 와 PXI 에 의해서 제어되는 3 축 정밀 스테이지(MTS-200)에 부착되어 이송된다. 전도성 재료는 바인더와 전도성 입자의 혼합물인 액체상태의 재료로써, CANS 사의 Elcaot P-100 을 사용하였다. 이는 상온에서 경화되어 공정을 단순화시킬 수 있으며, 경화 후 전기 전도성이 나타난다.



Fig. 1 Photograph of the FDM system

### 2.2 공정계획

임의형상 제작기술은 단면을 한층 한층 적층 하여 3 차원 형상을 제작한다. 3 차원 형상은 수직방향으로 성형이 이루어지며, 따라서 구조물 내부에 홈을 제작 하고, 제작한 홈에 다른 물질의 삽입이 가능하다. 즉, 구조물 내부에 회로 소자의 삽입이 가능하며, 삽입 된 회로 소자의 3 차원 배열도 가능하다. 또한 같은 방식으로 구조물 내부에 회로 소자를 연결하는 회로 도선의 성형도 가능하다. 따라서 최종적으로 구조물 내부에 회로 소자 및 회로 도선을 포함하는 3 차원 회로 장치 제작이 가능하게 된다. Fig. 3 은 3 차원 회로 장치 제작공정의 개략도이다.

FDM 방식의 임의형상 제작기술은 열가소성 플라스틱 재료를 용융하고 이를 노즐을 통해 압출하여 적층 및 조형하게 된다. 따라서 재료는 각 단면에서 가는 선 형태로 성형되게 되며, 이 선들이 단면을 구성하게 된다. 한편, 일반적인 FDM 공정에서 각 단면의 성형 시 재료절약 등의 이유로 외부에 노출되지 않은 면은 그물망 형태로 성형하게 된다.

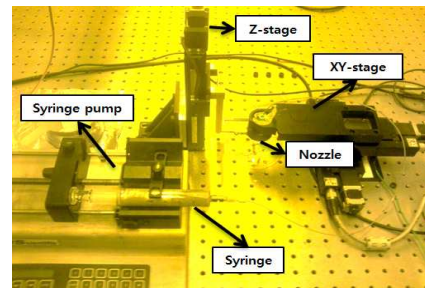


Fig. 2 Photograph of the Direct Write system

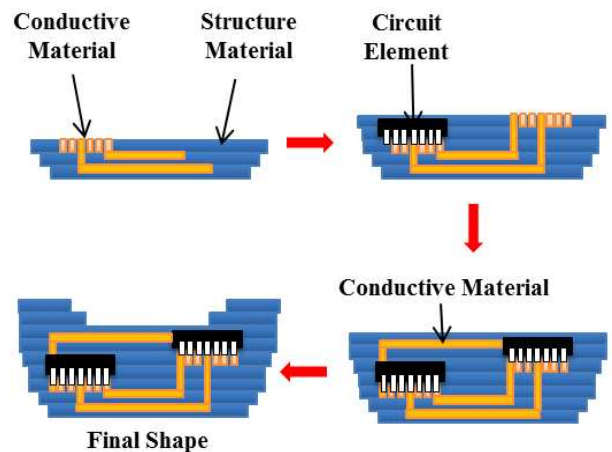


Fig. 3 Schematic drawing of 3D circuit device fabrication process

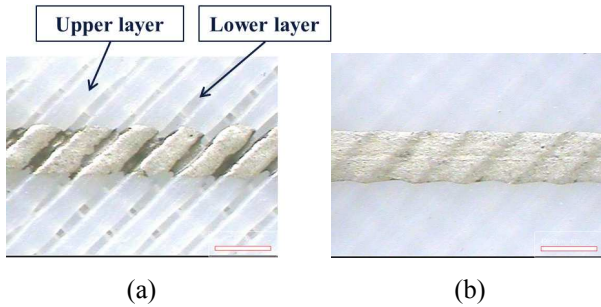


Fig. 4 Surface density of FDM structure; (a) layer-thickness : 0.25mm (b) layer thickness : 0.125mm

한편, 본 연구에서는 외부로 노출되지 않은 단면에 회로소자를 삽입하고 이들을 전기적으로 연결하는 회로도선을 직접주사방식으로 성형한다. 따라서, 각 단면에서 토출된 액체상태의 전도성 재료는 그물망 형태로 성형된 단면에 일부가 스며들게 되어 단선 등의 원인이 될 수도 있다. Fig. 4(a)는 일반적인 FDM 시스템으로 성형된 단면에 직접주사 방식으로 액체상태의 전도성 재료를 주사한 결과의 사진이다. 그림에서 알 수 있듯이 그물망 형태로 성형된 단면에 주사된 전도성 재료는 아래 단면으로 일부가 스며들고 있는 것을 알 수 있다. Fig. 4(b)는 단면의 성형 시 층 두께를 Fig. 4(a)의 250 $\mu$ m 에서 125 $\mu$ m 로 줄여 성형한 결과이다. 이때 노즐에서 토출되는 FDM 재료의 유량은 두 가지 경우 모두 동일하다. Fig. 4(b)에서 알 수 있듯이, 층 두께가 낮아지게 되면 토출되는 재료가 넓게 퍼지게 되어 아래 층에 성형된 그물망 형태를 덮게 되고 따라서 노즐에 의해서 토출된 액체상태의 전도성 재료가 정상적인 형태로 성형되는 것을 알 수 있다.

### 2.3 전도성 재료의 성형

다중재료 임의의 형상 제작기술에 사용되는 각각의 재료들은 고유의 특성들을 가지고 있고 그 특성에 따라 성형 특성 및 방법이 다르다. 따라서 각 재료의 그 특성에 맞는 성형기술 개발이 중요하다. 특히 3 차원 회로 장치의 제작에서, 구조물 내부에 위치하는 전도성 재료 형상의 성형기술이 중요하다.<sup>(7-10)</sup> 따라서 직접주사 방식을 이용한 패턴 성형 시 성형 조건에 따른 재료의 성형특성을 파악하였다.

노즐은 직경은 610 $\mu$ m, 노즐과 기저판 사이의 간격은 50 $\mu$ m 이다. Fig. 5는 FDM 방식을 이용하여 제작한 기저판에 전도성 재료를 성형한 결과이다. Fig. 6은 노즐의 이송속도를 20~50mm/sec 로 10mm/sec 씩 증가시켜 가며 각 주사유량에서의 선폭을 측정된

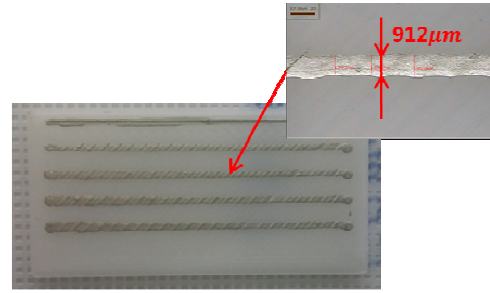


Fig. 5 Fabrication of structure and conducting wire

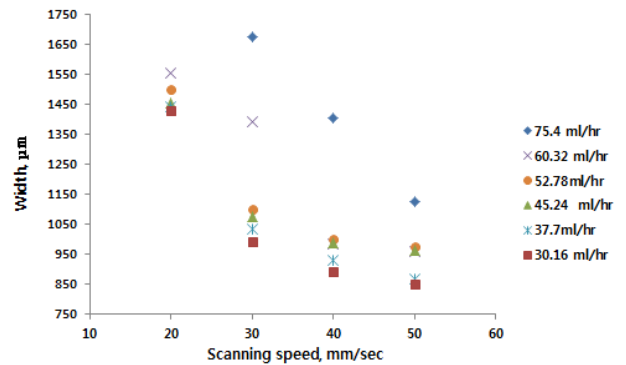


Fig. 6 Width of conductive materials for various scanning speed and flow rate

것을 정리한 것이다.

Fig. 6에서 볼 수 있듯이 주사되는 유량을 일정하게 유지 할 때 노즐의 이송속도가 증가하면 성형되는 선폭이 감소하는 경향을 가진다. 또한 노즐의 이송속도가 일정 할 때 주사유량이 증가하면 선폭이 증가하는 경향을 가진다.

## 3. 제작공정

FDM 방식을 이용하여 3 차원 회로 장치의 구조물을 제작한다. 구조물은 내부에 회로 소자 삽입 및 회로 도선 성형을 위한 홈이 설계되어 있다. 구조물 제작 과정 중에 회로 소자 삽입이 필요한 층에서 구조물 적층을 정지 시킨 후에 성형 중인 구조물을 장비에서 분리한다. 분리한 구조물은 제작된 홈에 회로 소자를 삽입하고 또한 직접주사 장치에 장착되어 회로 도선을 성형하게 된다. 회로 소자 삽입 및 회로 도선 성형 후에 구조물은 다시 FDM 장치에 장착되어 이후 층의 성형이 계속된다. 이러한 공정을 반복하여 회로 소자 및 회로 도선이 3 차원으로 배열된 3 차원 회로 장치가 제작된다. Fig. 7은 이상의 제작공정을 정리한 순서도이다.

### 3.1 PCB 가 없는 2 차원 LED 회로 제작

스위치, 건전지, 저항, LED 등의 회로 소자로 구

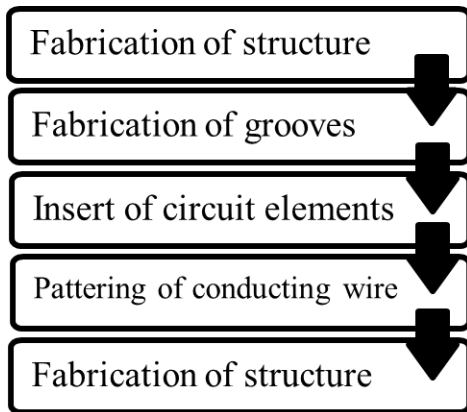


Fig. 7 Fabrication process of 3D electronic circuit

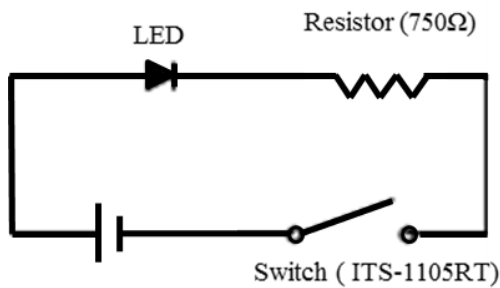


Fig. 8 Circuit diagram of LED circuit

성된 간단한 회로를 구성하였다(Fig. 8). 이는 스위치에 의하여 LED 가 점멸되는 회로로써 FDM 으로 제작된 구조물이 제품의 외관을 구성함과 동시에 절연체의 역할을 하게 되어 별도의 PCB 가 필요하지 않게 된다.

제작된 LED 회로의 경우 회로 소자 및 도선이 하나의 층에 배열되어 있다. 제작된 회로 장치의 스위치 조작 시에 LED 가 점멸되는 것을 확인하였다. Fig. 9 는 LED 회로의 제작과정이다. Fig. 10 은 제작된 LED 회로가 스위치 조작에 따라 작동하는 모습이다.

3.2.3 차원 조도센서 회로 제작

소자 및 도선이 평면에 배열된 LED 회로와는 다르게 소자 및 도선이 3 차원으로 구성된 3 차원 회로 장치 제작을 위하여 LED, 스위치, 건전지, 저항, 트랜지스터, CdS 광도전소자 등의 회로소자로 구성된 광량에 따라 LED 가 점멸하는 회로를 구성하였다. 이는 밝은 환경에서는 LED 가 꺼지며, 어두운 환경에서는 LED 가 켜지는 회로로써, Fig. 11 은 3 차원 조도센서 회로의 회로도이다.

LED 회로와 마찬가지로 FDM 방식을 이용하여 구조물을 제작하며, 내부에 소자 및 도선을 위한

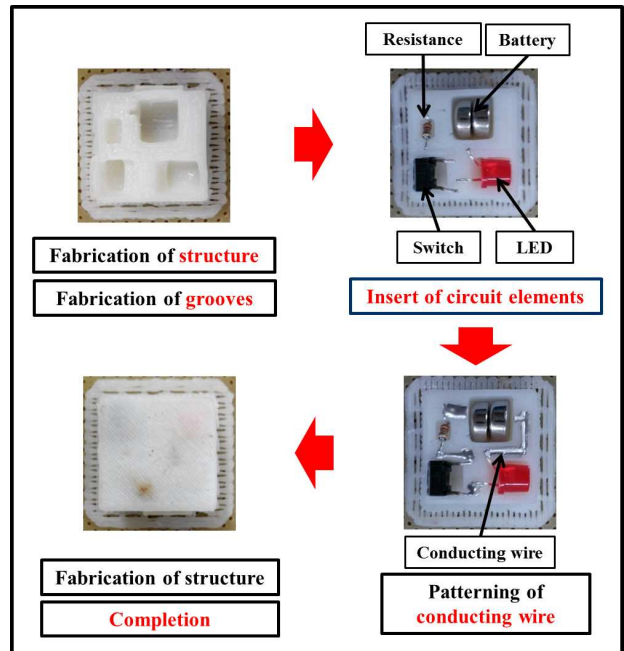


Fig. 9 Fabrication process of LED circuit without PCB

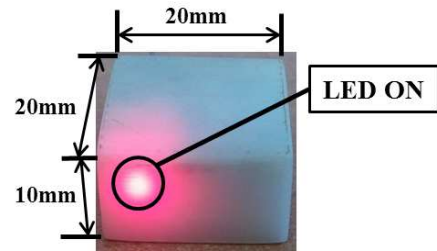


Fig. 10 Operation check of LED circuit

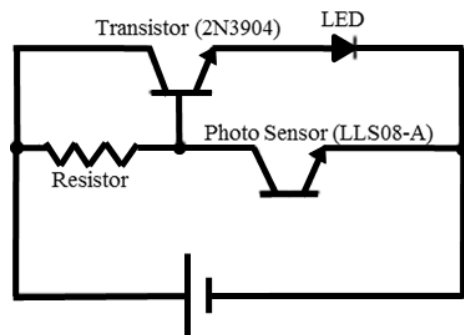


Fig. 11 Circuit diagram of CdS cell circuit

홈이 5 개의 층에 각각 위치해 있다. 한편 회로소자가 여러 층에 위치한 경우 각 층간에도 전기적인 연결이 필요하다. 따라서 회로가 위치한 층들 사이에 수직방향의 홈을 성형하고 여기에 전도성 재료를 주입하여 수직방향의 전기적 연결을 하였다. 이상의 과정을 반복하면 소자 및 도선이 3 차원으로 배열되며, 따라서 3 차원 회로 장치의 제작

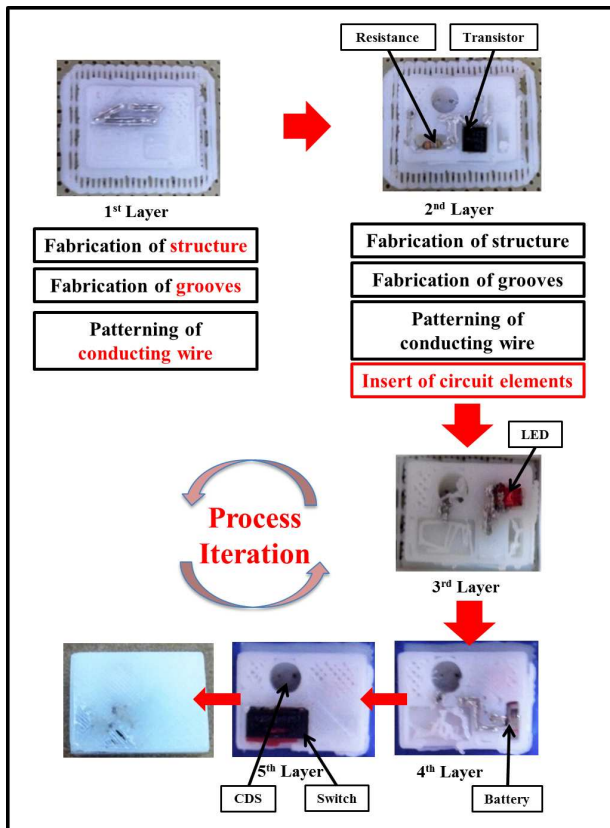


Fig. 12 Fabrication process of three-dimensional CdS cell circuit

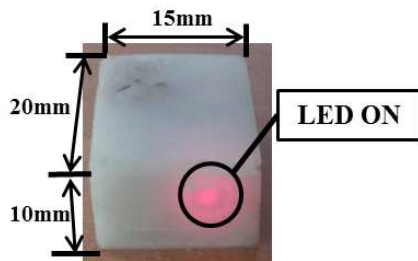


Fig. 13 Operation check of CdS cell circuit

이 완료된다. 제작된 3 차원 조도 센서 회로의 주변 광량에 따라 LED 가 점멸하는 것을 확인하였다. Fig. 12 는 3 차원 조도센서 회로의 제작 과정이다. Fig. 13 은 제작된 회로가 광량에 따라 작동하는 모습이다.

#### 4. 결 론

임의형상 제작기술과 전도성 재료의 직접주사방식을 이용한 3 차원 회로 장치 제작에 관한 연구를 수행하였다. 전도성 재료의 성형 시에 구조물의 표면 상태에 따른 영향을 파악하고 개선 방향을 제시하였다. 또한 직접주사 방식을 이용한 회로 도선 성형에서 성형 조건에 따른 선평의 변화

를 확인하였다. 이상의 연구 결과를 통해 두 종류의 3 차원 회로장치를 제작하였다. 즉, 회로 소자를 3 차원으로 배열 하였고 회로 도선을 3 차원으로 성형하여 원하는 기능으로 작동하는 3 차원 회로 장치를 제작하였다.

#### 감사의글

이 논문은 2012 년도 정부(교육과학기술부)의 재원으로 한국 산업기술진흥원의 기초연구사업(2012-021063)과 2010 년도 정부(교육과학기술부)의 재원으로 한국연구재단의 기초연구사업(2010-0023501)의 지원을 받아 수행된 것임.

#### 참고문헌 (References)

- (1) Vunnam, S., Ankireddy, K., Kellar, J. and Cross, W., 2013, "Surface Modification of Indium Tin Oxide for Direct Writing of Silver Nanoparticulate Ink Micropatterns," *Thin Solid Films*, Vol. 531, pp. 294~301.
- (2) Church, K. H., Fore, C. and Feeley, T., 2000, "Commercial Applications and Review for Direct Write Technologies," *Materials Development for Direct Write Technologies*, 624, pp. 3-8.
- (3) Carter, P. W., 2001, "Advances in Rapid Prototyping and Rapid Manufacturing," *Proceedings of the Electrical/ Electronic Insulation Conference*, pp. 107~114.
- (4) Oh, S. T., Lee, I. H., Kim, H. C. and Cho, H. Y., 2013, "3-Dimensional Circuit Fabrication Based on the FDM Technology," *Proceedings of KSMPE Autumn Conference*, p. 144.
- (5) Jang, S. H., Oh, S. T., Lee, I. H., Kim, H. C. and Cho, H. Y., 2013, "3-Dimensional Circuit Fabrication Based on Solid Freeform Fabrication," *Proceeding of The 5<sup>th</sup> International Conference on Manufacturing, Machine Design and Tribology*, p. 167.
- (6) Jang, S. H., 2014, Three Dimensional Circuit Board Fabrication Process Using Stereolithography and Direct Writing, *M.S. Thesis, Chungbuk National University*.
- (7) Oh, S. T., Lee, I. H., Kim, H. C. and Cho, H. Y., 2013, "Line Width Variation According to Fabrication Conditions and Material Characteristics," *Proceedings of KSMPE Spring Conference*, p. 164 .
- (8) Jung, H. J., Lee, I. H. and Cho, H. Y., 2013, "Surface Roughness for Dispensing Patterns in Nozzle Dispensing Solid Freeform Technology," *Proceedings The 5<sup>th</sup> International Conference on Manufacturing, Machine Design and Tribology*, p. 258.

- (9) Zhai, D., Zhang, T., Guo, J., Fang, X. and Wei, J., 2013, "Water-Based Ultraviolet Curable Conductive Inkjet Ink Containing Silver Nano-Colloids for Flexible Electronics," *Colloids and Surfaces A: Physicochemical and Engineering Aspects*, Vol. 424, pp. 1~9.
- (10) Desai, S., Craps, M. and Esho, T., 2013, "Direct Writing of Nanomaterials for Flexible Thin-Film Transistor(fTFTs)," *International Journal of Advanced Manufacturing Technology*, Vol. 64, No. 1/4, pp. 537~543.