

# 이동형 초음파시스템에 적합한 다중 입력방식의 저전력 혼성 저잡음 증폭기 설계

## Design of Low-Power Hybrid LNA with Multi-Input for Mobile Ultrasound System

송재열\*, 이경훈\*, 박성모\*  
Jae-yeol Song\*, Kyung-hoon Lee\*, Sung-mo Park\*

### 요약

초음파(Ultrasound) 시스템은 진단의학분야, 수중통신, 센서네트워크 등 현대산업분야에 광범위하게 사용되는 복잡한 무선 신호처리 시스템 중 하나이다. 최근에는 초음파 시스템의 소형화가 본격화 되고 있다. 본 논문에서는 소형화되고, 모바일화 되는 진단 초음파시스템에 적합한 혼성 저잡음증폭기(Low Noise Amplifier, LNA)를 개발 하였다. 제안된 LNA는 5dB이하의 낮은 잡음특성을 가지고, 다양한 초음파 변환기(Transducer)의 임피던스매칭을 위해 피드백 저항값들을 전기적으로 조정할 수 있도록 설계하였다. 주파수는 10kHz에서 150MHz까지 초음파주파수 전 대역을 지원할 수 있고, 슬립 모드를 지원한다. 시스템의 특성에 맞춰 각각의 변환기를 통해 -17.8dB-29.5dB의 이득을 갖는다. 기존의 LNA와 비교해서 비슷한 성능에 소모전력은 최대 90%를 줄일 수 있었다.

### ABSTRACT

Ultrasound system is one of the complex wireless signal processing systems that are widely used in the fields of modern industry such as medical diagnostics, underwater communications, and sensor-networks. Miniaturization of ultrasound system has been raging recently. In this paper, a hybrid LNA that is suitable for miniaturization and mobile diagnostic ultrasound system has been developed. The proposed LNA has low noise figure of less than 5dB, and the feedback resistor is designed to be electrically adjusted in order to attain the impedance-matching for various ultrasound transducers. It supports the whole ultrasound frequencies from 10KHz to 150MHz frequency band and also provides sleep modes. A gain from -18.8 to -29.5 dB is achieved by adjusting each transducer to fit the system character. Power consumption can be reduced up to 90% in similar performance as compared to the existing LNA.

**Keywords :** Ultrasound LNA, Current-reuse, Low-power, Multi input

### I. 서론

최근 산업분야에서 초음파시스템은 다양한 분야에 사용되고 있다. 특히 진단의학 분야를 주축으로 수중통신, 센서 네트워크, 자동차 분야 등으로 활용도를 넓혀가고 있으며, 반도체 산업분야의 미세공정 발달로 칩의 크기도 작아지고 있다. 칩 크기의 소형화공정으로 소모전력 또한 1볼트(volt) 대로 감소하여 전체 시스템의 소모전력도 크게 낮아지고 있는 추세이다.

수중통신분야에서는 전송 오차율을 줄이기 위해 다양한 변조방식을 이용한 초음파통신이 가능함을 증명하였고[1], 이는 공중과 무선통신과 같은 방식의 변조가 초음파시스템에서도 일부 가능함을 확인한 것이다. 이와 관련해서 QPSK(Quadrature Phase Shift Keying) 등의 변조분야와 다중 안테나시스템 등의 전송방식 분야 등 다양한 연구가 진행 중에 있다[2]. 센서 네트워크 분야는 물류, 자동차 등 일상과 밀접한 분야에서 다양하게 활용되고 있다. 특히 공공 시설에서 크게 활용도를 보이고 있으며, 최근에는 대형선박, 홈 네트워킹분야까지 이용 분야를 넓어지고 있다.

진단의학 분야의 초음파시스템은 환자 및 기술자의 촬영 부위에 직접 사용해도 무해하게 인체 내부를 영상화할 수 있다는 장점 때문에 영상 의학 진단분야에서 폭넓게 사용되고 있다. 이러한 특성으로 사용자가 신속하고, 정확한 진

\* 전남대학교

투고 일자 : 2014. 3. 4 수정완료일자 : 2014. 5. 1

게재확정일자 : 2014. 5. 2

단을 내리기 위해 시스템의 정확도와 정밀도가 더욱 요구되는 분야라 할 수 있을 것이다. 특히 스마트폰, 랩탑 등의 발달과 영상기기가 모바일화되는 추세인 요즘에는 이들 기기와 진단 장비를 접속하여 현장에서 빠른 진단이 가능하도록 초음파시스템의 소형화도 차츰 진행되고 있다. 최근 반도체산업분야의 CMOS 미세공정기술의 발달 또한 시스템의 소형화에 큰 기여를 했다고 하겠다.

첫째 단에 속하는 블록으로서 외부 변환기들과 직접 연결되어 있다. LNA는 인체 내에서 반사되어 나오는 신호파가 외부 변환기를 거쳐 처음 지나는 회로로서 전체 front end 회로의 잡음특성에 가장 큰 영향을 미치게 된다.

본 논문에서 설계한 다중 입력방식 LNA는 고전압 송신기를 통해 출력된 신호파가 반사되어 변환기에 들어온 신호를 신호크기에 따라 일정하게 증폭하기 위해 다양한 저

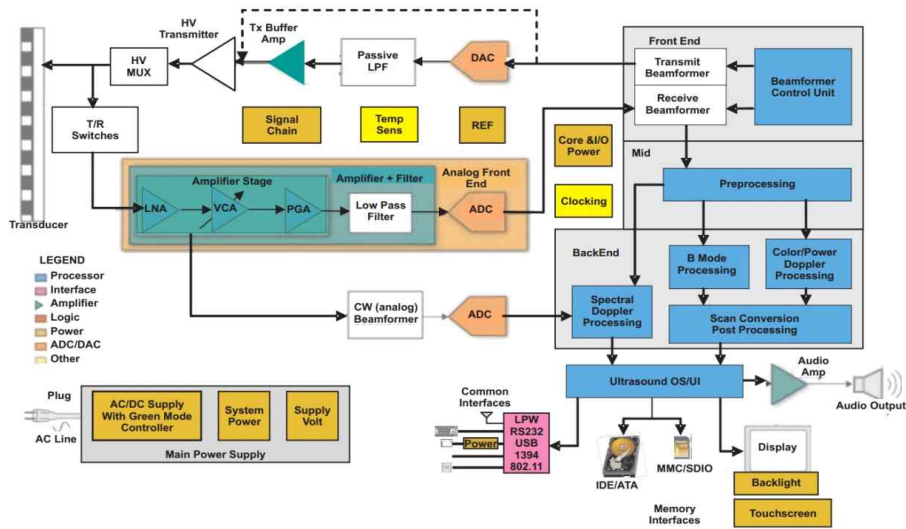


그림 1. 초음파 시스템 블록도

Fig .1. Block diagram of an ultrasound system.

본 논문에서는 소형화되고 있는 초음파시스템의 특성에 적합하고, 다양한 변환기들의 상황에 맞도록 50Ω, 100Ω, 200Ω, 1kΩ, 1MΩ의 다중 입력을 지원할 수 있는 LNA를 설계하였다. 이러한 특성으로 각 단자의 임피던스에 맞춰 이득을 충분히 조절할 수 있다. 초음파 주파수대역의 특징은 대역이 넓지 않기 때문에 주파대역의 안정화를 위한 인덕터를 사용하지 않고도 충분한 증폭 이득을 얻을 수 있으며, 이는 회로의 크기를 최소화하면서 성능에는 큰 차이가 없는 구조적 특성을 가지게 된다. 이러한 내용은 본 논문의 회로 시뮬레이션을 통해 확인할 수 있다.

## II. 진단 의학용 초음파 시스템 LNA

### 2.1 초음파시스템 LNA

그림 1은 2008년 TI사에서 제안한 진단의학용 초음파시스템의 전체 블록도이다[3]. 초음파 시스템은 일반적으로 Front end의 빔 포머(beamformer)에서 발생된 신호가 증폭기를 거쳐 고전압 송신기를 통해 신호파로 출력되고, 이 신호파가 반사되어 일부가 다시 입력 변환기를 통해 들어오게 된다. 이 신호는 아나로그 front end를 거쳐 receive beamformer로 입력이 되고, mid와 back end를 통해 소리와 영상출력을 보내도록 되어있다.

그림 1에서 LNA는 아나로그 front end 블록에서 가장

향값을 가지도록 설계하였다. 신호의 증폭을 위해 전류 제어 사용방식의 캐스코드(Cascode) 형태의 증폭단으로 구성하고 [4], 총 5개의 스위치 작동을 위한 NMOS와 이득조절을 위한 저항이 존재한다. 스위치로 작동하는 NMOS는 사용자가 시스템을 사용하지 않을 때 전류의 흐름을 차단하여 슬립 모드 지원을 위해 추가 되었다. 이는 저 전력시스템을 구현하기 위한 방식이다.

### 2.2 LNA 잡음

일반적으로 설계하는 모든 회로는 시스템의 구성에서 N개의 단으로 만들어지고, 서로 직렬로 연결된 시스템의 경우로 가정할 수 있으며, 이런 시스템의 전체 잡음지수(Noise Figure, NF)는 아래의 식(1)과 같은 오일러의 정리로 표현이 가능하다[5].

$$F_{ot} = 1 + (NF_1 - 1) + \frac{NF_2 - 1}{A_{p1}} + \dots + \frac{NF_n - 1}{A_{p1} \dots A_{p(n-1)}} \quad (1)$$

식 (1)에서 F는 번째 단의 잡음지수를 의미하며, A<sub>m</sub>은 n번째 단의 유효전력이득을 의미한다. 여기서 알 수 있듯이 이 증가할수록 뒷단의 값들은 앞단의 값에 비해 크게 작아지고, 식 (1)에서 가장 큰 값을 가지는 부분은 결국 (F - 1) 단이 되며, 구성된 전체회로에서 첫 번째 단의 잡음특성이 전체회로의 잡음특성을 판단하는데 가장 큰 부

분임을 알 수 있다. 결국 시스템 측면에서 보면 이는 LNA의 성능이 전체 아날로그 front end 회로의 잡음특성을 결정하게 되며, 전체 시스템의 잡음특성에도 큰 영향을 가지게 된다는 것을 알 수 있다.

2.3 전압이득(Voltage Gain)

설계된 회로는 기본적으로 전류 재사용 방식을 사용하고 있다[6]. 전류재사용방식은 캐스코드 방식의 LNA 형태를 가지고 있으며, 그림 2는 제안한 회로의 기본구조이다. 기본 구조에서 M1과 M4의 형태가 NMOS의 캐스코드 형태이며, 이를 통해 LNA의 신호증폭이 나타나게 되는 방식이다. M1과 M4의 사이에 M2는 PMOS로 신호증폭의 안정도를 위해 추가된 PMOS이다.

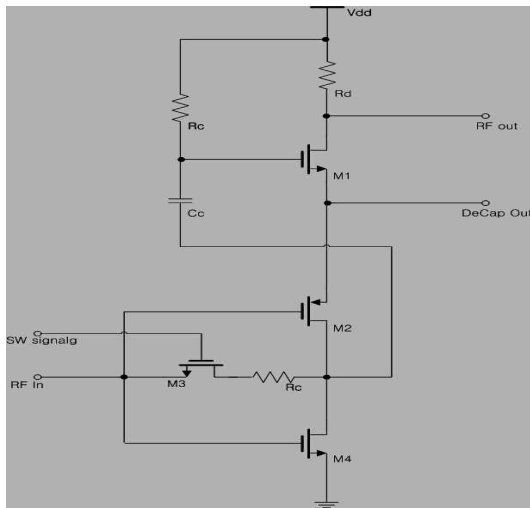


그림 2. 설계된 전류재사용 방식 회로의 기본구조  
Fig .2. Designed current-reused circuit structure.

그림 3은 캐스코드의 기본 방식을 보여주고 있다. 이러한 캐스코드 방식의 증폭은 그림 3에서 M1의 내부저항  $r_{ds}$ 와 M2의 내부저항  $r_{ds}$  값에 의하여 전체 컨덕턴스  $g_m$ 이 결정되며, 결국 MOS 회로의 전체 이득은 식 (2)와 같이  $r_{ds}$ 와  $g_m$ 의 상관관계로 표시할 수 있다[7].

$$-g_m r_{out} = -g_m r_{ds} (g_m r_{ds}) \quad (2)$$

$$= -(g_m r_{ds})^2$$

실제 캐스코드 방식의 전압이득은 M1과 M2의 내부 저항 값을  $r_{ds}$ 로 설정하고, 그림 2에서 회로의 저항 위치가 두 MOS와 같이 서로 병렬연결이므로 결국 저항값이 약 1/2로 줄어드는 현상이 발생하며, 이는 회로의 안정적 이득에 큰 영향을 미치게 된다. 본 논문에서는 이러한 문제점의 최소화를 위해 M1과 M2의 전체 폭과 Rc와 Rd값을 결정했다.

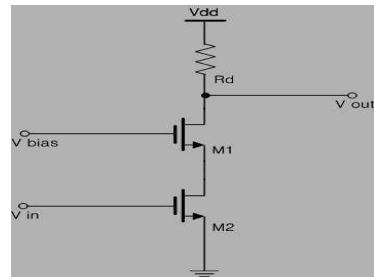


그림 3. 기본 캐스코드 이득 회로  
Fig .3. Circuit for cascode gain stage.

III. LNA 구현

본 논문에서 구현된 LNA는 0.11  $\mu$ m CMOS RF공정으로 설계하였으며, Cadence Spectre를 통해 시뮬레이션으로 검증하였다. 실제 초음파대역의 특성은 주파수대역이 넓지 않고, 보통 30MHz이하의 대역을 말하며, 고주파 대역이 아니기 때문에 수백MHz 이상의 고주파 대역의 이득 안정을 위해 사용되는 인덕터가 없어도 이득안정도가 충분한 높은 LNA를 설계할 수 있다는 특징이 있다. 결국 초음파 시스템용 LNA는 칩 설계에서 가장 큰 크기를 차지하는 인덕터를 사용하지 않음으로써 칩의 크기를 그만큼 줄일 수 있게 된다.

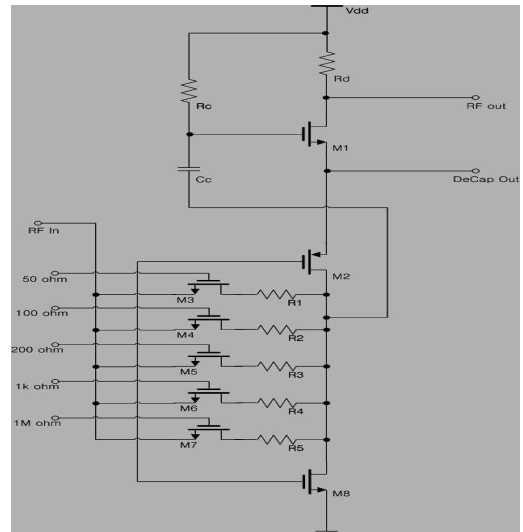


그림 4. 혼성 LNA 회로  
Fig .4. Hybrid LNA Schematic.

실제 설계된 회로는 PDK(Process Design Kit)의 칩패드 (2.5mm×2.5mm)에서 약 300  $\mu$ m×300  $\mu$ m 이하의 공간을 차지하는 크기적 특성을 가지고 있다.

그림 4는 본 논문에서 설계한 혼성 LNA 회로를 보여주고 있다. 앞에서 설명한 것처럼 인덕터가 보이지 않는다. 인덕터를 제외하더라도, 회로내부의 저항 R1~R5의 저항값을 조절하여 시스템 전체의 안정도를 증가시키고, MOS의 전달전

덕턴스와 Rc값의 조절을 통해 LNA의 이득값을 충분히 확보할 수 있다. 저항 R1을 통해 입력된 신호는 최대 20dB의 증폭이득을 얻을 수 있으며, 입력 신호의 감도에 따라 0dB까지 LNA의 이득을 조절이 가능하다. 이러한 회로구조는 인덕터를 제외하고 회로내부의 저항 R(R1~R5)과 스위치로 사용되는 NMOS(M3~M7)의 사이즈를 조절하여 LNA의 안정도와 전압이득을 충분히 확보할 수 있다는 것을 보여준다.

그림 5는 설계된 시스템의 레이아웃이다. 그림 5의 각 블록을 비교해서 보았다. 레이아웃에 사용된 저항은 모두 폴리 저항을 사용하였고, 실험실에서 제공되는 아나로그 PDK를 사용하였다. 금속선(Metal Line)은 총 6개 중 4개까지만 사용되었다.

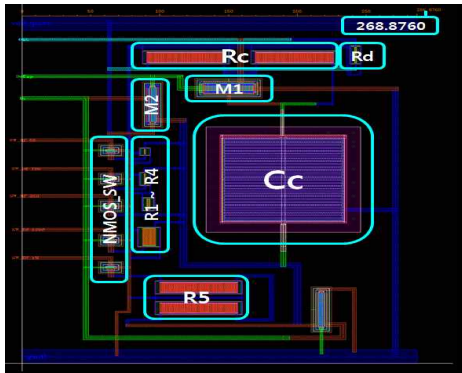


그림 5. 구현된 혼성LNA의 Layout  
Fig .5. Layout of hybrid LNA.

#### IV. 실험 및 결과

본 장에서는 설계된 LNA 회로의 시뮬레이션 결과를 알아보고, 이를 바탕으로 설계된 레이아웃의 결과를 설명하고자 한다.

전체 LNA의 전압이득에 대한 시뮬레이션과 레이아웃 후 시뮬레이션은 그림 6, 그림 7과 같은 성능결과를 보여준다. 잡음지수는 그림 8과 같은 결과를 얻을 수 있었다. 그림 6은 총 다섯 개의 입력에 따른 전압이득 시뮬레이션 결과를 보여주고 있으며, 각각의 저항 값 R1~R5에 입력되는 신호선에 적합한 NMOS의 크기를 결정하였고, 다섯 가지의 다른 입력값에 대한 전압증폭결과를 보여주고 있다. 실제 각 신호선에 사용되는 NMOS는 스위치적인 작동을 하도록 설계되어 있으며, 성능에는 큰 차이를 주지는 않는다. 스위치로 사용되는 NMOS는 사용하지 않는 신호선이 오프되어 사용전력이 낮아지게 된다. 주파수범위는 초음파 대역의 10kHz~150MHz의 대역을 측정하였으며, 시뮬레이션 결과 초음파 주파수 전 대역에 걸쳐 안정적인 이득을 가지고 있음을 알 수 있다.

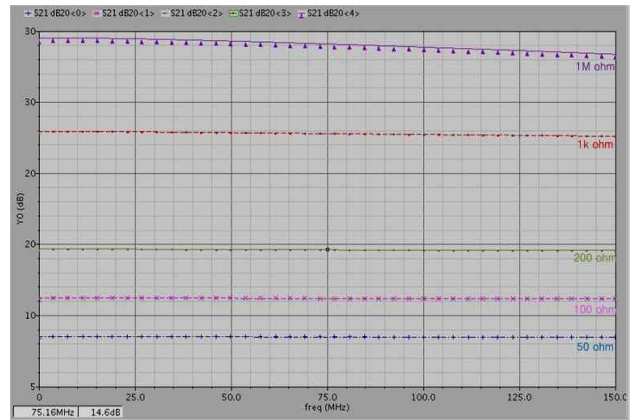


그림 6. 구현된 LNA의 전압이득 결과(S21)  
Fig .6. Gain of designed LNA.

그림 7은 각 입력 신호별로 입력반사계수(S11)의 결과를 보여준다. 입력신호에 따라 -17.5dB~0dB까지 입력 저항에 따라 변화된 결과값을 보여주고 있으며, 전체적으로 S11값 또한 -10dB이하에서 만족하고 있음을 알 수 있다. 0dB의 측정값은 입력저항이 1MΩ으로 S11의 값이 0dB로 올라간 결과이다.

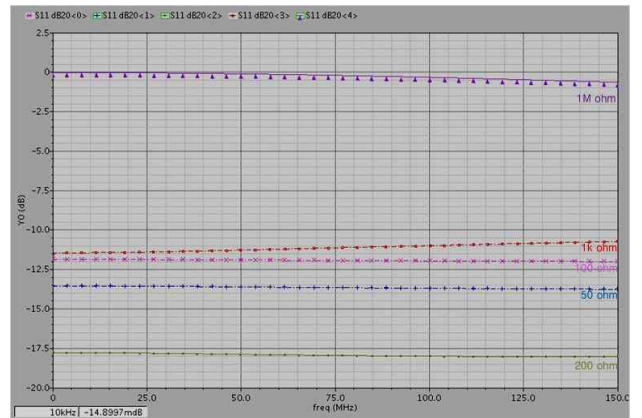


그림 7. 구현된 LNA의 반사계수이득(S11)  
Fig .7. Input reflection coefficient of designed LNA.

그림 8에 나타난 바와 같이 잡음지수는 전체적으로 5dB이하에서 만족하였지만, 15kHz이하의 낮은 주파수에서는 조금 올라간 결과를 보여주고 있다. 전체적으로 1MHz이상 초음파주파수대역에서는 안정적인 잡음지수를 보여주고 있다.

그림 9는 1dB점(1dB gain compression point, P1dB)을 보여주고 있다. 그림 10은 설계된 LNA의 입력 3차 교차점(input third order intercept point, IIP3) 시뮬레이션 결과이고, 설계한 PDK의 특성이 잘 나타나는 성능이라고 말할 수 있다. 고 이득 모드에서 약 -38dBm~-15dBm정도의 성능을 나타낸다.

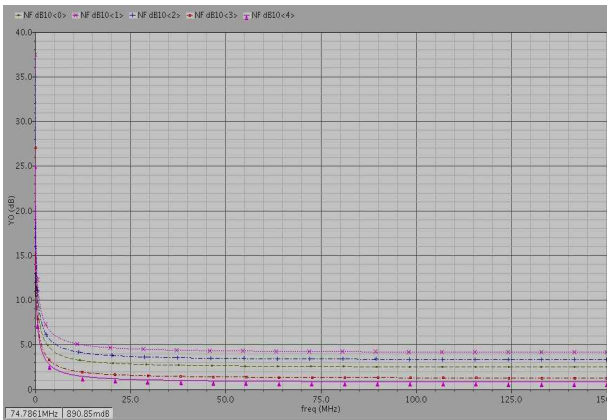


그림 8. 노이즈특성  
Fig .8. Noise Figure.

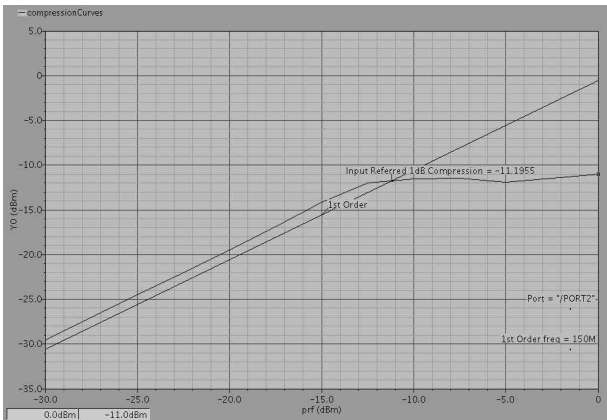


그림 9. 1dB 점  
Fig .9. 1dB gain compression point.

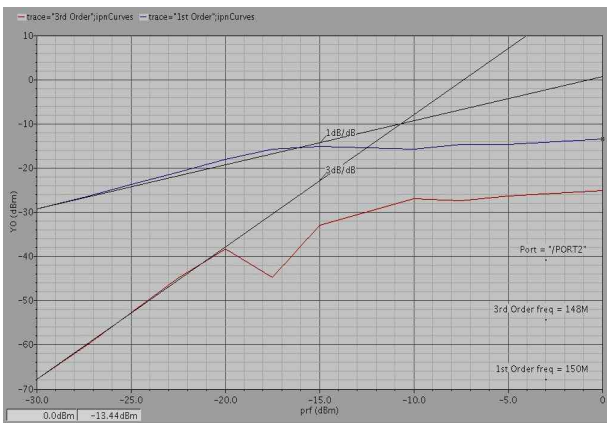


그림 10. 입력 3차 교차점 시뮬레이션 결과  
Fig .10. Simulation result of IIP3.

표 1에서와 같이 설계된 LNA의 성능을 비교한 결과, 전력소모면에서 크게는 1/20에서 작게는 약 1/10정도로 감소한 것을 확인할 수 있었다. 그림 11은 전력소모를 측정하기 위한 전류 시뮬레이션 한 측정치이다.

표 1. 기 발표된 LNA과의 특성 비교

Table 1. Comparison of performance characteristics with reported LNA.

	This Work	[8]	[9]	[10]
Voltage Gain (dB)	-17~29	11.9	24.08	-15~60
NFmin (dB)	3.9	5.8	5.61	12.5
IIP3 (dBm)	-15.2~8	-	-	14.38
Power (mW)	2.6	43	43.57	11.8

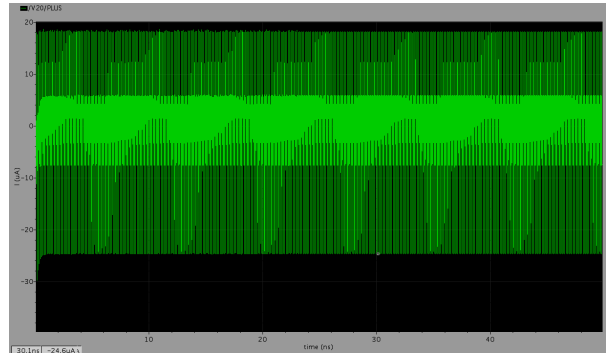


그림 11. 전력 소모를 위한 전류 시뮬레이션  
Fig .11. Current simulation for power consumption.

## V. 결 론

소형화되고 있는 초음파 시스템의 시장에서 여기에 맞는 RF회로의 개발이 절실하다. 특히 초음파 시스템에 적합한 RF회로의 Front End는 찾아보기가 힘든 것이 현실이다. 본 논문에서는 10kHz~150MHz대역의 초음파 주파수 대역에 맞는 저전력 LNA를 설계하였다. 설계된 LNA는 저전력 동작을 위해 1.2V의 입력 전압에서 NMOS 스위치를 통한 슬립모드로 동작이 가능하고, 변환기에서 반사되어 입력되는 신호를 고려해 다중임피던스 방식의 입력을 기반으로 설계하였고, 50Ω~1MΩ의 5가지 임피던스 변화에 따른 8dB~30dB의 전압이득과 -15dBm~8dBm의 IIP3 성능을 보였다. NF는 2.5dB~11dB의 특성을 가졌다. 또한 기존에 제안된 초음파시스템 LNA와 비교하여 성능은 거의 비슷하지만, 전력소모 측면에서는 최대 90% 전력감소의 큰 개선이 있음을 시뮬레이션에 의하여 증명되었다.

차후 연구를 통해 전류재사용기술을 다른 Front end 부분에도 적용할 수 있는 기술을 개발하고자 하며, LNA분야로는 주파수 범위를 넓혀 CDMA, LTE의 무선이동단말기 주파수 대역에 맞춰 개발하고자 한다.

## 참 고 문 헌

- [1] 변무광, 박성준, “수중 센서네트워크를 위한 초음파 통신 모뎀 설계 및 구현”. 한국통신학회, 한국통신학회 논문지, Vol. 34, No. 6, pp. 437-444, Jun 2009.
- [2] 조내현, 김덕영, 김용득, 정연모, “수중통신을 위한

QPSK 초음파 송수신기의 설계.” 대한전자공학회, 전자공학회논문지-SC, Vol. 43, No. 3 (통권 제 309호), pp. 51-59, Jun 2006.

[3] Signal Processing Overview of Ultrasound System for Medical Imaging, [www.ti.com](http://www.ti.com), SPRAB12-November 2008.

[4] Yi-Jing Lin, Shawn S. H. Hsu, “A 3.1-10.6 GHz Ultra-Wideband CMOS Low Noise Amplifier With Current-Reused Technique,” IEEE microwave and wireless components lett., vol. 17, 2007.

[5] T. Lee, The Design of CMOS Radio-Frequency Integrated Circuits, Cambridge University Press, 2004.

[6] Yi-Jing, Shawn S. H. Hsu, “A 3.1-10.6GHz Ultra-Wideband CMOS Low Noise Amplifier With Current-Reused Technique,” IEEE microwave and wireless components lett.,vol. 17, 2007.

[7] Behzad Razavi, Design of Analog CMOS Integrated Circuits, ISBN 0-07-118839-8, 2001.

[8] J. Yoon, S. Lee, J. Kim, N. Song, J. Koh and J. Choi, “Low-Noise Amplifier Path for Ultrasound System Applications,” in Proc. IEEE Asia Pacific Conference on Circuits and Systems, pp. 244-247, December 2010.

[9] H. Choi, X. Li, S. J. Lau, C. H. Hu, Q. Zhou, and K. Kirk Shung, “Development of Intergrated Preamplifier for High-Frequency Ultrasonic Transducers and Low-Power Handheld Receiver,” IEEE Transactions on Ultrasonics, Ferroelectric, and Frequency Control, Vol. 58, No. 12, December 2011.

[10] B. Rahmatian and S. Mirabbasi, “A low-power 75-dB digitally programmable variable-gain amplifier in 0.18  $\mu$ m CMOS,” Can, J. Electr. Comput. Eng., Vol. 32, No. 4, pp. 181-186, Fall 2007.



**송재열** (Jae-yeol Song)

正會員

2003년 2월 조선대 전자공학(공학사)  
2008년 2월 전남대 전자공학과(공학석사)  
2010년 2월 전남대 전자공학과(박사과정)

※주관심분야 : RF Circuit, LNA, PLL, 디지털통신회로 설계



**이경훈** (Kyung-hoon LEE)

2003년 2월 조선대 전자공학(공학사)  
2012년 2월 전남대 전자공학과(공학석사)  
2014년 2월 전남대 전자공학과(박사과정)

※주관심분야 : RF Circuit(RFIC), 근거리 무선통신, 임베디드시스템



**박성모** (Seong-Mo Park)

正會員

1977년 2월 서울대 전자공학과(공학사)  
1979년 2월 KAIST 전기및전자공과(석사)  
1988년 2월 North Carolina State Univ.ECE (공학박사)

1979년 ~ 1984년 한국전자기술연구소 선임연구원  
1988년 ~ 1992년 Old Dominion Univ. ECE 조교수  
1992년 ~ 현재 전남대학교 전자컴퓨터공학부 교수  
※주관심분야 : 마이크로프로세서, 디지털회로, 영상회로