

스퍼터 공정을 이용한 SiZnSnO 산화물 반도체 박막 트랜지스터의 증착 온도에 따른 특성

고경민¹, 이상렬^{1,a}

¹ 청주대학교 반도체공학과

Effect of Deposition Temperature on the Electrical Performance of SiZnSnO Thin Film Transistors Fabricated by RF Magnetron Sputtering

Kyung Min Ko¹ and Sang Yeol Lee^{1,a}

¹ Department of Semiconductor Engineering, Cheongju University, Cheongju 360-764, Korea

(Received April 4, 2014; Revised April 10, 2014; Accepted April 17, 2014)

Abstract: We have investigated the structural and electrical properties of Si-Zn-Sn-O (SZTO) thin films deposited by RF magnetron sputtering at various deposition temperatures from RT to 350°C. All the SZTO thin films are amorphous structure. The mobility of SZTO thin film has been changed depending on the deposition temperature. SZTO thin film transistor shows mobility of 8.715 cm²/Vs at room temperature. We performed the electrical stress test by applying gate and drain voltage. SZTO thin film transistor shows good stability deposited at room temperature while showing poor stability deposited at 350°C. As a result, the electrical performance and stability have been changed depending on deposition temperature mainly because high deposition temperature loosened the amorphous structure generating more oxygen vacancies.

Keywords: RF magnetron sputtering, Transistor, Stability, Oxygen vacancy, Amorphous structure

1. 서론

최근 산화물 반도체에 대한 연구가 활발히 진행되고 있다. 이러한 연구의 대한 필요성은 기존의 Si 기반의 기술로는 차세대 디스플레이 분야에 여러 한계를 느끼고 있기 때문이다. 산화물 반도체는 높은 이

동도, 넓은 밴드 갭, 낮은 온도에서 공정이 가능하다는 장점을 가지고 있으며 차세대 디스플레이 구현에 사용 가능하다. 그 중 아연 산화물 반도체 박막 트랜지스터 (thin film transistor, TFT)는 높은 이동도와 투명도, 소자의 안정성까지 우수해 차세대 소자로 주목 받고 있다. 이러한 특징을 가지고 있는 IGZO (indium gallium zinc oxide), IZO (indium zinc oxide), SIZO (silicon zinc oxide), HIZO (hafnium indium zinc oxide)와 같은 투명산화물 반도체가 TFT의 채널로서 주목받고 있다 [1-5]. 하지만 인듐 (indium)의 희귀성으로 인한 비싼 가격 때문에 대체물질 발굴이 중요한 과

a. Corresponding author; sylee@cju.ac.kr

Copyright ©2014 KIEEME. All rights reserved.
This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

제로 대두되고 있다. 산화물 반도체에서 서로 인접한 전자 궤도 간 겹침으로 전자의 conduction path가 형성되기 위해서는, 인듐과 마찬가지로 해당 원자의 주양자수가 4이상이어야 한다. 이러한 조건이 만족되는 투명 전도성 산화물 (transparent conducting oxide, TCO)로 인듐이 포함되지 않은 주석 산화물이 주목받고 있다. 주석 산화물의 경우 산소 공공에 의한 높은 전도성을 조절하고 전기적 안정성을 향상시키기 위해 다른 금속 원소와의 화합물 형태로 박막트랜지스터에 이용되고 있다. 특히 ZTO (zinc tin oxide) 계열의 TFT의 활성층은 높은 이동도와 뛰어난 전기적 특성을 나타내고 있다. 본 연구에서는 RF 마그네트론 스퍼터링 방법을 이용하여 SZTO 박막을 증착하고, 증착 온도에 따른 박막의 구조 및 전기적 특성을 분석하고, 또한 전기적 안정성을 고찰하였다.

2. 실험 방법

본 실험에서는 RF magnetron sputtering 방법을 사용하여 SZTO 박막을 p타입 실리콘 기판(200 nm-SiO₂ / p-Si)에 증착하였다. 스퍼터링 타겟으로는 2 wt%의 실리콘이 도핑된 직경 2인치의 디스크 타입 SZTO 타겟을 사용하였다. 공정압력은 5 mTorr, 가스 분위기는 아르곤과 산소의 비율이 49:1로 혼합된 가스를 사용하였고, 증착 온도는 상온(RT), 200°C, 350°C에서 이루어졌다. RF 파워에 50 W를 사용하였다. 증착 후에 박막을 500°C에서 후열 처리해주었으며 트랜지스터 구조는 bottom-gate structure를 적용하였다. 채널 형성을 하기 위해 포토리소그래피 방법과 에칭공정이 이루어졌다. 소스와 드레인 전극 형성은 전자빔 증착법 (electron beam evaporation)과 열 증착법 (thermal evaporation)을 사용하여 티타늄 (titanium)을 10 nm 증착하고, 골드 (gold)를 50 nm 증착하였으며 lift-off 방식으로 전극 패터를 형성하였다. 또한 채널의 외부에서 미치는 전기적인 영향을 억제하기 위해 passivation 용액을 사용하는 추가 공정을 진행하였다. 이에 대한 트랜지스터의 전기적 특성은 semiconductor parameter analyzer를 이용하여 상온에서 측정하였고 증착 시 증착 온도에 따라 관찰하고 분석하기 위해 다른 공정조건들은 같은 조건으로 진행되었다. 또한 증착 온도에 따른 전기적 안정성과 박막의 상태를 확인하기 위해 NBTS (negative bias temperature stress)와 XRD를 측정하여 분석하였다.

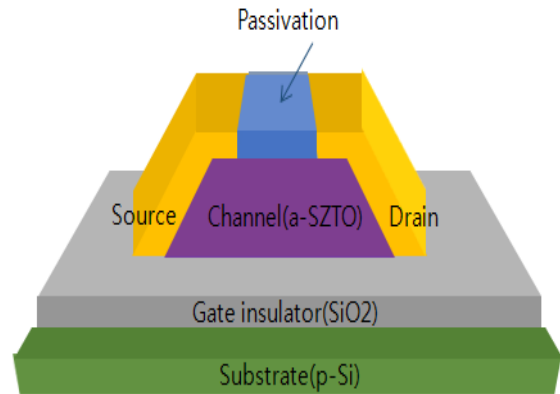


Fig. 1. A schematic view of an a-SZTO thin film transistor.

그림 1에는 a-SZTO 채널을 이용하여 제작한 W/L 비율이 250 μm/50 μm인 전극 구조를 갖는 박막트랜지스터를 보여주고 있다.

3. 결과 및 고찰

표 1은 증착 온도 변화에 따른 a-SZTO 트랜지스터의 전기적인 특성 변화를 나타낸 것이다. 다음과 같은 전기적 특성은 포화영역에서 아래와 같은 식을 통하여 계산되었다.

$$I_D = \frac{WC_i}{2L} \mu (V_G - V_{th})^2$$

여기서 W와 L은 채널의 폭과 길이를 의미하며, I_D는 드레인 전류를 의미한다. V_G는 게이트전압을 나타내고 C_i와 V_{th}는 캐패시턴스와 문턱전압을 나타낸다.

Table 1. Electrical performance parameters of transistors fabricated from SZTO.

Ts (°C)	Vth (v)	Ion (A)	Ioff (A)	on/off	Mobility (cm ² /Vs)
RT	3.0	7.8 × 10 ⁻⁵	8.0 × 10 ⁻¹³	9.7 × 10 ⁷	8.715
200	1.9	1.9 × 10 ⁻⁵	1.0 × 10 ⁻¹²	1.8 × 10 ⁷	1.988
350	6.8	3.3 × 10 ⁻⁵	2.5 × 10 ⁻¹¹	1.3 × 10 ⁶	4.556

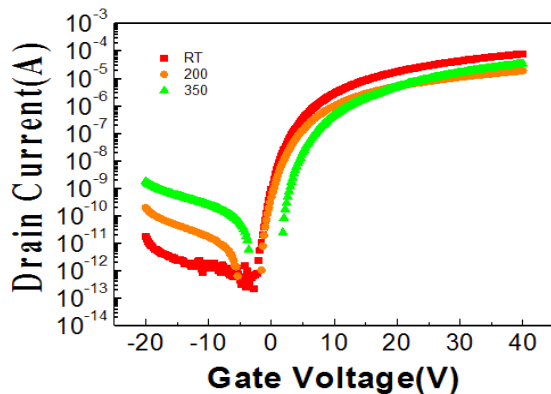


Fig. 2. Transfer curve of SZTO TFTs as function of deposition temperature.

그림 2는 제작된 소자의 증착 온도에 따른 전기적 특성을 semiconductor parameter analyzer를 이용하여 측정하였다. 증착 온도에 따른 transfer curve의 특성 변화가 뚜렷하게 보인다. 증착 온도가 RT일 때 매우 낮은 off 전류가 관찰되었다. 이것은 In이 포함된 인듐계 산화물 반도체의 경우보다 비인듐계인 SZTO는 상대적으로 적은 산소 공공이 존재함을 의미한다고 할 수 있다. 하지만 증착 온도가 증가할수록 비정질 구조를 느슨하게 만들어 더 많은 산소 공공을 생성하므로 off 전류가 높아지는 것을 확인했다.

ZnO계 산화물의 경우 oxygen vacancy와 Zn interstitial에 의해 자유전자가 생기게 된다. 하지만 oxygen vacancy나 Zn interstitial은 캐리어의 defect으로 작용하여 전기적인 특성과 안정성을 악화시킨다. 그러므로 suppressor 물질을 첨가함으로써 산소와 결합력을 높이는 방법으로 oxygen vacancy의 양을 줄여 전기적 특성과 안정성을 향상시키는 연구가 진행되고 있다 [6]. 이러한 ZnO계 산화물은 캐리어 생성을 억제하는 suppressor 물질이 첨가되어도 n형 반도체의 특성을 나타낸다 [7]. 그러므로 실험에서는 Si이 2 wt% 도핑된 타겟을 사용하여 증착을 하였다. Si은 산소와 강한 결합력을 가지고 있기 때문에 Si의 첨가는 산소공공의 생성을 억제시키는 역할을 하게 된다 [8]. 하지만 이번 실험에서 2 wt% Si이 함유된 타겟으로 증착한 박막은 많은 양의 Si에 의해 suppressor의 역할을 하지 못하고 채널의 구조를 파괴시키는 destructor 역할을 하는 것으로 생각된다. 그럼으로 trap state가 더 많이 생기게 되므로 전기적 안정성이 떨어지게 될 것이다.

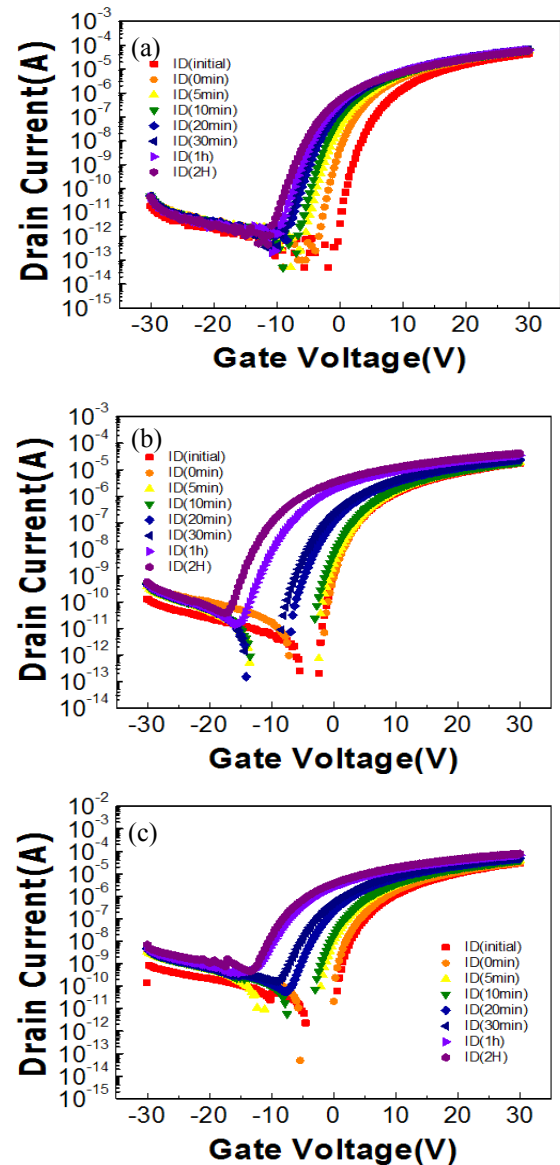


Fig. 3. NBTS of SZTO TFTs as function of deposition temperature (a) RT, (b) 200°C, and (c) 350°C.

그림 3은 증착 온도에 따른 SZTO의 NBTS 테스트 결과이다. 그림 3에서 증착 온도가 200°C와 350°C일 때 NBTS를 가해주면 V_{th} 가 negative 방향으로 shift 하는 것을 볼 수 있다. 증착 온도가 올라감에 따라 채널 내의 trap state인 oxygen vacancy가 증가하게 되므로 NBTS를 장시간 가해주면 전공들이 trap state를 채우게 되고 상대적으로 생성된 캐리어들에 의해 V_{on} 이 negative로 이동하는 것이라고 생각된다.

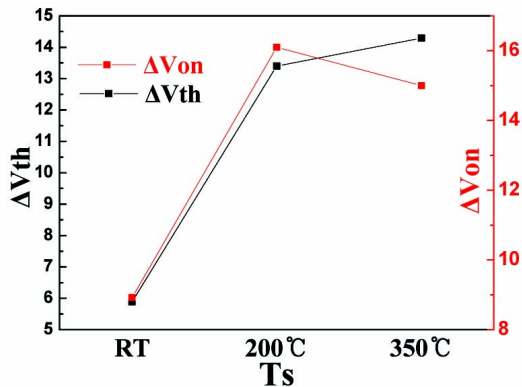


Fig. 4. ΔV_{th} and ΔV_{on} of SZTO at various deposition temperatures.

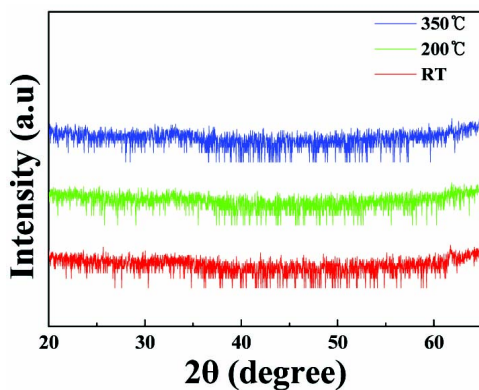


Fig. 5. X-ray diffraction patterns obtained from SZTO layer for deposition temperature.

그림 4는 그림 3의 V_{th} 와 V_{on} 가 얼마나 negative로 shift했는지를 보기 쉽게 나타낸 그래프이다. 증착 온도가 상온일 때에서의 ΔV_{on} 과 ΔV_{th} 가 가장 적게 변하는 결과를 보이고 있고 증착 온도가 증가할수록 ΔV_{on} 과 ΔV_{th} 가 급격히 안 좋아지는 것을 볼 수 있다.

이런 결과를 볼 때 상온일 때 가장 좋은 안정성을 보이고 증착 온도가 증가하면 trap state의 양의 많아지면서 전기적 안정성이 악화된다는 것을 알 수 있다.

그림 5는 XRD를 이용하여 SZTO 박막의 비정질 구조를 확인하였다. 모든 박막이 증착 온도에 관계없이 비정질 상을 보이고 있다. ZnO 기반의 산화물 반도체는 금속의 최외각 전자 중 s-오비탈 파동함수가 overlap이 되면서 conduction path가 형성되므로 비정질 박막을 가지고 있어도 높은 이동도를 가질 수 있다 [9].

4. 결론

본 연구는 스퍼터 공정을 이용한 증착 온도에 따른 SZTO 박막의 특성에 대해 연구하였다. 증착 온도가 증가함에 따라 전기적 특성과 안정성에 영향을 미치는 것을 확인할 수 있었다. 증착 온도는 박막 증착 시 비정질 구조임에도 불구하고, 비정질 구조의 좁은 범위에서의 결합 길이와 결합각을 변화시킨다. 결합 길이와 결합각은 원자 간의 결합에너지에 영향을 미치기 때문에 기판 온도에 의한 열에너지가 비정질 구조를 느슨하게 만들어 oxygen vacancy인 trap state가 더 많이 발생하게 되고, 그로 인해 전기적 특성과 안정성 등에 영향을 미쳤다고 사료된다 [10]. 하지만 증착 온도를 RT에서 350°C까지 변화시켜도 비정질 구조를 유지한다는 사실을 확인하였고, 비정질 구조임에도 5s-orbital의 overlap에 의해 conduction path가 형성되어 높은 이동도를 가진다는 것을 확인했다.

REFERENCES

- [1] K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano, and H. Hosono, *Nature*, **432**, 488 (2004).
- [2] E. G. Chong, Y. S. Chun, and S. Y. Lee, *Appl. Phys. Lett.*, **96**, 152102 (2010).
- [3] E. G. Chong, Y. S. Chun, and S. Y. Lee, *Electrochem. Solid State Lett.*, **14**, H96 (2011).
- [4] E. Fortunato, A. Pimentel, A. Goncalve, A. Marques, and R. Martins, *Thin Solid Films*, **502**, 104 (2006).
- [5] B. D. Ahn, J. H. Kim, H. S. Kang, C. H. Lee, S. H. Oh, K. W. Kim, G. E. Jang, and S. Y. Lee, *Thin Solid Films*, **516**, 1382 (2008).
- [6] J. Y. Choi, S. S. Kim, and S. Y. Lee, *Appl. Phys. Lett.*, **100**, 022109 (2012).
- [7] D. H. Lee, Y. J. Chang, G. S. Herman, and C. H. Chang, *Adv. Mater.*, **19**, 843 (2007).
- [8] S. R. Mang, D. H. Yoon, I. Y. Jeon, H. K. Chung, and L. S. Pu, *Journal of Vacuum Science & Technology A*, **31**, 030603 (2013).
- [9] H. Kumomi, K. Nomura, T. Kamiya, and H. Hosono, *Thin Solid Films*, **516**, 1516 (2008).
- [10] D. C. Paine, T. Whitson, D. Janiac, R. Beresford, C. O. Yang, and B. Lewis, *J. Appl. Phys.*, **85**, 8445 (1999).