

논문 2014-51-4-8

모드변환 가능한 단권변압기를 이용한 CMOS 전력증폭기 (CMOS Power Amplifier Using Mode Changeable Autotransformer)

류 현 식*, 남 일 구**, 이 동 호***, 이 옥 구**

(Hyunsik Ryu, Ilku Nam, Dong-Ho Lee, and Ockgoo Lee[©])

요 약

본 논문에서는 전력증폭기의 효율을 증가시키기 위해서 모드변환 가능한 단권변압기를 제안한다. 모드변환 가능한 단권변압기를 통해 전력증폭기의 저 전력 모드 동작 시 효율을 개선할 수 있다. 이 논문에서는 0.18- μm CMOS 표준 공정을 이용하여 듀얼모드 단권변압기를 이용한 CMOS 전력증폭기를 설계하였다. 고 전력 모드와 저 전력 모드에서 단권변압기의 1차 권선의 권선수를 조절하여 전력증폭기의 동작을 최적화하였다. EM 시뮬레이션 및 전체 회로 시뮬레이션 결과 제안된 멀티모드 CMOS 전력증폭기의 출력전력이 24dBm일 때 전력부가효율(PAE)이 10.4%에서 멀티모드 동작으로 26.1% 로 상승하여 전력증폭기의 성능 개선되었다.

Abstract

In this paper, in order to improve efficiency performance of power amplifiers, a mode changeable autotransformer is proposed. Efficiency performance at the low-power mode can be improved by adopting the mode changeable autotransformer. A dual-mode autotransformer CMOS power amplifier using a standard 0.18- μm CMOS process is designed in this work. Number of turns in a primary winding is re-configured according to mode change between the high-power mode and the low-power mode. Thus, the efficiency performance of the power amplifier at each mode is optimized. EM and total circuit simulation results verify that low-power mode power added efficiency(PAE) at 24dBm output power is improved from 10.4% to 26.1% using the proposed multi-mode operation.

Keywords: Power amplifiers, low-power mode, autotransformer, passive efficiency, high-power mode

I. 서 론

최근 들어 이동통신 단말기의 고효율 성능의 중요성이 부각되고 있으며, 송수신기 전체 시스템의 효율에

가장 큰 영향을 미치는 전력증폭기에 대한 많은 연구가 진행되어 오고 있다^[1~2]. 전력 증폭기의 효율이 증가하게 되면 휴대용 단말기 측면에서는 배터리의 수명을 증가시킬 수 있다. 전력증폭기는 확률적으로 출력전력이 고 출력인 경우에 비해 상대적으로 저 전력인 경우 대부분 사용된다. 그래서 출력전력이 저 전력일 때 전력증폭기 효율을 개선시키기 위한 많은 연구가 진행되고 있다. 전력증폭기의 출력전력이 저 전력일 경우 출력매칭을 통해 제공된 임피던스 값이 고 전력의 경우보다 큰 값 일 때 전력증폭기의 효율이 최적화 된다^[3~4]. 따라서 전력증폭기의 출력이 저 전력일 경우 효율을 개선하기 위한 방법 중 전력증폭기의 출력전력에 따라 출력매칭 구조를 변경할 수 있는 멀티모드 전력증폭기에 대

* 학생회원, ** 평생회원, 부산대학교 전자전기 컴퓨터 공학부

(Pusan National University)

*** 정회원, 한밭대학교 정보통신공학과

(Hanbat National University)

© Corresponding Author(E-mail: olee@pusan.ac.kr)

※ 이 논문은 부산대학교 자유과제 학술연구비(2년)와 BK21플러스, IT기반 융합산업 창의인력양성 사업단에 의하여 연구되었음.

접수일자: 2014년1월29일, 수정일자: 2014년3월21일

수정완료: 2014년4월3일

한 다양한 연구가 진행되고 있다. 그림 1의 (a)와 (b)는 출력매칭 구조를 변경할 수 있는 멀티모드 변압기의 방법 중 병렬 결합방식과 직렬 결합방식 형태의 변압기이다^[5~6].

그림 1.(a)는 병렬 결합방식 변압기로 1차 권선들이 따로 분리되어 2차 권선과 병렬로 연결된 변압기이다. 이 병렬 결합방식 변압기의 입력 쪽에서 바라본 임피던스(Z_{IN})는

$$Z_{IN} = m \left(\frac{1}{n} \right)^2 R_{load} \quad (1)$$

로 표현할 수 있고, 여기에서 m 은 여러 개의 1차 권선들의 수, n 은 권선비이다. 이 변압기는 출력전력이 작은 저 전력 모드 동작 시 1차 권선들 중 일부를 턴 오프 시키면 식(1)에서 m 이 감소하여 변압기를 통해 제공되는 임피던스 값이 작아져 전력증폭기의 효율 특성이 최적화되기 힘들다.

그림 1.(b)는 직렬 결합방식의 변압기로 1차 권선들이 따로 분리되어 2차 권선과 직렬로 연결된 변압기이다. 이 직렬 결합방식 변압기의 입력 쪽에서 바라본 임피던스(Z_{IN})는

$$Z_{IN} = \frac{1}{m} \left(\frac{1}{n} \right)^2 R_{load} \quad (2)$$

로 표현할 수 있다. 그러나 이 변압기는 저 전력일 때 사용하기 위해서 1차 권선들 중 일부의 권선을 턴 오프 시키면 턴 오프된 1차 권선은 2차 권선과 자기적으로 결합되지 않아 전체 2차 권선과 1차 권선과의 결합계수가 작아지는 단점이 있다.

그림 1.(c)는 1차 권선의 권선 수 변화가 가능한 모드 변환 변압기다^[7]. 이 모드변환 변압기는 직렬 또는 병렬 결합방식의 변압기와 달리 1차 권선들이 따로 분리되어 있지 않고 하나로 연결되어 모드에 따라 1차 권선을 분할하여 2차 권선과 결합한 방식의 변압기의 형태이다. 이 변압기에서 m 은 1차 권선의 모드에 따라 분할 수 있는 개수, n 은 권선비이다. 따라서 변압기 입력 쪽에서 바라본 임피던스(Z_{IN})는 다음과 같이 정의 된다.

$$Z_{IN} = \left(\frac{m}{n} \right)^2 R_{load} \quad (3)$$

고 전력 모드에서 이 변압기의 1차 권선이 $RF1_{IN+}$ 에서 $RF1_{IN-}$ 까지만 입력으로 동작 한다. 따라서 식(3)에서

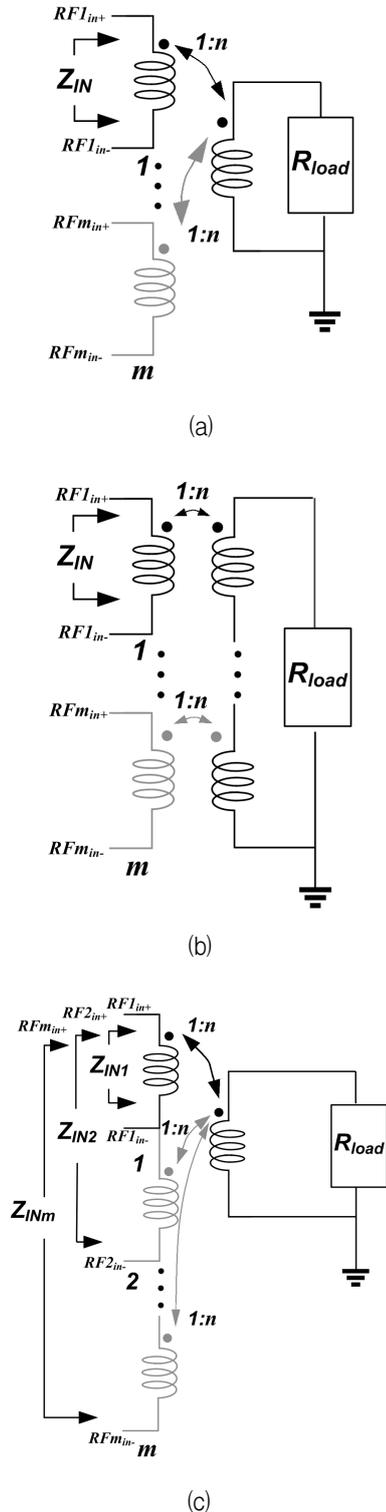


그림 1. (a) 병렬 결합방식 변압기
 (b) 직렬 결합방식 변압기
 (c) 모드변환 변압기
 Fig. 1. (a) Series combining transformer
 (b) Parallel combining transformer
 (c) Mode changeable transformer.

m 이 감소하여 입력 임피던스가 작은 값을 제공한다. 저 전력 모드에서는 변압기의 1차 권선의 부분을 증가시켜 입력으로 동작시키면 m 이 커져 큰 값의 입력 임피던스를 제공하여 각 모드에서 최적화되게 동작할 수 있다.

본 연구에서는 전력증폭기의 출력전력에 따라 1차 권선의 연결을 변환시켜 출력매칭 구조를 변경할 수 있는 변압기의 방법을 단권변압기에 적용한 구조를 제안하였다. 또한, 이 모드변환 가능한 단권변압기를 적용하여 듀얼모드 CMOS 전력증폭기를 설계하였다.

II. 모드변환 가능한 단권변압기

1. 단권변압기

단권변압기는 1차 권선과 2차 권선이 따로 떨어져 있는 일반적인 2권선 변압기와 달리, 1차 권선과 2차 권선이 하나의 연속된 권선으로 되어있는 변압기이다. 2 권선 변압기에 비해 단권변압기의 장점은 보다 큰 피상 전력을 전송할 수 있고, 일반적인 변압기에 비해 권선 수가 작다는 것이다^[8]. 그림 2는 단권변압기의 회로도이다. 단권변압기의 입력 쪽에서 바라본 임피던스 (Z_{IN})는

$$Z_{IN} = \left(\frac{n_p}{n_p + n_s} \right)^2 R_{load} \quad (4)$$

로 표현할 수 있고, 여기에서 1차 권선수는 n_p 이고, 2차 권선수는 n_p+n_s 이다. 이러한 특징을 갖는 단권변압기도 2권선 변압기처럼 전력증폭기의 회로에 적용될 수 있으며 현재까지 여러 연구가 진행되고 있다^[9-10]. 모드변환 변압기의 방식을 단권변압기로 적용할 수 있다.

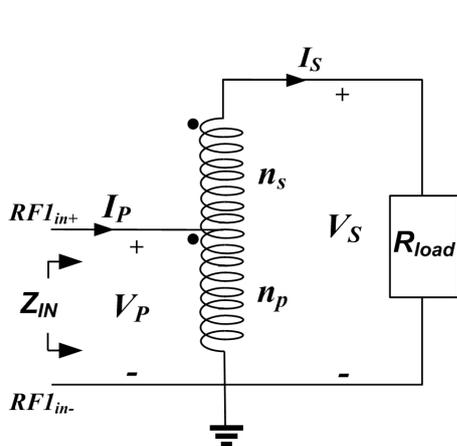


그림 2. 단권변압기
Fig. 2. Autotransformer.

2. 제안된 모드변환 가능한 단권변압기 원리

그림 3은 전력증폭기의 출력전력에 따라 두 개의 모드로 동작 가능한 제안된 모드변환 단권변압기의 등가 회로이다. 출력전력이 고 전력인 경우 $RF1_{IN-}$ 에서 $RF1_{IN+}$ 까지만 입력으로 동작하며, 저 전력 모드에서 $RF2_{IN-}$ 에서 $RF2_{IN+}$ 까지 입력으로 동작한다. 출력연결은 모드변환에 관계없이 일정하게 유지된다. 따라서 모드변환 변압기의 고 전력 모드(HP)와 저 전력 모드(LP)에 대한 전압, 전류 그리고 권선비의 관계는 다음과 같이 정의 할 수 있다.

$$HP : \frac{V_{P1}}{V_S} = \frac{n_p}{n_p + n_s + n_t}, \quad \frac{I_{P1}}{I_S} = \frac{n_p + n_s + n_t}{n_p} \quad (5)$$

$$LP : \frac{V_{P2}}{V_S} = \frac{n_p + n_s}{n_p + n_s + n_t}, \quad \frac{I_{P2}}{I_S} = \frac{n_p + n_s + n_t}{n_p + n_s} \quad (6)$$

여기에서 2차 권선은 $n_p+n_s+n_t$ 로 일정하다. 그러나 1차 권선은 고 전력 모드에서는 n_p 이고, 저 전력 모드일 때는 n_p+n_s 로 변환된다. 따라서 입력 쪽에서 바라본 임피던스 (Z_{IN})는

$$HP : Z_{IN1} = \left(\frac{n_p}{n_p + n_s + n_t} \right)^2 R_{load} \quad (7)$$

$$LP : Z_{IN2} = \left(\frac{n_p + n_s}{n_p + n_s + n_t} \right)^2 R_{load} \quad (8)$$

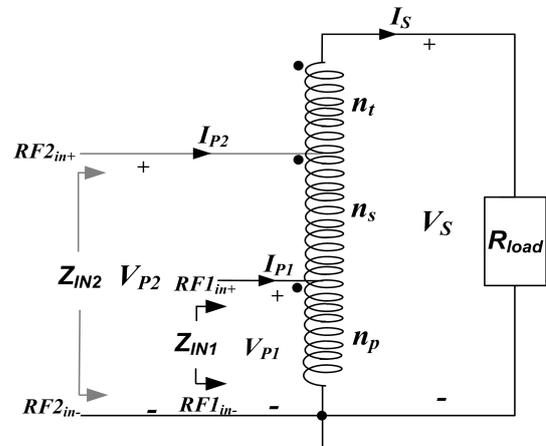


그림 3. 제안된 모드변환 단권변압기
Fig. 3. Proposed mode changeable autotransformer.

로 표현할 수 있다. 따라서 저 전력 모드 동작 시 높은 값의 입력 임피던스(Z_{IN})로 변환되며 전력증폭기의 효율을 개선할 수 있다.

3. 제안된 모드변환 가능한 단권변압기 설계

그림 4.(a)는 CMOS 표준 공정을 통해 실제 구현 가능한 제안된 단권변압기의 한 가지 형태의 레이아웃이다. 차동입력을 가지는 형태의 모드변환 가능한 단권변압기이며 그림 4.(b)는 이에 상응하는 등가회로이다. 그림 4.(a)는 단권변압기의 형태는 0.18- μm CMOS 표준 공정에 사용되는 2.34 μm 두께의 Al top metal 사용하여 lateral 형태로 구성하였다. 그림 4에서 단권변압기는 고 전력 모드에서 1차 권선이 $RF1_{in-}$ 에서 $RF1_{in+}$ 사이에만 입력 부분이 차동으로 연결된다. 저 전력 모드에서는 $RF2_{in-}$ 에서 $RF2_{in+}$ 까지 차동으로 연결된다. 따라서 그림 4.(b)의 등가회로에서 단권변압기의 권선수를 $n_p=n_s=n_t=1$ 로 가정하면, 그림 4.(a)의 레이아웃 경우에 해당한다. 이때 저 전력일 경우 입력 쪽으로 바라본 임

피던스(Z_{IN1})가 식(8)에 의해 22.2 Ω 되고, 고 전력일 경우 입력 쪽으로 바라본 임피던스(Z_{IN2})가 식(7)에 의해 5.6 Ω 이 된다. 따라서 단권변압기의 입력 쪽으로 바라본 임피던스(Z_{IN})를 조절하여 듀얼모드 작동이 가능하게 되며 전력증폭기 성능을 최적화 할 수 있다.

III. 제안된 CMOS 전력증폭기 설계

본 논문의 제안된 단권변압기의 성능을 검증하기 위해서 0.18- μm CMOS 표준 공정을 이용하여 듀얼모드 전력증폭기를 설계하였다. 제안된 회로는 그림 5에서와 같이 입력 단, 전력증폭기단과 출력 단으로 구성하였다. 입력 단에는 single-ended 신호를 차동신호로 만들기 위해서 발룬을 이용했다. 전력증폭기단에는 저 전력 에서 고 전력으로 상호모드 변환 가능한 차동 전력증폭기를 선택하였다. 각각의 소자에 과잉 전압 스트레스를 피하기 위하여 캐스코드 방식을 선택하였다. NMOS 소자를 이용하였으며 공통 게이트(CG)단에는 0.35 μm thick-

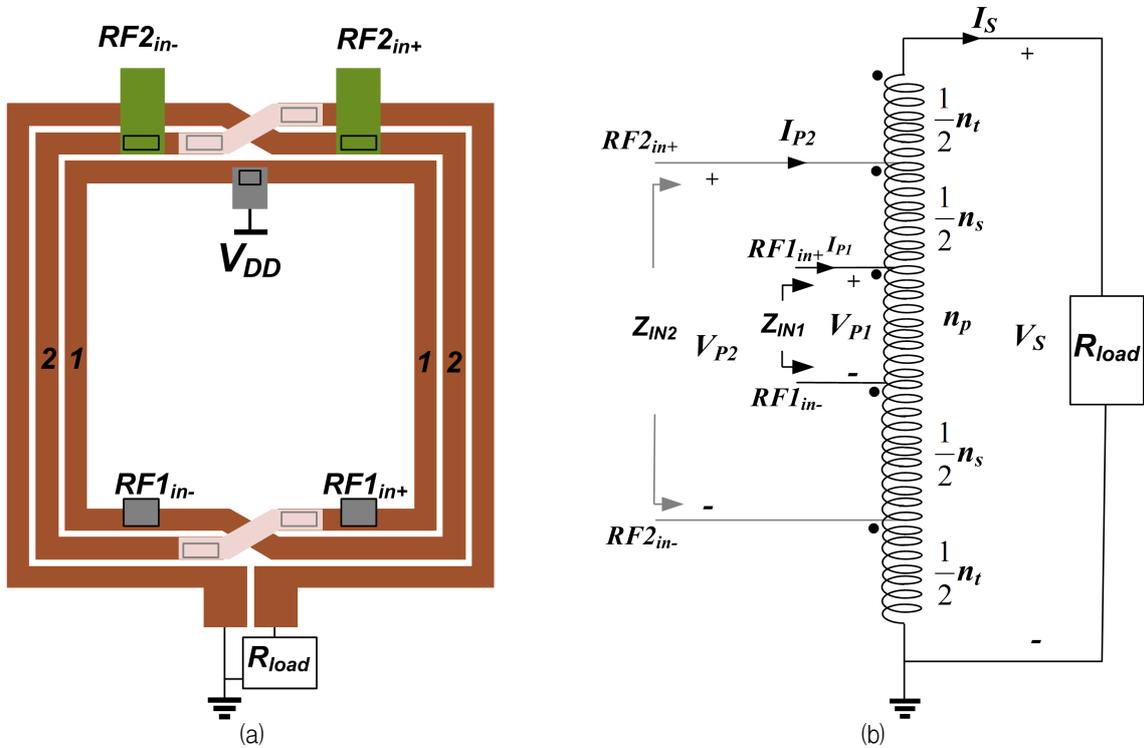


그림 4. (a) 모드변환 가능한 단권변압기 레이아웃
 (b) 모드변환 가능한 단권변압기
 Fig. 4. (a) Layout of the mode changeable autotransformer
 (b) Circuit diagram of the mode changeable autotransformer.

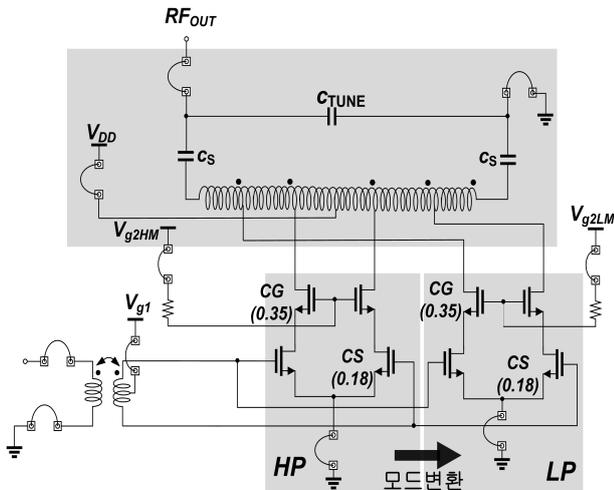


그림 5. 모드변환 가능한 단권변압기 CMOS 전력증폭기의 회로도
Fig. 5. Schematic of the mode changeable autotransformer CMOS Power Amplifier.

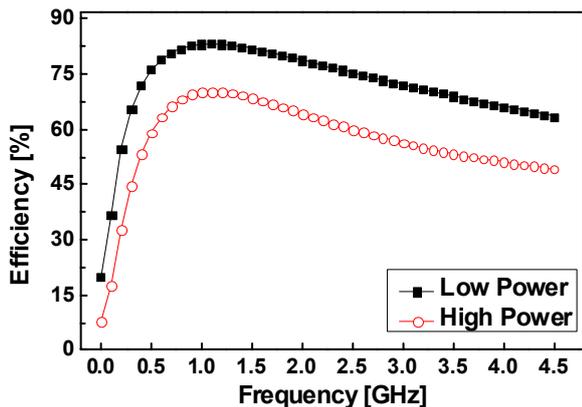


그림 6. 모드변환 가능한 단권변압기의 EM 시뮬레이션을 통한 efficiency 결과
Fig. 6. EM simulated efficiency results of the mode changeable autotransformer.

oxide 소자를 사용하였고, 공통 소스(CS)단에는 0.18 μm thin-oxide 소자를 사용 하였다. 고 전력 모드일 때 동작하는 공통 게이트(CG)단의 전체 게이트 width가 8192 μm , 공통 소스(CS)단의 전체 게이트 width가 6144 μm 로 선택되었다. 저 전력 모드일 때 동작하는 공통 게이트(CG)의 전체 게이트 width가 1024 μm , 공통 소스 (CS)단은 768 μm 로 각각 설정하였다. 공급 전압이 3.3V 가 사용되었으며 게이트 바이어스 전압은 공통소스 (CS)단은 0.6V, 공통 게이트(CG)단은 3.3V로 각각 최적 화 하였다. 출력 단은 제안된 단권변압기를 이용하여 구성하였다. 단권변압기는 그림 4(a)의 형태로 0.18- μm

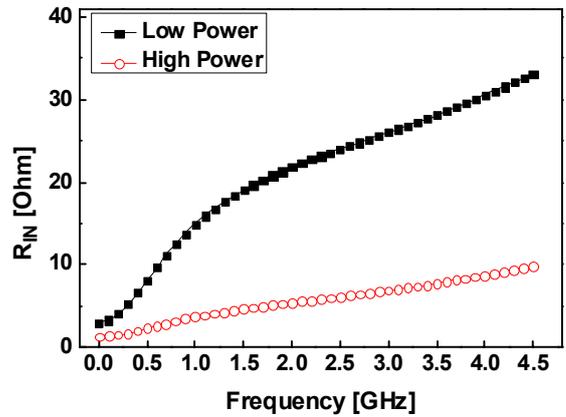


그림 7. 모드 변환 가능한 단권변압기의 EM 시뮬레이션을 통한 R_{IN} 결과
Fig. 7. EM simulated R_{IN} results of the mode changeable transformer.

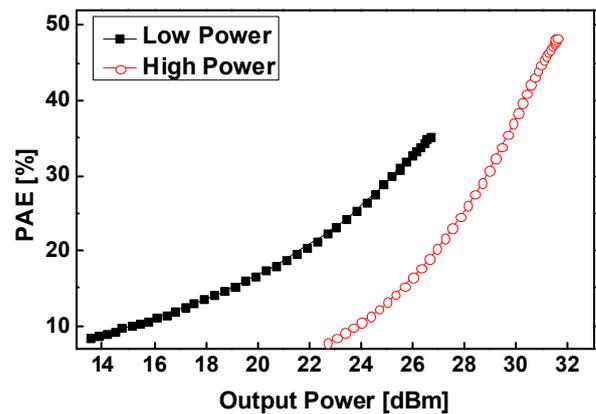


그림 8. 모드변환 가능한 단권변압기 이용한 CMOS 전력증폭기 PAE 시뮬레이션
Fig. 8. Simulated power added efficiency (PAE) of CMOS power amplifier using mode changeable autotransformerer.

표준 CMOS 공정을 이용하여 2.34 μm 의 두께의 top-metal로 설계하였다. 단권변압기는 삽입손실의 주 파수 대역 특성을 고려해서 외부치수는 0.60 mm로 선택 되었다. Lateral 형태의 단권변압기 구조이며 top metal로 1차 권선과 2차 권선을 구성 하였으며, 연결 부분은 thin metal이 사용되었다. EM 시뮬레이션은 Agilent Momentum을 이용하여 수행하였다. 그림 5에서 MIM 캐패시터(C_{TUNE})을 최적화된 출력매칭을 구현하기 위해 추가되었다.

그림 6은 제안된 단권변압기의 삽입손실을 나타낸다. 제안된 단권변압기가 전력증폭기 동작주파수인 1.8 GHz 대역에서 저 전력 모드는 -0.96dB(80.11%)와 고

전력 모드는 -1.80dB(66.03%) 각각의 삽입손실 특성을 갖는다. 그림 5의 bonding wire의 경우 Ansoft HFSS 이용하여 추출된 시뮬레이션 결과를 전체회로 시뮬레이션 실행 시 활용하였다. 그림 7은 단권변압기의 입력 쪽으로 바라본 임피던스를 보여준다. 1.8GHz 대역에서 모드변환 단권변압기의 출력 임피던스가 50Ω 일 때 고 전력 모드에서 입력 임피던스(R_{IN})가 5.15Ω 값을 갖게 된다. 그리고 저 전력 모드에서는 입력 임피던스(R_{IN})가 20.80Ω 으로 고 전력 모드의 입력 임피던스보다 높은 값을 가짐을 확인할 수 있다. 주파수에 따른 입력 임피던스(R_{IN})의 변화는 수식 (7)과 (8)에서의 경우 ideal 단권변압기 모델을 가정하여 주파수에 따라 변화가 없지만, 실제의 경우 practical한 non-ideal 단권변압기 모델에 가까우며 주파수에 따라 입력 임피던스(R_{IN})가 바뀌게 된다. 하지만, 주된 경향성은 바뀌지 않는다. 따라서 고 출력 모드, 저 출력 모드 각각에 최적화된 전력증폭기의 구현이 가능하다. 그림 8은 제안된 CMOS 전력증폭기의 출력전력에 따른 PAE 특성 결과이다. 전력증폭기는 고 전력 모드에서 31.58dBm, 저 전력 모드에서 26.67dBm까지 각각 동작한다. 이 출력전력에 따른 고 전력 모드에서 효율은 48.3%, 저 전력 모드에서 효율은 35.2%이다. Peak 출력전력이 31.58dBm에서 약 7dB backed-off 된 24 dBm의 출력전력에서 고 전력 모드에는 10.4%의 낮은 효율을 갖게 된다. 저 전력 모드에서는 26.1% 효율을 가지며 크게 효율을 개선하여 사용할 수 있다. 또한 DC 전류가 저 전력모드를 적용함으로 고 전력 모드 일때의 365 mA에서 23.7 mA로 줄었다. 전력증폭기의 출력전력이 18 dBm에서 28dBm영역사이에서 효율의 증가를 가져올 수 있다. 표 1에서는 제안한 CMOS 전력증폭기 성능을 정리하였고, 기존 듀얼모드 전력증폭기의 성능 비교를 하였다. 기존의 듀얼모드 전

표 1. 기존 듀얼모드 CMOS 전력증폭기의 성능비교
Table 1. Performance comparison of the dual-mode CMOS power amplifier with previous works.

		[7]	[11]	This work
Technology		0.18- μ m	0.18- μ m	0.18- μ m
Frequency		1.8GHz	1.95GHz	1.8GHz
V_{DD}		3.3V	3.4V	3.3V
저 전력 모드	P_{SAT}	24dBm	20.2dBm	26.6dBm
	PAE	33.4%	33.9%	35.2%
고 전력 모드	P_{SAT}	30.4dBm	30.5dBm	31.58dBm
	PAE	46.1%	42.1%	48.3%

력증폭기와 비교하여 제안한 CMOS 전력증폭기는 비슷한 주파수 대역에서 우수한 PAE의 특성을 보여준다.

IV. 결 론

전력증폭기의 저 전력 모드에서 효율을 개선하기 위해 모드변환 가능한 단권변압기가 제안 되었다. 제안된 단권변압기를 사용하여 0.18- μ m CMOS 표준 공정을 이용하여 듀얼모드 단권변압기를 이용한 CMOS 전력증폭기를 설계하였다. 약 7dB backed-off 된 영역에서 효율이 15% 이상 개선되었다. 제안된 모드변환 가능한 변압기를 사용하여 효율이 개선된 on-chip 전력증폭기 집적화를 가능하게 할 수 있다.

REFERENCES

- [1] A. M. Niknejad, D. Chowdhury, and J. Chen, "Design of CMOS power amplifiers", *IEEE Trans. Microw. Theory Tech.*, vol. 60, no. 6, pp. 1784-1796, June 2012.
- [2] Hyoungjun Kim, Jinhee Joo, and Chulhun Seo, "Research on PAE of CMOS Class-E Power Amplifier For Multiple Antenna System", *IEIE* vol 45, no 1, pp 1-6, Dec. 2008.
- [3] S. Kim, J. Lee, J. Shin, and B. Kim, "CDMS handset power amplifier with a switched output matching circuit for low/high power mode operations", in *IEEE MTT-S Int. Microw. Symp. Dig.*, pp. 1523-1526, June 2004.
- [4] J.-S. Fu and A. Mortazawi, "Improved power amplifier efficiency and linearity using a dynamically controlled tunable matching network", *IEEE Trans. Microw. Theory Tech.*, vol. 56, no. 12, pp. 3239-3244, Sep. 2008.
- [5] G. Liu, P. Haldi, T.-J. K. Liu, and A. M. Niknejad, "Fully integrated CMOS power amplifier with efficiency enhancement at power backoff", *IEEE J. Solid-State Circuits*, vol. 43, no. 3, pp. 600-609, Mar. 2008.
- [6] K. H. An, D. H. Lee, O. Lee, H. Kim, J. Han, W. Kim, C.-H. Lee, H. Kim, and J. Laskar, "A 2.4GHz fully integrated linear CMOS power amplifier with discrete power control", *IEEE Microw. Wireless Compon. Lett.*, vol. 19, no. 7, pp. 479-481, July 2009.
- [7] O. Lee, K. H. An, J. Cho, and J. Cha "A switchless

reconfigurable transformer CMOS power amplifier”, *IEICE Electronics Express*, vol. 9, no. 9, pp. 855-860, May 2012

[8] C. Alexander and M. Sadiku, *Fundamentals of Electric Circuits*, McGraw-Hill, 2009, ch. 13.

[9] V. A. Solomko and P. Weger, “A fully integrated 3.3-3.8-GHz power amplifier with autotransformer balun”, *IEEE Trans. Microw. Theory Tech.*, vol. 57, no. 9, pp. 2160-2172, Sep. 2009.

[10] H.-Y. Liao, M.-W. Pan, and H.-K. Chiou, “Fully-integrated CMOS class-E power amplifier using broadband and low-loss 1:4 transmission-line transformer”, *Electronics Letters*, vol. 46, no. 22, Oct. 2010.

[11] B. Koo, T. Joo, Y. Na, and S. Hong, “A fully integrated dual-mode CMOS power amplifier for WCDMA applications”, *IEEE J. Solid-State Circuits*, pp 82 - 84, Feb. 2012.

저 자 소 개



류 현 식(학생회원)
2013년 신라대학교 전자공학과
학사 졸업.
2013년 3월~현재 부산대학교
전자전기 컴퓨터 공학과
석사 과정.

<주관심분야 : 초고주파 회로설계, RF Power Amplifier, CMOS 집적회로>



남 일 구(평생회원)
1999년 연세대학교 전자공학과
학사 졸업.
2001년 한국과학기술원
전기및전자 석사 졸업.
2005년 한국과학기술원
전기및전자 박사 졸업.

2005년~2007년 2월 삼성전자 시스템 LSI RF
개발팀 책임연구원

2007년 3월~현재 부산대학교 전자전기공학부
부교수

<주관심분야 : RF/아날로그/마이크로웨이브 집
적 회로 및 시스템>



이 동 호(정회원)
2000년 KAIST 전기및전자공학과
학사 졸업.
2002년 KAIST 전기및전자공학과
석사 졸업.
2007년 KAIST 전기및전자공학과
박사 졸업.

2007년~2009년 Georgia Institute of Technology,
Post Doc.

2009년~2010년 Skyworks Solutions, Inc.,
Senior Engineer.

2010년~현재 한밭대학교 정보통신공학과
조교수.

<주관심분야 : RF IC, 전력증폭기, 레이더 시스템>



이 옥 구(평생회원)-교신저자
2001년 성균관대학교 전기전자 및
컴퓨터공학부 학사 졸업.
2005년 한국과학기술원 전기및
전자공학과 석사 졸업.
2009년 Georgia Institute of
Technology 전기및전자
공학과 박사 졸업.

2010년~2012년 8월 Qualcomm, Inc., Qualcomm
CDMA Technologies, Senior Engineer

2012년 9월~현재 부산대학교 전기공학과 조교수
<주관심분야 : CMOS 송수신단 집적회로, 전력증
폭기, 바이오메디컬 회로 및 시스템>