

## 멤리스터의 전기적 특성 분석을 위한 PSPICE 회로 해석

김부강<sup>1</sup>, 박호종<sup>2</sup>, 박용수<sup>3</sup>, 송한정<sup>1\*</sup>

<sup>1</sup>인제대학교 나노융합공학과, <sup>2</sup>부산대학교 전기전자컴퓨터공학과, <sup>3</sup>충청대학교 전기전자학부

## PSPICE circuit simulation for electrical characteristic analysis of the memristor

Boo-Kang Kim<sup>1</sup>, Ho-Jong Park<sup>2</sup>, Yongsu Park<sup>3</sup> and Han-Jung Song<sup>1\*</sup>

<sup>1</sup>Department of Nanoscience and Engineering Inje University

<sup>2</sup>Department of Electrical and Computer Engineering Pusan National University

<sup>3</sup>Department of Electronics Engineering Chung Cheong University

**요 약** 본 논문에서는 PSPICE 프로그램을 이용하여 멤리스터 소자의 전기적 특성을 해석하였다. 멤리스터의 PSPICE 회로해석을 위한 모델링을 제안하고, 멤리스터의 전류-전압 특성을 분석하였고, 멤리스터의 입력전압에 따른 비선형 저항의 변화를 DC해석과 과도해석을 통하여 확인하였다. 또한, 멤리스터 저항의 직렬과 병렬연결에 따른 특성변화를 보았다. 한편, 멤리스터와 커패시터로 이루어진 M-C 회로를 구성하여 충전과 방전특성의 변화를 종래의 R-C회로와 비교분석하였다. 250 Hz의 구형파 입력신호 인가 시, 멤리스터-커패시터 회로의 경우에, 상승시간(Tr) 0.58 ms, 하강 시간 (Tf) 1.6 ms, 지연시간 0.6ms를 나타내었다.

**Abstract** This paper presents a Electrical characteristics of the Memristor device using the PSPICE for circuit analysis. After making macro model of the Memristor device for circuit analysis, electric characteristics of the model such as time analysis, frequency and DC analysis according to the input voltage were performed by PSPICE simulation. Also, we made simple circuits of memristor series and parallel structure and analyzed the simulated SPICE results. Finally, we made a memristor-capacitor (M-C) circuit. charge and discharge characteristics were analyzed. In case of input pulse signal of 250 Hz, the Memristor-capacitor circuit showed delay time of 0.6ms, rising time of 0.58 ms and falling time of 1.6 ms.

**Key Words** : DC analysis, Frequency analysis, Memristor-capacitor circuit, Memristor, PSPICE

### 1. 서론

멤리스터(Memristor)는 기본적인 회로소자인 저항 R, 커패시터 C, 인덕터 L과 함께, 최근에 발견된 4번째 소자로 많은 주목을 받고 있다. 메모리 기능을 갖고 있는 수동소자로, 종래의 수동소자인 저항과는 달리, 전압변화의 방향에 따라, 히스테리시스성의 저항특성을 보이는 소자로, 그 응용 가능성이 날로 높아지고 있다 [1]. 이러한 멤

리스터 소자는 1971년에 레온 추아가, 그 존재 가능성을 처음으로 예측한 바 있다. 추아는 멤리스터의 전기적 특성을 이론적으로 규명하였고, 멤리스턴스(Memristance) 기호 M을 사용하여 자속과 전하의 관계를  $d\phi = Mdq$ 라 정의 하였다. 최근에, 휴렛팩커드(HP)의 연구자들이 외부 바이어스에 의한 이온 이동으로 멤리스터 특성이 얻어지는 소자에 관한 논문을 발표 하게 되면서, 비로소 나노 와이어 형태의 멤리스터 소자가 구현되게 되었다

본 논문은 IDEC의 지원 및 2013년도 정부(교육부)의 재원으로 한국연구재단의 기초연구사업 지원을 받아 수행된 것임. (2011-0011698)

\*Corresponding Author : Han Jung Song(Inje Univ.)

Tel: +82-55-320-3873 email: hjsong@inje.ac.kr

Received October 4, 2013 Revised December 13, 2013

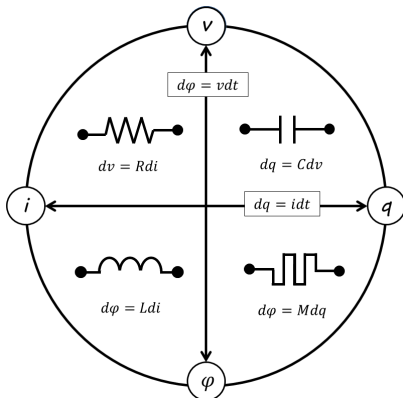
Accepted February 5, 2014

[2]. 현재 멤리스터 연구는 주로 멤리스터의 제조 방법에 관한 소재차원의 연구가 활발히 진행되고 있으며, 최근에는 소자의 전기적 특성에 대한 연구도 많이 이루어지고 있다. 이러한 멤리스터를 반도체 메모리나 신경망의 시냅스 회로에 대한 응용 가능성이 많이 제기되고 있다 [2]. 그러나 이러한 응용을 위해서는, 멤리스터 소자의 회로 해석을 위한 모델링이 선행되어야 하며, 이를 이용한 멤리스터의 회로해석이 필요하다. 최근에, 이러한 회로해석을 위한 기초연구인, PSPICE 매크로 모델링에 대한 일부 연구가 보고된 바 있다. 그러나 아직까지 멤리스터의 회로 해석적 측면의 연구는 매우 미흡한 실정에 있다. 본 논문에서는 이러한 회로해석을 위한 멤리스터의 PSPICE 매크로 모델링을 제안한다. 우선, 멤리스터의 구조와 특성을 살펴보고, 멤리스터 PSPICE 해석을 위한 매크로 모델을 다룬다. 다음으로, 전기적 특성 분석으로 멤리스터 저항의 직렬과 병렬연결에 따른 특성변화를 분석한다. 마지막으로 멤리스터와 커패시터로 이루어진 M-C 회로해석을 실시한다.

## 2. 멤리스터의 구조와 PSPICE 매크로 모델

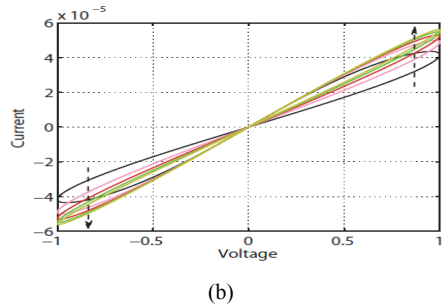
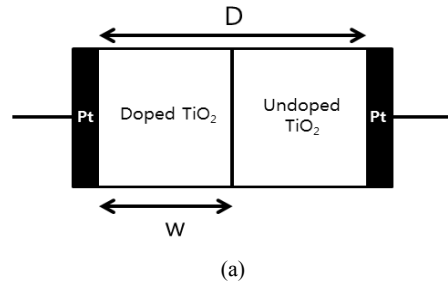
### 2.1 멤리스터 소자의 구조와 특성

Fig. 1에 멤리스터를 포함하는 4개의 회로 수동소자가 소개되어 있다. 멤리스터는 전하가 회로의 순 방향으로 흐를 때, 그 저항성이 증가하며, 전하가 회로의 역방향으로 흐르는 경우, 멤리스터의 저항성은 오히려 감소한다. 따라서 멤리스터는 흐르는 전류와 전압의 크기와 방향에 따라, 여러 가지 형태의 저항값을 가지게 된다 [3].



[Fig. 1] Four basic circuit elements including memristor

또한 전원공급이 끊어졌을 때도 이전의 흘러주었던 전류의 방향과 크기를 기억하기 때문에 다시 전원이 공급함으로써 기존의 상태가 그대로 복원된다. Fig. 2 (a)는 길이가 D인 멤리스터의 단면 구조를 나타낸다. 그림에서 보이듯이, 멤리스터는 TiO<sub>2</sub>와 산소 공공(vacancy)이 도핑된 TiO<sub>2</sub>의 얇은 층으로 이루어져 있다. 이 두 층을 샌드위치형태로 플라티늄(platinum)이 싸고 있다. Doped TiO<sub>2</sub> 영역이 Undoped TiO<sub>2</sub> 영역보다 저항성이 두드러지게 낮다 [4].



[Fig. 2] Physical structure and I-V curve of memristor  
(a) physical structure (b) I-V curve of memristor

이 구조는 고농도의 도펀트(dopant)가 주입된 도핑 영역 저항 R<sub>ON</sub>과 도핑되지 않은 영역 저항 R<sub>OFF</sub>의 직렬 저항으로 전체 저항을 나타낼 수 있다. 도핑된 영역을 w라 하고 두께 D 내에 경계 부분이 있다. 이 경계선은 외부에서 양단에 인가하는 전압 v(t)에 의하여 도펀트(dopant)는 낮은 쪽에서 높은 쪽으로 또는 높은 쪽에서 낮은 쪽으로 이동한다. 경계선을 통과하는 전하량에 따라 w의 폭이 변화한다. 균일한 전기장에서 평균 이온 이동도(mobility) u<sub>V</sub> 와 선형적인 이온 이동을 가정한다 [5].

$$v(t) = (R_{ON} \frac{w(t)}{D} + R_{OFF}(1 - \frac{w(t)}{D}))i(t) \quad (1)$$

$$\frac{dw(t)}{dt} = u_V \frac{R_{ON}}{D} i(t) \quad (2)$$

으로 나타내며,  $w(t)$ 는 아래와 같이 정의 된다.

$$w(t) = u_V \frac{R_{ON}}{D} q(t) \quad (3)$$

식 (1)에 식(3)를 대입하여 전하의 함수  $M(q)$ 를 얻을 수 있다[7].

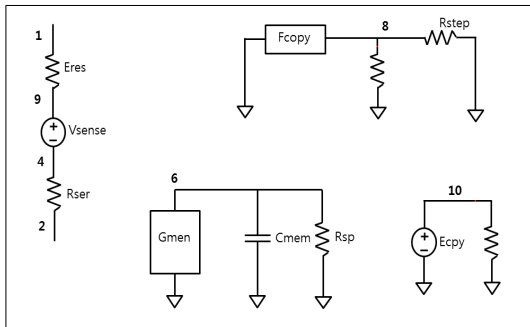
$$M(q) = R_{OFF} + (R_{ON} - R_{OFF}) \frac{u_V R_{ON}}{D^2} q(t) \quad (4)$$

전체 멤리스턴스(Memristance)는 도핑된 영역과 도핑되지 않은 영역의 저항의 합이다. 식 (4)에서 이동도  $u_V$ 가 크고, 두께  $D$ 가 작으면 그 절댓값이 커지므로, 나노기술에서 두께  $D$ 가 미치는 영향이 크다.

Fig. 2 (b)는 나노 와이어로 제작된 멤리스터의 전류-전압 측정결과이다 [6]. 그림에서 보이듯이, 멤리스터는 기본적으로, 히스테리시스 곡선의 전류-전압 특성을 보이며, 입력신호의 주파수에 따라, 변동하는 특징을 가지고 있다.

### 2.2 회로해석을 위한 PSPICE 매크로 모델링

본 논문에서는 멤리스터(Memristor)의 특성해석을 위하여 PSPICE로 매크로 모델링 [7]을 이용하여 등가회로 시뮬레이션을 실행하였다. Fig. 3은 멤리스터의 특성해석을 위한 PSPICE 매크로 모델링을 나타내었다.



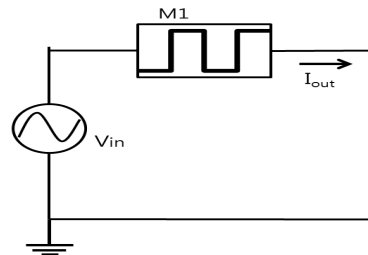
[Fig. 3] PSPICE macromodel for circuit analysis of the Memristor

Fig. 4는 멤리스터 PSPICE 모델링을 위한 netlist 입력 파일이다. Fig. 3과 Fig. 4를 이용하여 멤리스터 등가회로 라이브러리를 구성했다 [8].

```
.SUBCKT memristor 1 2 6
Eres 1 9 POLY(2) (8, 0) (10, 0) 0 0 0 0 1
Vsense 9 4 DC 0V
Fcopy 0 8 Vsense 1
Rstep 8 0 1K
Rser 2 4 10
Gmem 6 0 VALUE={I(Vsense)*max(v(6, 0)*(1-v(6, 0)), 0)}
Cmem 6 0 50nF
Ecpy 10 0 VALUE={min(max(v(6,0), 0), 1)}
Rsp 6 0 1000Meg
.ENDS
*$
```

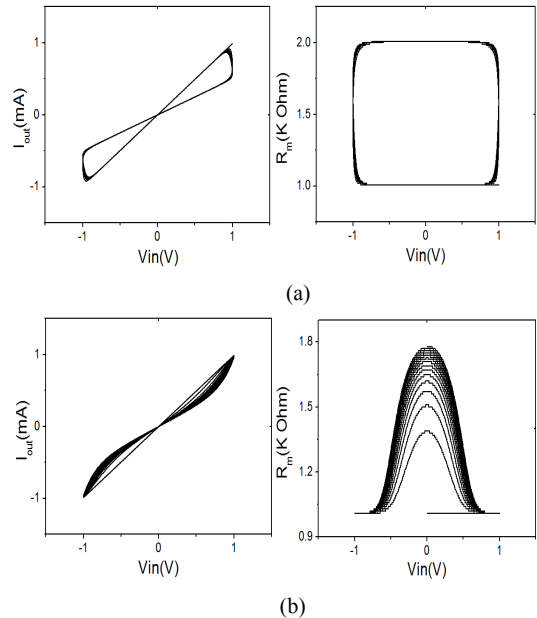
[Fig. 4] Input file of the PSPICE macromodel for Memristor.

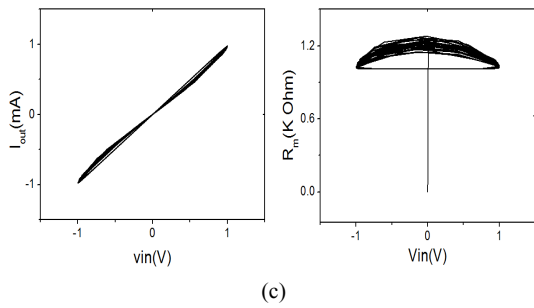
단일 멤리스터의 특징을 알아보기 위하여 Fig. 5와 같이 멤리스터를 구성하였다.



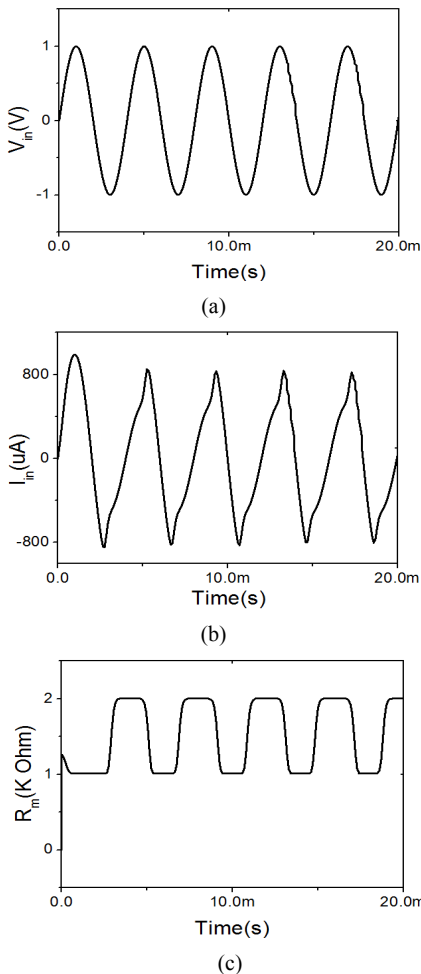
[Fig. 5] Circuit for electrical characteristic of the single Memristor.

Fig. 5회로를 통해서 멤리스터의 전압, 전류, 그리고 저항의 특징을 입력 전압과 시간으로 알아보았다.





[Fig. 6] Current-voltage and resistance-voltage characteristics of the Memristor according to the frequency variation (a) 250Hz (b) 500Hz (c) 1kHz



[Fig. 7] Transient analysis of the current and resistance of the Memristor in the frequency of 250Hz (a) sinusoidal input voltage (b) current variation (c) resistance variation

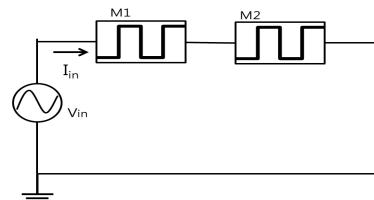
전류-전압 그래프는 Fig. 6의 왼쪽 그림과 같이 히스테리시스 곡선을 가진다. 이는 멤리스터의 중요한 특성이다. 어떤 소자가 전류-전압 히스테리시스 곡선을 가진다면 이것은 멤리스터 이거나 멤리스트적인 소자이다. 멤리스터의 다른 특성은 히스테리시스 곡선이 주파수가 커짐에 따라 그 폭이 좁아진다. 주파수가 무한대에 가까워지면 이 멤리스터는 평범한 저항처럼 동작한다. Fig. 6의 오른쪽 그림은 저항-전압 그래프이다. 멤리스터 저항의 변화를 그래프로 표현하여 저항의 변화를 볼 수 있는 새로운 그래프이다. 이는 멤리스터를 조절하여 원하는 저항값을 얻을 수 있을 것으로 사료된다.

시간에 따른 출력 전압, 전류 그리고 저항의 특성을 확인 한다. 먼저 Fig. 7(a) 입력 전압을 나타낸다. Fig. 7(b) 전류는 멤리스터의 전류를 나타내고 있다. 멤리스터의 전류가 변화하고 있어서 Fig. 7(c)처럼 저항값이 변화되는 것으로 보인다. Fig. 7(c) 저항의 특징은 Fig. 6(a)에서 250 Hz에서 움직이는 멤리스터의 저항과 동일한 모습을 보이고 있다. 시간에 따라서 입력 전압이 변하면서, 저항이 변화 하고 있는 모습을 보이고 있다. 멤리스터가 히스테리시스 곡선을 가지는 소자로 작동하고 있어 전압과 전류가 정현파가 아닌 왜곡된 파로 출력 되는 모습을 보이고 있다.

### 3. PSPICE를 이용한 멤리스터의 전기적 특성해석

#### 3.1 멤리스터 소자의 직렬회로 해석

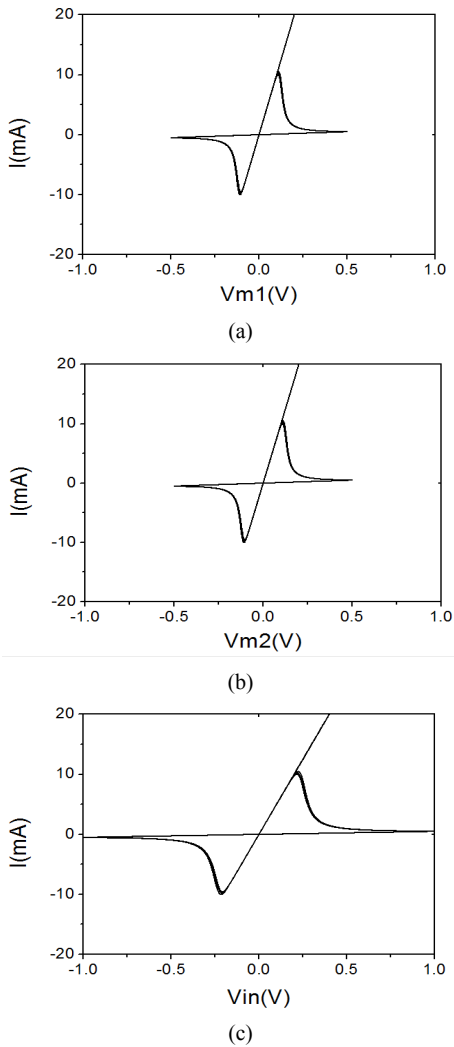
직렬 회로의 특징인 전압 분배를 알아보기 위해 Fig. 8와 같이 멤리스터를 직렬 회로로 구성 하여 측정했다.



[Fig. 8] Circuit of the Memristor in series.

Fig. 9는 Fig. 8에서 제시한 멤리스터를 직렬로 연결 하였을 때의 특성의 변화를 나타내었다. Fig. 9에서 볼 수 있듯이 히스테리시스 곡선의 특징을 가지며, 일반적으로 저항을 직렬로 연결하였을 때, 직렬 전압분배 법칙에 의한 전압 분배가 된다. 멤리스터로 연결한 직렬 회로 역시

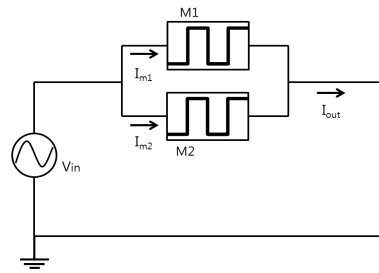
전압 분배로 첫 번째 멤리스터의 전압과 두 번째 멤리스터의 x축 전압이 동일하고 그 합이 최종 출력 전압과 같다는 것을 Fig. 9에서 확인 할 수 있다. 만약 저항대신 멤리스터를 사용한다면, 저항처럼 전압분배의 기능도 하면서 히스테리시스 곡선을 가지는 기능을 갖는 새로운 회로도 생각해 볼 수 있을 것으로 보인다.



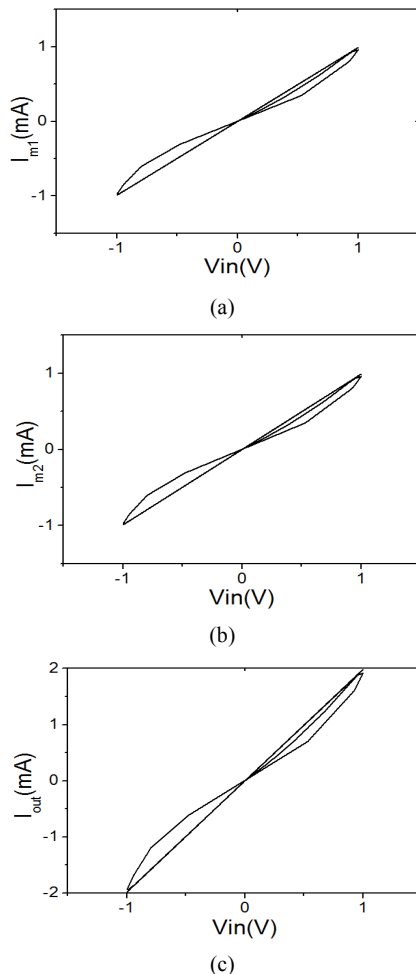
[Fig. 9] DC analysis of the series connected Memristor  
 (a) I-V curve of the M1 (b) I-V curve of the M2  
 (c) I-V curve of the series circuit.

### 3.2 멤리스터 소자의 병렬회로 해석

병렬 회로의 특징인 전류 분배법칙을 알아보기 위해 Fig. 10처럼 멤리스터를 병렬로 연결하여 측정했다.



[Fig. 10] Circuit of the Memristor in parallel



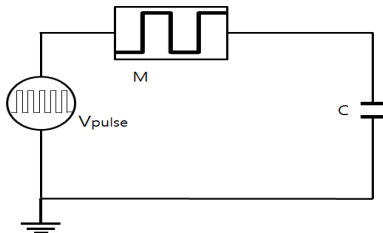
[Fig. 11] DC analysis of the parallel connected Memristor  
 (a) I-V curve of the M1 (b) I-V curve of the M2  
 (c) I-V curve of the parallel circuit.

Fig. 11는 Fig. 10에서 제시한 멤리스터 병렬회로에서의 각각의 멤리스터에 따른 전류-전압 특성을 나타내었다. 일반적으로 병렬 저항 회로에서 전류 분배 법칙에 의

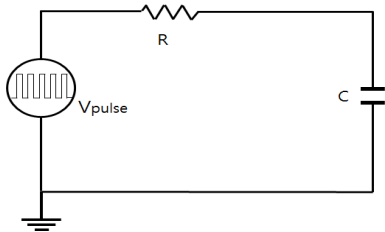
해 병렬에서는 전류가 나누어진다. 동일한 크기 저항으로 병렬을 할 경우 동일한 전류량이 나누어지듯이, 여기서는 동일한 멤리스터를 병렬 연결하여 병렬회로의 전류 변화를 관찰 했다. Fig. 11에서 관찰 할 수 있듯이 역시 히스테리시스 곡선을 가지며, 첫 번째 멤리스터와 두 번째 멤리스터의 전류 합이 최종 출력 전류와 크기와 동일한 모습을 보인다. 앞선 직렬연결에선 전압 분배 법칙이 성립되었고, 병렬에서는 전류 분배 법칙이 성립된다. 저항소자 대신 멤리스터 소자를 사용하면, 히스테리시스성질을 가지는 새로운 특성을 가지는 회로가 나올 것으로 보여진다.

### 3.3 멤리스터 소자의 충전 및 방전 특성 해석

Fig. 12는 멤리스터의 충전 및 방전 특성을 해석하기 위한 M-C (Memristor-Capacitor) 회로이다. 일반적인 고정 저항 대신에, 멤리스터를 연결하여 충전 및 방전 특성을 확인하고자 하였다.



[Fig. 12] Memristor-capacitor circuit for M-C delay analysis

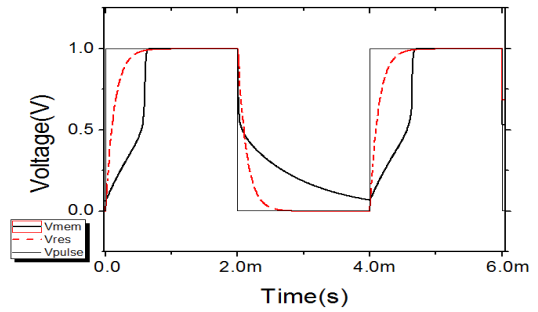


[Fig. 13] Resistor-capacitor for the R-C delay analysis.

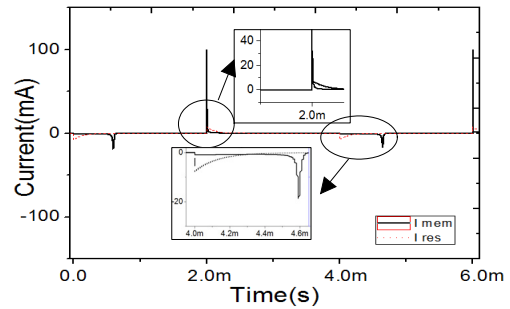
Fig. 13은 일반적인 고정저항을 갖는 R-C (Resistor-Capacitor) 회로이며, 본 M-C 회로와 비교 분석하였다. R-C 회로에서 커패시터에 전압이 충전되는 시상수  $\tau$  는

$$\tau = R \times C \quad (5)$$

로 정의되며, 충전 및 방전 시간은  $5\tau$ 가 될 때의 시간으로 정의된다. Fig. 12의 M-C회로와 Fig. 13의 R-C 회로에 대하여, 충방전을 확인할 수 있는 구형파를 인가 한 후, 그 특성을 비교하였다.



(a)



(b)

[Fig. 14] Delay time comparison between the M-C circuit and the R-C circuit (a) voltage analysis (b) current analysis

Fig. 14 (a)는 펄스파를 입력했을 때, M-C회로와 R-C 회로의 충전 및 방전에 관한 그래프로 실선이 M-C 회로며, 점선이 R-C회로이다. 멤리스터의 충전은 곡선을 이루다 수직으로 급격히 올라간다. 그에 비해 R-C는 충전 방전이 일정하다. 250 Hz의 구형파 입력신호 인가 시, 멤리스터-커패시터 회로의 경우에, 상승시간( $T_r$ ) 0.5 ms, 하강 시간 ( $T_f$ ) 0.9 ms, 지연시간 3ms를 나타내었다. 멤리스터가 이런 변화를 보이는 것은 입력전압에 따라 저항이 변화되는 멤리스터의 특징으로 나타는 현상으로 보인다. Fig. 14(b)는 Fig. 14(a)에서 충전 및 방전 시 흐르는 전류 변화를 확대하여 나타낸 그림이다. 등근 표시를 한 부분이 M-C회로의 커패시터 전류의 변화 곡선이다. 주기가 길어져도 위 2개의 등근 표시 전류의 변화가 반복적으로 일어난다. 높은 전류는 M-C회로의 방전 때 나타나고, 낮은 전류는 충전 시 전압이 수직으로 상승하는 부분에서 보인다. 결론적으로, 멤리스터를 이용한 충전 및 방전 특성은 대체로 R-C회로와 유사한 특성을 보이나, Fig. 14에서 보이듯이, 상승 및 하강 곡선이 지수함수와 다른 비선형성을 보이고 있다. 이는 멤리스터의 전기적 특성을 분석하는데 더 많은 연구가 필요할 것으로 사료된다.

#### 4. 결론

본 연구에서는 PSPICE를 이용한 멤리스터 소자의 전기적 특성 해석을 실시하였다. PSPICE 회로해석을 위한 매크로 모델을 제안하였고, 멤리스터의 전류-전압, 비선형 저항성, 주파수에 따른 변화 등의 전기적 특성을 해석을 하였다. 주파수가 증가함에 따라, 멤리스터의 히스테리시스 특성이 감소하는 모습을 보였다. 또한, 멤리스터의 직렬 및 병렬연결에 따른 해석을 실시하였다. 이 경우, 여전히 멤리스터의 히스테리시스 전류-전압 곡선을 나타내었다. 250 Hz의 구형파 입력신호 인가시, 멤리스터-커패시터 회로의 경우에, 상승시간( $T_r$ ) 0.58 ms, 하강시간( $T_f$ ) 1.6 ms, 지연시간 0.6 ms를 나타내었다. 향후, 본 연구에서 이루어진 멤리스터 소자 특성 해석을 토대로, 멤리스터 기반 뉴런회로, 메모리 회로 등의 해석에 활용될 것으로 사료된다.

#### References

[1] L. O. Chua, "Memristor-the missing circuit element," IEEE Trans. Circuit Theory, vol. CT-18, no.5, pp. 507-519, Sep. 1971.  
DOI: <http://dx.doi.org/10.1109/TCT.1971.1083337>

[2] Ch. K. Volos, I. M. Kyprianidis, and I. N. Stouboulos "The Memristor as an Electric Synapse-Synchronization phenomena" 2011 IEEE  
DOI: <http://dx.doi.org/10.1109/ICDSP.2011.6004873>

[3] L. O. Chua and S. M Kang, "Memristive devies and systems," Proc. of IEEE, vol. 64, no. 2, pp. 209-223, Fed. 1976.  
DOI: <http://dx.doi.org/10.1109/PROC.1976.10092>

[4] D. B. Strukov, G. S. Snkder, D. R. Stewart, and S. R. Williams, "The missing memristor found.," Nature, vol. 453, no. 7191, pp. 80-83, Mar. 2008.  
DOI: <http://dx.doi.org/10.1038/nature06932>

[5] B. O. Kavehei, A. Iqbal, Y. S. Kim, K. Eshraghian, S. F. Al-sarawi, D. Abbott, "The fourth element : characteristics, modelling and electromagnetic theory of the memristor," The Royal Society, vol. 466, pp. 2175-2202, Feb. 2010.  
DOI: <http://dx.doi.org/10.1098/rspa.2009.0553>

[6] BY O. KAVEHEI, A. IQBAL, Y. S. KIMI, K. ESHRAGHIAN, S. F. AL-SARAWI, AND D. ABBOTT "The Fourth Element: Characteristics, Modelling, and Electromagnetic Theory of the Memristor" pp. 1-28

[7] Mohammad Mahvash Alice C. Parker "A Memristor SPICE Model for Designing Memristor Circuits" pp. 989-990 2010 IEEE  
DOI: <http://dx.doi.org/10.1109/MWSCAS.2010.5548803>

[8] S. Benderli and T. A. Wey, "On SPICE macro modelling of TiO2 memristors," Electronics Letters, vol. 45, no. 7, pp. 377-379, Mar. 2009.  
DOI: <http://dx.doi.org/10.1049/el.2009.3511>

#### 김 부 강(Boo-Kang Kim)

[준회원]



- 2007년 3월 ~ 2014년 2월 : 인제대학교 나노 공학부 졸업
- 2014년 3월 ~ 현재 : 인제대학교 나노융합공학과 석사 재학 중

<관심분야>

반도체, 회로설계, PMIC

#### 박 호 중(Ho-Jong Park)

[준회원]



- 2013년 2월 : 인제대학교 나노공학부 졸업
- 2013년 3월 ~ 현재 : 부산대학교 전자전기컴퓨터공학과 전자전기공학전공 석사 재학 중

<관심분야>

PMIC RFIC

**송 한 정(Han-Jung Song)**

[정회원]



- 1986년 2월 : 한양대학교 전자공학 학과 (공학사)
- 1988년 2월 : 한양대학교 전자공학 학과 (공학석사)
- 2000년 2월 : 한양대학교 전자공학 학과 (공학박사)
- 2004년 3월 ~ 현재 : 인제대학교 나노공학부 교수

<관심분야>

반도체 소자 신뢰성 및 회로설계

---

**박 용 수(Yong-su Park)**

[정회원]



- 1986년 2월 : 경북대학교 전자공학 학과 (공학사)
- 1988년 2월 : 경북대학교 전자공학 학과 (공학석사)
- 2005년 2월 : 충북대학교 전자공학 학과 (공학박사)
- 1994년 3월 ~ 현재 : 충청대학교 전기전자학부 교수

<관심분야>

반도체 소자 신뢰성 및 반도체 테스트