

우주항공 시스템의 전자파 양립성 설계 기술 동향

임 성 빈

한국항공우주연구원

I. 서 론

위성 시스템과 같은 우주항공 분야에서의 EMC (전자파 양립성)는 특정한 설계 기술이라기보다는 설계 기법의 적용이라고 해야 더 적합하다. 이는 국부적인 기술의 적용도 중요하지만, 시스템(또는 단품) 개발 관점에서 EMC 문제의 영역을 이해하고, 어떻게 해결할 것인지의 방법론적인 측면과 기술을 적용하기 위한 일련의 절차와 절차에 따라 갈 수 있는 관리적인 측면이 중요하기 때문이다.

일반적으로 단품이나 또는 지상 시스템 개발에서 설계와 EMC 시험은 별개로 취급하는 경향이 있으며, 주로 개발 종료 시점에서야 비로소 EMC 문제를 인식하는 경향이 있다. 이러한 경우, 규격을 만족하지 못하면 디버깅이나, 심지어는 재설계, 재제작 및 재시험의 위험에 노출되기 쉬우며, 이는 개발 일정의 지연 및 비용 추가나 신뢰성을 저하시키는 요인이기도 하다.

강조하자면, EMC 문제의 인식은 시스템(또는 단품)의 개발 초기부터 이루어져야 하며, 설계 단계, 아트워크 단계, 제작 단계, 조립 단계 및 시험 단계에 이르기까지 지속적으로 관리되어야 하고, 그렇게 함으로써 개발의 위험을 줄이고, 신뢰성을 높일 수 있으리라 생각한다. 신뢰성이 높은 시스템(또는 단품)을 개발하기 위해서는 체계적인 EMC 설계 업무의 절차가 필요하며, 또한, 시스템이 경험하게 되는 우주 환경, 발사 환경 및 자체 동작 환경에 대한 상호작용의 관계를 설계에 반영할 수 있도록 해야 한다.

본고에서는 이들 환경에서 기인하는 설계 요구사

항, 접지 설계 및 자체 동작 환경하에서의 설계에 대하여 간략하게 기술하고, 이들 요구 조건에 대한 검증 방법, 검증 항목의 선택 및 검증 시험의 예를 간략히 기술했다. 참고로 일반적인 EMC 설계 업무의 주요 내용은 다음과 같이 요약할 수 있다^[1]. 여기서 제시하고 있는 이들 EMC 주요 업무 내용은 개발 환경에 맞게 분담되어야 할 것이다.

- 시스템 EMC 통제 방안 작성 및 관리
- 시스템 EMC 마일스톤 작성 관리
- 시스템 EMC 설계 규격(설계 지침) 개발
- 시스템 설계 지원(전기/기계 접속 설계 포함)
- 시스템 전자파 양립성 분석
- 시스템 검증 방안 수립
- 시스템 검증 시험 수행
- 단품 특성에 맞는 규격 분석 및 설계 지원
- 단품의 설계 검토 및 접속 설계 분석
- 단품의 시험 평가 및 결과 검토

II. EMC 설계

2-1 설계 개요

우주항공 시스템 개발에서 적용하고 있는 EMC와 관련한 주요 문서로는 (1) EMC 통제 방안, (2) EMC 설계 규격, (3) EMC 성능(시험) 규격, (4) EMC 시험 절차서가 있다.

EMC 통제 방안은 역할과 책임(조직 구성), 개발 일정상에서의 EMC 주요 업무 정의, 설계와 검증 개

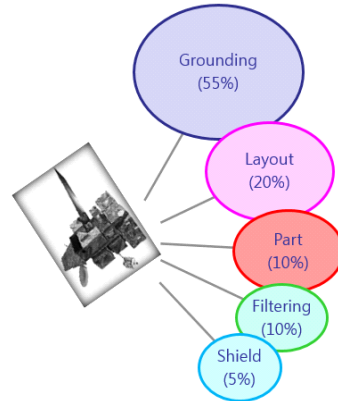
념 등이 기술되며, EMC 설계 규격은 전기적 본딩을 포함한 접속 설계 기술 등이 기술된다. EMC 설계 규격과 시험 규격은 운용 환경인 우주 환경, 발사체와의 접속 환경 및 자체 동작 환경 등의 특성이 반영된다.

실제로 단품이나 시스템 개발을 위한 EMC 설계 규격과 시험 규격을 정의하는데 있어서는 시스템의 운용 환경과 시스템을 구성하고 있는 단품들의 동작 특성(전기적 특성뿐 아니라 기계적 특성) 등이 고려되어야 한다. 특히, 시스템은 제한된 공간 속에 제어 컴퓨터와 소프트웨어, 전원 공급기, 전송 선로, 고속 데이터 전송 장비, 고주파 신호 처리 장비, 주파수에 민감한 장비, 고주파 송신 장비, 안테나, 각종 센서 등과 같은 다양한 종류의 단품(Unit)들이 설치되며, 이들은 서로 다른 제작자에 의하여 개발된 단품들로서 제한된 공간 속에서 상호 간섭이나 오동작 없이 동작할 수 있어야 한다.

우주항공 시스템의 EMC 설계에서 주요 설계 적용 기술은 다음과 같다.

- 본딩(Electrical bonding)
- 접지 및 절연(Grounding and Isolation)
- 하니스(Harness) 설계
- 접지 및 차폐 중단 등
- 회로 배치(Layout)
- 부품 선택(Part selection)
- 차폐(Shielding)
- 필터링(Filtering)

여기서 본딩(Bonding) 규격은 전기적 기능성이 없는 구조체의 결합 조건에 해당하며, 우주환경(대기 환경)에 대한 대책 설계에 중요한 역할을 한다. 접지 망(Ground Network)의 선택이나 접지 설계, 하니스 설계, 접지 및 차폐 중단 등은 시스템의 안정성과 최적의 성능을 제공할 수 있는 핵심적인 설계 기술이라 할 수 있다. [그림 1]은 EMC 설계 기술의 상호간



[그림 1] 시스템 설계 기술 적용

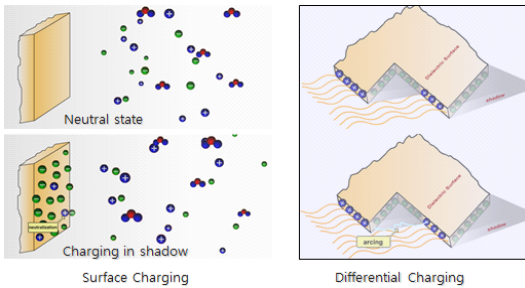
에 차지하는 적용 비율을 보였다.

2.2 우주환경과 본딩 요구 조건

저궤도 위성이 동작하는 우주 공간은 진공이며, 전자와 양자가 공존하는 플라즈마 층으로 되어 있다. 이러한 환경에서 위성은 약 98분 주기로 지구를 선회하며, 하루에 약 14회 정도 회전하고, 회전하는 한 주기 동안에 낮과 밤을 경험한다.

[그림 2] (a)에서 보이는 바와 같이 태양빛이 있는 낮의 경우에는 위성을 구성하는 금속이나 유전체 등에 전자와 양자의 충전이 평형상태에 있으나, 낮에서 밤으로 들어가면서 그림자가 지고, 이때 금속이나 유전체가 냉각되면서 전자로 빠르게 충전된다. 이는 전자가 양자에 비하여 상당히 가볍기 때문에 양자의 충전량에 비하여 전자의 충전량이 커지면서, 약 ~10 kV 정도 충전의 평형이 무너짐으로써, 충전된 도체나 유전체와 인접한 재질 사이에 전위차가 발생하게 된다^{[2][3]}.

또한, [그림 2] (b)에서 보이는 바와 같이, 도체나 유전체가 밤 동안에 음으로 충전이 된 상태로 낮으로 나오면서, 태양빛이 순간적으로 보이기 시작하면, 태양빛이 와 닿는 부분은 빠르게 양으로 충전되나, 구조상으로 아직 그림자 영역으로 남아 있는 부분은



[그림 2] 우주환경에서의 충전

여전히 음으로 충전된 상태에 있으며, 이때 양으로 충전된 부분과 음으로 충전된 부분 사이에 아킹(Arcing)의 원인이 되는 전위차가 생긴다. 본딩 설계는 이러한 아킹의 원인을 최소화하는데 있다^{[2],[3]}.

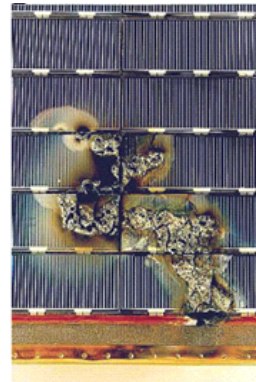
근본적으로 우주환경에서의 중심 접지점은 시스템의 구조체 자체가 되며, 구성하고 있는 구조체의 충전 현상이나 구조체 간의 충전 전위차는 피할 수 없다. 다만, 본딩 설계를 통하여 지속적으로 반복되는 충방전 환경 속에서 구조체 또는 구조체 간의 아킹을 회피하기 위하여 등전위 상태를 유지할 수 있도록 설계하는 것이 중요하다.

일반적으로 저궤도에서 인접한 재질 사이에 전위차가 500 V 이상 생기면 아킹이 생기고, 아킹으로 인하여 재질이 손상됨으로써 시스템 운용에 영향을 줄 수 있다. 이는 시스템의 구조체 표면 충전 문제뿐 아니라, 전원을 생성하는 태양 전지판의 경우에는 보다 엄격하게 주변 환경과의 상호작용에 대한 대책 설계를 요구한다. [그림 3]은 태양 전지판의 아킹에 의한 손상 예를 보였다^[4].

<표 1>은 우주환경에서 충전에 의한 영향을 최소화하기 위한 본딩 요구 조건의 몇 가지 예를 보였다. 이 요구 조건은 구조 형상, 재질 특성, 크기 등의 시스템 특성에 맞게 재단(Tailoring)되어 정의해야 한다^[5].

2-3 접지 설계

접지망(Grounding Network)의 선택 및 접지 설계



[그림 3] 태양전지판의 충전에 의한 손상

<표 1> 본딩 요구 조건

Grounding/bonding connection	Value
Primary power return to structure	≤ 2.5 mΩ
Secondary power return to structure	≤ 2.5 mΩ
Between two mating metal parts	≤ 2.5 mΩ
Between structural CFRP parts	≤ 10 Ω
Unit case to structure	≤ 2.5 mΩ
Between metal parts & reference point	≤ 10 mΩ
Shield ground point to unit case	≤ 10 mΩ

기술은 단품이나 시스템의 자체 성능뿐 아니라, 주어진 운용 환경에서의 성능을 최대한 보장하는데 있어 가장 중요한 설계 기술이다. 일반적으로 생기는 기능적인 문제뿐 아니라, 소프트웨어 동작, 온도 변화 등 특정한 운용 상태에서 일어나는 오동작의 대부분이 이와 관련되어 있다. 일반적으로 접지의 목적은 다음과 같다.

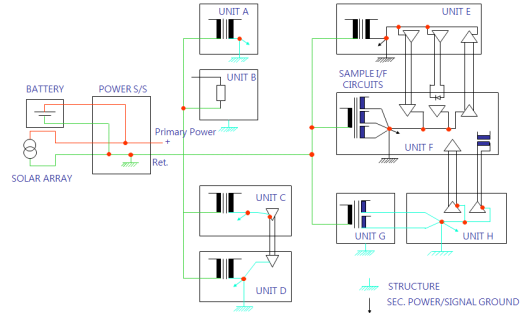
- (1) 전자 장치 사이에 전위차 최소화
- (2) 등전위 접지 기준면 제공
- (3) 공통 모드 결합 회피
- (4) 낮은 임피던스의 접지 루프 회피

(5) 고전압 시스템의 경우, 전기적 충격 위험 대비

접지 설계 개념은 시스템 개발 초기에 시스템 특성에 맞게 설정되어야 하며, 초기에 접지망의 선택과 구성하고 있는 단품들의 특성에 맞게 접지 설계 기술을 적용할 수 있어야 한다. 여기서는 상세한 접지 설계에 대하여는 언급하지 않았다. 다만, 시스템의 접지망과 구성하고 있는 단품 특성 및 신호 접속과의 관계에의 접지 개념 정도를 개략적으로 나타냈다.

[그림 4]는 시스템 접지망의 예를 보여준다. 이는 앞에서 설명한 바와 같이 시스템 특성에 맞게 EMC 설계자에 의하여 수립되어야 한다.

이러한 접지망의 선택은 시스템의 안정성을 유지하는데 중요하며, 시스템의 성능을 보장하기 위한 필수 요소이다. 또한, 시스템의 접지망이 선택되었다면, 전기 접속뿐 아니라 신호 접속 또한 특성에 맞게 접지망 개념에 부합하도록 설계되어야 한다. 신



[그림 4] 시스템의 접지망

호 접속의 선택은 사용 전원의 독립성, 전송 신호의 종류와 신호의 민감한 정도에 따라 결정된다. <표 2>는 접지 설계에 따른 신호 접속의 종류를 보였다⁶⁾.

2.4 동작 환경과 차폐 및 필터링

[그림 5]는 두 개의 장비와 송수신 안테나, 전원과 장비 사이에 신호선으로 구성되어 있는 단순 시스템

<표 2> 신호접속 설계

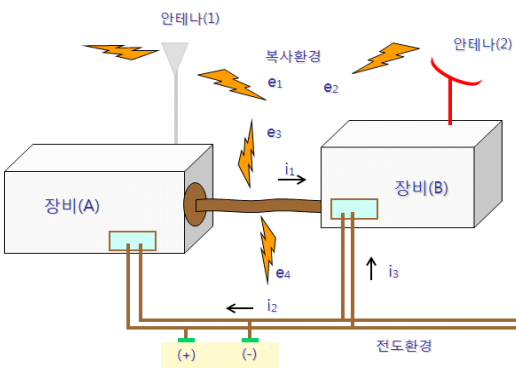
Type	Schematic	Advantage	Disadvantage	Comments
Transformer		Isolation, transmits differential signals	Large, heavy, costly, limited frequency range	Ex. 1553 data bus, clock interface
Optical coupling		Wide freq range, small, rejects common mode noise	Power consumption, linearity, radiation hardness	Ex. MIL-STD-1773
Isolated analog op-amp		Easy to implement. Power OFF isolated	Low bandwidth extra part count	
Remotely referenced (temperature transducer)		Simple	Electrical insulators are not good thermal conductors	Commonly used
Relay (coil to contacts)		Excellent dc and ac isolation	Shorter wire, low frequency response, large, binary only; high stray capacitance in power switching relay	

<표 2> 계속

Type	Schematic	Advantage	Disadvantage	Comments
Normal analog op amp : differential amplifier		Easy to implement	Not isolated when op-amp is off ; common mode noise rejection may be a problem	
Common mode choke		DC continuity, rejects common mode noise	Permits low-frequency ground loops	
Balanced circuit differential amplifier		Noise couples equally to both wires. CMR rejects noise	Ac isolation limited. DC isolation lost with power OFF. Common mode rejection decreases with frequency	<i>Not generally recommended</i>
Line driver/receiver		Established interface standard	Possible rack of common mode noise immunity, possible lack of isolation if power is off	<i>Generally an acceptable interface design solution</i>
Transmission lines	Properly terminated circuits	Minimize noise coupling	Not really isolated	<i>Use with multi pint grounding</i>

의 노이즈 환경을 보였다.

장비가 동작하는 동안에 노이즈의 생성을 완전히 제거할 수는 없으며, 생성된 노이즈로 인하여 도선이나 자유공간을 통한 서로간의 영향은 피할 수 없으므로, 동작하면서 생성된 노이즈가 밖으로 흘러 나



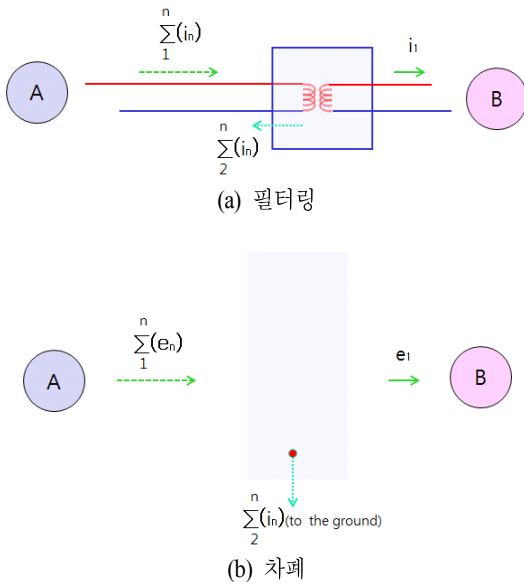
[그림 5] 시스템의 노이즈 환경

가는 것을 최소화하고, 역으로 외부에서 흘러나온 노이즈로부터의 유입을 최소화하기 위한 설계 기술이 차폐와 필터링이다.

[그림 6]은 필터링(a)과 차폐(b) 개념을 보였다.

필터링은 서로 연결되어 있는 도선을 통하여 전달되는 노이즈의 양을 통제하는 일종의 전도성 절연 (Isolation) 기법이며, 차폐는 자유공간을 통하여 전달되는 노이즈의 양을 통제하는 공간적 절연 기법으로서, 이들은 기능적으로 주고 받아야 하는 전원이나 신호는 손실 없이 전송하고, 노이즈 성분만을 최소화하도록 설계해야 한다.

여기서 필터링을 위한 필터의 구현은 시스템의 안정성에 영향을 미칠 수 있으므로 적용 시 주의해야 하며, 소스로 돌아오는 노이즈 전류의 접지점은 전송 신호의 특성이나 노이즈의 주파수 특성에 따라 설정되어야 한다. 차폐 기술은 케이블(하니스) 및 케



[그림 6] 차폐와 필터링 설계 개념

이 설계에 적용되는 기술로서, 신호를 보호하기 위한 차폐로서의 기능을 완전하게 하기 위해서는 차폐의 접지 종단을 고려해야 한다. 만약, 신호 특성에 맞게 종단 방법을 선택하지 않을 경우에는 오히려 노이즈의 결합을 가증시킬 수 있기 때문이다. 일반적으로 적용하고 있는 차폐는 신호 자체를 보호하기 위한 케이블 차폐와 케이블 몸체에 해당하는 하니스 차폐(Overall Shield)를 생각할 수 있다.

하니스의 차폐 종단은 연결되는 양단의 커넥터에서 차폐의 완결성(360도 본딩)을 유지해야 한다. 이는 전자파 노이즈의 누설이 없는 도파관을 구현하는 것과 같다. 신호를 보호하기 위한 차폐 종단은 (1) 양단에서 접지, (2) 전송 단에서 접지, (3) 수신 단에서 접지하는 방법 등을 고려할 수 있다. 신호선 차폐는 케이블 설계에 밀접한 관계가 있으며, 일반적인 신호선 차폐의 적용은 다음과 같다.

전원 회로, 모터 전력 등과 같이 높은 전류가 흐르는 케이블은 두(+/- wire) 도선을 트위스트(twist)해서 자기 결합을 최소화할 수 있으며, 만약 DC 모

터와 같이 광대역의 노이즈 성분이 포함되어 있다면 케이블을 차폐하고, 차폐 종단은 양단에서 접지한다. 이 외에 디지털 신호나 보호해야 할 중요한 신호의 경우는 차폐와 트위스트 한 케이블을 이용하며, 차폐는 양단에서 접지한다.

아날로그 신호 전송을 위하여 차폐와 트위스트 한 케이블을 이용하는 경우, 저주파에 의한 영향을 최소화하기 위하여 전송 단에서 접지하는 경우를 제외하고는 양단에서 접지하는 것이 일반적이다. 오디오 신호(~150 kHz) 전송은 차폐를 적용하고, 종단은 한 쪽에 접지하면 된다.

EMC 문제에서 이러한 설계의 적용은 일반적으로 적용이 가능하지만, 그렇다고 해서 절대적일 수는 없다. 신호 특성이나 신호를 보호하기 위한 적용 방법에 따라 달라질 수 있으며, 특히, 전송하고자 하는 신호가 고주파 신호로 이동해 가면서 케이블 설계와 더불어 접지 방법이나 접지 위치, 임피던스 매칭 등이 충분히 고려되어야 하기 때문이다.

III. EMC 검증

3-1 검증 방법

설계 규격은 개별 항목마다 <표 3>과 같은 검증 방법을 정의하는 것이 일반적이며, <표 4>에서 그 예를 보였다.

<표 3> 검증 방법

요구조건		
규격	번호	검증방법
EMC	10011	T, A, R, S, ...

T: Test and Evaluation
 A: Analysis
 R: Review of design
 S: Similarity

〈표 4〉 검증표(예)

REQ ID	EMC requirement	Ver	Level		
			SY	PF	EQ
EMC 35005	EED circuit isolation and grounding	T	*	,	
EMC 36101	Safety margin of pyrotechning	T	*		
EMC 41201	Primary power star-point	T			*
EMC 41301	Secondary power reference	T			*
EMC 41401	DC resistance between metal parts	T	*		
EMC 41402	Bonding of movable parts	T	*		
EMC 41403	Bonding structural CFRP parts	T	*		

이와 같이 하는 이유는 개별 요구 조건의 특성에 따라 시험, 분석 또는 시험과 분석의 병행, 유사성 검증이나 설계 검토 등과 같은 검증 방법을 사전에 정의함으로써 설계 초기부터 각각의 규격에 대한 유효성을 사전에 검증하고, 설계에 반영하여 궁극적으로는 개발의 위험을 최소화할 수 있기 때문이다.

일반적인 설계 검토는 시스템(또는 단품) 개발의 주요 일정상에서 개념 설계, 예비 설계, 상세 설계 등으로 분류하여, 각 단계에서 목표로 하고 있는 설계 정도가 이루어졌는지 점검하고, 다음 단계로 진행할 수 있는지 여부를 지속적으로 관리한다. 상세 설계 후에 하드웨어로 구현이 진행되고, 구현이 완료되면 시험을 통하여 설계 규격에 대한 기능 시험 및 정의된 환경 시험 등을 통하여 검증한다.

일반적인 우주항공 시스템의 경우, 검증은 고유의 기능뿐만 아니라, 주어진 운용 상태에서의 동작성이나 주변 제품과 연계한 운용 및 운용 환경에서의 자체 운용 능력 등을 평가하는데 있다. 특히, 위성과

같이 우주환경에서 독립적으로 동작하는 시스템의 경우는 자체 운용 능력 평가뿐 아니라, 우주공간에서 오동작이 일어났을 경우에 대한 자체 복원 절차 등과 지상에서의 통신 명령을 통한 운용 절차 변경 등이 검증 항목에 포함된다.

3-2 검증 항목

일반적으로 설계와 검증은 단품, 플랫폼 및 시스템 수준으로 분류하여 적용하며, 〈표 5〉는 이들에 대한 각각의 시험 항목을 보여주고 있다.

일반적으로 MIL-STD-461 시리즈^[7]에서 제공하는 시험 방법은 주로 단품에 대한 EMC 시험에 적용할 수 있다. 실제로 위성 시스템(또는 단품)에 대한 EMC 시험 방법은 설계 개념이 적용되어, 시스템(또는) 단품 특성에 맞게 재단(Tailoring)하여 적용한다. 또한, 이들 시험에 추가적으로 시스템의 자체 운용시험을 적용한다. 이들 시험 항목에 대한 상세한 시험 내용은 〈표 6〉에서 보여주고 있으며, 시험 항목의 선택이나 시험 방법 등은 시스템 특성에 맞게 기존의 시험 방법이나 설계 분석, 양립성 분석 등을 통하여 재

〈표 5〉 규격 적용

제목	항목	레벨		
		SY	PF	EQ
Bonding	2.1	✓	✓	✓
Grounding	2.2	✓	✓	✓
Isolation	2.2	✓	✓	✓
Shielding	2.4	✓	✓	✓
Conducted emission	3.1		✓	✓
Conducted susceptibility	3.2		✓	✓
Radiated emission	4.1	✓	✓	✓
Radiated susceptibility	4.2	✓	✓	✓
Auto-compatibility	5.1	✓		

<표 6> 시험항목

EMC test item
Design and manufacturing control - Bonding, grounding, isolation
Conducted emissions on primary power - Inrush current in time domain - Current/voltage ripple in time domain - Differential mode in frequency domain - Common mode in frequency domain
Conducted emissions on secondary power - Current/voltage ripple in time domain - Differential mode in frequency domain
Conducted emissions on signal lines - Common mode in frequency domain
Conducted susceptibility on primary power - Sine wave - Transient (fast transient - CS06) - Transient (slow transient)
Conducted susceptibility in secondary power - Sine wave injection - Transient (slow transient)
Conducted susceptibility on signal lines - Sine wave injection
Radiated emission - Magnetic field - Electric field
Radiated susceptibility - Magnetic field - Electric field

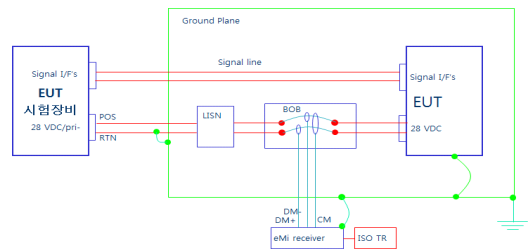
단하여 적용한다.

<표 5>의 항목 2.1~2.4는 하니스(케이블)를 포함한 단품, 플랫폼 및 시스템의 설계와 제작 과정에서 점검하고 측정하는 항목에 해당한다.

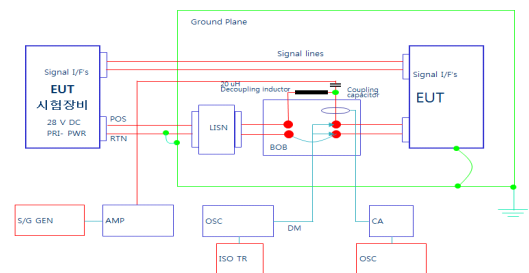
항목 3.1은 전도성 방출 시험으로써 케이블을 통하여 전도되는 노이즈의 양을 시간 영역(과도 응답 특성)과 주파수 영역(정현파)에서 측정한다. 항목 3.2

는 전도성 감응 시험으로써 외부에서 인가된 전도성 노이즈로부터 영향이 없음을 검증한다. 전도성 방출 시험과 마찬가지로 과도 응답 및 정현파 노이즈에 대한 응답 특성을 검증한다. [그림 7] (a) 및 (b)는 각각 전도성 방출 및 감응 시험 구성도이다.

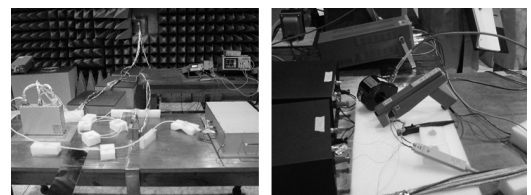
일반적으로 MIL-STD-461 시리즈에서는 전도성 노이즈 레벨과 전도성 감응 시험 레벨이 시스템 환경에 맞게 정의되어 있으나, 실제로 우주항공 시스템 개발에 적용하기 위해서는 시스템에서 생성 가능한 노이즈 양의 분석을 통하여 예측 값으로서 정의할 수 있으며, 이에 대한 마진을 전도성 감응 시험 레벨로 정의할 수 있다^[8]. [그림 7] (c)는 우주항공용 단품에 대한 전도성 시험을 보여준다.



(a) 전도성 방출시험



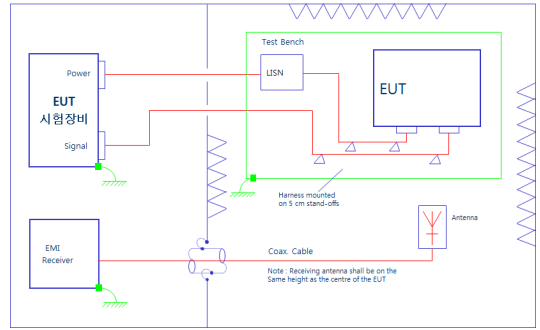
(b) 전도성 감응시험



(c) 전도성 시험(예)

[그림 7] EMC(전도성) 시험

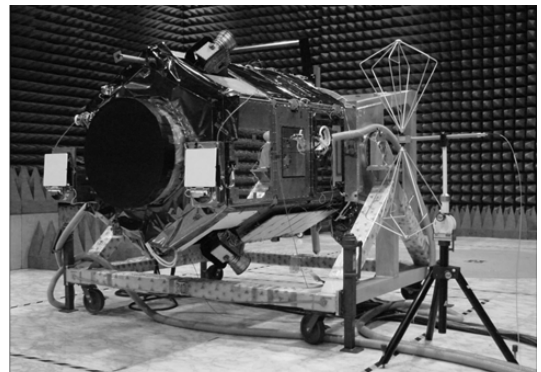
<표 5>의 항목 4.1은 복사성 방출 시험으로써 자유공간을 통하여 전달되는 노이즈의 양을 주파수 대역별로 측정한다. 항목 4.2는 복사성 감응 시험으로써 자유공간을 통하여 인가되는 노이즈로부터 영향이 없음을 검증한다. [그림 8] (a)는 복사성 방출 및 감응시험 구성도이다. 이 시험 레벨 역시, 시스템에서 생성할 수 있는 노이즈의 양에 마진을 고려하여 그 레벨을 정의할 수 있으며, 특히, 송수신 시스템이 탑재되는 환경에서는 송수신 시스템에서 생성하는 고주파 전력 레벨 및 민감한 수신 감도를 고려하여 정의할 수 있다. [그림 8] (b)는 단품의 복사성 시험 장면이며, [그림 8] (c)는 시스템 수준에서의 복사성 시험 장면이다.



(a) 복사성 시험 구성



(b) 복사성 시험



(c) 시스템 시험

IV. 결 론

EMC의 구현을 위한 일련의 철차는 우주항공 시스템(또는 단품) 개발뿐 아니라, 항공기, 자동차 등과 같은 지상 운용 시스템 개발에도 적용할 수 있는 유익한 도구로서 주어진 운용환경에서 최적의 성능을 보장할 수 있도록 한다.

EMC 업무의 영역은 시스템(또는 단품) 개발에 있어 상당히 포괄적인 측면이 있으며, 주로 운용환경의 이해, 시스템의 특성과 시스템을 구성하고 있는 단품의 동작 특성 이해, 이들 특성에 맞는 설계 규격의 정의, 단품 특성에 맞는 규격과 시험 규격의 정의, 시험 결과 분석과 EMC 양립성 분석, 시스템(또는 단품) 설계 검토, 아트워크 검토, 디버깅 등의 업무 지원이 주요 업무에 속한다.

이러한 일련의 EMC 업무에 비하면, 본문에서 소개하고 있는 내용은 운용 환경과 그 환경에 맞는 본딩 규격의 적용, 접지망의 선택과 접지 설계 기술의 소개 및 개발에 따른 설계와 검증 시험과 같이 중요하면서도 그 일부에 해당하는 예를 보였을 뿐이다.

경험적으로 EMC와 관련한 주제 선택의 대부분은

[그림 8] EMC(복사성) 시험

국부적으로 적용 가능한 EMC 설계 위주로 구성되는 경향이 있다. 그럼에도 서론에서 언급한 바와 같이 개발 초기부터 개발이 완료되어 운용하는 시점까지 체계적인 시스템 (또는 단품) 개발을 위한 EMC 설계 절차에 따를 수 있기를 기대한다.

참 고 문 헌

[1] T. L. Clark, M. B. McCollum, and D. H. Trout,

Marshall Space Flight Center Electromagnetic Compatibility Design and Interference Control Handbook (RP-93-15), MSFC, 1995.

- [2] <http://holbert.faculty.asu.edu/eee460>
- [3] C. K. Purvis, H. B. Garrett, and A. C. Whittlesey, *Design Guidelines for Assess and Control the Spacecraft Charging Effects(TP-2361)*, NASA, 1984.
- [4] D. C. Ferguson, G. B. Hillard, "Low earth orbit spacecraft charging design guidelines", *NASA/TP*, 2003.
- [5] 임성빈, 김태윤, 장재웅, 민병희, "우주 비행체 시스템의 전기적 본딩 설계 기술의 고찰(TM-2008-

032)", 항공우주연구원, 연구노트, 2008년 12월.

- [6] "NASA Handbook - Electrical Grounding Architecture for Unmanned Spacecraft", NASA HDBK-4001 (1998. 2. 17), National Aeronautics and Space Administration.
- [7] "Military standard - Requirements for the Control of Electromagnetic Interference Characteristics of Subsystems and Equipment", *MIL-STD-461E*(1999. 8. 20), Dept. of Defense, Washington, DC.
- [8] 김태윤, 임성빈, 최석원, "전도성 EMC 설계 및 검증 기술", 항공우주기술지, 5(2), pp. 67-76, 2006년 11월.

≡ 필자소개 ≡

임 성 빈



1988년 2월: 단국대학교 전자공학과 (공학사)

1993년 8월: 단국대학교 전자공학과 (공학석사)

2007년 2월: 단국대학교 전자공학과 (공학박사)

1994년 3월~현재: 한국항공우주연구원

책임연구원

[주 관심분야] EMC/EMI, 위성시스템 설계