Journal of the Korean Institute of Illuminating and Electrical Installation Engineers (2014) 28(11) : 58~67
http://dx.doi.org/10.5207/JIEIE.2014.28.11.058 ISSN 1229-4691(Print) ISSN 2287-5034(Online)

논문 28-11-8

계통연계 인버터의 인덕터 최적화 기법을 통한 LCL 필터 설계

(Design of LCL Filter through Inductor Optimization Method in Grid-Connected Inverter)

장재하* · 김경화**
(Jae-Ha Jang · Kyeong-Hwa Kim)

Abstract

A grid-connected inverter used for renewable energy resources produces harmonic components in the switching frequency. To effectively reduce switching harmonic components, several types of filter are generally used in the output stage of the grid-connected inverter. Many research works on LCL filter design have been done to maintain the performance with low cost. However, it is not easy to make the filter design be economical and optimal due to the varying characteristic of magnetic core and redundancy design by experience. In this paper, a design method for a LCL filter is presented through the inductor optimization scheme in view of the size and cost when the inductor is manufactured using the magnetic core. The effectiveness is verified through tests using a 3kW grid-connected inverter by simulations and experiments.

Key Words : Grid-connected Inverter, Inductor Optimization, LCL Filter Design, Magnetic Core, Renewable Energy

1. 서 론

미래 화석연료를 대체할 신재생 에너지원으로 태양광, 풍력 및 연료전지 등이 있으며 신재생 에너지원을 이용하여 전력을 변환하는 계통연계 인버터는 에너지 안보라는 차원에서 많은 연구가 학계 및 산업계에서 진행되고 있다. 신재생 에너지원으로 여러 종류의 에너지원이 개발되고 있으며 이러한 에너지원을 기반으로 스마트 그리드의 목적인 전기공급자와 소비자가 양방향으로 실시간 정보를 교환함으로서 에너지효율을 최적화하여 효과적인 전력발생을 위한 분산전원으로 계통과 연계되어 전력을 송출하고 있다. 사용되는 신재생 에너지원은 환경에 따라 불안정한 전력을 발

* 주저자 : 서울과학기술대학교 전기정보공학과 석사과정
** 교신저자 : 서울과학기술대학교 전기정보공학과 교수
* Main author : Master's course, Dept. of Electrical and Information Engineering, Seoul National University of Science and Technology
** Corresponding author : Professor, Dept. of Electrical and Information Engineering, Seoul National University of Science and Technology
Tel : 031-737-0200, Fax : 031-737-0279
E-mail : rdchang@orient.co.kr
접수일자 : 2014년 8월 13일
1차심사 : 2014년 8월 15일
심사완료 : 2014년 9월 11일

Copyright ⓒ 2014 KIIEE All right's reserved

생하므로 안정된 전력을 효과적으로 변환 송출하기 위해서는 고효율의 전력변환 인버터를 필요로 한다. 또한 신재생 에너지원을 이용한 전력 보급률을 높이고 발전비용을 낮추기 위하여서는 경제적인 고효율 인버터의 개발이 필요하다[1].

본 논문에서는 최근 여러 종류의 신재생 에너지원을 이용한 다양한 방법의 논문[2-6]으로 설계된 LCL 필터 연구결과를 바탕으로 계통에 전력을 공급하는 인버터에서 LCL 필터의 최적설계를 통하여 인버터의 경제적 설계를 구현하고자 한다. 이를 위하여 3상 3kW급 인버터 LCL 필터의 이론적 고찰, 해석과[7] 총고조파 왜율(Total Hamonic Distortion; THD)과 리플 감쇠율(Ripple Attenuation Factor, RAF)를 이용하여 LCL 필터 파라미터를 설계하고 Matlab 및 PSIM을 활용하여 선정된 파라미터의 타당성을 시뮬레이션을 통해 검증한다. 최적의 LCL 필터를 설계하기 위하여 필터 에너지용량 산출, 자성코어 선정, 선경 및 권선수를 산출하며, 직류중첩에 의한 초기투자율 대비 인덕턴스 감쇄율을 검토하여 전류가 중첩되었을 때 설계치를 만족하는 인덕턴스 값을 확인한다. 또한 설계된 필터의 열손실을 최소화하기 위하여 코어손실(P_{fe}) 및 , 동선손실을 (P_{cu}) 계산 후 LCL 필터 인덕터를 제작하며 계통연계형 3상 3kW급 인버터에 적용 실험을 하여 고조파가 효과적으로 제거 되었는지 타당성을 검증한다.

2. 이론고찰

그림 1은 LCL 필터의 등가모델을 나타낸다. LCL 필터의 입력은 인버터의 출력 상전압 V_i가 되며 출력은 계통전류 I_g가 된다. LCL 필터의 전달함수 $Y(s)$는 입력과 출력의 비로 다음과 같이 구해진다[5].

$$Y(s)=\frac{I_g(s)}{V_i(s)}=\frac{\frac{1}{L_iL_gC}}{s\left(s^2+\frac{L_i+L_g}{L_iL_gC}\right)} \quad (1)$$

여기서 L_g는 계통측 인덕터, L_i는 인버터측 인덕터, C는 필터 커패시터이다.

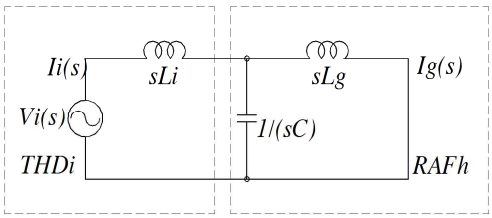

그림 1. LCL 필터의 등가 모델
Fig. 1. Equivalent model of LCL filter

인버터 출력 전류 I_i와 계통전류 I_g의 전달함수는 식 (2)와 같다.

$$H(s)=\frac{I_g(s)}{I_i(s)}=\frac{\frac{1}{L_gC}}{s^2+\frac{1}{L_gC}} \quad (2)$$

그림 1의 블럭도에서 계통전압은 이상적인 전압원으로 가정하였으며 고조파 해석 시에는 영으로 간주하므로 계통측 전압원은 단락회로로 나타낸다.

LCL 필터의 파라미터는 다양한 기법으로 설계될 수 있으나 본 논문에서는 총고조파 왜율(THD)과 리플감쇠율(RAF)을 이용한 계통연계 인버터용 LCL 필터 설계방법을 사용한다[8-9].

본 연구에서 실험에 사용한 계통연계형 인버터 시스템의 사양은 표 1과 같다[10]. 최적의 결과 값을 구하기 위하여 Matlab을 활용하여 설계가 이루어졌으며 표 2는 제안된 알고리즘으로 설계한 3kW급 LCL 필터 파라미터의 설계 결과이다.

표 1. 계통연계형 인버터 시스템의 사양
Table 1. Specification of grid-connected inverter system

계통 출력	3kW	직류단 전압	650V
계통 선간접압	380V	진폭변조 지수	0.9
계통 주파수	60Hz	효율	98%
스위칭 주파수	10kHz	역율	0.97

표 2. 설계된 LCL 필터 파라미터
Table 2. Designed LCL filter parameter values

구분	설계값
THD_i	25%
THD_g	4.0%
RAF_{sw}	16%
k	0.5
Li	1.5mH
C	2.75uF
L_g	0.664mH
f_{res}	4.47kHz
R_d	4.3Ω

그림 2는 Matlab을 이용하여 구한 설계된 LCL 필터의 보드선도를 나타낸다. 그림 2의 결과에서 LCL 필터의 공진극점 4.47kHz와 공진영점 3.71kHz를 확인할 수 있으며 이 공진점은 시스템을 불안정하게 만들 수 있으므로 댐핑저항을 연결한 패시브댐핑 방법으로 이를 제거하였다. 일반적으로 수십 kW급 인버터에서는 댐핑저항의 손실이 크게 발생하여 액티브댐핑 방식으로 구현하나, 본 논문에서 사용한 계통연계 인버터는 3kW급의 소용량 인버터이므로 댐핑저항의 손실을 무시할 수 있다.

3. 시뮬레이션 결과

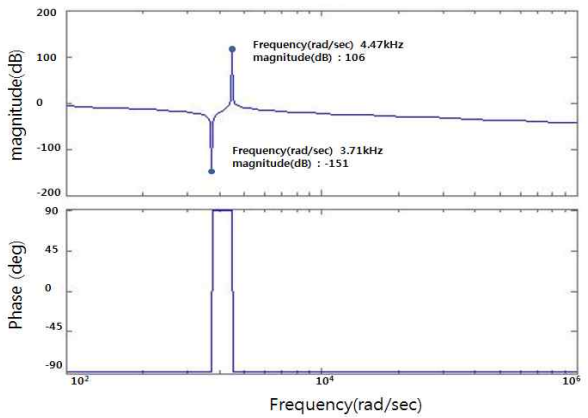

그림 2. LCL 필터의 보드선도
Fig. 2. Bode plot of LCL filter

계통연계형 인버터에서 LCL 필터의 성능을 확인하기 위해 2절에서 설계한 파라미터 값을 적용하여 시뮬레이션을 수행하였다. 그림 3은 표 2의 LCL 필터 파라미터 값의 타당성을 검증하기 위한 PSIM으로 구성된 시스템 구성도를 나타낸다.

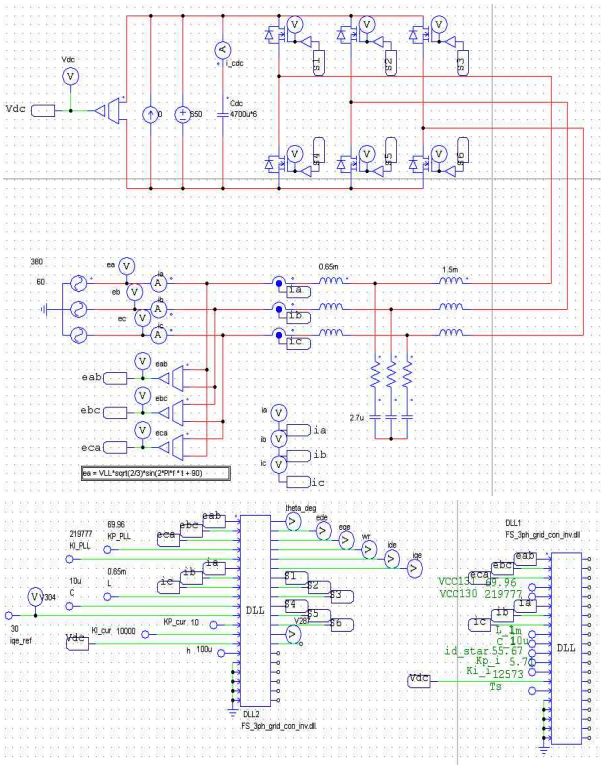

그림 3. 시뮬레이션을 위한 계통연계 인버터의 구성도
Fig. 3. Configuration of a grid-connected inverter for simulation

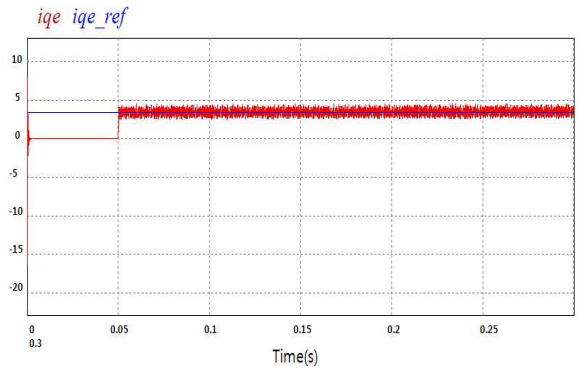

그림 4. PI 전류 제어기의 특성 결과
Fig. 4. Response of PI current controller

그림 4와 그림 5는 계통연계형 인버터에서 PI 전류 제어기의 응답특성과 LCL 필터의 계통측 인덕터 전류를 나타낸다. 전류 명령은 3.46A로 설정 하였으며 그림 4의 PI 전류 제어기의 응답특성과 같이 목표치에 오버슛이나 언더슛 없이 전류 명령을 추종함을 확인할 수 있다. 그림 5에 나타난 LCL 필터의 계통측 인덕터 전류리플은 양호하며 이 때 THD는 약 1.437%로 측정되었다.

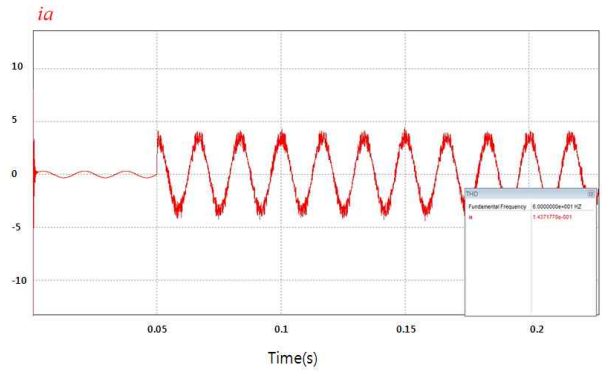

그림 5. LCL 필터의 계통측 인덕터 전류
Fig. 5. Grid-side inductor current in LCL filter

4. LCL 필터의 최적화 설계

앞 절에서는 총고조파 왜율(THD)과 리플 감쇠율(RAF)을 이용하여 계통연계 인버터용 LCL 필터 파라미터를 설계하였다. 자성코어가 적용되는 경우 LCL 필터 파라미터를 구현하기 위해 최적화 설계를 통해 인덕터가 설계된다[11].

4.1 선경의 계산

LCL 필터의 선경은 PWM 주파수를 고려하여 선정되어야 한다. 주파수의 증가에 따라 도체 중심부의 자장이 증가되어 전류가 도체 전체로 흐르지 못하고 표면에 한정되어 흐르는 현상을 표피효과라 한다. 이 현상을 보완하기 위해 유효 단면적이 넓은 선의 선택이 필요하며 동선은 단선 보다 여러 가닥수인 릿지와이어를 선정하는 것이 유효 단면적을 넓히는 방법이다. 전류의 밀도가 표피보다 37% 감소되는 도체의 깊이인 표피효과(Skin depth) 깊이 ϵ는 다음과 같이 구해진다.

$$\epsilon = \frac{6.62}{\sqrt{f}}\,\mathrm{cm} \tag{3}$$

여기서 f는 인버터의 스위칭 주파수이다. 표피효과가 적용된 선경 D_W와 표피효과가 적용된 선단면적 $A_{w(f)}$는 다음과 같이 산출된다.

$$D_W = 2\epsilon\,\mathrm{cm} \tag{4}$$

$$A_{w(f)} = \frac{\pi D_W^2}{4}\,\mathrm{cm}^2 \tag{5}$$

전류 실효값 I_{rms}와 도체의 전류밀도 J를 계산하여 전류실효값 선 단면적 $A_{w(Irms)}$이 구해질 수 있으며 $A_{w(Irms)}$에 $A_{w(f)}$를 나누어 복수의 병렬권선수 $S_{(n)}$을 다음과 같이 구함으로서 표피효과를 최소화할 수 있다.

$$A_{w(Irms)} = \frac{I_{rms}}{J}\,\mathrm{cm}^2 \tag{6}$$

$$S_{(n)} = \frac{A_{w(Irms)}}{A_{w(f)}} \tag{7}$$

4.2 에너지 용량의 산출

LCL 필터의 자성코어를 선정하기 위하여 필터가 사용하는 에너지의 최대사용 용량 E_c는 다음과 같이 산출된다.

$$E_c = \frac{LI_{peak}^2}{2}\,\mathrm{watt\text{-}seconds} \tag{8}$$

여기서 I_{peak}는 인덕터에 흐르는 순간 최대전류이며 L은 인덕턴스이다.

4.3 선정할 Core의 에너지 초기 용량값 산출

자성코어의 초기 용량값을 산출하기 위하여 식 (8)에서 산출된 에너지의 최대사용 용량 E_c로부터 다음과 같이 예상 에너지 용량 $A_{p(S)}$를 산출한다.

$$A_{p(s)} = \frac{2E_c \times 10^4}{B_m J K_u} \text{ watt-seconds} \tag{9}$$

여기서 B_m은 자성코어의 포화 전 사용 가능한 자속밀도의 최대치이며, J는 코어에 감은 동선의 과열을 방지하기 위한 도체의 전류밀도, K_u는 자성코어 창면적 활용요소로 트로이달 코어의 경우 일반적으로 $K_u = 0.4$이다.

J는 일반적으로 400~600A/cm^{2}로 선정하며 B_m은 코어재질에 따라 결정된다. 고주파 인덕터에 사용되는 마그네틱 재질의 자속 밀도 한계는 자성코어 재질별 특성에 따라 다르며 제조업체의 코어자료를 참조하여 선정한다. 인덕터 크기는 최대 에너지 용량의 한계와 자속 밀도에 의해 결정되며 자속 밀도가 작고 에너지 용량이 클수록 인덕터는 증가하게 된다.

4.4 자성코어의 선정

식 (9)에서 산출된 예상 에너지 용량 $A_{p(S)}$ 이상의 코어를 선정하기 위해 제조사 데이터시트를 통해 코어 사이즈를 선정한다. 선정한 코어는 다음 식으로 산출한다.

$$A_p = W_a A_c \tag{10}$$

여기서 A_c는 자성코어의 실효 단면적이며 W_a는 자성코어의 권선면적이다. 코어선택시 자성코어 데이터를 참조하여 예상 에너지 용량 $A_{p(S)}$이상을 만족해야 한다.

4.5 선정된 자성코어의 권선수 산출

자성코어 데이터의 A_l 값을 대입하여 권선수 N을 다음 식과 같이 계산한다.

$$N = 1000\sqrt{\frac{L}{A_l}} \text{ turns} \tag{11}$$

여기서 N은 권선수이다. 권선간 낮은 기생 커패시턴스, 냉각 효율 향상과 작업성을 고려하여 1층 권선으로 설계하기 위하여 다음 식을 이용하여 권선이 감겼을 때의 자성코어의 내경 ID를 조사한다.

$$ID = \frac{D_W N}{\pi} \tag{12}$$

4.6 전류 중첩특성의 확인

설계된 인덕터는 전류가 인가되었을 때 전류 중첩에 의해 인덕턴스 값은 초기투자율보다 감소하게 된다. 자성코어의 선정과 권선수가 확정되었다면 전류중첩 특성 표를 참조하여 인덕터의 인덕턴스 감소분을 이용한 권선수 조정 또는 코어를 재선정하여야 한다. 직류중첩특성의 설계에는 자화력 H 산출 설계법 혹은 AL과 NI 커브를 이용한 직류중첩 설계법의 2가지 방법이 있다. 자화력 H 산출 계산에 의한 직류중첩 인덕터 계산법은 다음 식과 같다.

$$L_n = AL \cdot N^2 \times 10^{-3} \text{ μH} \tag{13}$$

여기서 L_n은 인덕터 전류가 영일 때의 초기 인덕턴스 값이다.

전류중첩 시 초기 인덕턴스 감소를 확인하기 위하여 다음 식을 이용하여 자화력 H를 산출한다.

$$H = \frac{0.4\pi NI}{MPL} \tag{14}$$

여기서 MPL은 자성코어의 평균자로를 나타낸다.

그림 6은 투자율과 DC Bias의 그래프를 나타낸다. 식 (14)에서 구한 H값에 해당되는 투자율 감소비를 이용하여 초기 인덕턴스 L_n에 곱하여 직류중첩 인덕턴스가 구해진다.

AL과 NI 커브를 이용한 직류중첩 인덕터 계산법은 먼저 권선수와 최대전류의 곱이 되는 NI를 산출하고 그림 7의 AL과 NI 커브를 이용하여 AL값을 읽는 후 다음 식과 같이 전류 중첩시의 인덕턴스 L를 구하게 된다.

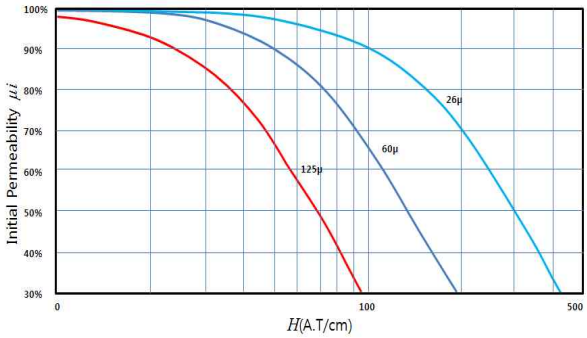

그림 6. 투자율과 DC bias의 그래프
Fig. 6. The graph of permeability and DC bias

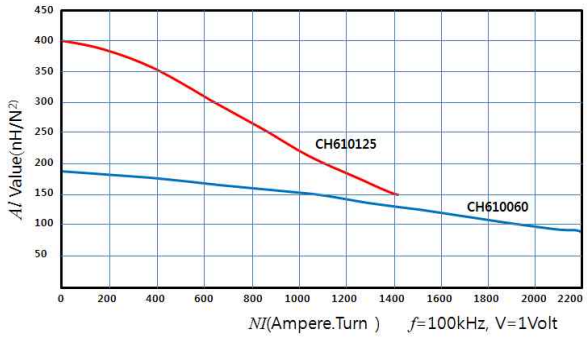

그림 7. AL과 NI의 커브 곡선
Fig. 7. Curve of AL and NI

$$L = AL \cdot N^2 \times 10^{-3} \mu\text{H} \tag{15}$$

4.7 인덕터 손실의 계산

인덕터의 손실은 자성코어 손실과 동선에 흐르는 전류 손실의 합이다. 인덕터의 최적 저손실 설계를 위해서는 코어손실과 동선손실을 같이 설계하여 코어의 크기와 동선의 선경을 최적화해야 한다[12]. 즉, 동손 손실을 줄이기 위하여 선경을 크게 할 경우 식 (12)에 의해 자성코어의 ID가 증가하며 ID가 큰 자성코어 선정은 비용의 증가를 가져올 수 있다. 또한, 인덕터의 저 손실 설계를 위해서는 동선손실 P_{cu}와 코어손실 P_{fe}가 같도록 설계하는 것이 바람직하다.

권선저항 R_L의 계산은 다음 식으로 산출한다.

$$R_L = MLT \cdot N \cdot \rho \times 10^{-6} \text{ohm} \tag{16}$$

$$MLT = 0.8(OD + 2H) \tag{17}$$

여기서 MLT(Mean Length Turn)는 권선의 총 길이, OD는 자성코어의 외경, H는 자성코어의 높이, 및 ρ는 선정된 선경의 고유 저항값이다.

동선손실 P_{cu}는 다음 식과 같이 인덕터 전류 실효값 I_{rms}의 제곱에 권선저항 R_L을 곱하여 계산한다.

$$P_{cu} = I_{\text{rms}}^2 R_L \tag{18}$$

자성코어손실 P_{fe}는 다음 식과 같이 산출한다.

$$P_{fe} = F_{el} W_{rfe} \times 10^{-3} \text{ watts} \tag{19}$$

여기서 F_{el}는 코어손실, W_{rfe}는 코어무게이다. 코어손실 F_{el}를 구하기 위해서는 아래 식을 이용하여 스위칭 주파수 성분의 자속밀도 변화량 ΔB를 먼저 구한 후 코어손실 F_{el}를 구한다.

$$\Delta B = \frac{0.4\pi N\left(\frac{\Delta I}{2}\right)\mu \times 10^{-4}}{MPL} \text{ tesla} \tag{20}$$

여기서 ΔI는 PWM 파형에서 스위칭 주파수 성분의 의해 인덕터에 흐르는 전류 변화치이며 μ는 자성코어의 투자율이다. 식 (18)과 같이 코어의 손실을 줄이기 위하여 자속밀도 변화값인 ΔB를 작게 설계할 경우 인덕터 권선수 N이 증가하여 동선의 손실이 증가하게 된다.

코어손실 F_{el}은 아래의 2가지 방법에 의하여 산출할 수 있다. 그림 8의 코어손실표에 의한 산출 방법은 자속밀도를 구한 후 PWM 주파수에 대응하는 코어손실을 구한다. 다른 방법은 그림 9의 코어손실표 우측 상단의 제시 값을 식 (21)의 n, m 대

입하여 산출한다.

$$F_{el} = k \cdot B^{(n)} \cdot f^{(m)} \quad (21)$$

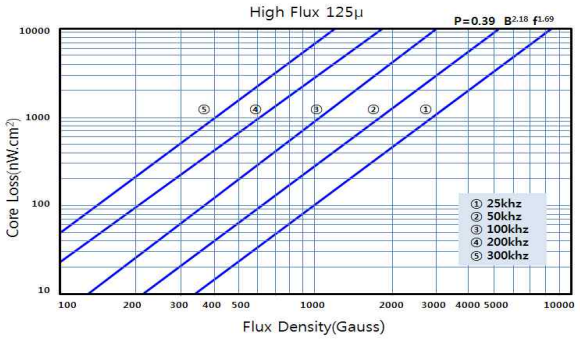

그림 8. 코어 손실
Fig. 8. Core Loss

4.8 인덕터 종합 손실과 온도상승률 계산

인덕터의 종합손실 P_{Σ}는 동선손실 P_{cu}와 자성코어 손실 P_{fe}의 합으로 다음 식과 같이 구해진다.

$$P_{\Sigma} = P_{fe} + P_{cu} \text{watts} \quad (22)$$

인덕터의 종합손실 P_{Σ}를 최소화하기 위해서는 동선의 손실과 자성코어의 손실이 같아지도록 ($P_{cu} \approx P_{fe}$) 설계해야 한다.

인덕터의 온도 상승율을 구하기 위하여 코어의 전력밀도 Ψ를 다음과 같이 산출한다.

$$\Psi = \frac{P_{\Sigma}}{A_t} \text{watts/cm}^2 \quad (23)$$

$$A_t = \frac{\pi \cdot OD^2}{2} + \pi \cdot OD \cdot H \quad (24)$$

여기서 A_t는 자성코어의 표면적이다. 전력밀도 Ψ 값을 이용하여 설계된 인덕터의 온도상승율을 다음 식과 같이 계산하고 실사용 주위온도에 적합한지 검토한다[11].

$$T_r = 450(\Psi)^{(0.826)} \text{℃} \quad (25)$$

4.9 LCL 필터의 최적화 설계 흐름도

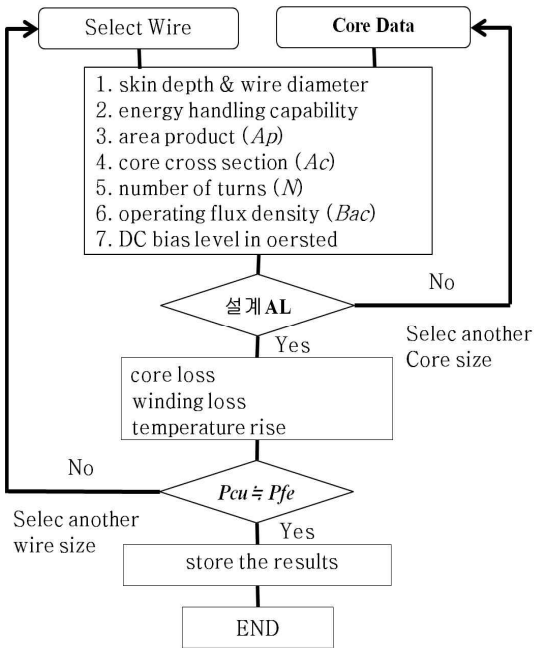

그림 9. LCL 필터 인덕터 설계 흐름도
Fig. 9. Design flow chart for LCL filter inductor design

LCL 필터 최적화 설계의 일련의 과정은 그림 9와 같은 순서도로 나타낼 수 있다. 자성코어의 선정, 전류 중첩시 인덕턴스의 감쇠분 산출 및 종합손실 최소화를 달성하도록 반복적 최적화 과정을 통해 설계가 이루어진다. 표 3은 그림 9의 LCL 필터 인덕터 설계 흐름도순으로 반복 계산한 최적 설계 결과이다.

표 3. LCL 필터 최적 설계 값
Table 3. The optimal values of LCL filter

구분	L_i	L_g
코어	CH610125	CH610125
재질	High Flux	High Flux
turn	60turn	45turn
선경	∅1.2	∅1.2
동손	1.58watts	1.26watts
코어손실	0.58watts	0.52watts
온도상승율	14.9℃	13.7℃

5. 실험 결과

실험은 표 1의 계통연계형 3상 인버터를 사용하였으며 그림 10은 계통연계형 3상 인버터로 구성된 실험세트의 구성을 나타낸다.

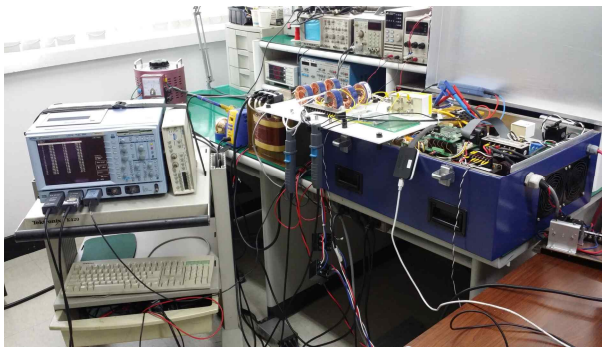

그림 10. 계통연계형 3상 인버터 실험세트
Fig. 10. Experimental test setup of three-phase grid-connected inverter

인버터 출력 전류를 2A와 4A로 설정하여 실험을 수행하였다. 그림 11과 그림 12는 각각 인버터 출력 전류가 2A 및 4A일 때의 인버터 출력전류의 고조파 특성을 나타내며 그림 13은 인버터 출력전류 4A에서 계통측 a상전류(Channel 2) 및 인버터측 a상전류(Channel 3)를 나타낸다.

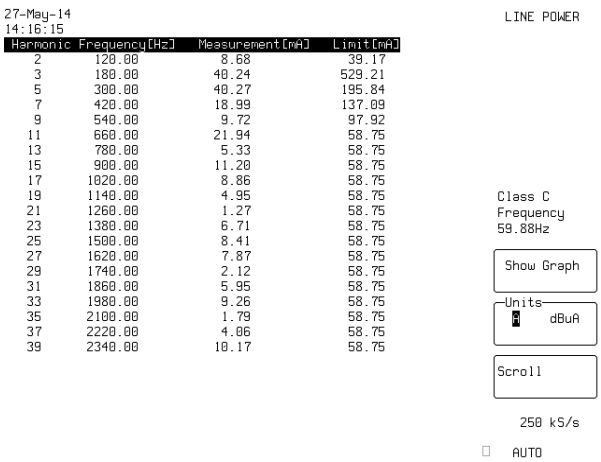

그림 11. 인버터 출력전류 2A에서의 고조파 특성
Fig. 11. Harmonic characteristics with inverter output current of 2A

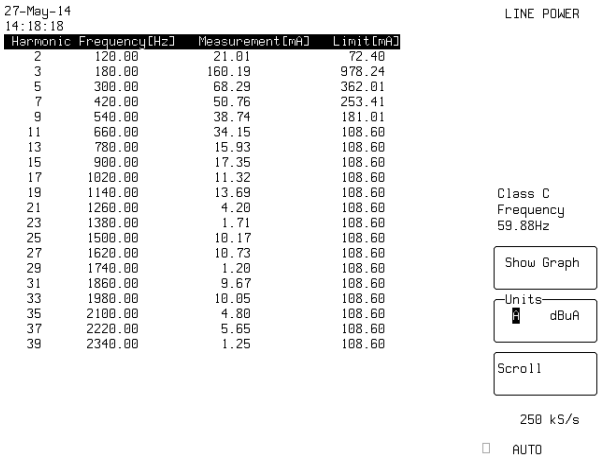

그림 12. 인버터 출력전류 4A에서의 고조파 특성
Fig. 12. Harmonic characteristics with inverter output current of 4A

표 4는 각 전류 값에서 인버터 출력전류의 고조파 특성을 나타내며 λ는 기본파 전류에 대한 각 고조파의 비율을 나타낸다. 인버터 출력 전류가 2A인 경우에 비해 인버터 출력 전류가 4A일 때의 고조파 크기가 증가하지만 전체적으로 설계된 LCL 필터가 3차, 5차 및 7차 고조파를 효과적으로 억제함을 확인할 수 있다.

자성 코어의 자연 공냉 조건에서 온도 상승율은 권선수가 가장 많은 인버터측 인덕터인 L_i의 코어 표면에서 온도 상승치가 14.9℃로 목표치에 만족하였으며 그림 14은 인버터측 인덕터의 포화 온도 실험결과를 나타낸다.

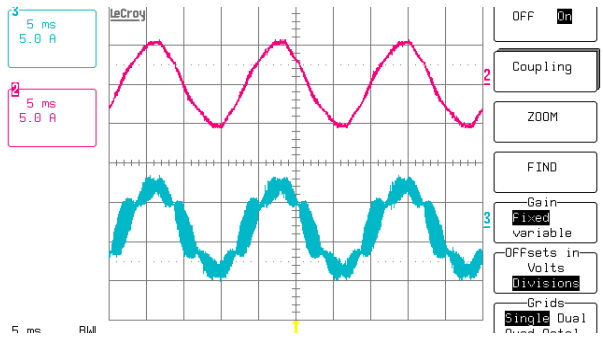

그림 13. 인버터 출력전류 4A에서 계통측 a상전류(Channel 2) 및 인버터측 a상전류(Channel 3)
Fig. 13. Waveform of a-phase grid current and a-phase inverter current at 4A

표 4. 인버터 출력 전류의 고조파 비교 실험결과
Table 4. Experimental results of 3th, 5th and 7th harmonics in grid-connected inverter

계통측 전류	고조파 차수	측정 전류(mA)	λ(%)
2A	3	40.24	0.020
	5	40.27	0.020
	7	18.99	0.009
4A	3	160.19	0.040
	5	68.29	0.017
	7	50.76	0.012

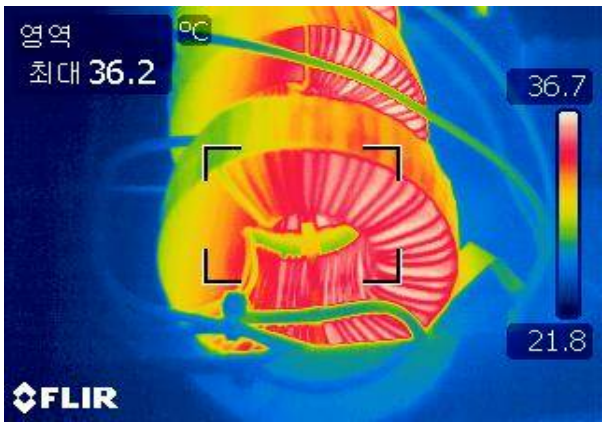

그림 14. 인버터측 인덕터의 포화 온도 실험결과
Fig. 14. Saturation temperature of inverter side inductor

6. 결 론

본 논문에서는 계통연계형 3상 PWM 인버터의 중요 구성요소인 LCL 필터에서 자성코어 인덕터의 최적 설계기법을 분석하고 시뮬레이션과 실험을 통해 타당성을 입증하였다. 자성코어의 최적 설계를 위하여 LCL 필터 인덕터 설계 흐름도의 설계 절차를 제시하였고 MathLab과 PSIM을 이용하여 설계와 시뮬레이션을 수행하였다. 성능 시험평가를 위하여 3상 계통연계형 인버터 시스템을 구축하였으며 설계된 LCL 필터를 이용하여 성능시험과 평가를 수행하였다. 실험에서는 자성코어 사이즈를 작게 설계하기 위하여 전류중첩 특성이 우수한 High Flux 코어를 사용한 설계가 이루어졌으나 보급률을 높이기 위해서는 저가격대 인버터의 설계를 위하여 MPP 재질 이하급의 코어를 사용한 필터 설계가 필요하다. 시험 인버터의 PWM 주파수 한계로 인덕터의 인덕턴스의 값이 크게 설계되었으나 스위칭 손실을 고려한 범위 내에서 PWM 주파수를 높게 설계한다면 작은 사이즈의 코어와 합리적인 가격대의 LCL 필터 설계를 통한 계통연계형 인버터가 구현될 것으로 판단된다.

이 연구는 서울과학기술대학교 교내연구비의 지원으로 수행되었습니다.

References

[1] H. B. Choi, K. C. Kim, and Y. R. Hwang, "A study on the power quality of the grid connected photovoltaic power system," Journal of the KIIEE, vol. 25, no. 8, pp. 88-98, 2011.
[2] H. R. Karshenas and H. Saghafi, "Basic criteria in designing LCL filters for grid connected converters," Industrial Electronics, IEEE International Symposium on. pp. 1996-2000, 2006.
[3] Y. Lang, D. Xu, S. R. Hadianamrei, and H. Ma "A novel design method of LCL type utility interface for three-phase voltage source rectifier," IEEE 36th Power Electronics Specialists Conference, pp. 313-317, 2005.
[4] T. C. Wang, Z. Ye, G. Sinha, and X. Yuan, "Output filter design for a grid-interconnected three-phase inverter," IEEE 34th Annual Power Electronics Specialist Conference, pp. 779-784, 2003.
[5] M. T. Bina and E. Pashajavid, "An efficient procedure to design passive LCL filters for active power filters," Electric Power Systems Research, vol. 79, no. 4, pp. 888-895, 2003.
[6] M. Liserre, F. Blaabjerg, and S. Hansen, "Design and control of an LCL-filter-based three-phase active rectifier." Industry Applications Conference, pp. 299-307, 2001.
[7] E. Twining and D. G. Holmes, "Grid current regulation of a three-phase voltage source inverter with an LCL input filter", IEEE Transactions on Power Electronics, vol. 18, no. 3, pp. 888-895, 2003.
[8] J. H. Park, M. H. Chi, H. G. Kim, T. W. Chun and E. C. Nho, "LCL filter design for grid-connected PCS using total harmonic distortion and ripple attenuation factor," The Transactions of the Korean Institute of Power

Electronics, vol. 15, no. 3, pp. 235-243, 2010.
[9] J. S. Noh, J. Ho. Choi, “Design of voltage source PWM converter with AC input LCL filter,” The Transactions of the Korean Institute of Power Electronics, vol. 7, no. 5, pp. 490-498, 2002.
[10] S. E. Cho, “Commercial technology of non consumption of electrical power for elevator and escalator using photovoltaic generation and regeneration,” SEOUL Final Report Number. PA09741, 2011.8.26
[11] Colonel Wm. T. McLyman, “Transformer and iInductor design handbook,” Third Edition, CRC Press, 2004.
[12] J. H. Yoo and T. U. Jung, “A study on core shape optimization to improve the efficiency of high frequency transformer for inverter,” Journal of the KIIEE, vol. 28, no. 4, pp. 29-35, 2014.

◇ 저자소개 ◇

장재하(張在夏)
1963년 5월 8일생. 2012년 2월 서울과학기술대학교 전기공학과 졸업. 2014년 8월 서울과학기술대학교 대학원 전기정보공학과 졸업(석사). 2003년~현재 오리엔트전자 해은전력전자연구소 상무.

김경화(金庚和)
1969년 3월 11일생. 1991년 2월 한양대 전기공학과 졸업. 1993년 2월 KAIST 전기및전자공학과 졸업(석사). 1998년 2월 동 대학원 졸업(박사). 1998~2000년 삼성전자 선임연구원. 2000~2002년 KAIST 연구교수. 2002년~현재 서울과학기술대 전기정보공학과 교수.