http://dx.doi.org/10.7840/kics.2014.39A.12.691

CMOS 스위치부를 갖는 L-대역 단측파대역 주파수 혼합기 및 C-대역 QVCO 설계 및 제작

이 정 우•, 김 남 윤*, 김 창 우°

Design and Implementation of an L-Band Single-Sideband Mixer with CMOS Switches and C-Band CMOS QVCO

Jung-woo Lee•, Nam-yoon Kim*, Chang-woo Kim°

요 약

CMOS 스위치부를 이용해 출력주파수의 상/하향 변환을 제어하는 L-대역용 단측파 대역 주파수 혼합기 회로(mixer)와 C-대역용 쿼드러쳐 전압 제어발진기(QVCO)를 제안하고 TowerJazz 사의 0.18 um RFCMOS 공정을 사용하여 설계 및 제작하였다. 제안된 주파수혼합기의 L대역 출력 특성은 변환이득 6.6~7.5 dB, 이미지 제거비 70 dBc, 단자간 격리도 65 dBc 이다. 전압 제어 발진기는 6.2~6.7 GHz 의 주파수 튜닝 범위에서 4 dBm 의 출력전력을 공급한다. 공급전압은 1.8 V이며, 주파수 혼합기 중심부와 스위치에 공급되는 총 전류는 36 mA, 전압 제어 발진기에 공급되는 총 전류는 23 mA 이다.

Key Words : Single Side Band, mixer, CMOS, switches, QVCO

ABSTRACT

An L-band single side band(SSB) mixer with CMOS switches and a C-band quadrature voltage-controlled oscillator(QVCO) have been developed using the TowerJazz 0.18-um RFCMOS process. The SSB mixer exhibits a conversion gain of 6.6 ~ 7.5 dB with a 70-dBc image rejection ratio and 65-dBc port isolation. The oscillation frequency range of the QVCO is 6.2 ~ 6.7 GHz with an output power of 4~6 dBm. For measurement, 1.8 V supply voltage is used while drawing 36 mA for the mixer and 23 mA for the QVCO.

Ⅰ. 서 론

차세대 무선통신 기술인 Ultra Wide Band 무선통신 시스템은 3.1~10.6 GHz의 넓은 주파수 영역, 대용량의 데이터를 저전력으로 전송할 수 있는 장점을 가지고 있으며, 가까운 미래에 실시간 데이터 송수신을 요구하는 모바일이나 휴대기기에 널리 사용될 것으로 기대된다[1].

Multi-Band Orthogonal Frequency Multiplex 기법은 그러한 UWB 무선통신 시스템 중에서도 주목받고 있다. 그러한 시스템을 구현시키기 위해선 3.1~10.6 GHz의 주파수 대역을 14개의 528 MHz 대역폭으로 나누어 사용해야 하며, 신호 송신에 한 주파수 대역을 사용하다가도 다른 주파수 대역으로 수 ns 안에 빠르

※ 본 연구는 한국연구재단 기본연구지원사업 과제 (2010-0023315)와 한국반도체교육센터(IDEC) 지원으로 수행되었습니다.
• First Author : LIG NEX1, jungwoo.lee01@lignex1.com, 정회원
° Corresponding Author : Kyung-hee University, Radio&Electronic Engineering Dapartment RFSOC lab, cwkim@khu.ac.kr, 종신회원
* Dae-duk college, Dept. of Technology and commisioned officer, Division of Special Millitary,km120k@hanmail.net, 정회원
논문번호 : KICS2013-11-505, Received November 25, 2013; Revised january 20, 2014; Accepted November 27, 2014

게 전환할 수 있어야 한다는 전제조건이 수반된다. 일반적인 PLL의 경우 주파수 가변 범위의 제한이나 수백 ns ~ 수 us 에 이르는 locking time이 문제 되기 때문에 조건을 만족시키기 어렵다. 하지만 PLL과 몇 개의 주파수 분주기(Divider), 단측파 대역 주파수 혼합기(SSB mixer)를 응용하면 훨씬 짧은 스위칭 시간을 가지는 다중 톤 생성기(Multi tone generator) 구조를 구현해 MB-OFDM 시스템의 조건을 만족시킬 수 있다[2,3]. 프랑스의 ECIME에서 제안한 14-대역 주파수 합성기 구조는 4.224 GHz PLL과 5개의 분주기, 5개의 단측파 대역 주파수 혼합기, 3개의 MUX를 이용해 설계하였다. 이 구조의 특징은 각 주파수 혼합기, 필터를 협대역으로 설계하여 전체 spur 전력을 낮추는 장점이 있으나 사용하는 소자 수가 너무 많아 넓은 칩 면적을 사용하고 소비 전력이 높다[4]. 타이완의 National Chiao Tung University에서 제안한 다중 톤 생성기 구조는8.448 GHz PLL과 5개의 분주기, 3개의 단측파 대역 주파수 혼합기, 2개의 MUX로 구성되어 있다. 이 구조는 구성 소자 수가 적고 구조가 보다 단순하여 설계에 용이하고 소비전력이 적지만, 4 GHz 대역의 동작범위를 가지는 광대역 주파수 혼합기를 필요로 하며, 8 GHz 이상에서 동작하는 고주파 분주기를 설계해야 하는 단점이 존재한다[5].

따라서 구성소자 수를 줄여 전력소모를 줄이고, 설계 구조를 보다 단순화시켰으며, 발진기의 동작 주파수를 낮춘 다중 톤 생성기 구조를 그림 1에 제안하였다. 발진기의 동작 주파수를 6 GHz 가량으로 줄임으로써 주파수 분주기의 동작 주파수가 낮아져 설계가 용이하며, 앞의 예시들에 비해 가장 구성 소자수가 적어 설계 난이도, 칩 면적과 소비 전력 면에서 효율적이다. 앞의 예시들 모두 하나의 쿼드러쳐 전압 제어 발진기(QVCO)에서 출력된 신호를 분주기를 통해 분주 시킨 후 분주된 신호와 주파수 혼합기들을 선택적으로 조합함으로써 MB-OFDM band에 해당하는 모든 대역 주파수를 합성할 수 있음을 보여주고 있다.

본 논문에선 그림1에 제안된 구조의 한 부분인 L-대역용 단측파 대역 주파수혼합기와 C-대역용 쿼드러쳐 전압 제어 발진기를 설계하였다. L-대역용 주파수 혼합기는 그림 1에 나타난 주파수 혼합기1의 역할을 수행하여 차후 주파수 혼합기 2, 3의 입력신호를 제공함으로써 위에 나타난 모든 주파수 대역을 합성하는데 사용될 수 있다. C-대역용 쿼드러쳐 전압 제어 발진기는 3분주를 통해 L-대역용 주파수 혼합기에 LO 쿼드러쳐 신호를 전달하는 국부발진기로서 동작할 수 있다. 앞서 제시된 다중톤 생성기 구조[4][5]의 기준을

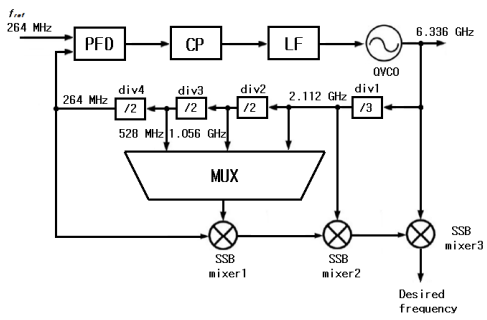

그림 1. 제안된 다중 톤 생성기 구조
Fig. 1. Proposed Multi-Tone generator structure

만족하려면 L-대역용 주파수 혼합기는 변환이득 6~7 dB, 이미지제거비 40 dBc 이상의 특성을 가져야 하며, 쿼드러쳐 전압 제어 발진기는 5 dBm 이상의 출력 전력 특성과 -120 dBc/Hz 이하의 위상잡음 특성을 가져야 한다.

Ⅱ. 제안된 회로의 동작 원리

2.1 주파수 혼합기의 원리

주파수 혼합기(mixer)의 목적은 특정 신호의 주파수를 다른 주파수로 변환시키는 것이다. 수신단에서는 RF 고주파 신호를 신호처리를 위한 저주파 중간 주파수(Intermediate Frequency : IF)로 하향 변환하는 데 사용되며, 송신단에서는 IF 주파수를 송신에 용이한 RF 고주파 신호로 상향 변환하는데 사용된다. 주파수 변환은 IF 주파수가 바로 RF 주파수 신호로 변환되는 것이 아니라 국부발진기(Local Oscillator : LO) 펌핑 주파수 신호에 의해 합($f_{LO}+f_{IF}$) / 차($f_{LO}-f_{IF}$) 성분을 포함한 하모닉스 성분들을 생성하는 것이다. 이는 LO 펌핑 주파수에 의해 트랜지스터의 포화 / 차단 상태를 오가는 비선형성 특성을 최대한 이용한 것이다. MOSFET의 경우 혼합될 두 신호가 게이트와 소스로 입력되어 결합하면, 두 신호 주파수의 합/차 성분 신호를 발생시키게 된다. 일반적으로 통신 시스템에서 LO 주파수에 해당하는 반송 주파수(Carrier Frequency)는 수 GHz로 중간 주파수에 비해 매우 크기 때문에 합/차 출력 주파수 성분의 주파수 차이는 매우 작다. 그렇기에 현존하는 필터를 통해 두 주파수 성분 중 원하는 성분만을 통과시키고 원치 않는 이미지 성분을 제거하는 것은 매우 어려우며, 단측파 대역 주파수 혼합기의 설계가 필요하게 된다.

2.1.1 제안된 단측파 대역 주파수 혼합기의 원리

앞서 밝힌 바와 같이 일반적인 MOS 주파수 혼합기는 두 입력 주파수 성분의 합과 차 성분이 모두 포함된 양측파 대역 형태의 출력을 가지며, 현존하는 필터를 통해 두 성분 중 하나만을 제거하는 일은 매우 어렵다. 하지만 두 개의 양측파 대역 주파수 혼합기를 하나로 연결한 이중 평형형(Double balenced) 형태를 취하여 설계함으로써 별도의 필터를 사용하지 않고서도 MOS 길버트 구조에 비교하여 보다 높은 이미지제거비 뿐만 아니라 불요파제거 특성, 단자간 격리도, 이득을 가지게 할 수 있다[6-8].

제안된 회로에선 그림 2에 나타난 MOS 길버트 셀로 구성된 단측파 대역 주파수 혼합기에 그림 3에 나타난 CMOS 패스 트랜지스터로 구성된 스위치부를 추가하였다. 보다 적은 숫자의 주파수 혼합기와 분주기로 다중 톤 생성기를 구현하기 위해선 하나의 단측파 대역 주파수 혼합기로 상향 변환과 하향 변환을 선택적으로 제어하여 사용할 수 있어야 한다. 그를 위해 추가된 스위치 부는 각 IF 입력단자마다 두 개의 경로를 MOS로 구현하고 제어 전압에 따라 선택적으로 도통, 단락되게 설계되었다. 이는 제어전압에 따라 주파수 혼합기에 전달되는 IF 신호의 위상을 결정하게 하며, 곧 주파수 혼합기가 상향 변환을 수행하게 될지 하향변환을 수행하게 될지를 결정할 수 있음을 의미한다.

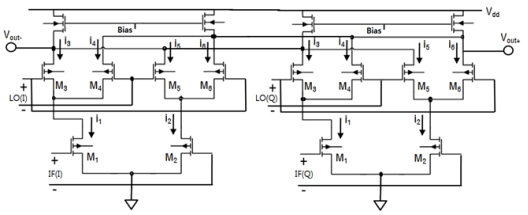

그림 2. 단측파 대역 주파수 혼합기 구조
Fig. 2. SSB mixer structure

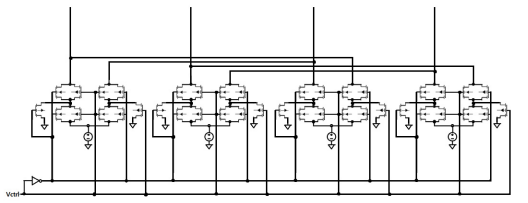

그림 3. 추가된 스위치 부 구조
Fig. 3. Pass transistor switches structure

2.2 쿼드러쳐 전압 제어 발진기의 원리

초고주파 발진기는 DC 전력을 RF 전력으로 변환시키는 소자로 UWB 시스템에서 가장 기본적이고 중요한 부품 중 하나이다. 전압 제어 발진기(VCO)는 외부에서 인가되는 전압의 변화에 의해 발진주파수를 조절할 수 있는 발진기로서, 일반적으로 공진부의 전압 변화에 따라 공진주파수가 가변되는 구조를 가진다. 단측파 대역 주파수 혼합기를 사용하기 위해선 쿼드러쳐 위상의 LO 신호를 인가해주어야 하는데, 발룬이나 전력분배기를 사용하는 것보다 발진기 자체를 쿼드러쳐 전압 제어 발진기로 설계하는 것이 훨씬 수월하다[9,10].

설계된 전압 제어 발진기는 그림 4에 나타났듯이 RF 인덕터와 MOS 버렉터로 LC 병렬 공진부를 구성한 쿼드러쳐 발진기이다. NMOS의 게이트-드레인 캐패시턴스에 의해 두 개의 차동형 발진기를 연결시킴으로서 정확한 쿼드러쳐 파형을 발생시킬 수 있다. 쿼드러쳐 발진기는 평형형 구조의 주파수 혼합기 구동에 적합하고, 우수차 고조차(even order harmonics)를 단동 발진기보다 더 억압시키는 효과가 있으며, 높은 출력을 얻을 수 있다는 장점이 있다. 제안된 회로는 공진부에 전압 분배용 직/병렬 저항을 통해 제어 전압을 인가함으로써 주파수 튜닝 범위는 조금 낮추었지만, 제어 전압의 변화에 따른 공진 주파수 변화가 보다 선형적인 것이 특징이다.

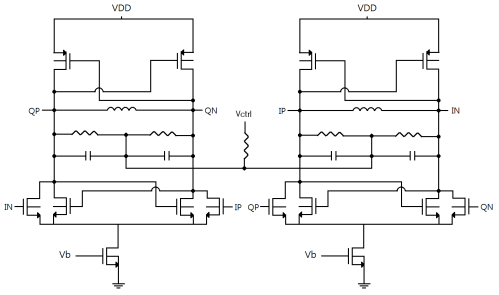

그림 4. 쿼드러쳐 전압 제어 발진기 구조
Fig. 4. QVCO structure

Ⅲ. 제안된 회로의 시뮬레이션 결과

3.1 단측파 대역 주파수 혼합기의 시뮬레이션 결과

3.1.1 제안된 단측파 대역 주파수 혼합기의 시뮬레이션 결과

시뮬레이션은 Cadence社의 Spectre RF를 이용하였다. 그림 5는 제어전압 Vcont = 0 V 일 때, 주파수

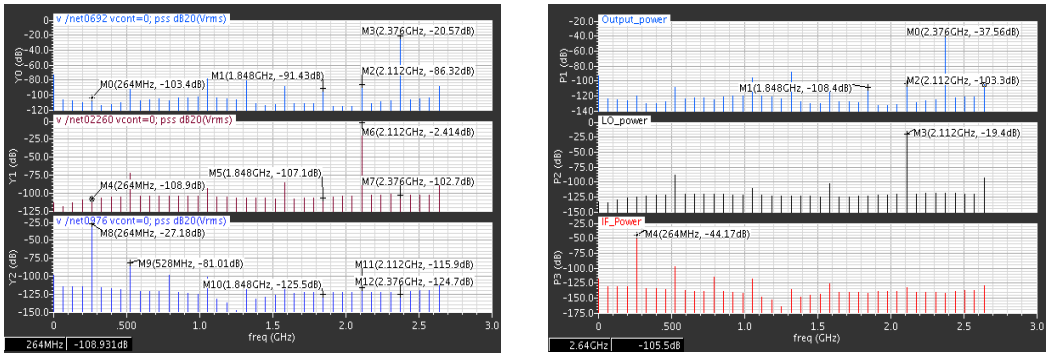

그림 5. Vcont = 0 V 일 때 출력(위), LO(중간), IF(아래) PSS 파형
Fig. 5. PSS simulation results at Vcont=0 V, Output(top), LO(middle), IF(bottom)

상향변환 동작을 수행하는 것을 보여준다. 그림 5의 위의 그림은 주파수 스펙트럼에서의 출력, LO, IF 단자에서의 RMS 전압값을 dB 단위로 보여주며, 아래의 그림은 각 단자에서의 전력을 dBm 단위로 보여준다. 이때의 변환이득은 6.6 dB, 이미지 제거비는 71 dBc 이다.

그림 6은 제어전압 Vcont = 1.8 V 일 때, 주파수 하향변환 동작을 수행하는 것을 보여준다. 그림 6의 위의 그림은 마찬가지로 주파수 스펙트럼에서의 출력, LO, IF 단자에서의 RMS 전압값을 dB 단위로 보여주며, 아래의 그림은 각 단자에서의 전력을 dBm 단위로 보여준다. 이때의 변환 이득은 7.5 dB, 이미지 제거비는 77 dBc 이다. 설계된 전체 믹서 회로는 직류전압 1.8 V, 전류 36 mA를 공급전원으로 사용한다. 표 1은 시뮬레이션 상에서의 단측파 대역 주파수 혼합기의 성능을 보여준다.

표 1. 단측파 대역 주파수 혼합기 시뮬레이션 결과
Table 1. SSB mixer simulation results

Electrical characteristics	Simulation results
Sideband frequency	1.848 GHz / 2.376 GHz
Image rejection ratio	70 dBc
Conversion gain	6.6 ~ 7.5 dB
LO-RF isolation	80 dB
IF-RF isolation	65 dB
DC power dissipation	65 mW

3.2 전압 제어 발진기의 시뮬레이션 결과

주파수 3분주에 의해 L-대역 주파수 혼합기의 LO 신호를 공급하기 위해 중심주파수는 6.336 GHz를 목표로 하였으나 실제 설계 시 나타날 기생성분을 고려하여 중심주파수를 약간 높게 설계하였다. 그림 7은 제어 전압 vctrl 에 따른 일반적인 발진기의 주파수 튜닝 범위(실선)과 제안된 발진기의 주파수 튜닝 범위(점선)을 보여준다. 나타난 바와 같이 제어 전압을 0 부터 1.8V까지 변화시킬 때 출력 주파수는 6.42 ~ 7.21 GHz 범위에서 보다 선형적으로 변화하는 것을 볼 수 있다.

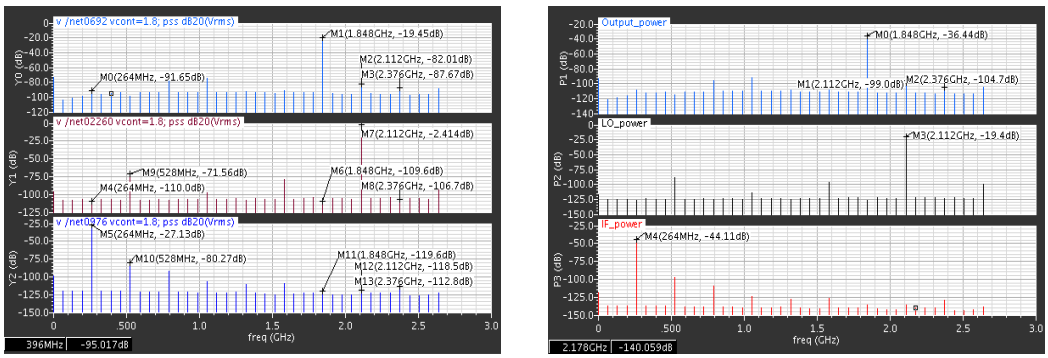

그림 6. Vcont = 1.8 V 일 때 출력(위), LO(중간), IF(아래) PSS 파형
Fig. 6. PSS simulation results at Vcont=1.8 V, Output(top), LO(middle), IF(bottom)

그림 7. 공진 주파수 튜닝 범위
Fig. 7. Oscillation frequency tuning range

그림 8은 전압 제어 발진기의 공진부에서 생성된 쿼드러쳐 파형과 위상잡음을 보여준다. 시뮬레이션 상에서 발진기는 정확히 90도의 위상차이를 가지는 쿼드러쳐 파형을 생성하며, 50-Ω 부하에 대해 약 4 ~ 6 dBm의 출력 전력을 전달한다. 위상잡음은 1 MHz 오프셋에서 -112 dBc/Hz 이다. 표 2는 발진기의 자세한 성능지표를 보여준다.

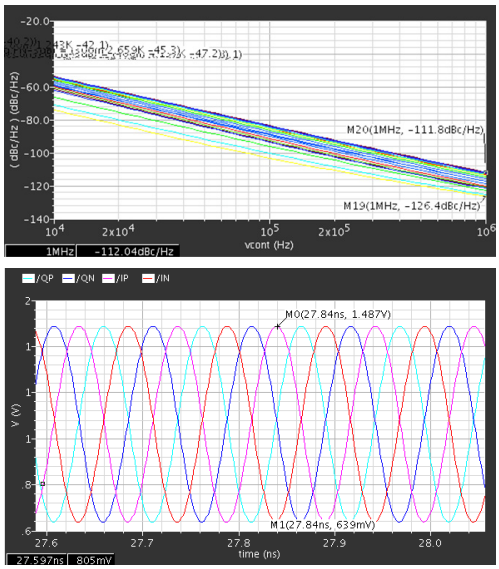

그림 8. 시간 영역에서의 쿼드러쳐 파형과 위상잡음
Fig. 8. Quadrature phase waveform and phase noise

표 2. 전압 제어 발진기 시뮬레이션 결과
Table 2. QVCO simulation results

Electrical characteristics	Simulation results
Oscillation frequency range	6.42 ~ 7.21 GHz
Output power	4~6 dBm @ 50-Ω 부하
Kvco	250 ~ 475 MHz
Phase noise	-113 ~ -108 dBc/Hz @ 1 MHz offset
DC power dissipation	41 mW

Ⅳ. 측정 결과

4.1 단측파 대역 주파수 혼합기의 측정 결과

그림 9, 그림 10에서 실제 측정된 결과를 보여주고 있다. 컨트롤 전압을 0, 1.8 V로 변환함에 따라 상향 변환과 하향 변환을 선택할 순 있다. LO 주파수 -7 dBm, IF 주파수 -16 dBm을 인가했을 때 주파수 상향 변환시 -20 dB의 변환이득과 5~6 dBc 가량의 이미지 제거비를 가지며, 하향 변환시 -21 dB의 변환이득과 8 dBc의 이미지 제거비를 가진다. 직류전압 1.8 V에서 26 mA의 전류가 공급된다.

측정결과가 시뮬레이션과 차이 나는 이유는 포스트 시뮬레이션과 실제 공정 특성간의 오차, 패스간의 격리도와 스위치부의 동작 문제라 생각된다. 포스트 시뮬레이션과 달리 실제 출력 단자에서는 IF 주파수와 LO 주파수에 대한 격리도가 20 dBc 안팎의 수치로 나타났다. 이는 믹서 코어에 이상적으로 인가되어야 하는 신호만이 아니라 다른 위상을 가진 신호에 의해

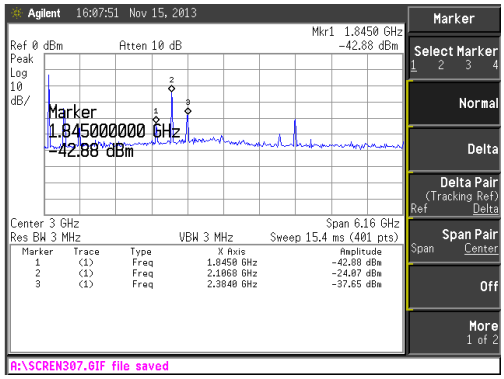

그림 9. 주파수 상향 변환시의 측정결과
Fig. 9. measurement results at frequency up conversion

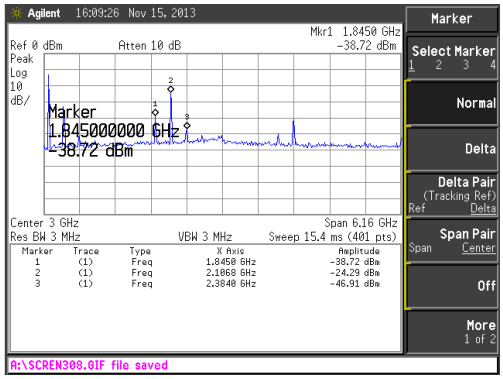

그림 10. 주파수 하향 변환시의 측정결과
Fig. 10. measurement results at frequency down conversion

서도 간섭이 일어났을 가능성을 보여준다.

격리도나 변환이득에서 다소의 성능 열화가 있지만, 스위치 동작에 따라 주파수 상/하향변환을 선택적으로 수행할 수 있다는 장점과 대역 내 고조파, 불요파 레벨이 매우 낮은 장점을 가지고 있다. 그를 감안하면 주파수 혼합기 입출력단 필터와 출력단 증폭기 적용 등의 개선을 통해 충분히 원하는 성능을 이끌어 낼수 있다.

그림 11은 제작된 단측파 대역 주파수 혼합기의 칩 사진을 보여준다.

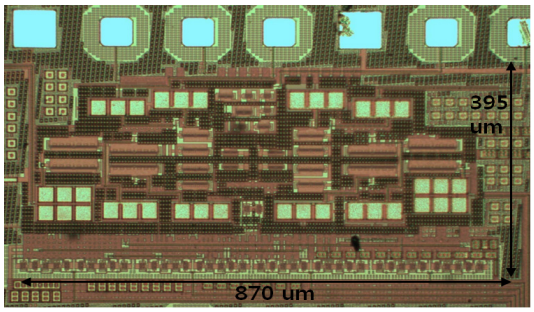

그림 11. 제작된 단측파 대역 주파수 혼합기 칩 사진
Fig. 11. chip micrograph of SSB mixer

4.2 전압 제어 발진기의 측정 결과

그림 12는 실제 측정된 쿼드러처 전압 제어 발진기의 제어전압에 따른 발진 주파수 범위를 보여준다. 실제 측정된 주파수 가변 범위는 6.2 ~ 6.7 GHz 로 기생성분에 의해 시뮬레이션 대비 5~7%정도 감소하였으나, 설계의도 대로 제어전압에 따라 선형적인 주파수 가변을 보장함을 알 수 있다.

그림 13은 측정된 발진기의 출력 스펙트럼을 보여준다. 측정 환경 손실을 고려했을 때 50옴 부하에 전달되는 출력 전력은 -5 ~ -2 dBm 으로 계산된다. 그림 14는 측정된 발진기의 위상잡음을 보여주며, 목표한 주파수 6.4 GHz의 100 kHz 오프셋에서 -84

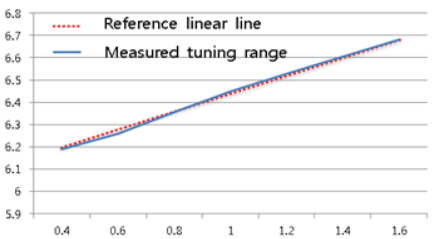

그림 12. 측정된 발진주파수 범위
Fig. 12. measured oscillation frequency range

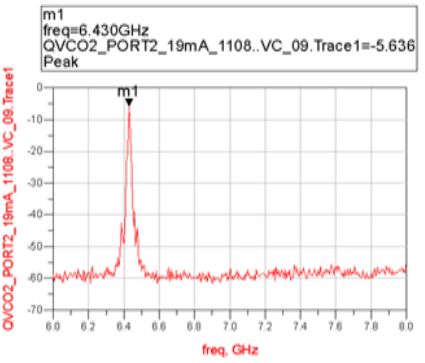

그림 13. 측정된 발진기의 출력 스펙트럼
Fig. 13. measured output spectrum of QVCO

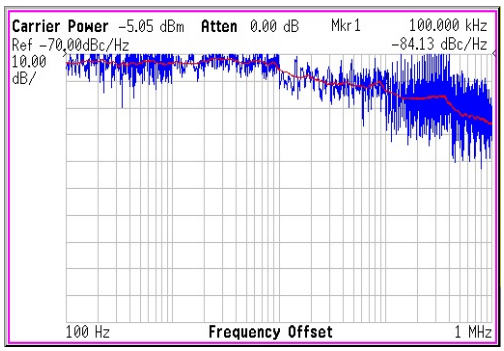

그림 14. 측정된 발진기의 위상 잡음
Fig. 14. measured phase noise of QVCO

dBc/Hz 의 위상잡음 특성을 가진다.

그림 15는 제작된 쿼드러처 전압제어 발진기의 칩 사진을 보여준다.

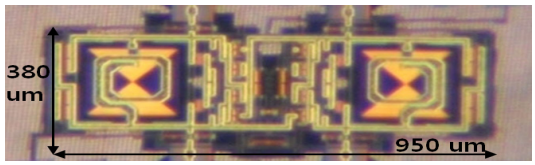

그림 15. 제작된 단측파 대역 주파수 혼합기 칩 사진
Fig. 15. chip micrograph of QVCO

V. 결 론

본 논문에선 CMOS 스위치부를 이용해 출력주파수의 상/하향 변환을 제어하는 L-대역용 단측파 대역 주파수 혼합기 회로(mixer)와 C-대역용 쿼드러처 전압 제어 발진기를 제안하고 TowerJazz 사의 0.18 um RFCMOS 공정을 사용하여 설계하였다. 제안된 주파수혼합기의 L대역 출력 특성은 변환이득 6.6~7.5 dB,

이미지 제거비 70 dBc, 단자간 격리도 65 dBc 이다. QVCO는 6.2~6.7 GHz 의 주파수 튜닝 범위에서 4 dBm 의 출력전력을 공급한다. 공급전압은 1.8 V이며, 주파수 혼합기 중심부와 스위치에 공급되는 총 전류는 36 mA, QVCO에 공급되는 총 전류는 26 mA이다.

설계된 회로는 MB-OFDM 기법을 적용한 UWB 무선통신 시스템에서 빠른 스위칭시간을 가지는 다중 톤 생성기구조 설계에 활용될 수 있다.

References

[1] L. Yang and G. B. Giannakis, "Ultra-wideband communications: an idea whose time has come," *IEEE Signal Process. Mag.*, vol. 21, no. 6, pp. 26-54, Nov. 2004.

[2] Choong-Yul Cha, "A fast frequency/mode switching quadrature SSB Mixer/Amplifier for the low power MTG in MB-OFDM UWB radio transceiver," *SiRF*, pp. 139-142, 2006.

[3] Joon-Sung Park, et al., "A frequency synthesizer for MB-OFDM UWB with fine resolution VCO tuning scheme," *J. IEIE*, vol. 46SD, no. 8, pp. 117-124, Aug. 2009.

[4] S. Traverso, "A 14-Band low- complexity and high-performance synthesizer architecture for MB-OFDM communication," *IEEE Trans. Circuits and Syst.*, vol. 54, no. 6, pp. 552-556, Jun. 2007.

[5] Tai-You Lu, "A 3-to-10GHz 14-Band CMOS frequency synthesizer with spurs reduction for MB-OFDM UWB system," *IEEE Int. Solid-State Circuit Conf.*, pp. 126-601, 2008.

[6] J. Harvey and R. Harjani, "Analysis and design of an integrated quadrature mixer with improved noise, gain, and image rejection," *IEEE Int. Symp. Circuits and Syst.*, vol. 4, pp. 786-789, Sydney, NSW, May 2001.

[7] Y.-S. Oh and K.-S. Choi, "Design of a SiGe HBT MMIC double balanced up-converter for C-band WLAN applications," in *Proc. KICS Int. Conf. Commun. 2002 (KICS ICC 2002)*, pp. 259-262, Jeju Island, Korea, Jun. 2002.

[8] G.-G. Ryu, I.-B. Yeom, and S.-C. Kim, "High Performance MMIC for Star Mixer for Milimeter-wave Applications," The Journal of Korean Institute of Communications and Information Sciences(원-한국통신학회 논문지), Vol.36A, No.10, pp. , Oct. 2011.

[9] C.-Y. Jeong, M.-Y. Lee, and C. Yoo, "Low-phase noise LC-tank quadrature voltage controlled oscillator," *2005 Asian Solid-State Circuits Conf.*, pp. 269-272, Nov. 2005.

[10] K.-W. Kim, "A 5.8 GHz low-phase-noise LC-QVCO using splitting switched biasing technique," *IEEE Microwave Wirel. Components Lett.*, vol. 20, no. 6, pp. 337-339, Jun. 2010.

이 정 우 (Jung-woo Lee)

2012년 1월 : 경희대학교 전자전파공학과 학사 졸업

2014년 1월 : 경희대학교 전자전파공학과 석사 졸업

2014년 1월~현재 : LIG 넥스원 통신연구센터 연구원

<관심분야> RF 통신시스템, 송수신 단말

김 남 윤 (Nam-yoon Kim)

2012년 8월 : 경희대학교 전파공학과 공학박사 졸업

2009년 9월~2014년 2월 : 삼성종합기술원 전문 연구원

2014년 3월~현재 대덕대학교 해양기술사관과 교수

<관심분야> 무선전력전송 , RFID/USN 시스템 설계, 에너지 하베스팅, IoT시스템 설계

김 창 우 (Chang-woo Kim)

1984년 2월 : 한양대학교 전자공학과 졸업
1994년 2월 : 한양대학교 전자공학과 석사
1992년 3월 : 일본 Shizuoka 대학원 전자공학과 공학박사
1992년 4월~1996년 2월 : (주) NEC 마이크로 일렉트로닉스 연구소 주임연구원
1996년 3월~현재 : 경희대학교 전자정보대학 교수
<관심분야> MMIC/RFSoC설계, 초고주파 능동소자 모델링, IoT시스템 설계