

# 1/4 파장 마이크로스트립 라인을 전류원을 갖는 서브-1V 직렬공진 차동 콜피츠 전압제어 발진기

## Sub-1V Series-Tuned Differential Colpitts VCO with Quarter Wavelength Microstrip Line Current Sources

전 만 영\*\*

Man-Young Jeon\*\*

### Abstract

This study derives the asymptotic phase noise formula of the oscillators perturbed by the colored noises. Based on the derived formula, this study presents a sub-1V series-tuned differential Colpitts VCO. The ADS simulation result on the phase noise shows that the presented VCO exhibits about 3dBc/Hz lower phase noise at the 1MHz offset frequency from the oscillation frequency of 4.8GHz than the existing series-tuned differential Colpitts VCO with the inductor current sources.

### 요 약

본 연구에서는 컬러잡음에 의해서 교란되는 발진기의 점근적 위상잡음 공식을 유도하고 이에 근거하여 1/4 파장 마이크로스트립 라인을 전류원으로 갖는 서브-1V 직렬공진 차동 콜피츠 전압제어 발진기를 제안한다. 위상잡음에 관한 ADS 시뮬레이션 결과는 제안된 전압제어 발진기가 기존의 인덕터를 전류원으로 갖는 서브-1V 직렬공진 차동 콜피츠 전압제어 발진기보다 4.8GHz 발진주파수의 1MHz 오프셋 주파수에서 약 3dBc/Hz 더 낮은 위상잡음을 나타냄을 보인다.

*Key words : Microstrip Line Current Source, Colpitts-VCO, Sub-1V VCO, Phase Noise Theory, Oscillator*

### 1. 서론

반도체 공정기술이 발전함에 따라 회로의 전원전압은 감소하고 있으며 발진기의 경우 이는 발진전압 크기의 감소로 이어진다[1],[2]. 발진기의 위상잡음은 발진 전압의 크기에 반비례하므로 발진전압 크기의

감소는 발진기 위상잡음의 증가로 이어진다[3],[4]. 최근, 인덕터 전류원을 사용하여 1V 미만(이하, 서브-1V) 전원전압에서도 낮은 위상 잡음을 가지고 동작 가능한 직렬공진 바랙터 통합형 차동 콜피츠 VCO(이하, SVDC-VCO)[5],[6]와 병렬공진 차동 콜피츠 VCO 인 ESDC-VCO가 제안되었다[2]. ESDC-VCO는 서브-1V 전원전압에서 탱크회로의 발진전압 크기가 제한되는 현상을 해결하기 위하여 인덕터 전류원을 사용하였다. SVDC-VCO는 인덕터 전류원을 사용할 뿐 아니라 콜피츠형 발진기가 태생적으로 지니고 있는 불완전한 발진시동의 문제를 해결하기 위해 바랙터

\*\* Dept. of Information and Communications Engineering, Dongyang University  
myjeon@dyu.ac.kr, 054-630-1158  
Manuscript received Nov. 23 2014; revised Dec. 21 2014; accepted Dec. 24 2014

통합형 케환 커패시터를 사용하여 부성저항을 획기적으로 증가시킨 VCO이다. 그런데, 상기 발진기 모두 전류원으로써 인덕터를 사용함으로써 트랜지스터에서 발생하는 잡음전류 중 발진기의 위상잡음을 야기하는 하모닉 잡음전류 성분(2장에서 상세히 논의됨)이 발진기의 탱크회로로 들어오는 현상을 막을 수 없다. 본 연구에서는 이의 해결을 위해 1/4 파장 마이크로스트립 라인을 전류원으로 갖는 SVDC-VCO를 제안한다. 1/4 파장 마이크로스트립 라인을 사용함으로써 발진 주파수에서는 전류원으로 사용하기에 충분히 큰 임피던스를 얻을 수 있고 dc와 두 번째 하모닉에서의 잡음전류는 그라운드로 바이패스 시키기에 충분히 낮은 임피던스를 얻을 수 있다. 이로 인해 본 연구에서 제안하는 1/4 파장 마이크로스트립 라인을 전류원으로 갖는 SVDC-VCO는 같은 전력을 소비함에도 인덕터를 전류원으로 사용하는 기존 SVDC-VCO에 비해 3dB정도 낮은 위상잡음을 얻을 수 있음을 시뮬레이션을 통해 확인할 수 있다.

## II. 컬러잡음에 의해서 교란되는 발진기의 점근적 위상잡음 공식의 유도와 제안된 SVDC-VCO

### 1. 점근적 위상잡음 공식의 유도

컬러잡음에 의해 교란되는 발진기의 시간 편이(timing shift)  $a(t)$ 의 분산의 시간에 대한 도함수는 참고문헌[7]의 식 (23)에 의해 주어지며 아래의 식 (1)과 같다.

$$\frac{dVar[a(t)]}{dt} = 2 \sum_{n=-\infty}^{\infty} |V_n|^2 \int_0^t R_N(t-\tau) e^{j\omega_n(t-\tau)} d\tau \quad (1)$$

$\phi(t) = \omega_o a(t)$  이므로 위상편이  $\phi(t)$ 의 분산은

$$\frac{dVar[\phi(t)]}{dt} = 2\omega_o^2 \sum_{n=-\infty}^{\infty} |V_n|^2 \int_0^t R_N(t-\tau) e^{j\omega_n(t-\tau)} d\tau \quad (2)$$

이다. 여기서  $V_n$ 은 함수  $v$ 를 푸리에 전개 시 얻어지는 발진주파수  $\omega_o$ 의  $n$ 번째 하모닉에서의 푸리에 계수이다.  $v$ 는 상태변수가  $N$ 개인 발진기의  $N \times 1$  Floquet 벡터의 전치 벡터  $\mathbf{v}^T$ 와 잡음의 상태변수에 의한 변환을 나타내는  $N \times 1$  벡터  $\mathbf{B}$ 의 내적에 의해 생성된다.(본 연구에서는 문제를 간단하게 하기 위해 잡음원은 1개로 가정한다.) 식 (2)에서  $R_N(\tau)$ 는 잡음전류  $i_n(t)$ 의 자기상관(autocorrelation)을 나타낸다.

사실상, 식 (2)의  $dVar[\phi(t)]/dt$ 는 임의시간  $t$ 에서

잡음에 의해 교란되는 위상의 교란정도를 나타내는 위상 확산계수  $D(t)$ 이다. 식 (2)에서  $t-\tau=\zeta$  로 변수치환하고  $|V_{-n}|^2 = |V_n|^2$  인 성질을 이용하여 식 (2)를 다시 정리하면

$$D(t) = \omega_o^2 |V_o|^2 \int_{-t}^t R_N(\zeta) d\zeta + 2\omega_o^2 \sum_{n=-\infty}^{\infty} |V_n|^2 \int_{-t}^t R_N(\zeta) e^{-j\omega_n \zeta} d\zeta \quad (3)$$

을 얻는다. 한편, 발진기가 발진을 시작한 후 충분한 시간이 경과 후에 얻어지는 점근적(asymptotic) 위상 확산계수  $D$ 는 식 (3)에서  $t \rightarrow \infty$ 로 함으로써 얻을 수 있다.  $t \rightarrow \infty$ 일 때 식 (3)의 두 번째 등식의 첫 번째 적분은  $\omega=0$ 에서 잡음전류  $i_n(t)$ 의 자기상관의 푸리에 변환으로서 잡음전류의  $\omega=0$ (직류)에서의 전력스펙트럼(PSD: Power Spectral Density)  $S_N(0)$  나타내고 두 번째 적분은 잡음전류의  $\omega=n\omega_o$ 에서의 전력스펙트럼  $S_N(n\omega_o)$ 을 나타낸다. 따라서 점근적 위상 확산계수는 식 (3)으로부터 아래의 식 (4)와 같이 얻는다.

$$D = \omega_o^2 |V_o|^2 S_N(0) + 2\omega_o^2 \sum_{n=1}^{\infty} |V_n|^2 S_N(n\omega_o) = \omega_o^2 |V_o|^2 S_{N,SSB}(0) + \omega_o^2 \sum_{n=1}^{\infty} |V_n|^2 S_{N,SSB}(n\omega_o) \quad (4)$$

여기서  $S_{N,SSB}(n\omega_o)$ 는 단측파 대(Single Side Band) 전력스펙트럼을 나타낸다.

발진 주파수로부터  $\Delta\omega$  오프셋된 주파수에서의 점근적 위상잡음  $PN(\Delta\omega)$ 은  $PN(\Delta\omega) \approx D/\Delta\omega^2$  이므로[8] 발진기의 점근적 위상잡음 공식은 아래의 식 (5)와 같이 주어진다.

$$PN(\Delta\omega) = \frac{\omega_o^2 |V_o|^2 S_{N,SSB}(0) + \omega_o^2 \sum_{n=1}^{\infty} |V_n|^2 S_{N,SSB}(n\omega_o)}{\Delta\omega^2} \quad (5)$$

식 (5)는 주어진  $v$ 에서 임의의 오프셋 주파수  $\Delta\omega$ 에서 발진기의 위상잡음을 줄이려면 하모닉 주파수  $n\omega_o$ 에서 잡음전류의 스펙트럼  $S_{N,SSB}(n\omega_o)$ 을 줄여야 한다는 것을 암시하고 있다.

2. 마이크로스트립 라인을 전류원으로 갖는 제안된 SVDC-VCO

식 (5)는 발진 주파수의 하모닉 잡음성분이 발진기의 탱크회로내로 주입되는 것을 차단하면 발진기의 위상잡음을 줄일 수 있음을 의미한다. 즉, 잡음의 직류성분  $S_{N,SSB}(0)$ 과 2차 이상의 하모닉 성분 이 탱크회로로 주입되는 것을 차단하면 위상잡음을 줄일 수 있음을 나타낸다. 그림 1은 인덕터를 전류원을 갖는 기존의 SVDC-VCO를 나타낸다. 직류에서 인덕터의 임피던스는 0이 되므로 그림 1의 인덕터 전류원( $L_{src1}$ ,  $L_{src2}$ )은 트랜지스터에서 발생하는 잡음전류의 직류성분  $S_{N,SSB}(0)$ 을 그라운드로 바이패스시킴으로써 잡음 전류가 탱크회로로 주입되는 것을 막을 수 있다. 발진기 전류원으로서 제대로 된 역할을 하려면 그림 1에 보여진 인덕터 전류원은 발진 주파수  $\omega_o$ 에서 충분히 큰 임피던스(600Ω 이상)를 가져야 한다. 그런데 인덕터의 임피던스는 주파수가 증가할수록 증가함으로 발진 주파수의 2차 이상의 하모닉에서 인덕터 전류원의 임피던스는 기본 주파수에서의 임피던스보다 더욱 커지게 된다. 따라서 트랜지스터로부터 발생하는 2차

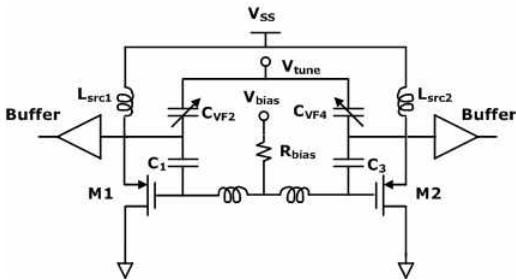


Fig. 1. SVDC-VCO with inductor current sources  
 그림 1. 인덕터 전류원을 갖는 직렬공진 바레터 통합형 차동 콜피츠 전압제어 발진기

이상의 하모닉에서의 잡음전류 성분은 그라운드로 바이패스 되기보다 대부분 탱크회로로 주입된다.

본 연구에서는 2차 이상의 하모닉 잡음전류 성분이 탱크회로로 주입되는 것을 방지하여 발진기의 위상잡음을 줄일 수 있는 새로운 전류원을 고안한다. 고안된 전류원은 한쪽 끝이 그라운드로 종단된 1/4 파장 길이를 갖는 마이크로스트립 전송선이다. 이 전송선은 발진 주파수에서 이론적으로는 무한대의 입력 임피던스를 가짐으로 전류원으로 작용하고 2차 하모닉에서는 0의 입력 임피던스를 가짐으로 인해 트랜지스

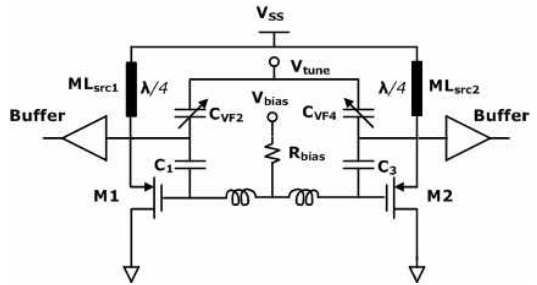


Fig. 2. SVDC-VCO with microstrip line current sources  
 그림 2. 마이크로스트립 라인을 전류원으로 갖는 SVDC-VCO

터에서 발생하는 2차 하모닉 잡음전류 성분을 그라운드로 바이패스시켜 이것이 탱크회로로 입력되는 것을 차단할 수 있다. 본 연구에서는, 이러한 마이크로스트립 전송선을 전류원으로 사용하는 SVDC-VCO를 그림 2와 같이 제안한다. 그런데, 2차, 4차등 짝수 차의 하모닉에서 마이크로스트립 라인( $ML_{src1}$ ,  $ML_{src2}$ )은 0의 입력 임피던스를 가짐으로 짝수 차의 잡음전류는 그라운드로 바이패스 시키는데 문제가 없으나 3차, 5차등 홀수 차의 하모닉에서 마이크로 스트립 라인은 무한대의 입력 임피던스를 가짐으로 홀수 차 하모닉에서의 잡음전류 성분은 탱크회로로 입력될 수 밖에 없다. 그러나 식 (5)에서 알 수 있듯이 위상잡음에 기여하는 것은 사실상 하모닉에서의 잡음 자체 ( $S_{N,SSB}(n\omega_o)$ )가 아니라 잡음과 함수  $v$ 의 하모닉에서의 푸리에 계수의 크기 ( $|V_n|$ )의 제곱과의 곱 ( $|V_n|^2 S_{N,SSB}(n\omega_o)$ )이 된다. 통상적인 콜피츠 발진기에서 3차 이상의 하모닉에서의  $|V_n|$ 은 무시할 정도로 작으므로 비록 3차 이상의 홀수 차 하모닉에서의 잡음전류가 탱크회로로 유입되더라도 이것이 발진기의 위상잡음의 증가로 이어지지는 않는다.

III. 1/4 파장 마이크로스트립 전송선 전류원의 입력 임피던스 특성

본 연구에서는 그림 1과 2에 있는 두 VCO를 TSMC 0.18μm CMOS 디자인 키트를 사용하여 ADS 툴 상에서 설계하고 시뮬레이션 하였다. 두 VCO의 발진 주파수는 4.8GHz, 전원전압은 7V, 전원이 공급하는 dc 전류는 6mA이다. 그림 3은 그림 1과 2에 있는 인덕터 전류원과 마이크로스트립 라인 전류원의 입력 임피던스를 비교한 것이다. 그림에서 볼 수 있듯이 마이크로스트립 라인 전류원의 임피던스는

4.8GHz의 발진 주파수에서 약 8k $\Omega$ 으로서 그림 2의 전류원으로 사용하기에 충분히 큰 임피던스를 제공하고 있다. 한편 인덕터 전류원의 임피던스도 발진 주파수에서 약 600 $\Omega$ 의 임피던스를 보임으로서 역시 그림 1의 전류원으로 동작하기에 적절한 임피던스를 제공하고 있다. 그림 3에서 인덕터 전류원이 나타내는 임피던스는 0~5.7GHz 영역에서 주파수 증가에 따라 증가하지만 5.7GHz 이상에서는 임피던스가 오히려 감소함을 알 수 있다. 이는 이상적인 인덕터가 나타내는 임피던스 특성이 아니다. 그 이유는 실리콘 기판상에서 인덕터를 구현함으로써 기판과 인덕터 패턴 사이에 존재하는 기생 커패시턴스와 저항등에 의해 나타나는 현상이다. 발진 주파수의 두 번째 하모닉에서 마이크로스트립 라인 전류원의 입력 임피던스는 약 2 $\Omega$ 으로서 이 하모닉에서의 트랜지스터 잡음전류

번째 하모닉의 잡음전류가 그림 2의 공진 탱크에 입력되더라도 이 잡음전류는 그림 2의 위상잡음을 증가시키지 못한다. 왜냐하면 2장에서 설명한 바와 같이 통상적 콜피츠 발진기의 함수  $v$ 의 세 번째 하모닉의 푸리에 계수의 크기  $|V_3|$ 은 매우 작으므로 이것과 세 번째 하모닉의 잡음전류와의 믹싱결과는 매우 작기 때문이다. 결과적으로 마이크로스트립 라인 전류원을 사용하는 그림 2의 VCO나 인덕터 전류원을 사용하는 그림 1의 VCO나 세 번째 하모닉의 잡음전류는 두 발진기의 위상잡음 증가에 영향을 거의 미치지 못한다고 볼 수 있다. 같은 이유에 의해 나머지 더 높은 하모닉의 잡음전류도 두 발진기의 위상잡음 증가에 거의 영향을 주지 못한다. 이상의 논의로부터 마이크로스트립 라인 전류원을 사용하는 그림 2의 SVDC-VCO가 인덕터 전류원을 사용하는 그림 1의 SVDC-VCO보다 더 낮은 위상잡음을 나타냄을 예견할 수 있으며 이는 이어지는 4장의 위상잡음 시뮬레이션에 의해 확인된다.

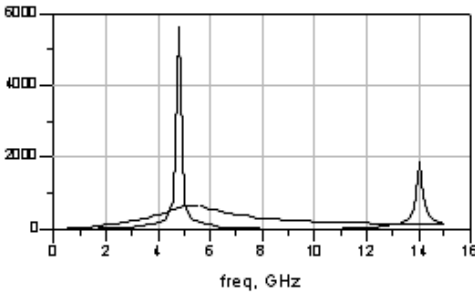


Fig. 3. Comparison of the input impedance of the inductor current source (dashed lines) to that of the microstrip line current source (solid line)  
그림 3. 인덕터 전류원의 입력 임피던스(점선)과 마이크로스트립 전송선로 전류원의 입력 임피던스(실선)의 비교

는 그라운드로 모두 빠져나가게 된다. 그러나 인덕터 전류원의 입력 임피던스는 약 236 $\Omega$ 으로서 트랜지스터에서 발생하는 잡음전류 중 두 번째 하모닉에서의 잡음전류를 그라운드로 빠져나가게 하기에는 너무 크다. 세 번째 하모닉에서 마이크로스트립 전송선 전류원의 입력 임피던스는 약 1.9k $\Omega$ 이고 인덕터 전류원의 입력 임피던스는 약 100 $\Omega$ 정도로서 인덕터 전류원이 마이크로 스트립 전송선 전류원보다 세 번째 하모닉의 트랜지스터 잡음 전류를 훨씬 잘 그라운드로 빠져나가게 함으로 세 번째 하모닉에서는 인덕터 전류원이 전류원으로서 더 적합하다고 볼 수 있으나 마이크로 스트립 전송선 전류원에 의해 제거되지 못한 세

#### IV. 위상잡음 시뮬레이션

그림 4는 ADS 시뮬레이션에 의하여 그림 1에 보여진 인덕터 전류원을 갖는 SVDC-VCO의 위상잡음(점선)과 그림 2에 보여진 마이크로스트립 라인 전류

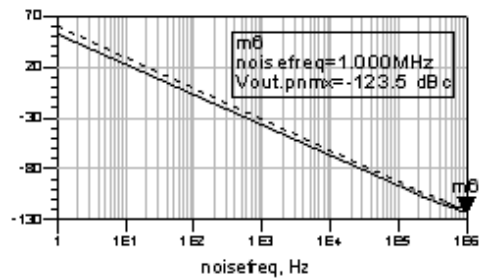


Fig. 4. Simulation results of the phase noises of the SVDC-VCO with the inductor current sources and the SVDC-VCO with the microstrip line current sources

그림 4. 인덕터 전류원을 사용하는 SVDC-VCO와 마이크로스트립 전송선 전류원을 사용하는 SVBCD-VCO의 위상잡음 시뮬레이션 결과

원을 갖는 SVDC-VCO의 위상잡음(실선)을 비교한 것이다. 4.8GHz의 발진 주파수의 100KHz 오프셋 주

파수에서 그림 1의 위상잡음은  $-93.08\text{dBc/Hz}$ 이고, 그림 2의 위상잡음은  $-97.22\text{dBc/Hz}$ 이다. 1MHz 오프셋에서는 그림 1의 발진기의 위상잡음은  $-120.4\text{dBc/Hz}$ 이고 그림 2의 발진기의 위상잡음은  $-123.5\text{dBc/Hz}$ 이다. 두 오프셋 주파수에서 그림 2의 발진기가 그림 1의 발진기보다 약  $3\text{dBc/Hz}$  더 낮은 위상잡음을 보인다. 이는 3장에서 예견과 일치하는 결과이다. 특히 오프셋 주파수가 낮을수록 그림 2의 발진기가 그림 1의 발진기보다 더 낮은 위상잡음을 보이며 1Hz에서 1MHz의 오프셋 주파수 영역에서 약  $3\text{dBc/Hz}$ 에서  $10\text{dBc/Hz}$  더 낮은 위상잡음을 나타낼 수 있다. 두 발진기가 소비하는 전력은  $4.2\text{mW}$ 로 동일하므로 그림 2의 본 연구에서 제안한 VCO가 그림 1의 기존 SVDC-VCO 보다 더 좋은 FOM(figure of merit)을 나타내게 된다.

## V. 결론

본 연구에서는 켈러잡음에 의해서 교란되는 발진기의 점근적 위상잡음 공식을 유도하였고, 이를 바탕으로 트랜지스터의 두 번째 하모닉의 잡음전류를 그라운드 후회시킴으로써 이 잡음전류가 발진기의 탱크회로로 입력되는 것을 막을 수 있는 1/4 파장 마이크로스트립 라인을 전류원으로 사용하는 서브-1V SVDC-VCO를 개발하였다. 개발된 VCO는 인덕터를 전류원으로 사용하는 서브-1V SVDC-VCO보다 100kHz와 1MHz의 오프셋 주파수에서  $3\text{dBc/Hz}$  이상 낮은 위상잡음을 나타내며 1Hz에서 1MHz의 오프셋 주파수 영역에서 약  $3\text{dBc/Hz}$ 에서  $10\text{dBc/Hz}$  더 낮은 위상잡음을 나타낸다는 것을 ADS 시뮬레이션을 통하여 확인 할 수 있었다.

## References

[1] F. Yamashita, T. Matsuoka, T. Kihara, I. Takobe, H.-J. Park, and K. Taniguchi, "Analytical design of a 0.5V 5GHz CMOS LC-VCO," *IEICE Electronics Express*, vol. 6, no. 14, pp. 1025-1031, July 2009.

[2] F. Farhabakhshian, T. Brown, K. Mayaram, and T. Fiez, "A 475mV, 4.9GHz enhanced swing differential Colpitts VCO in 130nm CMOS with an FOM of  $192.6\text{dBc/Hz}$ ," in *Proc. IEEE CICC 2010*, pp. 1-4, SanJose, CA, USA, Sept. 19-22 2010.

[3] N. Itoh, "Low voltage low phase noise CMOS VCO and its Flicker noise influence," *IEICE Trans. Electron.*, vol. E86-C, no. 6, pp. 1062-1068, June 2003.

[4] T. H. Lee and A. Hajimiri, "Oscillator phase noise: a tutorial," *IEEE J. Solid-State Circuits*, vol. 35, no. 3, pp. 326-336, Mar. 2000.

[5] M.-Y. Jeon, "Differential Clapp voltage controlled oscillator using Metal Oxide Field Effect Transistors," *Korea Patent* 10-0791169, Dec. 2007.

[6] M.-Y. Jeon, "A differential common drain Colpitts VCO circuit suitable for sub-1V low phase noise," *IEICE Electronics Express*, vol. 8, no. 10, pp. 755-761, May 2011.

[7] A. Demir, "Phase noise and timing jitters in oscillators with colored-noise sources," *IEEE Trans. on Circuits and Systems-I: fundamental theory and applications*, vol. 49, no. 12, Dec. 2002.

[8] D. Ham and A. Hajimiri, "Virtual damping and Einstein relation in oscillators," *IEEE J. Solid-State Circuits*, vol. 38, no.3, pp. 407-418, March 2003.

## BIOGRAPHY

### Jeon Man-Young (Member)



1987 : BS degree in Electronics Engineering, Kyungpook National University.

1991 : MS degree in Electronics Engineering, Kyungpook National University.

2000 : PhD degree in Electronics and Electrical Engineering, POSTECH.

1987~1997 : Senior Research Engineer, ETRI, and Samsung Electronics.

2000~2001 : Principal Research Engineer, Samsung Advanced Institute of Technology(SAIT)

2001~ : Professor, Dept. of Inform. and Communications Eng., Dongyang University