

# 움직임 감지를 사용하여 영상 해상도를 자동 제어하는 실시간 다중 카메라 영상 감시 시스템의 구현

## Implementation of Real-Time Multi-Camera Video Surveillance System with Automatic Resolution Control Using Motion Detection

정 슬 기\*, 이 종 배\*, 이 성 수\*\*

Seulkee Jung\*, Jong-Bae Lee\*, Seongsoo Lee\*\*

### Abstract

This paper proposes a real-time multi-camera video surveillance system with automatic resolution control using motion detection. In ordinary times, it acquires 4 channels of QVGA images, and it merges them into single VGA image and transmit it. When motion is detected, it automatically increases the resolution of motion-occurring channel to VGA and decreases those of 3 other channels to QQVGA, and then these images are overlaid and transmitted. Thus, it can magnifies and watches the motion-occurring channel while maintaining transmission bandwidth and monitoring all other channels. When it is synthesized with 0.18 um technology, the maximum operating frequency is 110 MHz, which can theoretically support 4 HD cameras.

### 요 약

본 논문에서는 움직임 감지를 사용하여 영상 해상도를 자동 제어하는 실시간 다중 카메라 영상 감시 시스템을 구현하였다. 평상시에는 4개 채널의 영상을 QVGA급으로 취득한 후 하나의 VGA급 영상으로 통합하여 전송한다. 움직임이 포착되는 경우에는 해당 채널의 영상을 자동으로 확대하여 VGA급으로 취득한 후 나머지 3개 채널의 영상을 QQVGA급으로 줄여서 오버레이한다. 이를 통하여 모든 채널의 영상을 놓치지 않으면서도 전송 대역폭을 늘리지 않고 움직임이 포착된 채널을 확대하여 감시할 수 있다. 0.18 um 공정에서 합성한 최대 동작 주파수는 110 MHz로서 이론상으로 4개의 HD급 카메라를 지원할 수 있다.

*Key words* : video surveillance, motion detection, automatic resolution control, multi-camera, real-time

## 1. 서론

\* School of Electronic Engineering, Soongsil University, sslee@ssu.ac.kr, 010-9182-3835

★ Corresponding author

※ Acknowledgment

"This research was supported by the System IC Commercialization R&BD Program (10049498, "4K UHD HEVC/VP9 SoC for Streaming Smart Device") funded by the Ministry of Trade, industry & Energy."

Manuscript received Dec. 2, 2014; revised Dec. 13, 2014; accepted Dec. 15, 2014

급속한 산업화와 경제발전에 따라 주요 산업 시설 및 정보의 관리 범위가 확대되면서 사람이 관리할 수 없는 위험지역이나 사회기반시설 운영 등의 취약 지역 관리에 있어 무인화/자동화로 진행이 급속도로 이루어지고 있다. 현재, 국내 원격 감시 기술의 현황이 매우 취약하기 때문에 아직도 사람이 일일이 확인하여야만 되는 것이 현실이다. 이로 인해 조기 감시가 필수적인 장소 혹은 반드시 상황의 유무를 판단

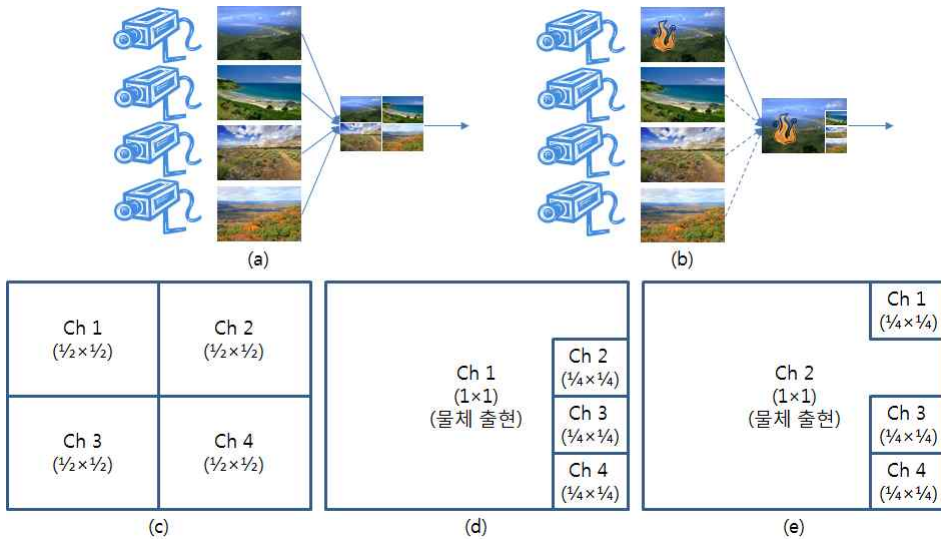


Fig. 1. Proposed video surveillance system. (a) 4-channel cameras in ordinary time. (b) 4-channel cameras when abnormality detected. (c) Transmitted image in ordinary times. (d) Transmitted image when abnormality is detected in channel 1. (e) Transmitted image when abnormality is detected in channel 2.

그림 1. 제안하는 영상 감시 시스템. (a) 평상시 4채널 카메라. (b) 이상 징후 포착 시 4채널 카메라. (c) 평상시 전송 화면. (d) 채널 1 이상 징후 포착 시 전송 화면. (e) 채널 2 이상 징후 포착 시 전송 화면.

해 주어야 하는 장소에서 감시의 신뢰성 및 안전성 확보가 크게 요구되고 있다.

본 논문에서는 방송국 송출 시스템, 발전소, 변전소 등과 같이 사람의 접근이 어려운 주요 기반 시설에 적용할 수 있는 다채널 실시간 영상 감시 제어 시스템을 구현하였다. 이상 유무를 판단할 수 있도록 움직임 감지 알고리즘을 이용하였고, 전송 대역폭을 늘리지 않으면서도 이상 징후가 감지된 채널의 영상을 자동으로 확대하여 감시할 수 있도록 하였다.

## II. 영상 감시 시스템의 설계

### 1. 동작 방식

본 논문에서 제안하는 영상 감시 시스템은 4개의 VGA급 (640×480) 카메라와 FPGA 보드를 사용하여 구현하였다.

평상시에는 그림 1 (a), (c)와 같이 4개 채널의 영상을 QVGA급 (320×240)으로 취득한 후 하나의 VGA급 영상으로 통합하여 전송한다. 취득 영상에서 큰 움직임이 포착되는 경우에는 그림 1 (b), (d), (e)와 같이 해당 채널의 영상을 자동으로 확대하여 VGA급으로 취득한 후 나머지 3개 채널의 영상을 QQVGA급 (160×120)으로 줄여서 오버레이한다. 이를

통하여 모든 채널의 영상을 놓치지 않으면서도 전송 대역폭을 늘리지 않고 움직임이 포착된 채널을 확대하여 감시할 수 있다.

움직임 감지는 SAD (sum of absolute differences)를 계산함으로써 수행된다. 카메라마다 배경 잡음 및 평상시 움직임 등이 있어 정상 상황에서의 SAD는 채널마다 다르다. 따라서 본 논문에서는 시스템 가동 후 채널마다 정상 상황의 SAD를 계산하여 움직임 감지를 위한 SAD 임계값 (threshold)을 자동으로 보정 (calibration)한다.

### 2. 움직임 감지 기법

영상을 분석하여 움직임을 감지하는 방법은 많은 연구가 진행되어 왔고 다양한 알고리즘[1],[2]이 소개되었다. 본 논문에서는 움직임 검출 방법으로 차영상 기반의 움직임 감지 알고리즘을 이용하였다.

제안하는 영상 감시 시스템은 VGA급 카메라 4대를 사용하여 각 카메라에서 이미지 센서를 통해 프레임마다 입력되는 정보를 순차적으로 비교하여 SAD를 계산하고, 특정한 임계값을 기준으로 움직임의 유무를 결정하도록 하였다.

먼저 동영상 압축에서 자주 사용되는 기존 SAD 기반의 움직임 추정 (motion estimation) 기법[3],[4]을

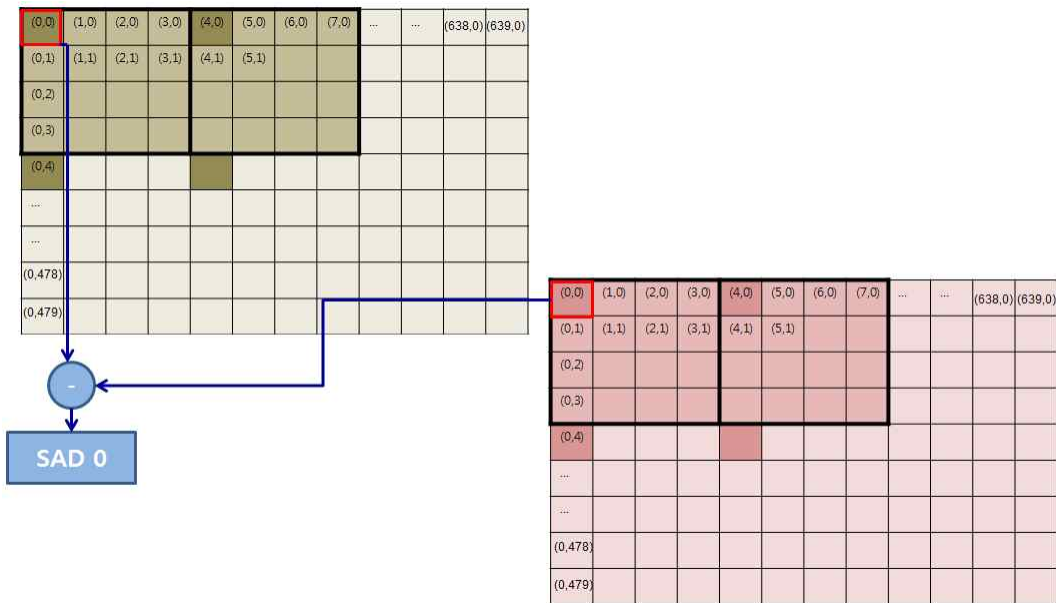


Fig. 2. Subsampling and pixel acquisition for motion detection.  
그림 2. 움직임 감지를 위한 부표본화 및 화소 취득.

살펴본 다음, 이를 변형한 SAD 기반 움직임 감지 (motion detection) 기법을 제안한다.

가. 기존 움직임 추정 기법

움직임 추정은 인코더에서 수행되는 과정으로 보간된 이전 프레임에서 현재 블록과 상관도가 높은 예측 블록을 탐색하는 과정이다[5].

움직임 추정을 할 때 현재 프레임을 기준 프레임으로 하고 이전 프레임을 참조 프레임으로 하여 최소 오차값을 가지는 블록의 위치를 움직임 벡터로 한다. 현재 프레임의 블록으로부터 이전 프레임의 탐색 영역내의 블록이 갖는 오차값을 SAD로 정의하고, 수식 (1)로 나타낸다.

$$SAD(i, j, k, l) = \sum |B_{cur}(i, j) - B_{ref}(k, l)| \quad (1)$$

$B_{cur}$ 는 현재 프레임의 블록,  $B_{ref}$ 는 참조 픽처 내에 존재하는 움직임 추정 후보 블록,  $i, j$ 는 현재 블록의 위치,  $k, l$ 은 움직임 추정 대상의 블록 위치를 나타낸다. 정수 화소의 움직임 추정은 현재 블록과 참조 블록의 차분값의 절대값을 최소화하는 참조 블록을 선택함으로써 하나의 예측 블록을 선택한다.

나. 제안하는 움직임 감지 기법

본 논문에서는 기존 SAD 기반 움직임 추정 기법과는 다르게 움직임을 추정하는 것이 아니라 움직임

을 감지하는 것이기 때문에 이전 프레임과 현재 프레임에서 같은 위치의 화소 값만을 취하여 수식 (2)와 같이 계산한다.

$$SAD(i, j) = \sum |B_{cur}(i, j) - B_{prev}(i, j)| \quad (2)$$

또한 연산량과 내부 메모리를 줄이기 위해 그림 2와 같이 4x4 화소마다 최좌상단 화소를 대표값으로 부표본화 (subsampling)하여 사용하였다.

3. 하드웨어 설계

그림 3은 본 논문에서 제안한 영상 감시 시스템의 하드웨어 구조를 나타내었다. 카메라와 감시자가 멀리 떨어져 있는 경우, 영상을 전송하는 회선의 대역폭 때문에 H.264[4], HEVC[5]등의 동영상 압축 및 복원을 수행하여야 하는데, 대부분의 경우 이러한 동영상 압축은 알고리즘이 이미 표준화되어 있고 이를 수행하는 하드웨어 칩도 시중에 많이 나와있기 때문에, 본 논문에서는 동영상 압축 및 복원은 생략하고 이를 제외한 영상 처리 프로세서만 구현하였다.

영상 처리 프로세서는 메인 컨트롤러, 메모리, SAD 계산기, 이벤트 신호 발생기, 영상 동기 신호 발생기, 영상 포맷 변환기, LCD 컨트롤러로 구성된다.

메인 컨트롤러는 카메라 모듈과 I2C 통신을 통해 영상의 크기, 데이터 포맷 등 카메라를 설정하고 카메라로부터 필요한 영상 데이터를 받아온다. 메모리

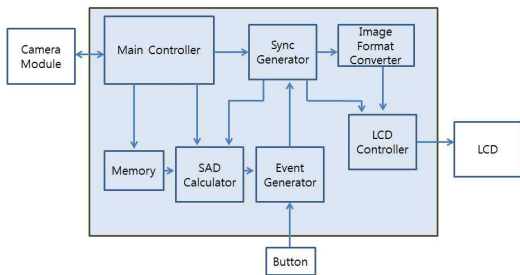


Fig. 3. Proposed hardware architecture.  
 그림 3. 제안하는 하드웨어 아키텍처.

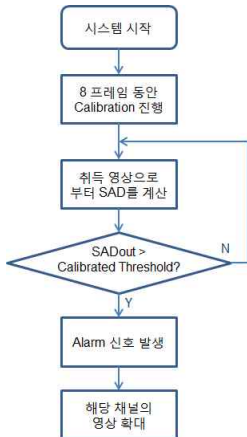


Fig. 4. System operation flow chart.  
 그림 4. 시스템 동작 흐름도.

Table 1. Pixel data in YCbCr 4:2:2 mode.

표 1. YCbCr 4:2:2 모드에서의 화소 데이터.

화소 번호	해당 데이터
0	Cb0 Y0 Cr0
1	Cb0 Y1 Cr0
2	Cb2 Y2 Cr2
3	Cb2 Y3 Cr2
...	...

블록은 SAD 계산을 위해 이전 프레임의 영상 데이터를 저장하기 위한 것으로 연산량과 내부 메모리 저감을 위해 그림 2와 같이 4x4 화소 당 한 화소를 대표값으로 저장한다. SAD 계산기 블록은 현재 프레임과 이전 프레임의 영상 데이터를 이용하여 연산을 처리하는 역할을 한다. 움직임이 감지되었을 때 이벤트 신호 발생기로 신호를 보낸다. 이벤트 신호 발생기는 SAD 계산기 블록뿐만 아니라 외부 버튼을 이용하여 제어 가능하여 자유자재로 각 채널의 영상의 확대 및 원상복귀가 가능하다. 영상 동기 신호 발생기는

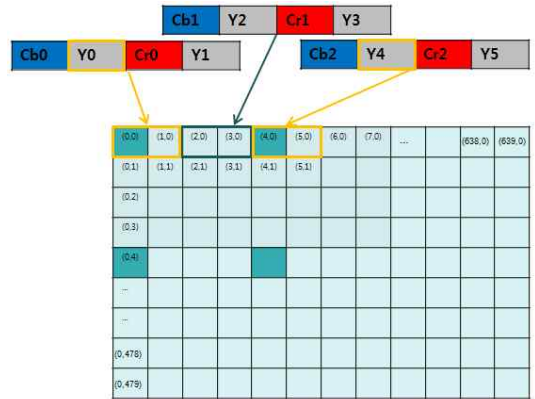


Fig. 5. Subsampling in YCbCr 4:2:2 mode.  
 그림 5. YCbCr 4:2:2 모드에서의 부표본화.

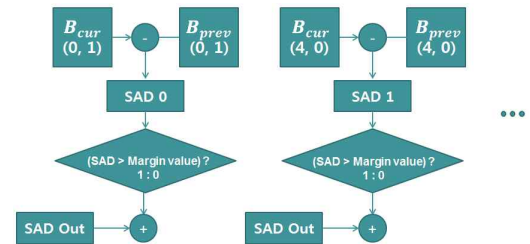


Fig. 6. SAD calculator.  
 그림 6. SAD 연산기.

영상 데이터 전송을 위한 수평/수직 동기 신호를 발생하여 원하는 디스플레이 크기에 맞는 수평/수직 동기 신호를 생성하는 것으로써 이를 통해서 디스플레이의 크기를 제어할 수 있다. 영상 포맷 변환기는 YCbCr 포맷으로 받아온 영상 데이터를 디스플레이에 표시하기 위하여 RGB 포맷으로 변환하는 역할을 한다. LCD 컨트롤러는 영상 동기 신호 발생기와 영상 포맷 변환기로부터 받은 신호를 이용하여 LCD를 제어할 수 있도록 영상 데이터를 LCD로 내보낸다.

#### 4. 영상 데이터 처리

시스템의 전체적인 동작 흐름도는 그림 4와 같다. 시스템이 실행되면 최초 8 프레임 동안에 임계값을 보정하고, 이후 움직임 감지 연산에서 계산된 SAD가 보정된 임계값을 넘을 경우에 알람 신호가 발생되도록 하였다. 알람 신호를 받으면 움직임이 감지된 채널의 영상이 확대되도록 시스템을 구성하였다.

##### 가. 영상 데이터 취득

본 논문에서는 효율적인 부표본화를 위해 CMOS

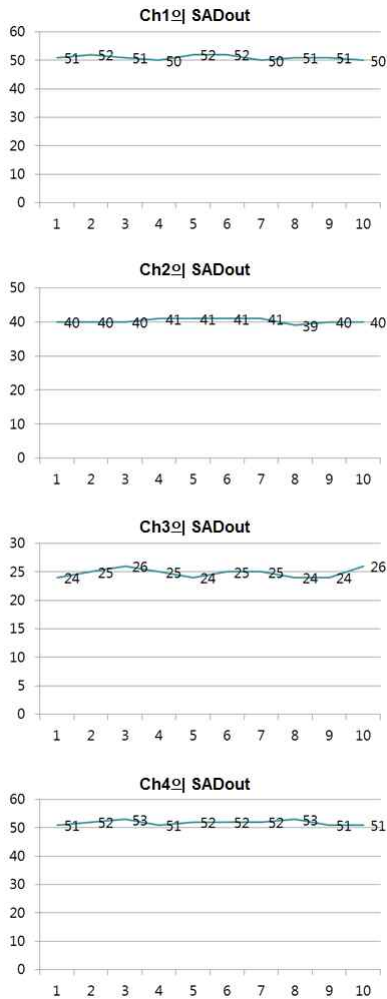


Fig. 7. SADOut when no motion occurs.  
그림 7. 움직임이 없을 때의 SADOut 값.

카메라를 YCbCr 4:2:2 모드로 동작시켜서 영상 데이터를 취득하였으며, 최종적으로 LCD에 디스플레이할 때에 영상 데이터를 RGB 모드로 변환하도록 하였다.

YCbCr 4:2:2 모드를 이용하기 위해 데이터 흐름 및 형식을 이해할 필요가 있다. 그림 5는 YCbCr 4:2:2 모드에서의 데이터 구성과 제한하는 시스템에서의 데이터 추출 방식을 나타낸다. YCbCr 4:2:2 모드는 2×2 화소에서 수평방향으로 Cb, Cr 성분을 1:2 비율로 부표본화한 형태로 Y성분은 네 개, Cb, Cr 성분이 각각 두 개씩 존재한다. 즉 두 화소를 표현하는데 4byte가 사용되는 형태이며 각 화소에 해당하는 데이터는 표 1과 같다.

사람의 눈은 밝기 정보에 특히 민감하며 색 정보를 무시해도 움직임 추정 및 감지 결과가 거의 동일하게 나오기 때문에 본 논문에서는 연산량 및 내부 메모리 크기를 줄이기 위해 그림 5와 같이 4×4 화소 당 한 화소의 밝기(Y)값만을 취득하도록 하였다.

#### 나. SAD 계산

그림 6과 같이 현재 프레임과 이전 프레임의 각 블록 당 매칭되는 화소(의 Y값) 간의 차이(difference)를 구하여 절대값을 취해  $SAD_i$  값을 구한다. 이 때 카메라 특성에 의해 잡음이 발생되어 움직임이 없을 때에도 움직임이 감지될 수가 있기 때문에 이를 방지하기 위해 미리 여유값 (margin)을 정해두고 각  $SAD_i$  값이 여유값보다 큰 경우만 값을 취득하여 총 누적 값 (SADout)을 구하도록 하였다.

#### 다. 보정 기능

카메라의 경우 배선 처리나 기타 외부의 환경 요인 등으로 인해서 각 채널마다 카메라의 잡음 특성이 다르게 나타날 수가 있다. 그림 7은 움직임이 없을 때 계산되는 SADout 값을 채널 별로 10번씩 측정하여 그래프로 나타낸 것이다. SAD 연산을 할 때 앞서 말한 바와 같이 여유값을 두고 앞 뒤 프레임 간 차이가 여유값보다 큰 경우에만 계산한 것인데도 기본적으로 쌓이는 SADout 값이 채널 별로 다른 것을 확인할 수 있다. 이 때문에 같은 임계값을 지정하더라도 채널별로 감지하는 감도가 달라질 수 있고 또한 실내가 아닌 야외에서 시스템을 사용할 시에 더욱 두드러지는 문제가 될 수 있기 때문에 보정 기능을 추가하기로 하였다. 특히 이러한 보정 기능을 사용하면 특정 채널에 시계나 선풍기처럼 주기적인 움직임이 있는 경우에도 이 움직임에 의한 영향을 제외하고 다른 움직임에만 반응하도록 할 수 있다.

보정 시에는 움직임 감지 기능은 꺼두고 8 프레임의 SADout 평균을 구하여 이 값을 미리 정해진 임계값에 더하여 이후의 움직임 감지에 사용한다. 보정 기능의 동작 흐름도는 그림 8과 같다.

#### 라. 움직임 감지 알림을 위한 알람 기능

보정된 임계값보다 SADout의 값이 더 큰 경우에 해당 채널에 대한 알람 신호를 발생하도록 하였으며 이 알람 신호를 받아 해당 채널의 영상을 확대하도록 카메라의 해상도를 증가시키고 나머지 채널의 영상은 축소하도록 카메라의 해상도를 감소시킨다.

4채널 VGA 카메라를 사용하는 경우, 평시에는 4채널 모두 QVGA급 (320×240)의 해상도로 동작하고, 이

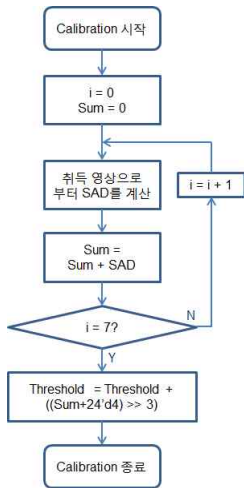


Fig. 8. Calibration flowchart.  
그림 8 보정 동작 흐름도.

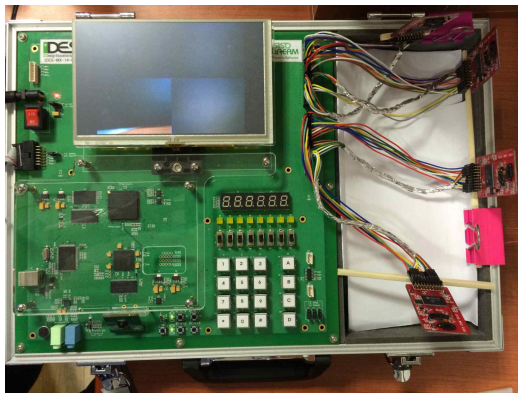


Fig. 9. IDES FPGA board with 4 cameras.  
그림 9. 4개의 카메라가 장착된 IDES FPGA 보드.

QVGA 영상을 4개 모아서 그림 1과 같이 하나의 VGA급 (640×480) 영상으로 만들어 전송한다. 큰 움직임이 감지되어 알람 신호가 발생하면 해당 채널은 VGA급 해상도로 동작하고, 나머지 채널은 QQVGA급 (160×120)으로 동작하며, 3개의 QQVGA급 영상을 VGA급 영상 위에 오버레이하여 하나의 VGA급 영상으로 만들어 전송한다.

### III. 영상 감시 시스템의 구현

제안하는 영상 감시 시스템은 IDEC의 CAD Tool 지원을 받아 구현되었으며, Verilog HDL을 사용하여 RTL을 설계한 후 Xilinx의 ISE Design Suite 13.1을 사용하여 그림 9와 같은 IDES FPGA 보드 상에 구현

Table 2. Hardware and software design environment.  
표 2. 하드웨어 및 소프트웨어 개발 환경.

분류	제품명	사양
카메라	OpenCAMV2.0	VGA, 30 fps CMOS
FPGA	Spartan-6 XC6SLX75	800×480 해상도 7인치 LCD 탑재
설계 도구	Xilinx ISE Design Suite 13.1	

Table 3. Synthesis results in Spartan-6 FPGA.  
표 3. Spartan-6 FPGA에서의 합성 결과.

Slice Logic Utilization	Used	Available	Utilization
Slice Registers	2,154	93,296	2%
Slice LUTs	2,540	46,648	5%
Occupied Slices	1,016	11,662	8%
Memory	225	11,072	2%

Table 4. Synthesis results in 0.18 um technology.  
표 4. 0.18 um 공정에서의 합성 결과.

크기 및 속도	합성 결과
Logic	9,900 gates
Memory	19.2 Kbytes
최대 동작 주파수	110 MHz

하였다. 이 보드는 Spartan-6 FPGA와 7인치 디스플레이를 장착하고 있으며, 보드에서 지원되는 40 pin extension I/O port에 확장 케이블을 달아 4개의 카메라 모듈을 연결해 놓았다. 표 2는 사용된 하드웨어 및 소프트웨어 환경을 나타낸다.

Spartan-6 XC6SLX75에 동작 주파수 48 MHz로 합성한 결과 안정적으로 동작하는 것을 확인하였다. 표 3은 FPGA 구현 시의 자원 활용률을 나타낸 것인데, 전체적으로 하드웨어 크기가 크지 않음을 알 수 있다. 표 4는 제안하는 시스템을 0.18 um 공정에서 Design Compiler로 합성한 결과인데, 4×4 화소를 부표본화하여 저장하기 위한 메모리를 제외하고는 그 크기가 매우 작음을 알 수 있다.

그림 10은 제안하는 시스템을 FPGA 보드 상에서 실제로 구동시킨 모습이다. 그림 10 (a)는 정상시의 화면을 보여주고 그림 10 (b)는 4번 채널에서 영상 속의 물체가 사라졌을 때 이를 이상 징후로 감지하여 해당 영상이 확대된 모습이다.

제안된 시스템은 YCbCr 4:2:2 모드에서 동작하므로 화소 하나의 데이터를 읽어들이는데 2 싸이클이



필요하다. 4 채널의 VGA급 카메라를 사용하는 시스템에서 평상시에는 4 채널의 QVGA급 영상을, 이상 징후 포착 시에는 1 채널의 VGA급 영상과 3 채널의 QQVGA급 영상을 취득하므로 이때 필요한 최소 동작 주파수는  $(640 \text{ pixel} \times 480 \text{ pixel} \times 30 \text{ frame/s} \times 2 \text{ cycle}) + (160 \text{ pixel} \times 120 \text{ pixel} \times 30 \text{ frame/s} \times 2 \text{ cycle} \times 3 \text{ channel}) = 23.6 \text{ MHz}$ 가 된다. 같은 방법으로 이 시스템에 4 채널의 HD급 (1280×720) 카메라를 사용하고자 할 때 필요한 동작 주파수를 계산하면 65.7 MHz가 된다. 0.18  $\mu\text{m}$  공정에서 합성했을 때의 최대 동작 주파수는 110 MHz였으므로 제안하는 시스템은 충분히 4개의 HD급 카메라를 장착하도록 확장할 수 있다는 것을 알 수 있다. 다만 이렇게 확장하는 경우에 I2C로는 카메라 모듈이 취득한 화소 정보를 전달하기에는 전송 속도가 모자라므로 다른 카메라 인터페이스를 사용해야 한다.

#### IV. 결론

본 논문에서는 기존에 화소의 상관도 측정에서 사용하는 SAD 기법을 변형하여 움직임 감지 알고리즘을 개발하고 이를 사용하여 카메라의 취득 영상에서 큰 움직임이 포착되는 경우에는 해당 채널의 영상을 자동으로 확대하고 다른 채널의 영상을 축소함으로써 모든 채널의 영상을 놓치지 않으면서도 전송 대역폭을 늘리지 않고 움직임이 포착된 채널을 확대하여 감시할 수 있는 시스템을 구현하였다. 또한 카메라의 노이즈 특성에 따른 감도의 차이를 보완하기 위한 보정 기능을 추가하여 다양한 외부 환경에도 대응할 수 있는 시스템을 제안하였다. 이는 사람의 접근이 어려운 주요 기반 시설의 실시간 영상 감시할 수 있는 시스템으로써 응용될 수 있으며 전용 통신망을 연결을 한다면 현장의 상황을 원격으로 직접 보면서 감시 제어할 수 있는 시스템으로 구현할 수 있을 것이다.

#### References

[1] R. Cutler and L. Davis, "Robust real-time periodic motion detection, analysis, and applications", *IEEE Transactions on Pattern Analysis and Machine Intelligence*, vol. 22, no. 8, pp. 781-796, Aug. 2000.  
[2] M. Yang, J. Tham, D. Wu, and K. Goh, "Cost Effective IP Camera for Video Surveillance", *Proceedings of IEEE Conference on Industrial*



(a)



(b)

Fig. 10. Operation scene on a FPGA board. (a) In ordinary times. (b) When motion is detected.

그림 10. FPGA 보드 상에서 구현된 동작 화면. (a) 평상시. (b) 움직임 감지 시.

*Electronics and Applications*, pp. 2432-2435, 2009.  
[3] S. Lee, M. Bang, K. Yun, and K. Kim, "A Study on Frame Interpolation and Nonlinear Moving Vector Estimation Using GRNN", *Journal of IKEEE*. vol. 17, no. 4, pp. 459-468, Dec. 2013.  
[4] H. Yang and S. Lee, "Motion Estimation Algorithm to Guarantee Hard Realtime Operation", *Journal of IKEEE*. vol. 17, no. 1, pp.36-43, Mar. 2013.  
[5] D. Shim and H. Cho, "Understanding of HEVC Standard Technology", Hongrung Publishing Co., 2014.

---

**BIOGRAPHY**


---

**Seulkee Jung** (Student Member)

2011 : BS degree in Electronic Engineering, Soongsil University.  
 2014~Now : MS candidate in Electronic Engineering, Soongsil University  
 <Main Interest> HEVC, Multimedia SoC Design

**Jong-Bae Lee** (Member)

2011 : BS degree in Electronic Engineering, Hanseo University.  
 2014 : MS degree in Electronic Engineering, Soongsil University.  
 2014~Now : Ph.D candidate in Electronic Engineering, Soongsil University

<Main Interest> HEVC, Low-Power SoC Design, Multimedia SoC Design, Battery Management

**Seongsoo Lee** (Life Member)

1991 : BS degree in Electronic Engineering, Seoul National University.  
 1993 : MS degree in Electronic Engineering, Seoul National University.

1998 : PhD degree in Electrical Engineering, Seoul National University.  
 1998~2000 : Research Associate, University of Tokyo  
 2000~2002 : Research Professor, Ewha Womans University  
 2002~Now : Associate Professor in School of Electronic Engineering, Soongsil University  
 <Main Interest> HEVC, Low-Power SoC Design, Multimedia SoC Design, Battery Management