

Traveling wave 전력 결합기를 이용한 X-대역 전력증폭기 개발에 관한 연구

선권석* · 하성재**

A Study on the Power Amplifier Development using Traveling wave combiner in X-band

Gwon-Seok Sun* · Sung-Jae Ha**

요 약

본 논문은 X대역 고효율증폭기의 전력 결합 손실을 최소화 하기 위하여 Al₂O₃ 박막 기판으로 제작한 divider/Combiner 회로를 X-대역의 PAM(Power Amplifier Module)에 적용하여 25W 급 전력증폭기 모듈을 구현하였다. 제작은 MMIC 칩과 수정된 형태의 10way traveling wave divider/Combiner 회로를 사용하였으며 제작된 Traveling wave 구조의 전력증폭기는 출력전력 45.2dBm, 16dB 이득, PAE 26 % 특성을 얻었으며 IMD3 는 17dBc@44dBm의 특성을 보였다. 본 연구의 divider/Combiner 회로는 다단계 구조의 수동 결합기 및 분배기에 사용될 수 있으며 협소한 크기의 전력증폭기에 사용될 수 있다.

ABSTRACT

In this study, we have implemented a PAM(Power Amplifier Module) with 25W output power using by cooperate divider/Combiner circuit in X-band to minimize combine loss on a Al₂O₃ substrate. The PAM(Power Amplifier Module) is consisted of MMIC and 10way traveling wave divider/Combiner with proposed structure what have showed that 45.2dBm output power, 16dB gain, PAE 26 % and 17dBc@44dBm IMD3 characteristics. This combine/divider structure can be used when multistage passive divider and combiner needs. especially, power amplifier with very compact size.

키워드

PAM, Combiner/Divider, Traveling wave
전력증폭기 모듈, 전력결합기/분배기, 진행파

1. 서 론

최근 고주파용 통신 및 레이더 장비들은 진행파 증폭기의 구조에 반도체 전력증폭기로 대체되고 있다. 이러한 변화는 GaN 부품의 우수한 성능 때문에 가능하다. 그러나 성능이 GaAs비해서 월등히 우수하다는

것이지만 진행파관 증폭기의 출력 전력과 효율을 극대화하기 위해서는 앞으로도 많은 연구 및 개발이 필요하다.

일반적으로 고주파용 전력증폭기를 구성할 경우에 원하는 출력 전력을 확보하기 위해서 전력증폭기의 최종단 증폭기를 전력 결합하는 구조로 구성된다. 이러

* 한국폴리텍대학 신기술연수센터 메카트로닉스과(mtrsk@kopo.ac.kr)

** 교신저자(corresponding author) : 한국폴리텍대학 신기술연수센터 정보통신공학과(sungjae@kopo.ac.kr)

접수일자 : 2014. 10. 09

심사(수정)일자 : 2014. 11. 21

게재확정일자 : 2014. 12. 15

한 구성은 전력 결합기의 결합 손실로 전력증폭기 전체의 효율과 출력 전력의 손실을 발생한다. 이러한 손실을 최소화하는 연구는 현재 반도체 전력 증폭기 연구 분야에서 많이 이루어지고 있다.

본 논문에서는 반도체 소자의 공급, 수율, 가격 그리고 제작의 용이성 등을 고려하여 전력증폭기 모듈의 핵심인 저 손실 전력 분배기/합성기 회로를 일반적으로 사용되는 연계구조형(Corporate Combining Structure) 대신 수정된 형태의 Traveling wave 구조를 사용하여 전력증폭기 모듈을 설계하고 제작하였다 [1-3].

II. 본 론

2-1. 전력 결합기 구조

일반적으로 고주파대역에서의 고출력 전력증폭기를 구현하기 위해서는 단일 부품을 병렬 결합하여 원하는 출력전력을 발생시킨다[1]. 그림 1은 일반적으로 널리 사용되어지는 결합기 구조를 보인 것이다.

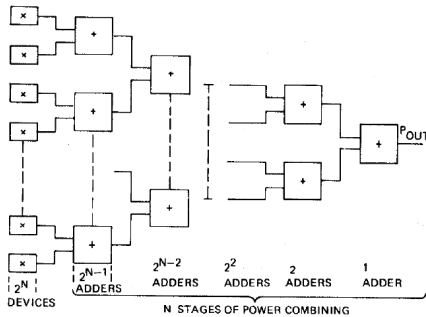


그림 1. 연계 구조의 전력결합기
Fig. 1 The structure of cooperate combiner

그러나, 결합기의 결합 효율 특성 및 크기가 제한된 전력 증폭기의 경우 결합기의 단수를 고려하여 적절하게 사용하여야 한다. 식 (1)은 연계 구조의 전력 결합기 효율을 나타낸 것이다[4].

$$\eta_c = 10^{\frac{-|L|}{10}} \log_2 N \quad (1)$$

여기서, $|L|$ 은 삽입 손실로 단위는 dB이며 N 은 전력 증폭기의 개수가 된다. 전력결합기의 효율을 최

대화 하기 위해서는 $|L|$ 값을 최소화하여야 하며, 이 값은 사용 기관 및 구조에 의존되는 값이다. 그림 2는 연계 결합기의 효율을 도시한 것 이다[3].

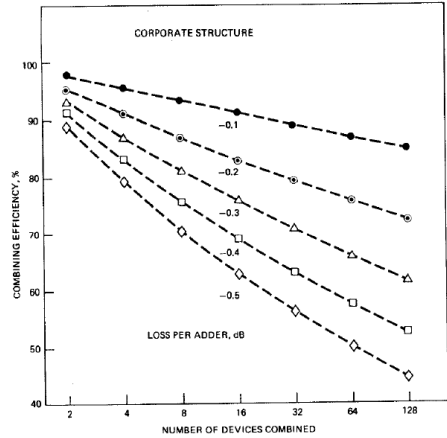


그림 2. 병렬 구조의 전력결합기 효율
Fig. 2 The efficiency of cooperate combiner

Traveling wave 구조 결합기의 경우에는 병렬로 전력증폭기가 배열되며 각각의 입력신호는 입력단의 전력 커플링 값에 따라서 순차적으로 전력증폭기에 입력되며 구조는 그림 3과 같이 구성된다[3].



그림 3. Traveling wave 결합기 구조
Fig. 3 The block for coupler with Traveling wave structure

Traveling wave 구조의 전력결합기 효율은 식(2)와 같다[4]. 여기에서, $|L|$ 은 삽입 손실로 단위는 dB이며 N 은 전력 증폭기의 숫자가 된다. 그림 4는 연계 결합기의 효율을 도시한 것이다[3].

$$\eta_c = \frac{1}{N} \left[\frac{2 \cdot 10^{\frac{-N|L|}{10}} - 10^{\frac{-(N-1)|L|}{10}} - 10^{\frac{-|L|}{10}}}{10^{\frac{-|L|}{10}} - 1} \right] \quad (2)$$

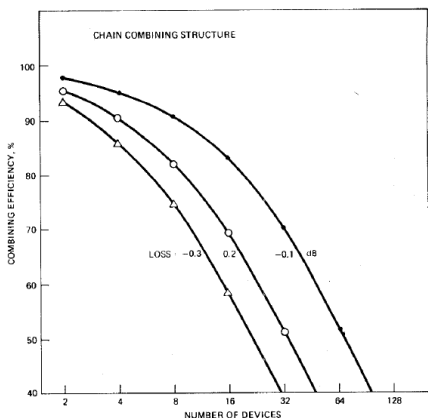


그림 4. Traveling wave 결합기 결합효율
Fig. 4 The efficiency of coupler with Traveling wave structure

연계구조의 전력 결합기는 구조의 단순성과 그림 2,4에서 보인 것처럼 Traveling wave 구조의 결합기에 대비해서 증폭기의 개수가 증가할수록 결합기 효율 성능이 우수하여 널리 사용되고 있다.

Traveling wave 결합기의 경우는 전력증폭기를 추가적으로 결합할 때 상대적으로 구조가 변경되거나 전체 크기에 많은 영향을 주지 않는다. 이것은 전력증폭기의 사이즈 규격이 엄격한 장비에서는 다소 장점으로 볼 수 있다. 그러나, 전력증폭기 입력 및 출력단의 결합 및 분배 커플러가 증폭기 개수에 비례하여 존재하므로 각각의 특성 및 제작 시 오차가 전체 결합기의 성능에 중요하다 하다.

본 논문에서 10개의 MMIC를 직렬 전력 결합한 구조의 전력 증폭기를 구현하는 연구를 하였다. 직렬 전력 결합기는 사이즈가 제한된 전력증폭기를 구현하는데 유용하다. 이득이 높은 MMIC를 사용 할 경우 이득이 높은 장점을 그대로 유지하여 구동 증폭기를 최소화 할 수 있는 장점을 최대화 하고자 하였다.

2-2. Traveling wave구조의 증폭기 설계

본 연구에서 구현한 Traveling wave 전력 증폭기 회로는 그림 5와 같다[2]. 회로의 기본 원리는 N-단 분배회로에서 1/N의 전력이 각 MMIC 증폭회로 입력으로 전달되고 증폭된 신호가 N-단 합성회로에서 더해져서 출력된다. 이와 같은 구조의 가장 큰 장점은 MMIC 증폭회로 수를 짝수 배열로 할 필요가 없다는

데 있으며 공간 활용을 최대화 할 수 있다.

$$CP = 10 \log(N) \text{ (dB)} \quad (3)$$

여기에서 N은 커플러의 순서 번호이다. 식 (3)은 Traveling wave 구조의 입력 및 출력 단에 사용되는 전력 커플러의 계산식이다[4-6].

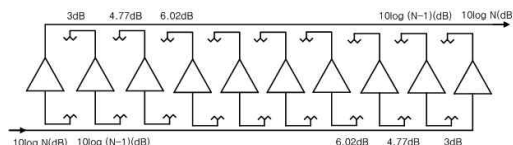


그림 5. Traveling wave 구조 전력증폭기 구성
Fig. 5 The block for SSPA with coupler with Traveling wave structure

본 연구에서 설계된 구조의 특징은 Graceful degradation 특성을 갖는다. 이러한 특성은 다수의 MMIC를 전력 결합하는 구조의 증폭기의 특징이며 최종출력전력의 신뢰성을 확보할 수 중요한 장점이 된다. 식 (3)은 전력증폭기의 Graceful degradation 특성을 나타내는 수식 이다[4-7].

$$P_{out} = (1 - \frac{M}{N})^2 \cdot P_{out,max} \quad (4)$$

여기서, M은 N개의 MMIC 중에서 불량인 MMIC의 개수가 된다. Traveling wave 구조의 전력증폭기의 Graceful degradation 특성은 그림 6과 같다. 표1. 은 본 연구에서 설계한 전력증폭기의 주요 규격이다.

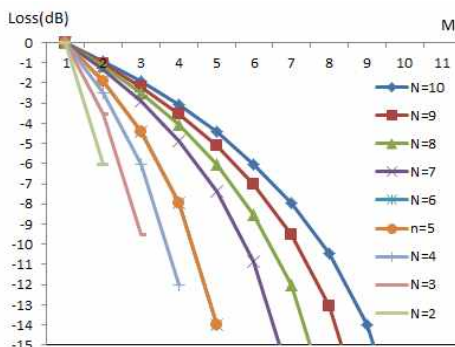


그림 6. Graceful degradation 특성
Fig. 6 The result of simulation for graceful degradation

표 1. 전력증폭기 규격
Table 1. The specification of power amplifier

Items	Specification	ect.
Frequency	8-8.3 GHz	
Gain	>16 dB	
Output Power	>44dBm(25W)	P1dB
Structure	Traveling wave	

전력증폭기의 설계는 TGA2701 MMIC 데이터 (P1dB=36dBm, Gain=20dB)를 기준으로 25W이상 전력 증폭기를 설계하였다.

증폭기 및 전력분배기의 설계는 Agilent사의 ADS 소프트웨어를 사용하여 진행하였고, 기판은 유전율 9.8, 두께 20mils 알루미늄이나 박막기판을 사용하였으며, 저항으로는 면 저항 500ohm의 TaN 물질을 사용하였다.

본 연구에서는 3dB Directional Coupler의 경우 $\lambda/4$ 전송선 간격이 매우 좁아 박막 기판으로 제작하는데 한계가 있어 이를 개선하기 위해 일반적인 윌킨슨 (Wilkinson)구조에 위상 천이기를 추가하여 3dB Directional Coupler와 유사한 성능을 갖도록 N-Way 순차 구조형 전력분배기/합성기 회로를 수정하였다.

각각의 Directional Coupler 중단 박막 저항의 크기를 누설 전력을 충분히 견딜 수 있도록 결정했으며, 박막 저항 크기 증가에 의해 떨어진 반사손실(Return loss) 특성을 개선하기 위해 매칭회로를 추가하여 설계하였다. 그림 7은 10-way 전력 결합기 회로의 설계 결과를 보여주고 있다.

시뮬레이션 결과에 따르면 10-way Traveling wave구조의 전력결합기 이득은 -3dB 정도의 손실 특성을 보였다.

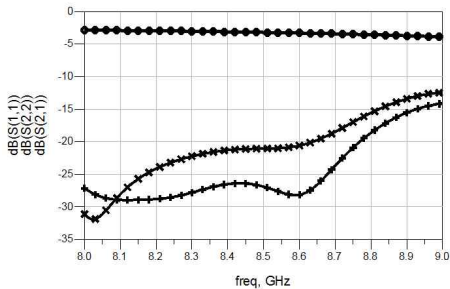


그림 7. Traveling wave 구조의 커플러 설계
Fig. 7 The result of simulation for coupler with Traveling wave

시뮬레이션 데이터에는 커플러들의 전자기해석 데이터와 ADS에서 제공하는 와이어, 리본 모델 값이 포함되어 있으며 개발에 사용되는 재료에 따라서 다르게 입력하여야 한다. 이것은 제작 상에서 발생하는 결합기의 손실을 최대한 예측하기 위해서이다.

그림 8는 설계한 10 stage Traveling wave구조의 전력증폭기를 보인 것이다. 설계 및 예측되는 출력 전력은 45dBm 이상의 특성을 보였으며 이득특성은 16.2dB 특성이며 그림 8. 전력증폭기 설계결과 이다.

본 연구에서 설계한 10 way Traveling wave구조의 전력증폭기의 이득은 16.2dB는 MMIC 의 이득 19dB 이득 보다 2.7dB 손실이 발생된 값이다. 이것은 와이어 본딩 손실과 10 way 의 위상 편차에 따른 전력 분배 및 결합 오차로 발생된 손실로 분석되어진다. 그러나, 입력 및 출력단의 손실이 동일하다고 가정하면 입,출력의 분배기/결합기는 각각 1.35dB의 손실을 갖는다.

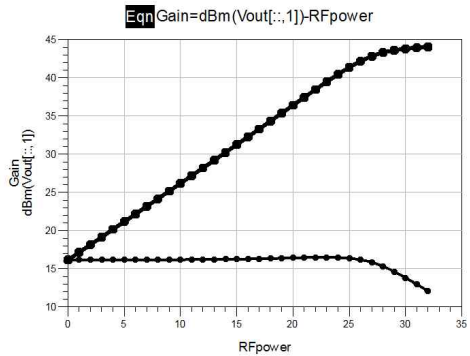


그림 8. 전력증폭기 설계결과
Fig. 8 The result of simulation for SSPA

III. 전력증폭기 모듈 제작 및 측정

설계 된 25W이상의 출력 전력을 확보하기 위해 10 개의 MMIC 소자를 10 way 전력 분배/합성 회로와 결합하여 전력증폭기 모듈을 구현하고자 하였다.

먼저, 25W 전력증폭기 모듈을 제작하기 전에 사용하는 MMIC 증폭기 칩의 특성을 파악하기 위하여 캐리어에 장착한 후 테스트 지그에 조립하여 특성을 측정하였다. 그림 9는 단일 MMIC을 측정하기 위한 제작된 단위 모듈 사진이다.

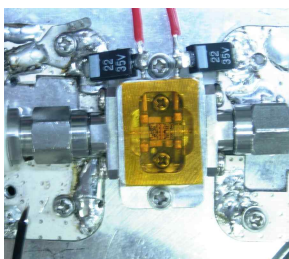


그림 9. 단일 MMIC 측정 모듈 사진
Fig. 9 The photograph of measurement for MMIC

캐리어 재질은 열적 변화에 의한 MMIC 칩의 손상을 방지하기 위해 GaAs 기판과 유사한 열 팽창 계수를 가지며, 열전도율이 우수한 Molybdenum을 사용하였다.

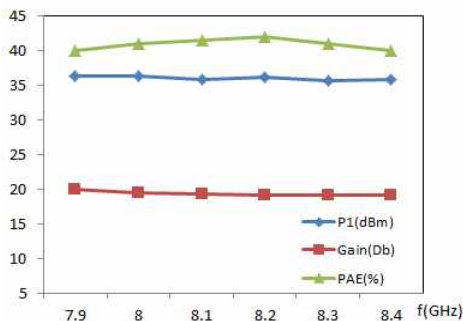


그림 10. MMIC 특성 측정 결과
Fig. 10 The result of measurement for SSPA

그림 10은 단일 MMIC 측정결과이다. 증폭기 MMIC에 대한 소신호 특성과 전력 특성을 측정한 결과 TGA2701 데이터시트에 준하는 성능을 보이는 것을 확인하였다. 그림 11은 Traveling wave 구조의 전력 증폭기를 제작한 사진이다. 제작된 모듈의 크기 (mm)는 106 x 36 x 19.7 이다.

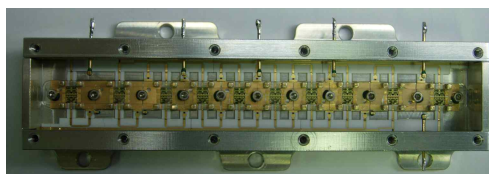


그림 11. 25W 전력증폭기 모듈 블록도
Fig. 11 The block diagram of SSPA of 25W

전력 증폭기 모듈은 조립 및 개별 측정, 수리의 용이성을 위해서 각각의 Molybdenum 캐리어 위에 MMIC 칩을 조립하였고, 박막 기판에 제작된 10way 전력 분배/합성 회로 및 종단 50Ohm 저항의 인터페이스 연결은 낮은 삽입 손실을 위해 박막 기판의 50 Ohm 전송 선폭과 유사한 리본으로 본딩하여 제작하였다.

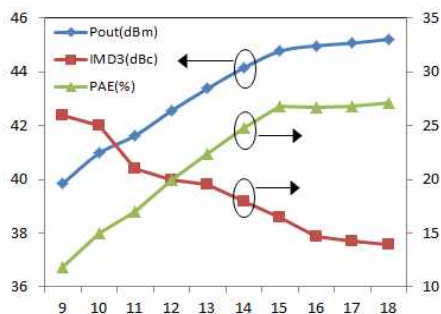


그림 12. 전력증폭기 측정결과
Fig. 12 The result of measurement for SSPA

그림 12는 25W 전력증폭기 모듈의 전력 측정 결과이며 이득 17dB 그리고 출력전력 45dBm 이상의 특성을 보였다. 그림 13은 전력증폭기의 최대출력 스펙트럼의 특성을 보인 것이다. 동작전압 8V 이며 측정주파수는 8.15 GHz이다.

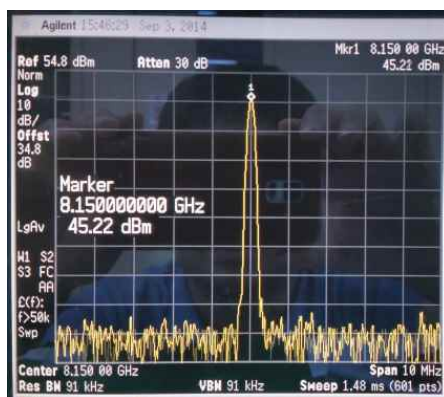


그림 13. 전력증폭기의 최대출력 스펙트럼
Fig. 13 The spectrum of maximum output power

IV. 결론

본 논문에서는 25W 전력증폭기 모듈을 일반적인 사용하는 연계 결합구조 회로에서 Traveling wave구조를 사용하여 구현하였다. 내부 MMIC를 조립한 캐리어들은 측정 및 수리의 용이성을 위하여 조립되었으며, 제작한 전력증폭기의 증폭된 전력을 효과적으로 합성하기 위하여 알루미늄 박막 공정을 활용하여 10-way 전력 분배기/합성기를 설계 및 제작하였다. 제작된 Traveling wave구조의 전력증폭기는 출력전력 45.2dBm, PAE 26 % 특성을 얻었으며 IMD₃ 는 17dBc@44dBm의 특성을 보였다.

본 모듈에서 적용한 회로 기술은 고효율 전력증폭기 분야에 적용되어질 수 있다.

References

- [1] R. Soares, *GaAs MESFET Circuit Design*. Boston : Artech House, 1988.
- [2] J. W. Gipprich, L. E. Dickens, and J. A. Faulkner, "A power amplifier yields 10 watts over 8-14GHz using GaAs MMICs in an LTCC serial Combiner/divider network," *Microwave Symp. Digest, IEEE MTT-S Int.*, Atlanta, GA, June, 1993.
- [3] K. Russell, "Microwave power combining techniques," *IEEE Microw. Theory Tech.*, vol. MTT-27, no. 5, May 1979, pp. 472-478.
- [4] L. B. Walker, *High-Power GaAs FET Amplifiers*. Boston: Artech House, 1993.
- [5] T. Kim, J. Park, and Y. Rhee, "Implementation of Ka-band Low Noise Block Converter For Satellite TVRO," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 3, no. 2, 2006, pp. 93-100.
- [6] M. Go, "Design and Fabrication of wideband low-noise amplification stage for COMINT," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 7, no. 2, 2012, pp. 221-226.
- [7] M. Go, H. Shin, and H. Park, "A RF Module for

digital terrestrial and multi-standard reception," *J. of the Korea Institute of Electronic Communication Sciences*, vol. 1, no. 1, 2006, pp. 16-27.

저자 소개



선권석(Gwon-Seok Sun)

1998년 전남대학교 공학박사
기아자동차 기술연구소
현재: 한국폴리텍대학 신기술연수센터 메카트로닉스과 교수(현재)

※ 관심분야 : 자동차어, 디지털 레이더, PLC제어



하성재(Sung-Jae Ha)

2006년 광운대학교 공학박사
2006년 삼성탈레스 전문연구원
2010년 미국 VMASC 연구원
2014년~현재 한국폴리텍대학 신기술연수센터 정보통신과 조교수

※ 관심분야 : 고효율 시스템, 통신 및 레이더 시스템