

대전 상관기의 상관 결과에 나타난 유사 DC 성분과 위상 집중 현상에 대한 원인 분석과 해결 방법

Analysis and solution to the phase concentration and DC-like component of correlation result in Daejeon correlator

노덕규*, 오세진*, 염재환*, 오충식*, 정진승*, 정동규*, 윤영주*, 오야마 토모아키**,
오제키 켄스케***, 오누키 히로후미***

Duk-Gyoo Roh*, Se-Jin Oh*, Jae-Hwan Yeom*, Chung-Sik Oh*, Jin-Seung Jung*, Dong-Kyu Chung*, Young-Joo Yun*, Tomoaki Oyama**, Kensuke Ozeki***, Hirofumi Onuki***

요 약

본 논문에서는 대전상관기의 상관결과에 나타난 유사 DC 성분과 위상의 0도 집중현상을 해결하기 위해 정교한 지연 추적을 담당하는 메모리설정과 FFT 계산모듈의 under/overflow 문제를 살펴보는 실험결과를 고찰하였다. 상관기의 정교한 지연추적에는 링버퍼 메모리가 사용되고 있는데, 이 메모리의 데이터 읽기/쓰기 주소의 부적절한 설정으로 인해 상관출력에서 강한 유사 DC 성분이 생성되는 것을 확인하였으며, 포트/스트림이 변경될 때의 1 세그먼트 데이터를 상관처리에 사용하지 않도록 메모리 설정을 수정하였다. 그리고 상관결과에서 대역폭 시작채널의 위상이 0도에 집중되는 현상은 FFT 모듈의 스케일링 값이 적절하지 않았을 때 발생하는 under/overflow의 효과임을 시험을 통해 확인하였으며, 이 문제의 개선방법에 대해 논하였다. 정교한 지연추적의 메모리 설정을 수정하고 적절한 값의 FFT 스케일링 값을 사용하여, 실제 전파천문 관측데이터에 대하여 상관처리 시험을 수행한 결과, 이전보다 개선된 신호대잡음비(SNR)와 향상된 전파세기를 얻을 수 있었다.

Abstract

In this paper, we investigated the correlation outputs of Daejeon correlator at the viewpoints of the buffer memory setting related to the fine delay tracking and the under/overflow issue in FFT modules, in order to eliminate DC-like component and phase concentration to 0 degree. As the ring buffer memory is being used for the fine delay tracking, the DC-like component in correlation outputs is generated by improper setting of data read/write address, and then that address setting method is modified to exclude a polluted FFT segment in correlation processing when crossing the port/stream boundary. The phase concentration to 0 degree at beginning of bandpass is caused by inadequate scaling factors, which may be the origins of under/overflow occurred at internal computation of FFT stage. With the revised method of the ring buffer memory setting and the scaling factors in FFT, we could obtain higher signal-to-noise ratio and flux density, compared to the previous method, through the correlation processing of true observational data.

Keywords : Daejeon correlator, DC-like component, FFT scaling factor

I. 서 론

한국천문연구원에서는 일본국립천문대와 공동으로 개발한 한일상관기(이하 대전상관기, Daejeon correlator)를 2010년부터 설치하여 운영하고 있다[1][2]. 대전상관기는

한국천문연구원이 2009년부터 운영하고 있는 21미터 전파 망원경 3대(서울 연세대, 울산 울산대, 제주의 탐라대)로 구성된 한국우주전파관측망(KVN, Korean VLBI Network)과 일본국립천문대가 2002년부터 운영하고 있는 20미터 전파망원경 4대(미즈사와, 오가사와라, 이리키, 이시카키)로 구성된 VERA(VLBI Exploration of Radio Astrometry)관측망으로 구성된 7대의 한일VLBI공동관측망(KJJVN, Korea-Japan Joint VLBI Network)으로 측정된 초장기선 전파간섭계(VLBI, Very Long Baseline Interferometry) 관측데이터의 상관처리를 담당하고 있다. VLBI는 독립된 기준신호를 사용하는 수백 km 이상 떨어진 여러 대의 전파 망원경으로 여러 천체(블랙홀, 별탄생 영역, 만기형성 등)로부터 오는 전파신호를 디지털 신호로 변환하여 기록하

* 한국천문연구원 전파천문센터

** 일본국립천문대 VERA

*** Elecs Industry Ltd.

접수일자 : 2013. 5. 30 수정완료 : 2013. 7. 29

게재확정일자 : 2013. 8. 1.

여, 상관기에서 함께 재생하면서 각 신호간의 지연시간이나 상관도를 측정함으로써 전파망원경 간의 거리 또는 전파신호의 방향 등을 정밀하게 측정하는 전용 계산기이다 [3][4]. 일반적인 광학계에 비유하면 관측자의 눈에 맞추어 렌즈의 위치를 조정하여 상이 깨끗하게 보이도록 초점을 잡는 것과 같다. 상관처리가 끝난 관측데이터는 일반적으로 사용되는 AIPS, difmap 등의 전파간섭계 자료분석 패키지로 분석할 수 있도록 FITS(Flexible Image Transport System) 파일의 형태로 제공한다.

최근 KJJVN으로 측정된 전파관측 데이터의 분석 과정에서 주파수 스펙트럼의 첫 번째 채널에서 강한 DC와 유사한 성분이 나타나고, 또 DC에 인접한 낮은(USB의 경우) 주파수 신호의 위상이 0도로 이끌리는 위상 집중 현상이 발견되었다. 이러한 현상은 강한 천체의 경우에는 눈에 띄게 나타나지 않지만, 약한 천체의 경우에는 더 명확하게 나타나는 경향이 있다. 한편 전파관측 시스템을 구성하는 각각의 아날로그/디지털 장치의 상태에 따라 강한 spurious 신호가 주파수 대역폭의 시작과 끝 부분에 종종 나타나기 때문에, 관측자와 상관처리 담당자가 상관 결과만을 보고 그 원인을 판단하기는 쉽지 않다.

본 논문에서는 대전상관기의 상관처리 결과에서 발견된 유사 DC 성분과 신호위상의 0도 집중현상을 해결하기 위해 원인분석을 수행하고 문제의 해결방안에 대해 실험을 통하여 고찰하고자 한다.

II. 대전상관기의 유사 DC 성분, 위상집중 원인분석

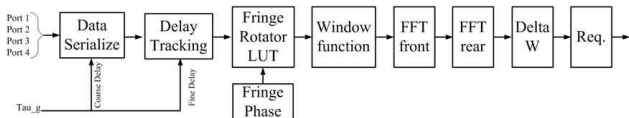


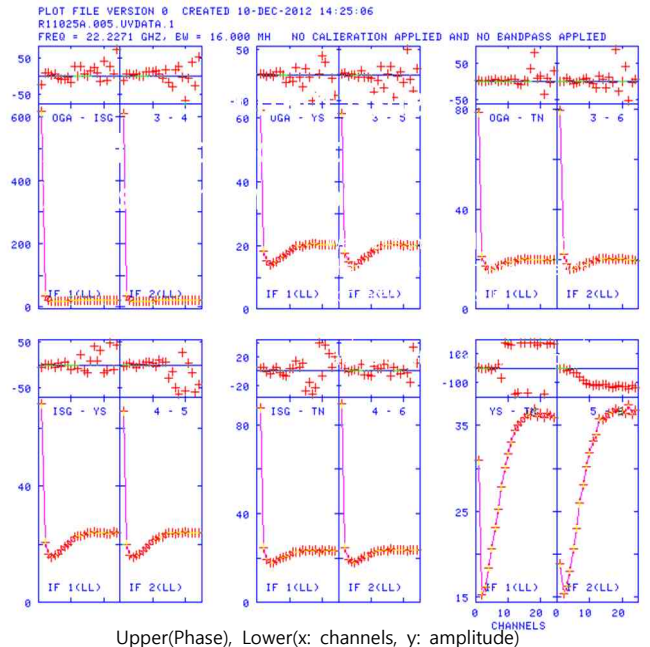
그림 1. 상관기의 안테나 유닛의 구성

Fig. 1. Configuration of antenna unit of correlator

그림 1은 대전상관기의 안테나 유닛 구성을 나타낸 것이다. 4개의 포트(port)에서 입력된 각 전파망원경의 관측 데이터는 데이터 직렬화(data serialize) 부분에서 거친(coarse) 지연추적을 수행하고 지연추적(delay tracking) 부분에서 정밀(fine) 지연추적을 수행한다. 그리고 단일 전파망원경에서 지구자전에 의한 관측주파수 이동을 보정하기 위하여 슈퍼헤테로다인 수신기의 국부발진 신호에 주파수 오프셋을 추가하는 것과 동등하게, 개별 전파망원경의 관측 주파수를 맞추기 위해 cos, sin 성분을 곱하는 프린지 회전, 연속적인 시계열 데이터를 단속적으로 처리할 때 발생하는 부작용을 최소화하기 위한 윈도우 함수의 적용, 주파수 스펙트럼으로 변환하기 위한 2단 FFT(front-rear Fast Fourier Transform)의 수행을 거친 뒤, 지연잔차의 보정(residual delay compensation)인 delta W 보정 및 재양자화를 거쳐 상관유닛으로 전송된다.

2.1 원인분석 시험

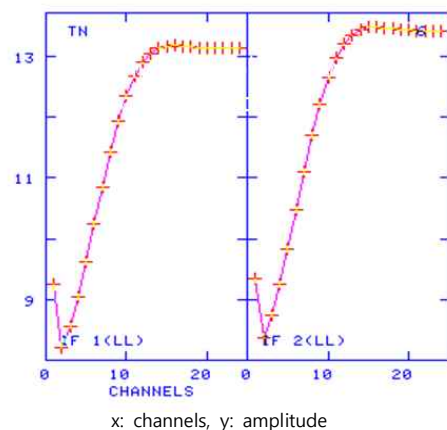
대전상관기의 상관결과에서 DC와 유사한 성분과 이 DC 부근의 위상이 0도에 집중하는 현상이 그림 2에 나타난 것과 같이 비정상적으로 나타나고 있는 것으로 확인되었다.



Upper(Phase), Lower(x: channels, y: amplitude)
그림 2. 비정상적인 DC 성분과 위상 집중현상(1에서 24번째 주파수 채널(전체 128 channel))

Fig. 2. Phenomenon of phase concentration and abnormal DC-like component(from 1st to 24th frequency channel(128 channel in total))

일반적으로 관측시스템의 아날로그/디지털 장치로부터 입력될 수 있는 정상적인 DC 성분은 그림 3과 같은 모습을 보이며, 해당 주파수 대역의 전체 전력 레벨(total power level)보다는 작은 값이다.



x: channels, y: amplitude

그림 3. 정상적인 DC 성분

Fig. 3. Normal DC component

본 논문에서는 대전상관기의 상관결과에 나타난 이러한 현상들이 입력된 데이터를 여러 단계의 신호처리 과정에서 잘못 취급한 결과 스텝(step) 함수와 같은 특정 신호가 의도한 바와 다르게 혼입되어 나타난 것으로 추정하고, 그 영향의 정도를 평가하기 위하여 시뮬레이션 시험을 수행하였다.

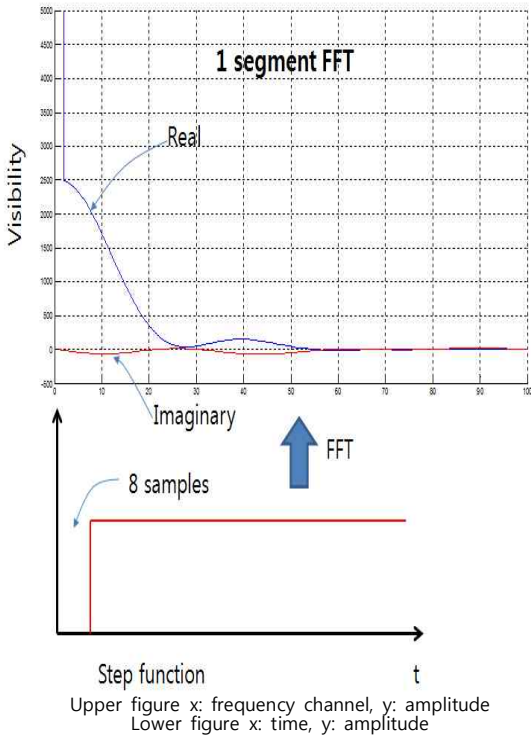


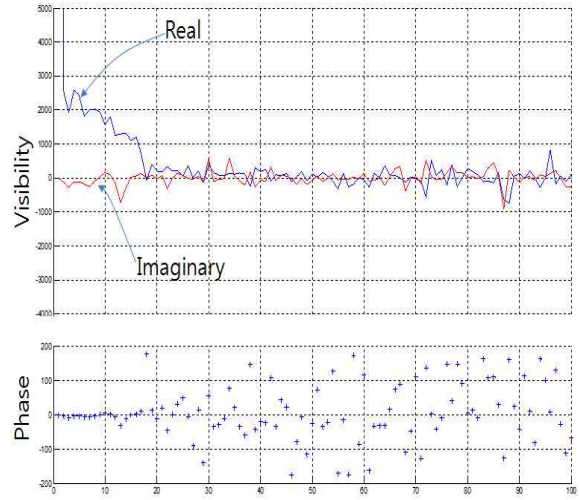
그림 4. 8 샘플을 0 값으로 설정한 스텝 함수에 대한 FFT 결과(1 세그먼트(16k 샘플) FFT)

Fig. 4. FFT result according to step function set with 0 value of 8 samples(1 segment(16k sample) FFT)

(1) Step 함수의 FFT

일반적인 스텝함수의 FFT 결과는 sinc 함수이다. 그림 4는 대전상관기 시뮬레이터로 처음 8 샘플을 0으로 설정하고 이후는 1로 설정한 스텝함수를 FFT한 후 가시도(visibility)를 나타낸 것이다. FFT 길이는 대전상관기의 FFT 처리의 1 세그먼트(segment)와 동일하게 설정하였다. 그림 4에서 허수 성분에서는 DC 성분이 보이지 않지만, 실수성분에서 예상되는 sinc 함수와 함께 매우 큰 DC 성분이 나타나는 것을 관찰할 수 있다. 이 DC 성분은 8 샘플을 0로 설정한 것의 FFT 결과이며, sinc 함수 성분은 스텝함수의 FFT 결과이다.

이 결과를 바탕으로 실제 관측 데이터에 대해서도 시뮬레이션을 수행하였다. 먼저 1 세그먼트 분량의 실제 관측 데이터와 1 세그먼트 분량의 스텝함수 데이터를 대상으로 동일한 시험을 수행하였다.



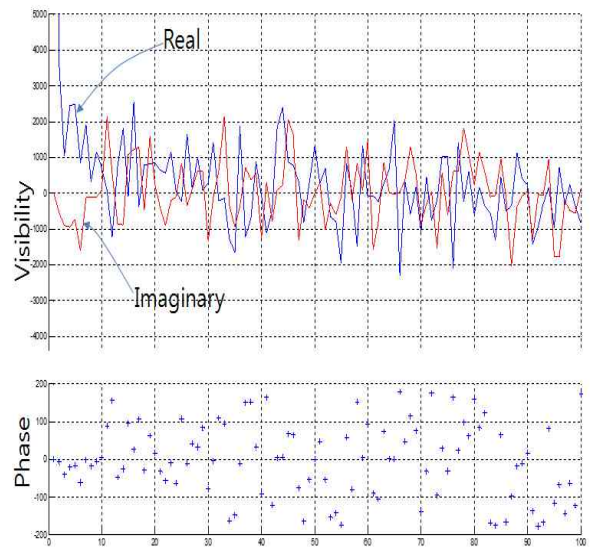
Upper x: Frequency channel, y: Amplitude
Lower x: Frequency channel, y: Degree

그림 5. 1 세그먼트 실제 데이터 + 1 세그먼트 스텝함수 데이터의 FFT 결과(가시도, 위상).

Fig. 5. FFT result(visibility, phase) of data including 1 segment real data + 1 segment step function

그림 5에 나타난 것과 같이 1 세그먼트 스텝 함수 데이터만 인위적으로 추가하였는데도, 가시도에서 sinc 함수 성분과 큰 DC 성분을 확인할 수 있으며, 위상이 0도 부근에 집중되는 현상도 확인할 수 있다.

다음으로 실제와 유사하게 관측데이터 성분이 많은 상황에서 스텝함수 성분을 1 세그먼트 또는 2 세그먼트 추가한 경우를 살펴보았다. 실험에서 실제 관측데이터 성분은 18 세그먼트 분량을 사용하였다.



Upper x: Frequency channel, y: Amplitude
Lower x: Frequency channel, y: Degree

그림 6. 18 세그먼트 실제 데이터 + 1 세그먼트 스텝함수 데이터인 경우의 FFT 결과(가시도, 위상)

Fig. 6. FFT result(Visibility, Phase) of data including 18 segment real data + 1 segment step function

그림 6에서 실제 관측 데이터 성분이 많은 경우에도 sinc 함수 성분과 DC 성분, 그리고 위상 0 집중 현상을 확인할 수 있으나, 그 크기는 그림 5의 1 세그먼트 실제 데이터 + 1 세그먼트 스텝함수 데이터의 경우보다 작아진 것을 확인할 수 있다. 그러나 스텝함수 데이터를 2 세그먼트로 증가시킨 경우는 그림 7과 같이 DC 성분 및 위상 집중 현상이 더욱 뚜렷하게 나타나는 것을 알 수 있다.

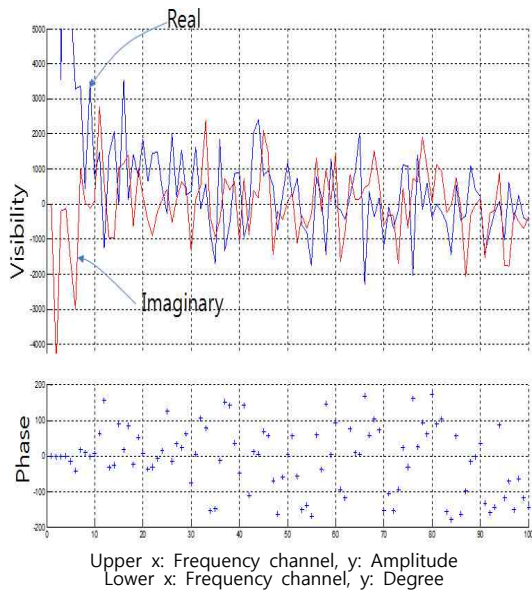
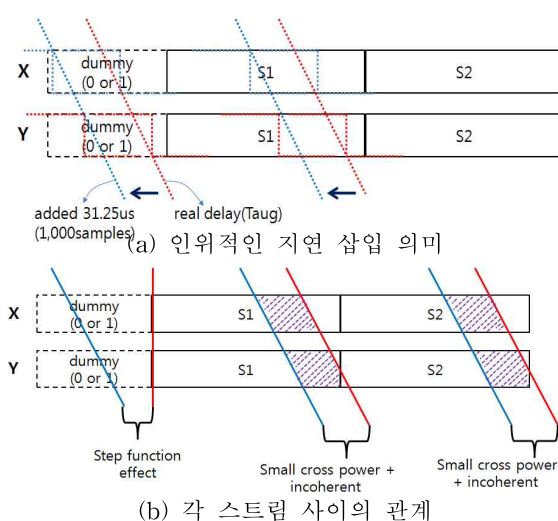


그림 7. 18 세그먼트 실제 데이터 + 2 세그먼트 스텝함수인 경우의 FFT 결과(가시도, 위상)

Fig. 7. FFT result(visibility, phase) of data including 18 segment real data + 2 segment step function

(2) 인위적인 지연 삽입에 따른 상관결과 시험

이번 시험은 대전상관기의 모듈구성에서 데이터 직렬화와 지연추적 모듈의 오동작을 확인하기 위해 인위적으로 실제 관측데이터에 지연을 삽입한 경우 상관결과가 어떻게 변하는지에 대한 시험을 수행하였다.



(b) 각 스트림 사이의 관계

그림 8. (a) 관측국 X, Y에 대해 인위적으로 31.25μsec(약 1,000샘플)의 지연을 삽입한 예와 (b) 각 스트림 사이의 관계

Fig. 8. (a) Example of inserted 31.25μsec(about 1,000 samples)delay artificially for X and Y station, and (b) relationship between each stream

그림 8(a)에서 S1, S2는 스트림(stream)을 나타내며, 붉은 점선(real delay)은 실제 지연 성분, 파란 점선(added)은 인위적으로 삽입된 지연 성분이다. 그림 8(b)에서 확인하고자 하는 것은 더미(dummy) 부분에 나타낸 0 또는 1의 값과 S1과 S2 사이, 각 스트림 내의 관계가 얼마나 상관결과에 영향을 주는 지 나타낸 것이다. 특히 그림 8(b)의 S1과 S2 내에서도 X, Y 관측국의 지연값이 다르기 때문에 같은 시간대의 데이터가 아닌 즉, 작은 교차 전력(small cross power)과 비간섭성(incoherent)을 갖게 되는 현상이 나타나 전체적인 신호세기의 손실이 발생하는 원인이 되는 것을 알 수 있다.

표 1은 한국우주전파관측망 및 대전상관기의 대표적인 관측모드(상관모드)를 나타낸 것이다. 실제 관측데이터에서 인위적 지연 삽입에 의한 영향을 평가하기 위하여, C5 모드로 관측된 관측명 R11025A의 scan 3을 선택하여 상관처리를 수행하고, 특히 관측 대역의 가장자리에 해당하는 스트림 1 및 관측 대역의 중앙에 해당하는 스트림 9에 대하여 상관결과의 진폭, 위상, 그리고 가시도(real, imaginary)에 대한 영향을 검토하였다.

스트림 1은 관측대역의 가장자리이므로 상대적으로 전체 전력 레벨이 낮은 경우에 해당하고, 유사 DC 성분이 비교적 강하게 나타난다. 이 경우의 상관처리 결과를 그림 9 및 그림 10에 나타내었다.

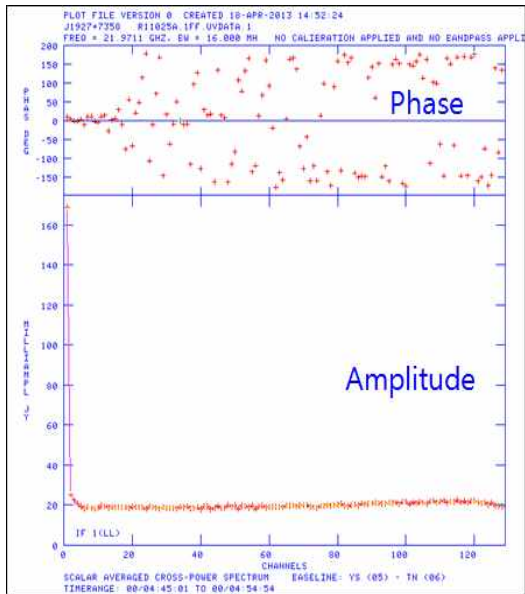
표 1. 상관처리 모드

Table 1. Correlation processing mode

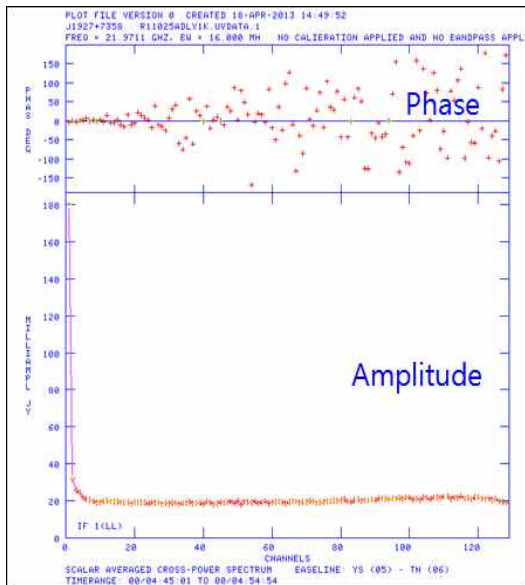
상관모드	대역폭	스트림 수
C1	256 MHz BW	1
C2	128 MHz BW	2
C3	64 MHz BW	4
C4	32 MHz BW	8
C5	16 MHz BW	16

그림 9는 상관결과를 진폭 및 위상으로 표현한 것이며, 그림 10은 상관결과를 실수성분 및 허수성분으로 표현한 것이다. (a)는 원래 지연을 사용한 경우이고, (b)는 원래 지연에 인위적으로 31.25μsec를 삽입한 경우이다. 그림 9(b)에서 유사 DC 성분의 값이 약 20정도 증가하고, 위상이 0도

부근에 집중하는 현상이 더 뚜렷하게 나타나는 것을 알 수 있다. 그림 10(b)에서 유사 DC 성분의 실수성분은 양의 방향으로 증가하고, 허수 성분은 부호가 역전되어 음의 방향으로 나타나는 것을 알 수 있다.



Upper x: Frequency channel, y: Degree
Lower x: Frequency channel, y: Amplitude
(a) 원래 지연 (약 1,200sample)

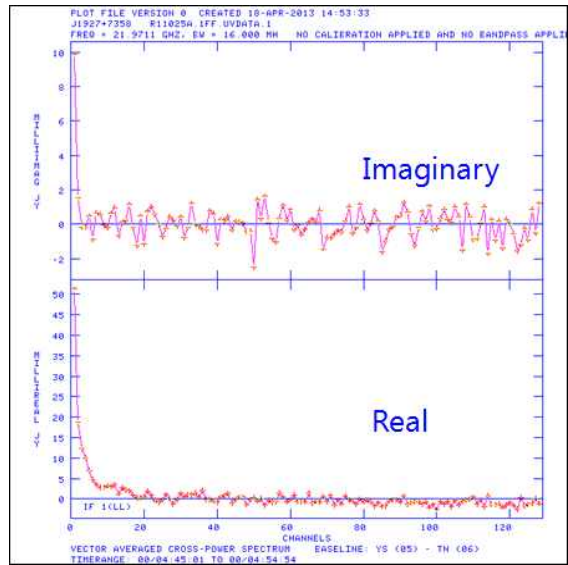


Upper x: Frequency channel, y: Degree
Lower x: Frequency channel, y: Amplitude

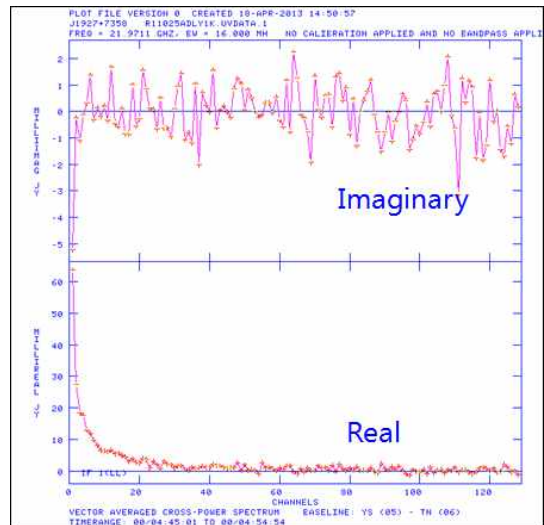
(b) 인위적인 지연 삽입(원래 지연 - 31.25µsec(약 1,000sample))

그림 9. 스트림 1에 대한 진폭과 위상(원래 지연과 원래 지연에 31.25µsec 삽입한 경우)

Fig. 9. Amplitude and phase for stream 1(in case of inserting 31.25µsec in original delay)



x: Frequency channel, y: Amplitude
(a) 원래 지연(약 1,200sample)



x: Frequency channel, y: Amplitude

(b) 인위적인 지연 삽입(원래 지연 - 31.25µsec (약 1,000sample))

그림 10. 스트림 1에 대한 가시도(원래 지연과 원래 지연에 31.25µsec 삽입한 경우)

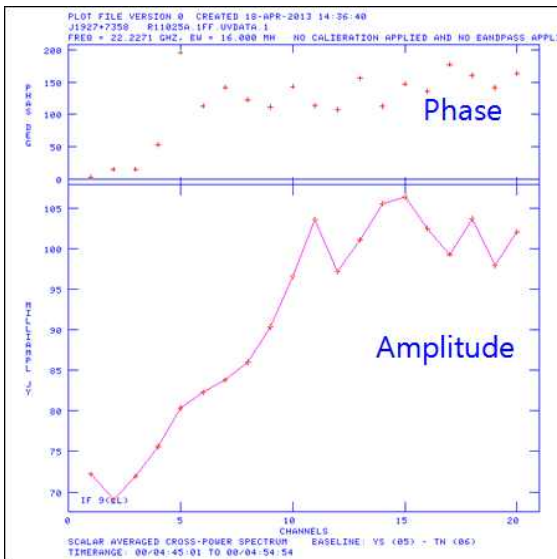
Fig. 10. Visibility of stream 1(in case of inserting 31.25µsec in original delay)

스트림 9는 관측대역의 중앙이므로 상대적으로 전체 전력 레벨이 높은 경우에 해당하고, 유사 DC 성분이 비교적 약하게 나타난다. 이 경우의 상관처리 결과를 그림 11 및 그림 12에 나타내었다. 하위 주파수 채널의 변화를 더 상세히 관찰하기 위하여, 20번째 채널까지만 표시하였다.

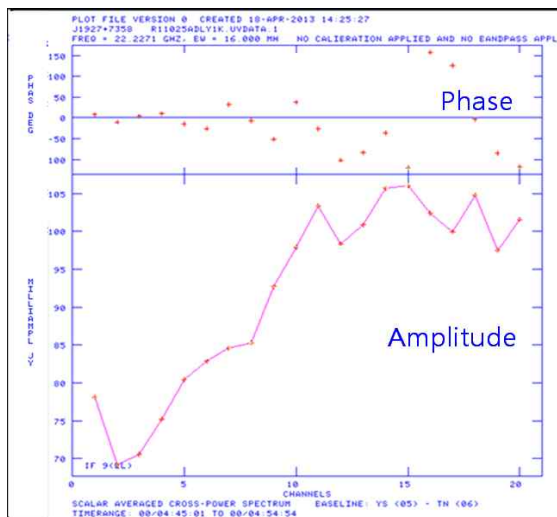
그림 11은 상관결과를 진폭 및 위상으로 표현한 것이며, 그림 12는 상관결과를 실수성분 및 허수성분으로 표현한 것이다. (a)는 원래 지연을 사용한 경우이고, (b)는 원래 지연에 인위적으로 31.25µsec를 삽입한 경우이다. 스트림 1과

마찬가지로 유사 DC 성분과 위상 집중 현상이 나타나지만, 그 정도는 스트림 1에 비해 아주 약하다는 것을 알 수 있다. 한편 그림 11(b) 및 12(b)에서 인위적인 지연 삽입으로 인한 유사 DC 성분의 증가량은 그다지 크지 않은 것에 비해 위상집중 정도는 유사하게 나타나는 것을 알 수 있다.

이러한 결과로부터, 유사 DC 성분은 입력 데이터의 전체 전력 레벨에 따라 나타나는 정도가 달라지므로 관측대역 가장자리에서 더 심각하게 나타나며, 위상 집중 현상은 인위적으로 삽입된 지연, 즉 성질을 달리하는 데이터의 길이에 영향을 받는다는 것을 의미한다고 해석할 수 있다.



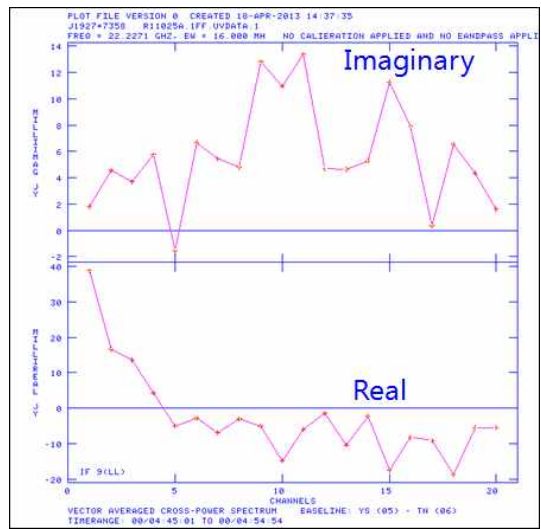
Upper x: Frequency channel, y: Degree
Lower x: Frequency channel, y: Amplitude
(a) 원래 지연(약 1200sample)



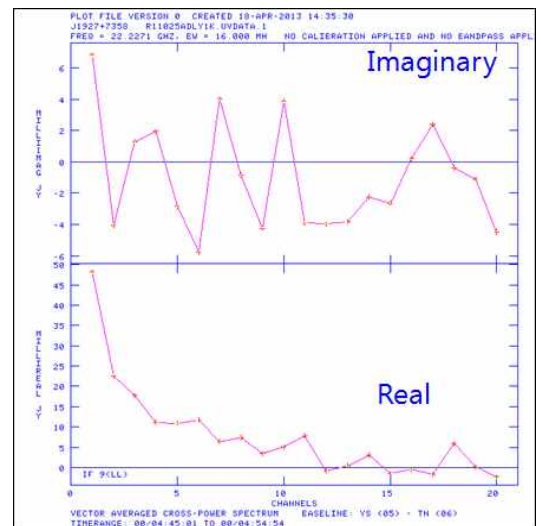
Upper x: Frequency channel, y: Degree
Lower x: Frequency channel, y: Amplitude
(b) 인위적인 지연 삽입(원래 지연 - 31.25µsec (약1000sample))

그림 11. 스트림 9에 대한 진폭과 위상(원래 지연과 원래 지연에 31.25µsec 삽입한 경우)

Fig. 11. Amplitude and phase for stream 9(in case of inserting 31.25µsec in original delay)



x: Frequency channel, y: Amplitude
(a) 원래 지연(약 1,200sample)



x: Frequency channel, y: Amplitude
(b) 인위적인 지연 삽입(원래 지연 - 31.25µsec (약1,000sample))

그림 12. 스트림 9에 대한 가시도(원래 지연과 원래 지연에 31.25µsec 삽입한 경우)

Fig. 12. Visibility of stream 9(in case of inserting 31.25µsec in original delay)

이에 따라, 대전상관기에서 발생하고 있는 유사 DC 성분과 0도 위상집중 현상을 해소하여 종합적인 성능을 개선하기 위하여, 입력 데이터의 신호처리 과정 특히 데이터 직렬화 및 지연추적 모듈에 잠재되어 있는 의도하지 않은 오류 또는 부작용을 최소화하는 개량 작업을 추진하였다.

III. 대전상관기의 성능개선

3.1 지연추적 모듈의 개선

II장에서 수행한 시험결과를 바탕으로 대전상관기의 데이터 직렬화와 지연추적(delay tracking) 모듈[5]을 재검토

한 결과, 관측데이터에 더미 데이터가 혼입되는 경우가 발생하는 것을 알게 되었다. 특히 하나 이상의 입력 스트림이 존재하는 경우 정밀한 지연추적(fine delay tracking)을 수행하는 지연추적 모듈에 사용되는 메모리의 설정에 의도하지 않은 불일치가 있는 것을 확인하였다. 이하에 지연추적 모듈의 문제점과 개선방법에 대해 자세히 기술한다.

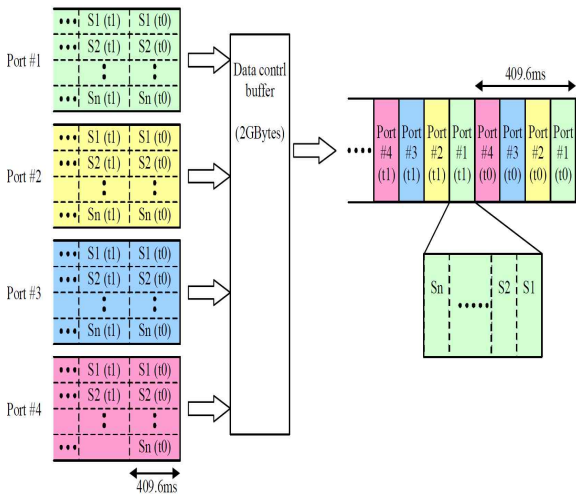


그림 13. 데이터 직렬화 구성도
Fig. 13. Configuration of data serialize

그림 13은 상관기에서 각 Port별로 입력된 데이터가 직렬화되는 과정을 도식화한 것이다. 각 Port는 1 또는 2 Gbps의 관측데이터가 할당되며, 표 1에 나타난 것과 같이 C5 모드 경우 1Gbps의 관측데이터(전체 256 MHz 대역폭)가 각각 16MHz 대역폭을 갖는 16개의 스트림으로 구성된다. 각각의 포트/스트림 별로 병렬로 입력된 총 64개 스트림의 데이터는 데이터 제어 버퍼에 409.6ms 단위로 포트/스트림/시간순서로 직렬화된다.

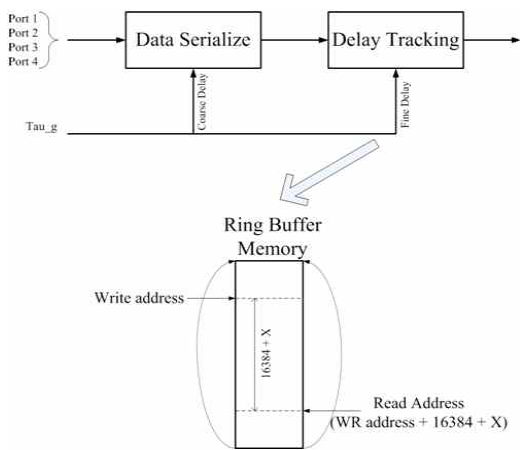


그림 14. 지연추적 모듈에서 Fine 지연추적의 잘못된 메모리 설정
Fig. 14. Wrong memory setting of fine delay tracking in delay tracking module

그림 14는 이러한 데이터 직렬화 과정에서 직렬화 모듈에서 수행되는 16,384 샘플 이상의 거친 지연추적 및 지연추적 모듈에서 수행되는 16,384 샘플 이하의 정밀 지연추적을 나타낸 것이다. 정밀 지연추적 모듈은 고속 입출력 메모리를 사용하는데, 이 때 쓰기 주소 및 읽기 주소의 설정은 아래와 같이 수행된다.

정밀한 지연추적을 위해 준비된 메모리는 이중 포트 메모리(dual-port memory)이며 링버퍼(ring buffer)와 같은 원리로 동작된다. 전체 메모리의 크기는 32k 샘플이며, 1개의 메모리가 지연추적 모듈에서 공용으로 사용되고 있다. 링버퍼 메모리는 그림 14에 제시한 것과 같이 쓰기 포인트 주소(writing point address)와 읽기 포인트 주소(reading point address)로 활용되며, 읽기 포인트 주소는 항상 '쓰기 포인트 주소+16384+ Δt '만큼 거리를 두도록 설계되어 있다. 이 쓰기 및 읽기 동작은 409.6ms 단위로 데이터가 반복된다. 이 알고리즘은 시간방향으로 무한하게 연속된 데이터에 대해서는 정상적으로 동작한다. 그러나 그림 14에 나타난 데이터 직렬화 모듈을 통하여 직렬화된 데이터, 즉 포트/스트림/시간순서로 나열된 데이터의 경우에는 각 스트림의 경계에서 의도하지 않은 문제점을 내포하고 있다. 이와 같이 하나 이상의 스트림이 존재하는 경우에, 각 스트림의 경계에 해당하는 때에는 쓰기 포인트 주소는 설계한 바와 같이 작동하나 최초의 읽기 포인트 주소는 Δt 만큼의 샘플을 앞 스트림의 마지막 부분을 읽어오도록 가리키게 된다. 즉, 기존의 메모리 설정 방식에서는 직렬화된 데이터의 Port와 스트림이 바뀌는 순간에는 항상 앞 스트림의 데이터를 읽기 때문에 더미 데이터가 입력되는데, 이는 II장의 시험과정에서 설명한 것과 같이 다른 전력을 가진 성분이며, 스텝함수의 경우와 유사한 결과를 초래하는 것을 알 수 있다.

따라서 위와 같은 조건에서 의도하지 않는 데이터의 혼입을 방지하기 위하여, 최초의 읽기 포인트 주소가 스트림 경계를 넘어서는 경우에는 오염된 데이터로 판단하고 이때 버퍼에서 읽은 데이터를 0으로 무효화하도록 수정하였다. 이에 따라 전체 전력 레벨이 서로 다른 스트림 간에 데이터가 혼입되어 발생하던 오류를 완벽히 차단하였다.

3.2 FFT Overflow 방지[6]

FX형식의 상관기에서 FFT 부분은 가장 많은 연산을 담당해야 하는 핵심 부분으로 시스템 자원을 제일 많이 사용하고 있다. 각 관측국당 8Gbps의 데이터를 처리해야 하는 대전상관기의 경우, FFT 모듈에서 고정소수점 연산(fixed-point arithmetic) 방식을 채용하여 부동소수점 연산(floating-point arithmetic) 방식보다 적은 시스템 자원으로 동일한 역할을 수행하도록 하고 있다. 한편 부동소수점 연산 방식에서는 발생하지 않는 데이터의 under/overflow 및 포화(saturation) 여부에 대해 주의를 기울여야 한다. 적은 시스템 자원을 사용하여 빠른 시간에 동일한 결과를 얻는 대신에, 입력 데이터의 다이내믹 범위를 추정하고 이에 상

응하여 FFT 연산을 수행하는 동안 적절한 스케일링을 적용하여 계산 중간값의 범위를 적절히 유지하여 under/overflow를 회피하는 노력이 필요하다.

일반적으로 스케일링을 적용하는 방법은 다음의 2가지로 요약할 수 있다. 첫 번째 방법은 FFT 길이가 N일 때, 만약 각 복소수 입력 데이터의 크기가 1/N보다 작다면, N-point FFT에서 곱셈 연산은 overflow가 발생되지 않는다는 성질을 이용하는 것이다. 즉, 모든 입력값을 단순히 N으로 나눈 다음(pre-scaling) FFT를 수행하는 방식인데, 이는 $\log_2(N)$ 비트로 각 2진 숫자를 오른쪽으로 이동시키는 것과 동일한 것으로, 곱셈 연산에서 overflow가 발생하지는 않지만 특히 N이 큰 경우 큰 계산오차를 유발하게 된다. FFT 연산의 각 단계를 통과할 때마다 계산오차가 1 bit씩 증가하므로, 전체적인 계산오차는 $O(\log_2(N))$ 로 증가한다. 그러나 덧셈 연산에서는 여전히 overflow가 발생할 가능성이 존재하므로 별도의 overflow 대책을 수립해야 하며, 실용적으로는 입력데이터를 $\pm 1/2^m$ 범위로 제한하기도 하는데, 계산오차를 더욱 크게 만드는 원인으로 작용한다.

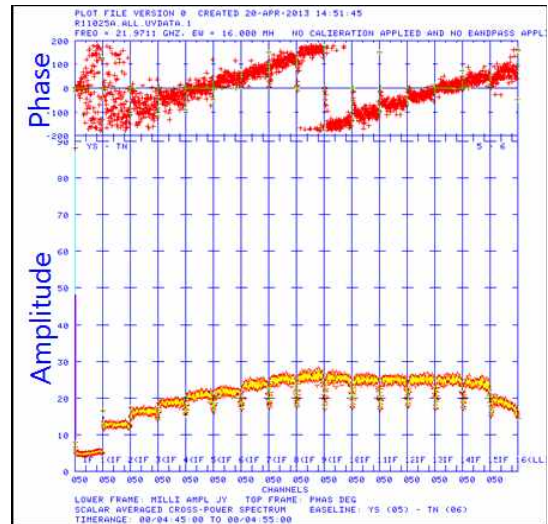
두 번째 방법은 FFT 연산의 각 단계마다 적절한 스케일링을 적용하여 데이터를 1/2로 감소시키는 방법으로서, 연산 사이클을 최소화하고 데이터의 정확도를 유지하면서 overflow를 방지하는 균형있는 방법이다. 이 방식에서는 각 FFT 단계에서 발생한 계산오차 또한 함께 스케일링되기 때문에, FFT 연산의 각 단계를 통과할 때마다 계산오차가 1/2 bit씩 증가하게 되고, 전체적인 계산오차는 $O(\log_2(N)/2)$ 로 증가한다. 만약 각 입력 데이터가 ± 1 보다 작다면 곱셈 연산에서는 overflow가 발생하지 않으나 덧셈 연산에서 overflow가 발생할 수 있다. 따라서 입력 데이터의 전체 전력 레벨에 맞춰 미리 준비한 스케일링 값을 이용하여 각 FFT 단계에서 overflow가 발생하지 않도록 조치하여야 한다.

대전상관기의 FFT 모듈에서는 이 두 번째 방법을 채택하여, 계산오차의 누적을 최소화하고 있다.

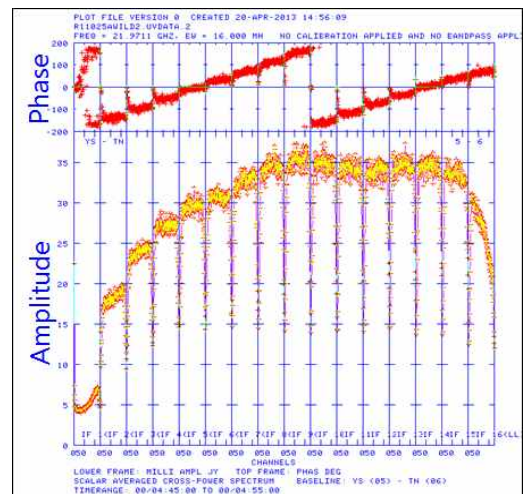
IV. 실험결과 및 고찰

4.1 지연추적 메모리 수정 시험

3.1절에서 논의한 방법으로 수정한 FPGA 펌웨어(firmware)의 성능을 확인하기 위하여, 천체명 J1927+7358의 실제 관측 데이터(R11025A 관측의 Scan 3)에 대한 상관처리 시험을 수행하였다. 이 관측은 한국천문연구원의 KVN (3관측국) 및 일본국립천문대의 VERA (4관측국)의 총 7관측국으로 이루어진 관측망에서 C5 모드(16MHz BW, 16stream)로 수행한 관측이다. 상관결과 데이터는 전파간섭계 자료분석에 널리 사용되는 AIPS(Astronomical Image Processing System)를 이용하여 비교하였다. 주로 상관기의 성능개선 여부를 확인하기 위해 진폭과 위상 또는 실수성분 및 허수성분의 경향성을 검토하고, 관측데이터 SNR(signal to noise ratio)의 변화 양상을 점검하였다.



Upper x: Frequency channel, y: Degree
Lower x: Frequency channel, y: Amplitude
(a) FPGA 수정 전 : Yonsei-Tamna 기선



Upper x: Frequency channel, y: Degree
Lower x: Frequency channel, y: Amplitude
(b) FPGA 수정 후 : Yonsei-Tamna 기선

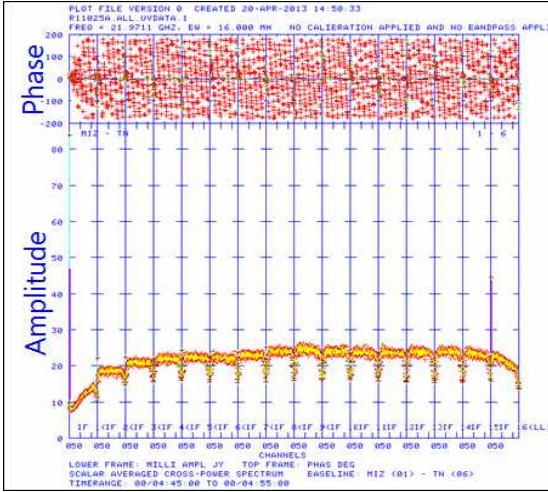
그림 15. R11025A scan3의 연세-탐라 기선 상관결과 비교(FPGA 수정 전후), 진폭과 위상(시간범위는 04:45:00~04:55:00이다)

Fig. 15. Comparison of correlation result(amplitude & phase) for Yonsei-Tamna baseline of R11025A scan3(before/after FPGA modification)(time range is 04:45:00~04:55:00)

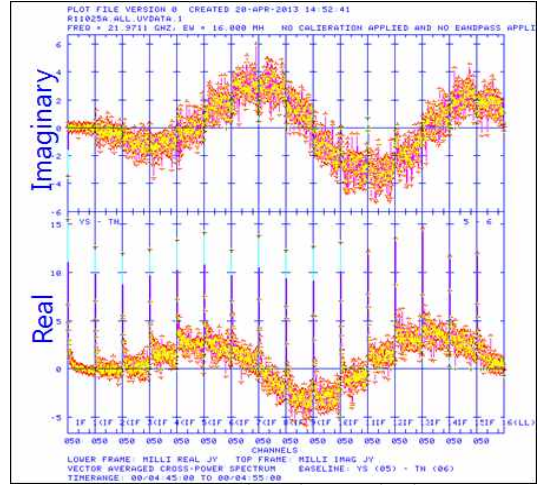
펌웨어 수정 전후의 결과를 비교하기 위하여, 그림 15에 연세-탐라 기선에 대한 모든 16 스트림의 스펙트럼을 나타내었다. 첫째로, 첫 스트림(IF 1)에서 크게 나타나는 유사 DC 성분의 세기가 펌웨어 수정 전 88에서 수정 후 23 정도로 현저하게 감소된 것을 알 수 있다. 둘째로, (a)에 비해 (b)에서 위상이 잘 결정되어 그 분포가 좁아졌으나, 전체 전력 레벨이 낮은 스트림에서 현저하게 나타나는 0도 위상집중 현상은 큰 변화가 없음을 알 수 있다. 셋째로, 전

체 관측 대역의 최대 세기(IF 9 근처)가 수정 전 28 정도에서 수정 후 38 정도로 약 35% 향상된 것을 확인할 수 있다.

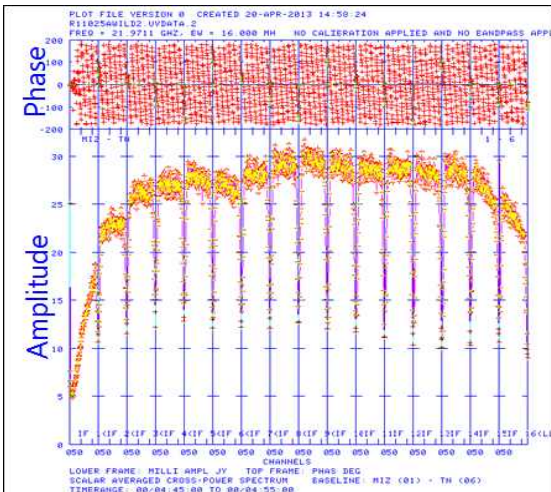
결정된 것을 알 수 있다. 또 전체 관측 대역의 최대 세기가 수정 전 22에서 수정 후 30 정도로 약 36% 향상되었음을 확인할 수 있다.



Upper x: Frequency channel, y: Degree
Lower x: Frequency channel, y: Amplitude
(a) FPGA 수정 전 : Mizusawa-Tamna



x: Frequency channel, y: Amplitude
(a) FPGA 수정 전: Ulsan-Tamna 기선



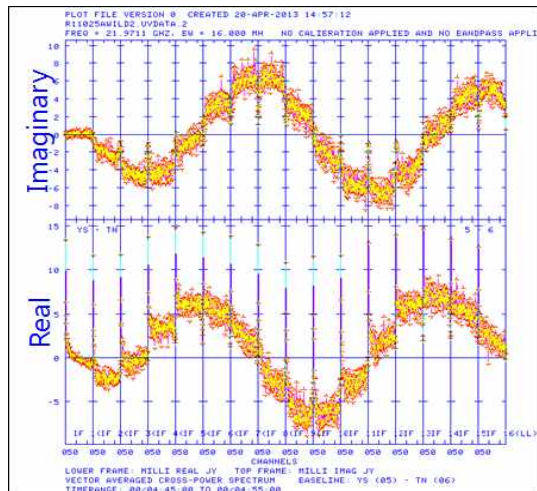
Upper x: Frequency channel, y: Degree
Lower x: Frequency channel, y: Amplitude

(b) FPGA 수정 후: Mizusawa-Tamna

그림 16. R11025A scan3의 미즈사와 탐라 기선 상관결과 비교(FPGA 수정전후), 진폭과 위상(시간범위는 동일하게 04:45:00~04:55:00이다)

Fig. 16. Comparison of correlation result(amplitude & phase) for Mizusawa-Tamna baseline of R11025A scan3(before/after FPGA modification)(time range is 04:45:00~04:55:00)

그림 16은 미즈사와-탐라 기선에 대하여 16 스트림의 스펙트럼을 나타낸 것으로, 펌웨어 수정 전후로 그림 15와 유사한 변화를 볼 수 있다. 유사 DC 성분의 세기가 수정 전 85에서 수정 후 25정도로 줄어들고, 사용된 지연예측치의 간차가 다소 커서 위상 기울기가 가파르게 나타난 까닭에 직접 비교하기는 어렵지만, 신호의 위상이 더 확실하게



x: Frequency channel, y: Amplitude

(b) FPGA 수정 후: Ulsan-Tamna 기선

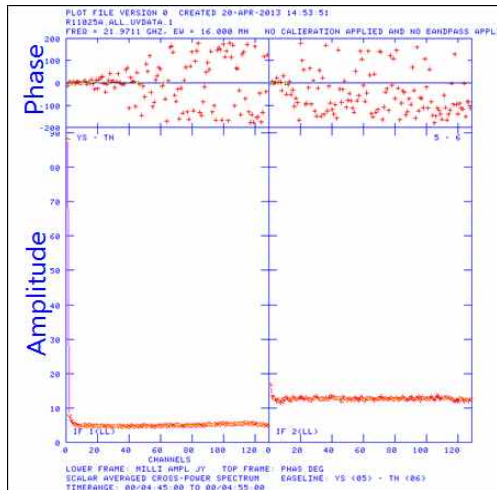
그림 17. R11025A scan3의 울산-탐라 기선 상관결과 비교(FPGA 수정전후), 가시도(시간범위는 04:45:00~04:55:00이다)

Fig. 17. Comparison of correlation result(visibility) for Ulsan-Tamna baseline of R11025A scan3(before/after FPGA modification)(time range is 04:45:00~04:55:00)

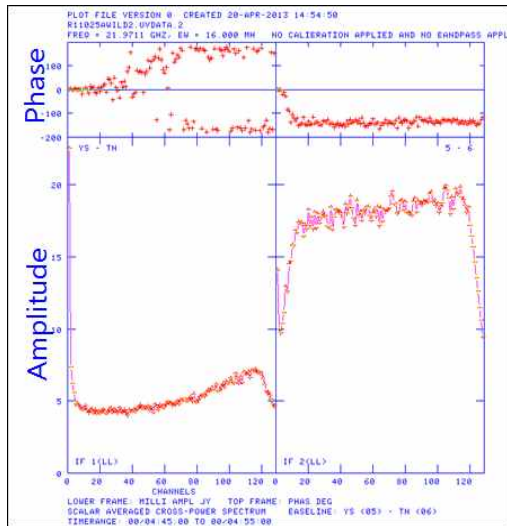
한편, 그림 17은 울산-탐라 기선에 대하여 상관결과와 가시도 실수성분 및 허수성분으로 나누어 비교한 것으로, 수정 전에 비해 수정 후의 결과는 유사 DC 성분의 감소, 잡음 성분이 감소하여 데이터 분포가 잘 결정되고 흩어진 경향이 많이 줄어든 것을 볼 수 있다.

그림 18은 그림 17에 나타난 울산-탐라 기선의 데이터 중에서 관측대역의 가장자리에 위치해 상대적으로 전체 전력 레벨이 낮은 스트림 1과 2 (IF 1 & 2)를 선택하여 수정

전후의 결과를 진폭과 위상으로 나타내어 비교한 것이다. 유사 DC 성분의 크기가 88 정도에서 22 정도로 크게 감소하였으며, 신호의 위상도 비교적 잘 결정되고 있다. 그러나 유사 DC 성분이 일부 남아 있고, 위상이 DC 부근에서 0도로 집중되는 현상이 여전히 남아 있음을 알 수 있는데, 이에 대한 원인 분석, 시험결과와 해결방법에 대해서는 다음 절에서 자세히 소개한다.



Upper x: Frequency channel, y: Degree
Lower x: Frequency channel, y: Amplitude
(a) FPGA 수정 전 : Ulsan-Tamna baseline, 스트림 1 & 2

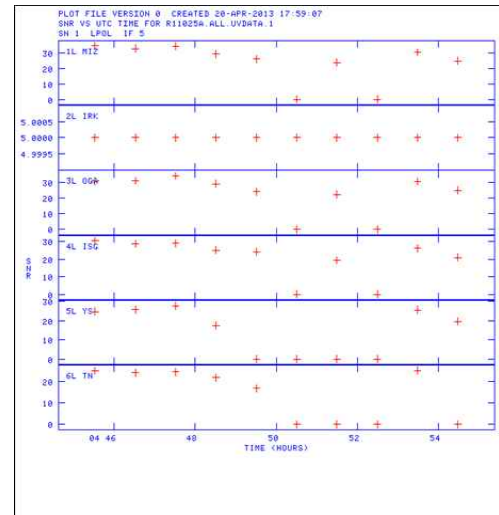


Upper x: Frequency channel, y: Degree
Lower x: Frequency channel, y: Amplitude
(b) FPGA 수정 후 : Ulsan-Tamna baseline, 스트림 1 & 2

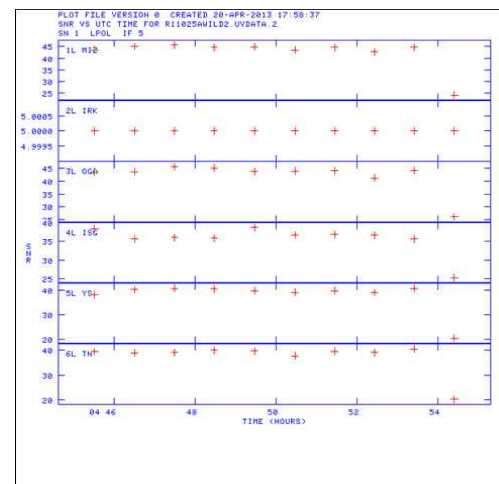
그림 18. R11025A scan3의 울산-탐라 기선 상관처리 시험 비교(FPGA 수정전후, 진폭과 위상(스트림 1 & 2)(시간범위는 04:45:00~04:55:00이다)

Fig. 18. Comparison of correlation result(amplitude & phase) for Ulsan-Tamna baseline of R11025A scan3(stream1 & 2)(before/after FPGA modification)(time range is 04:45:00~04:55:00)

그림 19는 J1927+7358 천체의 플럭스(flux) 결정의 기준이 되는 상관결과 데이터의 SNR을 측정하여 그 추이를 나타낸 것이다. 그림에서 두 번째 관측국인 이리키(IRK)를 기준으로 1분 간격으로 측정된 값이다. 펌웨어 수정 전 (a)에서는 SNR값이 20~30 정도이고, 또 특정 시각에는 거의 0까지 떨어지는 등 불안정한 변화를 보였으나, 수정 후 (b)에서는 모든 관측국에서 SNR값이 40~50 정도로서 약 2배로 향상되었으며, 전 시간대에서 거의 일정하게 유지되는 모습을 보인다.



x: time, y: SNR
(a) FPGA 수정 전



x: time, y: SNR
(b) FPGA 수정 후

그림 19. R11025A scan3의 상관결과 비교(SNR)
Fig. 19. Comparison of correlation result(SNR) for R11025A scan3(stream 5)

이러한 결과로부터 아래와 같은 결론을 유추해 낼 수 있다. 대전상관기의 입력 데이터에서 하나 이상의 입력 스트림이 존재할 때 409.6msec 단위의 데이터 직렬화 단계에서 불가피하게 존재하는 스트림 경계가 있으며, 이 때 각 스트림 별로 409.6msec 동안에 1회씩 전체 전력 레벨이 상

이한 데이터가 혼입되어 오염된 FFT 세그먼트가 존재하였다. 이에 따라 입력 데이터의 성질에 따라 그 세기와 길이가 달라지는 의도하지 않은 스텝함수의 주파수 응답(sinc 함수)이 상관결과에 더해져서, 예상하지 못한 유사 DC 성분의 생성과 각 주파수 채널의 위상 교란을 초래하고 있었다. 이러한 스트림 경계를 넘어서는 경우의 FFT 세그먼트를 무효화하는 이번 수정을 통해 유사 DC 성분의 상당부분이 제거되고 각 주파수 채널에 부가된 위상교란이 사라진 것으로 판단된다.

한편 유사 DC 성분의 일부 및 0도 위상집중 현상은 아직 잔존하고 있는데, 이는 고정소수점 연산(fixed-point arithmetic) 방식을 채용하고 있는 대전상관기의 FFT 모듈의 설정이 입력 데이터의 전체 전력 레벨에 최적화되어 있지 않아서 Under/Overflow가 발생한 것으로 추정된다. 다음 절에서 시뮬레이션 데이터와 실제 관측 데이터를 대상으로 적절한 스케일링 값(Scaling factor)의 조정을 검토한다.

4.2 FFT 스케일링 조정시험

3.2 절에 서술한 것처럼, 대전상관기는 고정소수점 연산 방식의 FFT 모듈을 사용하여 8Gbps의 고속처리에 대응하고 있는 반면, 데이터 처리과정에서 발생할 수 있는 under/overflow는 각 FFT 단계의 1/2 scale 제어를 이용하여 최적의 데이터 범위를 유지하도록 설계되어 있다. 그러나 불행하게도 이 스케일링 값은 입력 데이터의 전체 전력 레벨에 의존하는 값이므로, 각 관측국의 샘플러 입력단의 전력 레벨이 변경될 경우 상응하는 적절한 스케일링 값을 선택해야 하는 단점이 있다.

대전상관기는 동등한 512 point FFT를 2단으로 구성하여, 최저 8,192 주파수 채널부터 최대 262,144 주파수 채널까지 6단계의 가변적인 주파수 분해능을 얻을 수 있도록 설계되어 있다. 후단 FFT는 512 point로 고정 운용되며, 전단 FFT는 16~512 point로 가변 운용된다. 그림 20은 대전상관기의 FFT 스케일링 값에 대한 설정방법을 나타낸 것이다. 512 point FFT는 8 단계의 버터플라이(butterfly)로 구성되어 총 9 단계의 데이터 단계가 있다. 초기입력 단계는 항상 1/2 스케일(scale)하도록 고정되나, 나머지 각 버터플라이 단계마다 1/2 스케일 여부를 지정할 수 있으며, 입력 데이터의 전력 레벨에 맞춰 최적의 스케일링 값을 설정해야 한다. 그림 20에서는 이 스케일링 값을 OFFF로 설정한 예를 보였다.

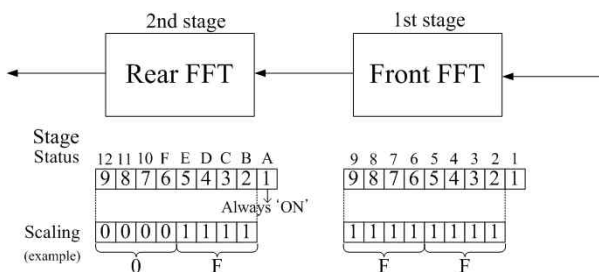
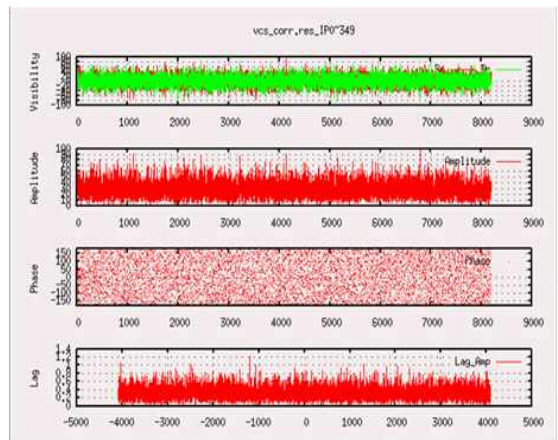


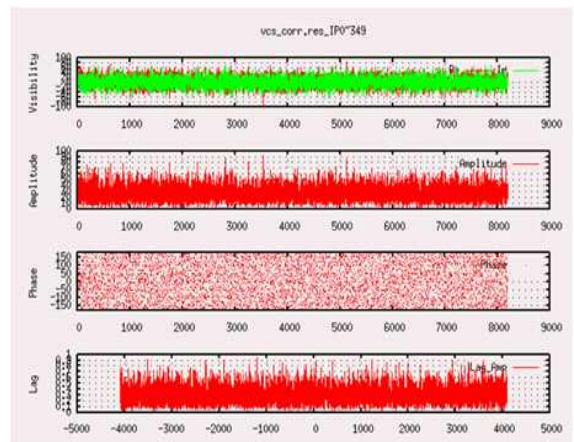
그림 20. 대전상관기의 FFT 스케일링 설정방법
Fig. 20. Configuration method of FFT scaling in Daejeon correlator

이 절에서는 FFT 모듈의 고정소수점 연산 과정에서 발생할 수 있는 under/overflow에 의해 0도 위상 집중 현상이 나타날 수 있는지 확인하기 위해 시뮬레이션 데이터를 사용한 시험을 수행하였다. 실험에 사용한 시뮬레이션 데이터는 표준 C 언어로 작성된 소프트웨어로 제작하였다. 이 소프트웨어는 관측국에서 아날로그 전파신호를 디지털로 변환하는 방법과 동일하게 가우시안(Gaussian) 잡음 분포를 갖는 신호를 2 비트로 샘플링하고, 관측국에서 사용하는 디지털필터와 동등하게 다양한 관측모드(C1~C5)에 대응하도록 여러 스트림의 데이터를 조합하여 의사 관측데이터를 만들 수 있다. 아래에서 C2 모드(128 MHz BW, 2 stream)의 시뮬레이션 데이터를 사용한 시험 결과를 정리하였다.

그림 21은 상호독립적인 두 세트의 시뮬레이션 데이터를 (a) 지연 0로 상관처리한 결과와 (b) 동일한 지연을 주고 상관처리한 결과를 나타낸 것이다. 8,192 주파수 채널의 상관결과(cross power spectrum)에 대하여, 위에서부터 4개의 채널에 차례로 실수성분 및 허수성분, 진폭, 위상 그리고 래그(lag) 축의 프린지(fringe) 진폭을 나타내었다. 그림 1에 나타난 지연추적 모듈과 프린지 회전(fringe rotation) 모듈이 (a) 전혀 동작하지 않거나 (b) 동일한 동작을 한다(그 차이가 0이므로 효과적으로는 (a)와 같다)는 의미이다.



(a) X, Y에 지연 파라미터 0로 입력



(b) X, Y에 같은 지연 파라미터 입력(X, Y= X국 지연파라미터)

그림 21. 지연 파라미터를 0과 동일한 값을 입력한 경우 시물레이션 데이터의 상관결과

Fig. 21. Correlation result of simulation data in case of delay parameter with 0 value and same value(X, Y=X)

서로 독립인 가우시안 잡음은 전혀 상관이 없으므로, 그림 21에 나타난 것과 같이 실수성분 및 허수성분, 진폭, 위상 그리고 래그 축의 프린지 진폭에 아무런 특이점이 보이지 않는 것이 정상이다.

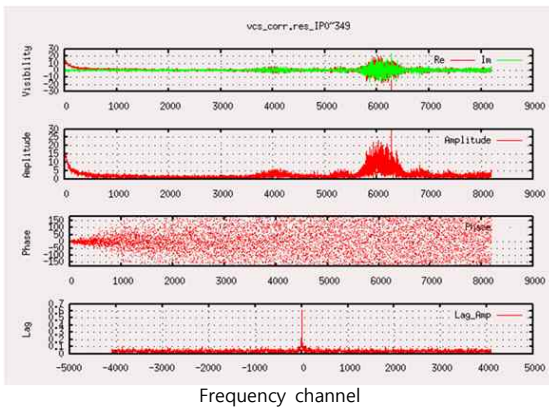


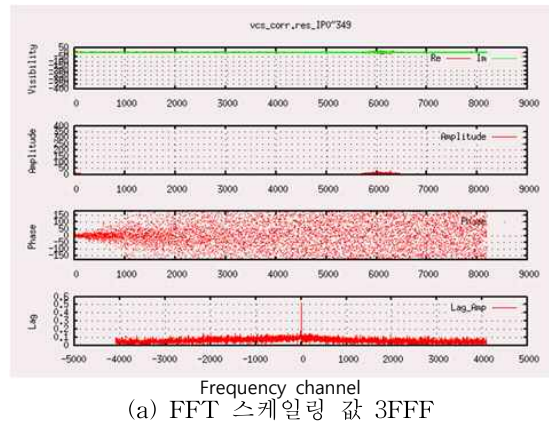
그림 22. X, Y 관측국의 시물레이션 데이터에 실제 지연 파라미터를 입력한 경우의 상관결과(ver. 1.0.5)

Fig. 22. Correlation result for real delay parameter inserted in simulation data of X, Y station(ver. 1.0.5)

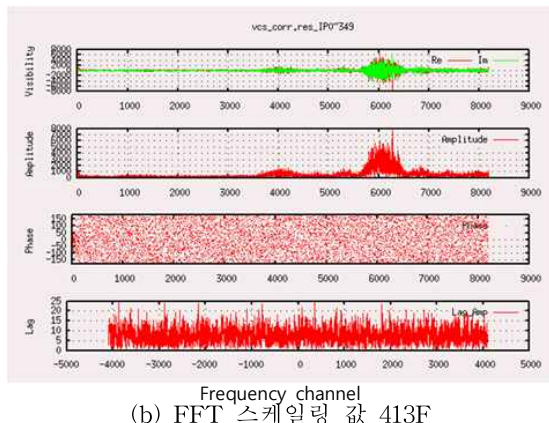
그림 22에서 다른 조건은 그림 21과 동일하나 서로 다른 지연을 준 경우에 대한 결과를 나타낸 것이다. 그림 1에 나타낸 지연추적 모듈과 프린지 회전 모듈이 정상적인 역할을 수행하여 그 차이가 상관결과에 반영되어 나타난다. 이 실험 결과에서 대역의 시작부분(이 그림에서는, 주파수 채널 0부터 약 1,000 정도까지의 영역)에서 실수성분이 급속히 감소하는 유사 DC 성분이 나타나고, 그 결과 위상이 0도에 집중되는 현상이 보인다. 래그 축의 프린지 진폭이 보여주는 피크는 이 인위적인 가짜 신호의 영향으로 보인다. 한편 주파수 채널 6,000 부근에서 나타난 sinc 함수꼴의 외곽을 갖고 빨리 진동하는 성분은 프린지 회전 모듈에서 cos/sin 성분을 곱하여 16레벨의 계단식 위상회전을 실시하는 부작용으로 판단된다. 개별 상관결과에서는 해당 주파수 성분의 위상 정밀도에 영향을 미치지만, 장시간 적분시 평균되어 사라지는 항이다.

그림 22의 시물레이션 시험에서는 주파수 채널의 시작 부근에서 유사 DC 성분이 검출되고 위상이 0도 부근에 집중되고 있는 현상으로 인해 지연추적 메모리의 설정오류가 있음을 보다 명확히 알 수 있다. 그리고 위상이 0도에 집중되는 현상이 유사 DC 성분에 의한 영향도 있지만 FFT 계산 모듈에서 under/overflow의 영향이 좀 더 명확한 것으로 판단되어 FPGA를 수정하기 전(ver. 1.0.3)의 버전에서 스케일링 값을 변경하여 시물레이션 데이터를 이용하여 시험하였다.

그림 23은 지연추적 모듈의 메모리 설정에 오류가 있는 FPGA 수정 전(ver. 1.0.3)의 FFT 스케일링 값을 3FFF와 413F로 설정한 경우의 시험결과를 나타낸 것이다. 그림 23(b)는 (a)와 비교하여 FFT under/overflow가 발생하지 않고 있는 것을 볼 수 있다. 여기서 사용된 스케일링 값은 시물레이션 데이터에 대해 FFT overflow가 발생하지 않는 최적의 값을 찾아서 적용한 것이다. 이 시험에서는 FFT 스케일링 값만을 변경한 것이지만, 그림 23(b)의 결과에서 위상 0도 집중현상이 없어지고 랜덤하게 나타나는 것을 볼 수 있다. 또한 FFT 과정에서 under/overflow가 발생하지 않았기 때문에 그림 23(a)와 비교하여 그림 23(b)는 실수 성분과 허수성분, 진폭 등에서 큰 값을 보이며, 유사 DC 성분도 거의 사라진 것을 알 수 있다. 래그 영역에서도 정상적인 무상관의 결과를 보인다.



(a) FFT 스케일링 값 3FFF



(b) FFT 스케일링 값 413F

그림 23. 스케일링 값에 따른 상관결과(FPGA 수정전)(ver. 1.0.3)

Fig. 23. Correlation result according to the scaling value (before FPGA modification)(ver. 1.0.3)

다음은 지연추적 모듈의 메모리 설정오류를 FPGA에서 수정하고(ver. 1.0.5), FFT 스케일링 값도 그림 23의 시험과 동일하게 3FFF, 413F를 각각 설정하여 시험하였다. 이 경우 그림 24에 나타낸 것과 같이 FFT 스케일링 값이 413F일 때 유사 DC 성분이 사라지고, 위상이 0도에 집중

되는 현상도 없어진 것을 알 수 있다(FFT 스케일링 값이 3FFF인 경우는 그림 22를 참조한다).

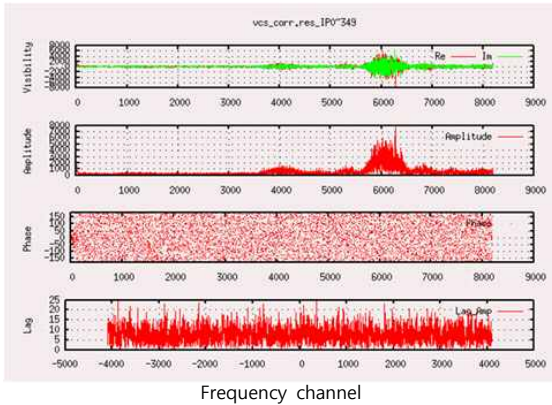


그림 24. 스케일링 값(413F)의 상관결과(FPGA 수정후)(ver. 1.0.5)

Fig. 24. Correlation result of scaling factor (413F) (after FPGA modification)(ver 1.0.5)

V. 결론

본 논문에서는 대전상관기의 상관결과에서 나타나고 있는 유사 DC 성분과 위상의 0도 집중현상에 대한 원인분석으로 정교한 지연추적을 담당하는 메모리설정 오류와 FFT 계산모듈의 under/overflow 문제를 발생시키는 스케일링 값의 영향에 따른 상관시험을 수행하고 그 결과를 고찰하였다. 대전상관기의 정교한 지연추적에는 링버퍼 메모리가 사용되고 있는데, 이 메모리의 데이터 읽기/쓰기 주소의 잘못된 설정으로 인해 상관출력에서 강한 DC 성분을 만들어 내는 것을 확인하였으며, 포트/스트림이 변경될 때의 1 세그먼트 데이터를 상관처리에 사용하지 않도록 메모리 설정을 수정하였다. 그리고 실험결과를 통하여 전파천문 관측데이터의 상관결과에서 밴드패스(bandpass) 시작채널의 위상이 0도에 집중되는 현상은 FFT 계산모듈의 스케일링 값이 적절한 값을 사용하지 않기 때문에 under/overflow가 발생하는 것을 확인하였다. FFT 계산모듈의 under/overflow 문제를 방지하기 위한 스케일링 값의 경우 KJJVN 관측망에 적절한 값을 찾아서 상관처리에 적용할 필요가 있다. 전파천문 관측데이터의 상관처리에 대해 정교한 지연추적 메모리 설정의 수정과 적절한 FFT 스케일링 값을 사용하여 상관처리 시험을 수행한 결과, 이전보다 SNR과 관측데이터의 전파세기가 향상되고, 유사 DC 성분과 위상 0도 집중현상이 나타나지 않는 것을 확인하였다.

향후에는 주어진 하드웨어의 리소스와 계산방법 등의 제한으로 발생하는 문제를 최소화할 예정이다.

참고 문헌

[1] 노덕규, 오세진, 염재환 외 15명, “2008년도 한일공동VLBI상관기 및 수신기 개발 결과보고서,” 한국천문연구원, pp. 3-100, 2008.
 [2] 오세진, 노덕규, 염재환 외 6명, “VLBI상관서비스시스템 본제품의 제작현장 성능시험,” 신호처리시스템학회 논문지 제12권, 제4호, pp. 322-331, 2011.
 [3] Takahashi F., Kondo T., and Koyama Y., Very Long Baseline Interferometer, Ohmsha, pp. 35-55. 2000.
 [4] Thompson, A. R., Moran, J. M., and Swenson, G. W.Jr., Interferometry and Synthesis in Radio Astronomy, 2nd Ed., (New York:John Wiley & Sons), pp. 289, 2001.
 [5] 오세진, 염재환, 노덕규 외 9명, “VCS의 지연추적과 프린지 회전에 대한 상관결과 고찰,” 신호처리시스템학회 논문지 제13권 제4호, pp. 220-232, 2012.
 [6] Alan V. Oppenheim and Ronald W. Schaffer, Discrete-Time Signal Processing, Prentice Hall, Chapter 9, 1989.



노 덕 규 (Duk-Gyoo Roh)

正會員

1985년 2월 서울대 천문학과(이학사)
 1994년 8월 동경대 천문학과(이학석사)
 1997년 8월 동경대 천문학과(박사수료)
 1985년 4월 ~ 현재 한국천문연구원 책임연구원

2005년 11월 ~ 2009년 3월 한국천문연구원 그룹장

※주관심분야 : 전파천문, VLBI상관기 개발



오 세 진 (Se-Jin Oh)

正會員

1996년 2월 영남대 전자공학과(학사)
 1998년 2월 영남대 전자공학과(석사)
 2002년 2월 영남대 전자공학과(박사)

2001년 9월 ~ 2002년 12월 대구과학대학 교수

2010년 6월 ~ 2011년 5월 한국천문연구원 상관기그룹장

2002년 12월 ~ 현재 한국천문연구원 선임연구원

※주관심분야 : 디지털신호처리, VLBI상관기 개발, 천문관측기기개발



염 재 환 (Jae-Hwan Yeom)

2005년 8월 한양대 정밀기계공(석사)
2005년~현재 한국천문연구원 선임연구원
※주관심분야 : 디지털신호처리, VLBI상
관기 개발



오 충 식 (ChungSik Oh)

2002년 2월 서울대 천문학과(이학사)
2006년 3월 동경대 천문학과(이학석사)
2009년 3월 동경대 천문학과(이학박사)
2009년 4월-2010년 11월 한국천문연구원
박사후연수원

2010년 12월 - 현재 한국천문연구원 선임연구원
※주관심분야 : 전파천문, Astrometry, VLBI상관처리



정 진 승 (JinSeung Jung)

正會員

2008년 2월 경남대 전자공학과(공학사)
2010년 2월 경남대 전자공학과(공학석사)
2010년 8월 ~ 현재 한국천문연구원 연구원

※주관심분야 : 디지털신호처리, FPGA 설계, 천문관측
기기 개발



정 동 규 (Dong-Kyu Jung)

2004년 8월 충남대 천문학과(이학사)
2006년 8월 충남대 천문학과(석사수료)
2012년 1월 ~ 현재 한국천문연구원 연구원

※주관심분야 : VLBI상관처리, 천문관측기기 개발

윤 영 주 (Young-Joo Yun)



1999년 2월 서울대 천문학과(이학사)
2001년 2월 서울대 천문학과(이학석사)
2011년 2월 서울대 천문학과(이학박사)
2011년 3월 ~ 현재 한국천문연구원 선임연구원

※주관심분야 : 전파천문, VLBI상관기 소프트웨어 개발



Tomoaki Oyama

1995년 3월 치바대학 전자공학(공학사)
2001년 3월 동경대 천문학과(이학석사)
2005년 3월 동경대 천문학과(이학박사)
1995년-2005년 일본국립천문대 VERA 연구원

2005년 4월 ~ 현재 일본국립천문대 연구원

※주관심분야 : 전파천문, VLBI상관처리



오제키 켄스케 (Kensuke Ozeki)

Elecs Industry Co. Ltd. 연구원
※주관심분야 : VLBI관측기기 개발



오누키 히로후미 (Hirofumi Onuki)

Elecs Industry Co. Ltd. 연구원
※주관심분야 : VLBI관측기기 개발