

나노초의 발진 기동 시간과 28 %의 튜닝 대역폭을 가지는 버블형 동작감지기용 광대역 콜피츠 전압제어발진기

Wideband Colpitts Voltage Controlled Oscillator with Nanosecond Startup Time and 28 % Tuning Bandwidth for Bubble-Type Motion Detector

신 임 휴 · 김 동 욱

Im-Hyu Shin · Dong-Wook Kim

요 약

본 논문에서는 감지기에서 특정 거리만큼 떨어진 곳에 버블 형태의 감지 영역을 형성하는 새로운 버블형 동작 감지기를 위해 나노초의 발진 기동 시간과 8.35 GHz의 중심주파수를 가지는 광대역 콜피츠 전압제어발진기를 설계 및 제작하였다. 전압제어발진기는 HEMT 소자 및 콜피츠 궤환 구조를 이용한 부성 저항부와 바랙터 다이오드 및 단락된 마이크로스트립 분기 선로를 이용한 공진부로 구성되었다. 패키징된 트랜지스터의 기생 인덕턴스로 인해 8.1 GHz에서 용량성 값에서 유도성 값으로 변하는 부성 저항부의 리액턴스 변화는 마이크로스트립 분기 선로와 직렬 캐패시터를 이용하여 보상하였다. 부성 저항 값을 결정하는 궤환 캐패시터들의 값을 조정함으로써 부성 저항 값 변화에 따른 발진 기동 시간 개선 여부와 부성 저항부의 입력 리액턴스 기울기 변화에 따른 대역폭 개선 여부도 조사되었다. 제작된 전압제어발진기는 2.3 GHz(28 %)의 튜닝 대역폭과 4.1~7.5 dBm의 출력 전력, 그리고 2 nsec 이하의 발진 기동 시간을 가지는 것으로 측정되었다.

Abstract

This paper presents a wideband Colpitts voltage controlled oscillator(VCO) with nanosecond startup time and a center frequency of 8.35 GHz for a new bubble-type motion detector that has a bubble-layer detection zone at the specific distance from itself. The VCO circuit consists of two parts; one is a negative resistance part with a HEMT device and Colpitts feedback structure and the other is a resonator part with a varactor diode and shorted shunt microstrip line. The shorted shunt microstrip line and series capacitor are utilized to compensate for the input reactance of the packaged HEMT that changes from capacitive values to inductive values at 8.1 GHz due to parasitic package inductance. By tuning the feedback capacitors which determine negative resistance values, this paper also investigates startup time improvement with the negative resistance variation and tuning bandwidth improvement with the reactance slope variation of the negative resistance part. The VCO measurement shows the tuning bandwidth of 2.3 GHz(28 %), the output power of 4.1~7.5 dBm and the startup time of less than 2 nsec.

Key words : Colpitts, Voltage Controlled Oscillator, Motion Detector, Wideband, Startup Time

I. 서 론

무인 보안 관련 산업의 시장 규모는 전 세계적으

「이 논문은 2012년도 정부(교육부)의 재원으로 한국연구재단의 지원을 받아 수행된 기초연구사업임(2012R1A1A4A01001464).」

충남대학교 전파공학과(Department of Radio Science and Engineering, Chungnam National University)

· Manuscript received September 11, 2013 ; Revised October 30, 2013 ; Accepted November 4, 2013. (ID No. 20130911-10S)

· Corresponding Author : Dong-Wook Kim (e-mail : dwkim21c@cnu.ac.kr)

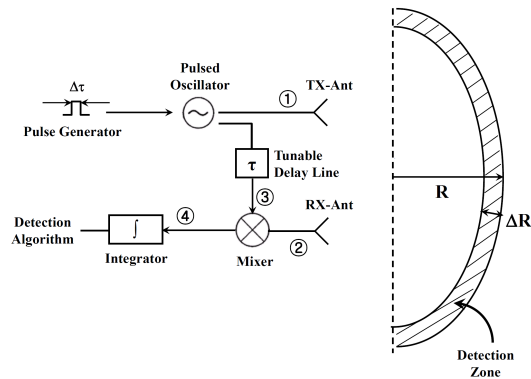
로 보안의 중요성이 부각되면서 증대되고 있으며, 특히 9/11 테러 이후 매년 60 % 이상의 고성장을 기록하고 있다. 그림 1은 기존의 구역 감지에서 탈피하여 버블 형태의 경계(boundary) 감시가 가능한 새로운 개념의 동작감지기의 블록도와 각 단자에서의 송신 및 수신 신호를 나타내는 도식도이다^[1]. 버블이라는 용어는 그림 1(a)에서 물체를 감지하는 감지 영역인 ΔR 을 의미하며, 이 감지 영역을 제외한 모든 영역에서의 움직임은 동작감지기가 감지를 못하고 ΔR 로 규정된 감지 영역 내에 있거나, 이 영역을 통과하는 경우에만 감지기가 동작한다. 결국 감지 영역 내의 모든 움직임을 허용함과 동시에 외부로부터의 침입만을 감지하고자 할 경우에 효과적으로 사용할 수 있다. 감지기 대비 ΔR 의 상대적 위치 R 은 송신 펄스를 전력 분배나 전력 결합을 통해 수신부로 보낼 때 지연되는 시간에 의해 결정될 수 있으며, 감지 영역을 규정짓는 ΔR 은 발진기 신호의 펄스폭에 의해 결정될 수 있다($\Delta R=c\Delta\tau/2$). 따라서 감지 영역을 명확히 하고, 경계(ΔR)를 충분히 좁게 만들기 위해서는 발진기를 구동하는 펄스폭이 충분히 작아야 하며, 발진기가 좁은 폭의 펄스에 대해서도 충분히 안정적으로 발진을 하여야 한다.

본 논문에서는 UWB 주파수 대역(7.2~10.2 GHz) 내에서 2 nsec($\Delta R=30$ cm)의 펄스폭에 대해 안정적으로 발진하는 광대역 콜피츠 전압제어발진기를 설계하고 제작하였다. 발진기 회로의 분석을 통하여 발진기의 발진 기동 시간과 대역폭의 개선 여부를 조사하고, 제작된 광대역 콜피츠 전압제어발진기의 성능이 새로운 버블형 동작감지기에 활용이 가능함을 보여줄 것이다.

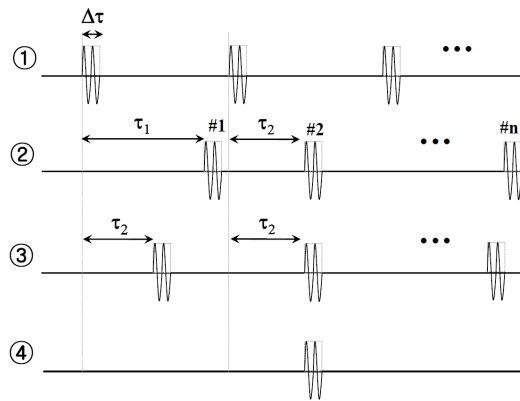
II. 설계 내용

2.1 전압제어발진기 회로 구성

그림 2와 같이 설계된 전압제어발진기 회로는 1-포트 부성 저항 발진기로 볼 수 있으며, 일반적으로 부성 저항부와 공진부의 리액턴스 값은 상쇄되어 발진기의 주파수를 결정하고 부성 저항부와 공진부의 저항의 합이 음수이면 소신호 발진조건을 만족하게 된다^[2].



(a) 블록도
(a) Block diagram



(b) 각 단자에서의 신호도
(b) Signal diagram at each ports

그림 1. 새로운 버블형 동작감지기
Fig. 1. The new bubble-type motion detector.

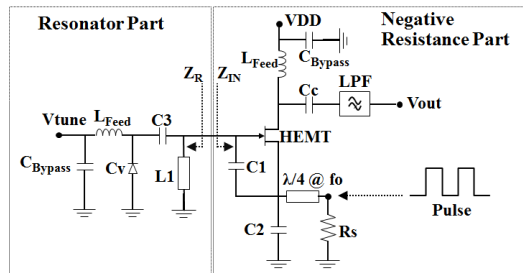


그림 2. 설계된 전압제어발진기 회로도
Fig. 2. Circuit diagram of the designed VCO ($V_{DD}=1.1$ V, $I_D=16$ mA, $C_{Bypass}=4.7$ μ F, $L_{Feed}=2.2$ nH, $C_c=C_3=0.5$ pF, $R_s=10$ Ω (CW mode)).

부성 저항부는 패키징된 HEMT 소자(NE33284A)의 게이트-소스, 소스-접지 간에 캐패시터를 연결한

공통드레인 콜피츠 구조를 기본으로 하여 설계하였으며, 공진부는 접지로 단락된 마이크로스트립 분기선로(L_1)와 직렬 캐패시터(C_3), 그리고 바랙터 다이오드(C_1)를 이용하여 설계하였다. 출력부는 저역 통과 필터(LFCN-113+)를 연결하여 고조파에 의한 출력 신호의 왜곡을 최대한 줄이고자 하였으며, 공통 드레인 콜피츠 구조의 출력부를 트랜지스터의 소스 단자에 위치시키는 일반적인 방법과 달리 출력부 연결에 따른 부성 저항의 저하를 줄이고 출력 전력을 높이기 위해 본 논문에서는 드레인 단자에 출력부를 위치시켰다.

발진기의 부성 저항부는 트랜지스터의 게이트 단자에서 바라본 입력 임피던스(Z_{in})의 실수부를 의미하며, 트랜지스터의 게이트-소스 캐패시터 C_1 과 소스-접지 캐패시터 C_2 로 구성되는 콜피츠 케환 구조에 의해 형성되고, 부성 저항의 크기는 두 캐패시터들의 비에 의하여 결정된다^[3]. 트랜지스터는 소스 단자에 저항(R_s)을 삽입하여 연속파(CW) 모드에서 자체 바이어스를 하였으며, 게이트 단자가 마이크로스트립 분기 선로를 통해 접지로 연결되어 있으므로 게이트-소스 간에는 저항, R_s 에 걸린 전압의 (-) 값이 나타나게 되어 저항 값을 조정할 경우 드레인 전류를 조절할 수 있게 된다. 또한, 소스 단자와 연결된 $\lambda/4$ 길이의 마이크로스트립 선로는 설계 주파수에서 높은 임피던스 값을 형성하여 부성 저항을 형성하는 케환 구조에 최소로 영향을 미치게 된다.

발진기의 공진부는 바랙터 다이오드와 직렬 캐패시터, 그리고 접지로 단락된 마이크로스트립 분기선로로 구성된다. Skyworks사의 바랙터 다이오드(SMV2019-079LF)는 0~20 V의 역방향 바이어스 전압에 대하여 2.2~0.3 pF의 값을 가지며, 수 GHz 대역에서는 바랙터 다이오드의 기생 인덕턴스가 리액턴스 값에 영향을 준다. 예를 들어, 0~6 V의 역방향 바이어스 전압 조건일 때 8 GHz에서 바랙터 다이오드의 리액턴스는 + (인덕턴스) 값을 가지게 된다. 따라서 바랙터 다이오드에 캐패시터를 직렬로 연결하여 기생 인덕턴스 성분으로 인한 효과를 상쇄하였다. 또한, 직렬 캐패시터는 0 V의 게이트 단자 전압과 바랙터 다이오드의 제어 전압(Vtune)을 서로 차단시키는 디커플링(decoupling) 캐패시터 역할도 수행하게 된다.

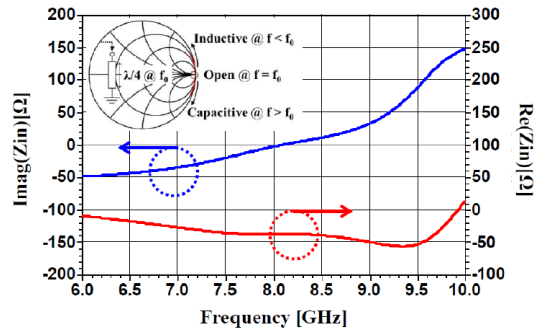


그림 3. 부성 저항부의 입력 임피던스 변화
Fig. 3. Input impedance at the gate of the negative resistance part.

앞서 설명하였듯이 1-포트 부성 저항 발진기는 부성 저항부와 공진부의 리액턴스 총합이 발진기의 주파수를 결정하기 때문에 설계 대역에서 캐패시턴스 성분에서 인덕턴스 성분으로 변하는 부성 저항부의 입력 리액턴스 성분을 적절히 보상할 필요가 있다. 그림 3은 부성 저항부의 게이트 단자에서 바라본 입력 임피던스의 변화를 보여주고 있다. 입력 임피던스는 9.9 GHz까지 부성 저항을 가지지만, 리액턴스는 8.1 GHz를 기준으로 -(캐패시턴스)에서 +(인덕턴스) 값으로 변화하고 있다. 바랙터 다이오드와 직렬 연결된 캐패시터가 부성 저항부의 리액턴스 변화를 상쇄시켜 광대역의 발진주파수를 형성할 수 있게 하며, 적절히 설계된 단락된 마이크로스트립 분기선로 또한 제한적이지만 부성 저항부의 리액턴스를 보상하게 된다. 본 설계에서는 단락된 분기선로로 $W=0.2$ mm, $L=6.9$ mm의 마이크로스트립 전송선을 사용하였다. 또한, 분기선로는 접지와 직접 연결되어 있기 때문에 트랜지스터의 게이트 전압은 0 V가 되며, 이는 소스 단자에 저항을 연결할 경우 게이트-소스 전압을 (-) 값으로 만들어 자체 바이어스를 형성하게 해준다.

전압제어발진기의 펄스 입력에 따른 발진 파형을 측정할 때에는 트랜지스터의 게이트-소스 전압을 제어하는 일정한 진폭의 펄스 신호를 소스 단자에 인가하였다. 구성된 전압제어발진기의 제작에는 상대 유전율(ϵ_r)이 3.55인 RO4003 기판을 사용하였으며, ADS Harmonic Balance 시뮬레이션과 Transient 시뮬레이션을 이용하여 설계하였다^[4].

2-2 부성 저항에 따른 발진 기동 시간의 변화

발진기가 2개의 극점을 가지는 전달함수로 표현된다고 할 때 발진기의 기동 시간은 아래 식 (1)에 나타낸 바와 같이 잡음으로부터 유기되는 외부 자극 $v_i(t)$ 에 대한 자연 응답(natural response)와 강제응답(forced response)으로 출력 전압 $v_o(t)$ 를 표현할 수 있다⁵⁾.

$$v_o(t) = f(v_i(t)) + Ae^{-\frac{\omega_o}{2Q}(1-A_{loop})t} \cos(\omega'_o t) \quad (1)$$

여기서 첫 번째 항은 입력에 의존하는 DC 성분이며, 두 번째 항의 A 는 초기 조건에 의존하는 계수이고, ω_o 는 정상 상태에서의 발진주파수, Q 는 회로의 품질계수, A_{loop} 는 발진 루프의 이득, ω'_o 는 과도응답 상태에서의 발진주파수를 나타낸다. 발진 기동 시간을 줄이기 위해서는 지수함수(exponential function)의 지수를 크게 할 필요가 있는데, 본 논문에서는 A_{loop} 를 향상시키기 위해 바이어스 전류를 전달컨덕턴스(g_m)가 큰 값으로 설정하였다. 따라서 발진기의 설계는 저전력 동작보다는 빠른 기동 시간에 주안점을 두어 이루어졌다. 트랜지스터의 이득을 증가시키는 방법 이외에 회로의 Q 를 낮추는 방법을 사용할 수가 있는데, 이를 위해 본 논문에서는 부성 저항의 크기를 조정하였다.

앞서 설명하였듯이 발진기의 부성 저항 값은 게이트 단자에서 바라본 입력 임피던스(Z_{IN})의 실수부를 의미하며, 트랜지스터의 게이트-소스 캐패시터 C_1 과 소스-접지 캐패시터 C_2 의 비에 의하여 크기가 결정된다. 발진기의 부성 저항 값은 발진기 회로가 구성하는 페루프 관점에서 보았을 때 신호의 반사계수 크기에 비례하므로 부성 저항 값 차이에 따른 발진 기동 시간의 개선 여부를 조사할 필요가 있다. 따라서 콜피츠 케환 구조를 형성하는 두 캐패시터 C_1 과 C_2 의 값을 조정하여 8 GHz에서 발진기의 부성 저항 값 변화에 따른 발진 기동 시간 특성을 시뮬레이션 하였고, 그림 4에 결과를 나타내었다.

그림 4를 보면 $C_1=0.2$ pF, $C_2=0.3$ pF일 때 부성 저항은 약 -20 Ω 의 값을 보였고, 발진 기동 시간은 약 2.4 nsec이며, 부성 저항 값이 커질수록 발진 기동 시간이 단축되는 것을 알 수 있었다. 부성 저항 값이

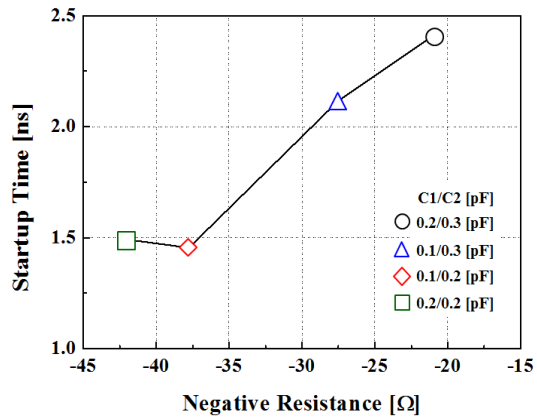


그림 4. 부성 저항 값의 변화에 따른 발진 기동 시간
Fig. 4. Startup time with variation of negative resistance.

대략 -37 Ω 인 $C_1=0.1$ pF, $C_2=0.2$ pF를 기점으로 부성 저항 값이 커짐에도 불구하고 발진 기동 시간은 단축되지 않고 비슷한 값으로 유지되는 것을 알 수 있었다.

2-3 입력 리액턴스에 따른 튜닝 대역폭 변화

그림 5에 C_1 과 C_2 의 값에 따른 부성 저항부와 공진부의 리액턴스 변화를 나타내었다. 공진부의 리액턴스 변화는 바랙터 다이오드에 가해진 전압에 따라 변화하였고, 부성 저항부의 리액턴스는 캐패시터 C_1 과 C_2 의 값에 따라 변화되었다. 발진주파수가 결정되는 조건은 부성 저항부와 공진부의 두 리액턴스가 상쇄되는 것이므로 공진부의 리액턴스, $\text{Imag}(Z_R)$ 과 부성 저항부의 리액턴스, $\text{Imag}(Z_{IN})$ 이 서로 크기가 같고, 반대의 부호일 때 발진주파수가 형성된다. 이때 부성 저항부의 리액턴스의 기울기가 완만할 때 0~20 V로 가변되는 공진부의 리액턴스와 만나는 교점의 부분이 넓어지므로 발진기의 대역폭이 넓어진다. 따라서 그림 5에서 나타낸 바와 같이 캐패시터 C_1 , C_2 의 값이 각각 0.1 pF와 0.2 pF일 때 부성 저항부의 리액턴스의 기울기가 제일 완만하여 부성 저항부와 공진부의 리액턴스 교점 부분이 제일 넓고, 그에 반해 캐패시터 C_1 , C_2 의 값이 각각 0.2 pF, 0.3 pF일 때는 부성 저항부의 리액턴스의 기울기가 비교적 커 부성 저항부와 공진부의 리액턴스 교점 부분이 제일 좁다.

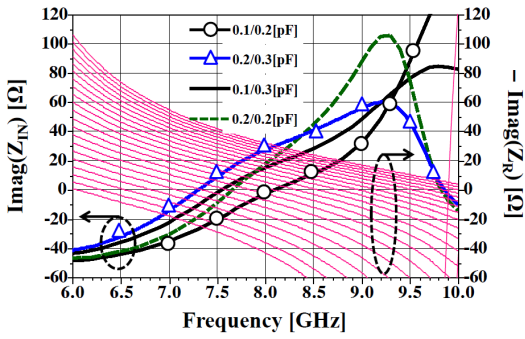
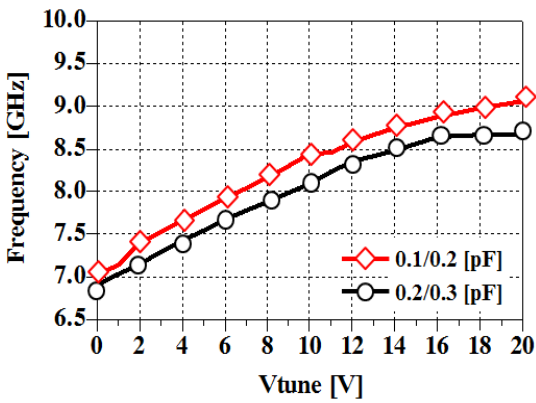


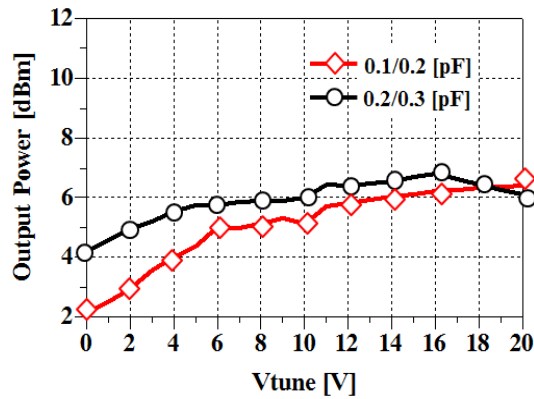
그림 5. 캐패시터 C_1, C_2 값에 따른 공진부와 부정 저항부의 리액턴스 변화
 Fig. 5. Reactance variation of the negative resistance part and resonator part with the variation of C_1 and C_2 .

2.4 전압제어발진기 시뮬레이션

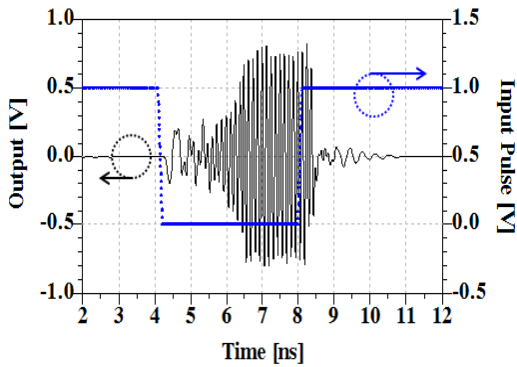
그림 4와 그림 5에 나타난 결과를 종합할 때 캐패시터 C_1, C_2 의 값이 0.1 pF, 0.2 pF일 때 발진 기동 시간이 단축됨과 동시에 대역폭이 가장 넓은 것이라 예상되었으며, 이를 시뮬레이션을 통해 캐패시터 C_1, C_2 가 각각 0.2 pF, 0.3 pF일 때의 대역폭 및 발진 기동 시간 결과와 비교하였다. 발진 기동 시간의 시뮬레이션에서는 실제 측정 상황을 고려하여 R_s 효과를 배제한 상태에서 트랜지스터의 소스에 직접 펄스를 인가하였다. 전압제어발진기의 ADS Harmonic Balance 시뮬레이션 결과와 Transient 시뮬레이션 결과를 이용하여 캐패시터 C_1, C_2 의 값이 각각 0.1 pF, 0.2 pF일 때와 0.2 pF, 0.3 pF일 때의 주파수 튜닝 범



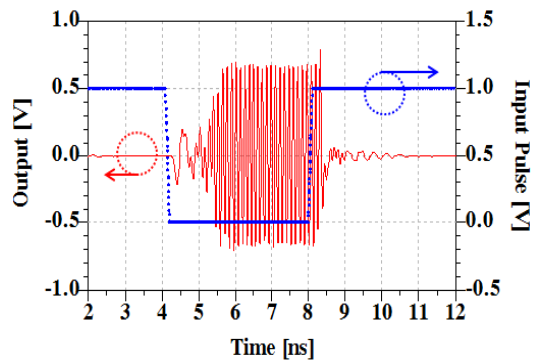
(a) 전압제어발진기의 튜닝 범위
 (a) Tuning range of VCO



(b) 전압제어발진기의 출력 전력
 (b) Output power of VCO



(c) 발진파형(8 GHz, $C_1/C_2=0.2/0.3$ pF)
 (c) Oscillation waveform(8 GHz, $C_1/C_2=0.2/0.3$ pF)



(d) 발진파형 (8 GHz, $C_1/C_2=0.1/0.2$ pF)
 (d) Oscillation waveform (8 GHz, $C_1/C_2=0.1/0.2$ pF)

그림 6. 전압제어발진기의 시뮬레이션 특성
 Fig. 6. Simulated performance of the VCO.

위와 출력 전력, 그리고 8 GHz에서의 발진 파형을 그림 6에 나타내었다. 캐패시터 C_1 , C_2 가 0.1 pF, 0.2 pF인 경우 발진기의 튜닝 범위는 7.03~9.06 GHz, 출력 전력은 약 2.2~6.4 dBm, 발진 기동 시간은 약 1.45 nsec의 특성을 보였으며, 캐패시터 C_1 , C_2 가 0.2 pF, 0.3 pF인 경우 발진기의 튜닝 범위는 6.91~8.67 GHz, 출력 전력은 약 4.2~6.8 dBm, 발진 기동 시간은 약 2.42 nsec의 특성을 보였다. 전자의 경우가 후자의 경우보다 튜닝 대역폭 측면에서 약 270 MHz 정도 큰 값을 보였으며, 발진 기동 시간도 약 0.97 nsec 정도 향상된 값을 보여주었다.

III. 제작 및 측정

앞서 설계된 내용을 바탕으로 그림 7과 같이 전압제어발진기를 제작하였으며, 측정된 전압제어발진기의 성능을 그림 8에 나타내었다. 캐패시터 C_1 , C_2 가 0.1 pF, 0.2 pF인 경우 발진기의 주파수 튜닝 범위는 7.22~9.47 GHz, 출력 전력은 약 4.1~7.5 dBm의 특성을 보였으며, 캐패시터 C_1 , C_2 가 0.2 pF, 0.3 pF인 경우 발진기의 튜닝 범위는 7.16~9.05 GHz, 출력 전력은 약 5.3~6.7 dBm의 특성을 보였다. 전자의 경우가 후자보다 튜닝 대역폭 측면에서 360 MHz 정도 크게 나온 것을 알 수 있다.

발진 기동 시간을 측정하기 위해 시뮬레이션에서 설명한 바와 같이 트랜지스터의 소스에 직접 펄스 신호를 인가하여 펄스 모드로 전압제어발진기를 구동하였다. 설계된 발진기는 0 V의 게이트-소스 전압에서 동작하고, -0.7 V의 게이트-소스 전압에서는 동작하지 않으므로 트랜지스터의 소스에 0.7 V의 진폭과 4 nsec의 펄스폭을 가지는 펄스 신호가 인가되도록 한 후 발진기를 구동하였다.

발진 기동 시간 측정에 미치는 영향을 최소화하기 위해서는 입력되는 펄스 신호의 상승 및 하강 시간이 발진 기동 시간에 비해 아주 작아야 하므로 100 psec의 펄스 상승 및 하강 시간을 가지는 Agilent사의 Pulse Pattern Generator 81133A를 이용하여 펄스를 인가하였으며, Wide-bandwidth Oscilloscope 86-100A를 이용하여 발진 파형을 측정하였다. 발진기의 출력단에 사용된 저역 통과 필터는 약 0.5 dB의 삽입손실을 가지고 있으며, 측정 장비의 입력 허용전압

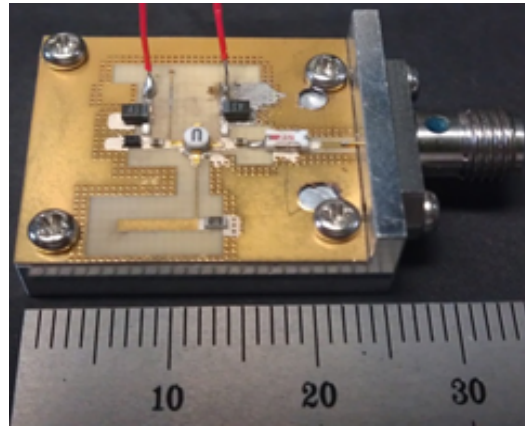


그림 7. PCB 기판으로 제작된 전압제어발진기
Fig. 7. The fabricated VCO on the PCB substrate.

제한으로 출력단에 3 dB 감쇄기를 추가 삽입하여 측정을 진행하였다. 또한, 트랜지스터의 DC 바이어스 전압과 펄스 신호의 중첩으로 인해 실제 소스에 인가된 전압은 시뮬레이션과는 약간 다른 g_m 을 갖는 전압으로 설정되었다. 따라서 측정된 펄스 파형은 발진기의 시뮬레이션 출력 파형보다 작은 크기의 펄스 파형을 보여주고 있지만, 발진 기동 시간의 판단에는 영향을 주지 않는다. 측정 결과, 캐패시터 C_1 , C_2 가 0.1 pF, 0.2 pF인 경우 약 1.5 nsec의 발진 기동 시간 특성을 보였으며, 캐패시터 C_1 , C_2 가 0.2 pF, 0.3 pF인 경우는 약 2.5 nsec의 발진 기동 시간 특성을 보였다. 시뮬레이션 값과 비교해 보면 전자의 경우는 약 50 psec 정도, 후자의 경우는 약 80 psec 정도 발진 기동 시간이 지연된 특성을 보였으며, 전자의 경우가 약 1.0 nsec 정도 발진 기동 시간이 단축되는 것을 알 수 있다. 표 1에 캐패시터 C_1 , C_2 에 따른 시뮬레이션 결과와 측정 결과를 비교하여 나타내었다.

동작감지기의 예리한 감지 영역을 위하여 발진 기동 시간을 줄이려면 트랜지스터의 g_m 값을 증가시켜 소신호 루프 이득을 높이는 방법^{[6],[7]}, 차동으로 구성된 발진기에서 공진회로 또는 부하회로를 비대칭으로 구성하는 방법^[8] 등을 사용할 수 있으며, 이외에도 구동 전류를 증가시키거나 공진기의 Q 값을 의도적으로 낮추는 방법^[5]을 사용할 수도 있다. 제작 평가된 전압제어발진기의 발진 기동 시간을 추가적으로 개선하기 위해 공진기의 Q 값을 의도적으로 낮추는 방안을 현재 연구 중에 있다.

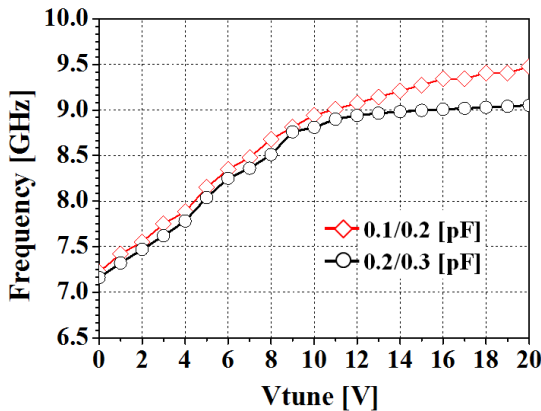
표 1. 전압제어발진기의 시뮬레이션 및 측정 결과 비교
Table 1. Comparison of simulated and measured results of the VCO.

파라미터	$C_1/C_2=0.1/0.2$ pF		$C_1/C_2=0.2/0.3$ pF	
	시뮬레이션	측정	시뮬레이션	측정
튜닝 범위 [GHz]	7.03~9.06	7.22~9.47	6.91~8.67	7.16~9.05
기동 시간 [nsec]	1.45	1.50	2.42	2.50
출력 전력 [dBm]	2.17~6.42	4.10~7.46	4.17~6.80	5.25~6.66

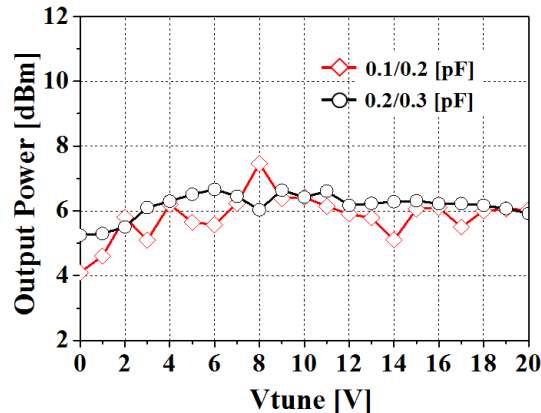
그림 9는 8 GHz에서 측정된 전압제어발진기의 위상잡음 특성을 나타내고 있다. 위상잡음의 측정은

Agilent E5052A signal source analyzer를 사용하여 측정되었다. 측정 결과에 따르면 캐패시터 C_1, C_2 의 변화에 따른 위상잡음의 특성 변화는 거의 없었으며, 이는 회로 공진부의 Q 가 일정하여 위상잡음에 영향을 주지 않았기 때문이다. 위상잡음 측정 결과, 1 MHz의 오프셋 주파수에서 약 -120 dBc/Hz 이하의 위상잡음 특성을 보였으며, 비블형 동작감지기는 송신신호와 같은 수신 신호를 서로 혼합하는 코히런트 (Coherent) 감지 방식을 사용하기 때문에 위상잡음 특성의 기준이 엄격하지 않다. 따라서 측정된 위상잡음 특성은 비블형 동작감지기 활용에 있어 충분히 적합하다고 할 수 있다.

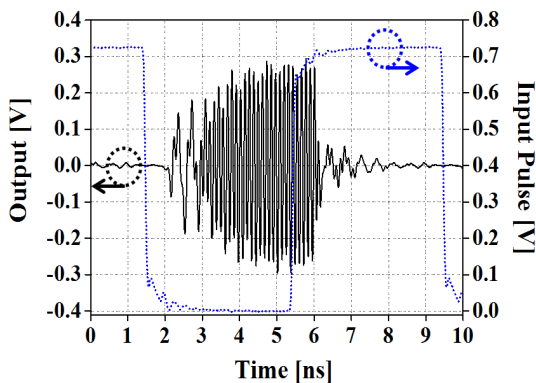
본 논문에서 설계 및 제작된 VCO의 성능을 평가하기 위해 유사한 발진주파수를 가지는 기존의 VCO



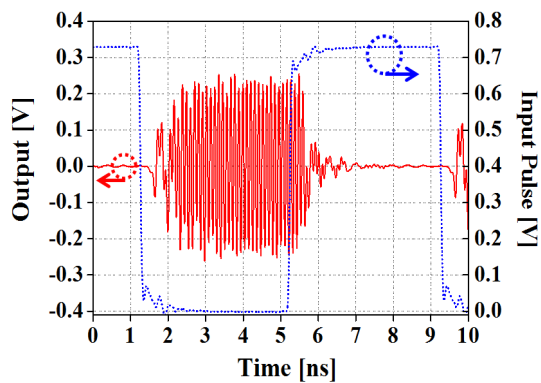
(a) 전압제어발진기의 튜닝 범위
(a) Tuning range of VCO



(b) 전압제어발진기의 출력 전력
(b) Output power of VCO



(c) 발진파형(8 GHz, $C_1/C_2=0.2/0.3$ pF)
(c) Oscillation waveform(8 GHz, $C_1/C_2=0.2/0.3$ pF)



(d) 발진파형(8 GHz, $C_1/C_2=0.1/0.2$ pF)
(d) Oscillation waveform(8 GHz, $C_1/C_2=0.1/0.2$ pF)

그림 8. 측정된 전압제어발진기 특성
Fig. 8. Measured performance of the VCO.

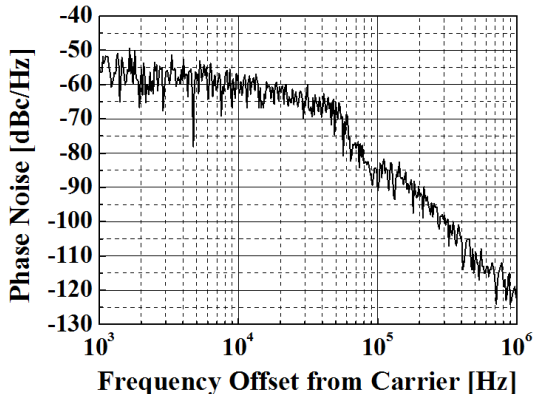


그림 9. 8 GHz에서 측정된 전압제어발진기의 위상잡음
Fig. 9. Measured phase noise of the VCO at 8 GHz.

결과들과 비교하여 표 2에 나타내었다. 표 2의 Figure of Merit(FOM)은 식 (2)에 제시된 것처럼 1 mW DC 전력을 기준으로 산정한 값을 사용하였다⁹⁾.

$$FOM = PN(f_{offset}) - 20 \log \left(\frac{f_o}{f_{offset}} \right) + 10 \log \left(\frac{P_{diss}}{1 \text{ mW}} \right) \quad (2)$$

표 2에 나타난 바와 같이 제작된 발진기는 빠른 기동 시간을 위해 다소 높은 소모 전력을 사용하였음에도 광대역의 튜닝 대역폭과 우수한 위상잡음으로 양호한 FOM 지수를 보여주고 있다.

IV. 결 론

새로운 버블형 동작감지기에 활용될 중심주파수 8.35 GHz의 하이브리드 광대역 콜피츠 전압제어발진기를 구현하였다. 발진기는 HEMT 소자 및 콜피츠 케환 구조를 이용한 부성 저항부와 바랙터 다이오드 및 단락된 마이크로스트립 분기 선로를 이용한 공진부로 구성되어 있으며, 패키징된 트랜지스터의 기생 인덕턴스로 인한 부성 저항부의 리액턴스 변화를 직렬 캐패시터와 단락 마이크로스트립 분기 선로를 이용하여 상쇄시켰다. 부성 저항 값을 결정하는 콜피츠 케환 구조의 캐패시터 값을 조정하여 부성 저항 값 변화에 따른 발진 기동 시간 개선 여부와 부성 저항부의 입력 리액턴스 기울기 변화에 따른 대역폭 개선 여부도 분석되었다. 측정된 발진기의 성능은 0 ~ 20 V의 제어 전압 변화에 따라 대역폭 2.3 GHz(중

표 2. 제작된 전압제어발진기의 성능 비교
Table 2. Performance comparison of the fabricated VCO and previously published VCOs.

	f_{osc} [GHz]	튜닝 범위 [GHz]	V_{DD} [V]	소모 전력 [mW]	위상 잡음 [dBc/ Hz]	기동 시간 [nsec]	FOM [dBc]
Ref. [10]	8.00	0.25	3.0	24.0	-117.0	-	-181.3
Ref. [11]	8.00	1.20	3.0	36.0	-106.2	-	-168.7
Ref. [12]	8.50	0.40	0.7	6.0	-121.6	-	-192.4
This work	8.35	2.30	1.1	27.5	-123.0	1.5	-187.0

[주] 위상잡음은 1 MHz offset 주파수 기준

심 주파수 기준 튜닝 비율=28%)를 가지는 7.2~9.5 GHz의 발진주파수 범위와 4.1~7.5 dBm의 출력 전력, 그리고 2 nsec($\Delta R=30 \text{ cm}$) 이하의 발진 기동 시간 특성을 보였다. 제작된 전압제어발진기는 나노초 이하의 발진 기동 시간을 가지는 펄스모드 발진기 개발에 응용될 것이며, 가변 지연 선로와 함께 조립되어 무인 보안 시스템을 위한 새로운 버블형 동작감지기 제작에 활용될 것이다.

References

- [1] D. W. Kim, "Bubble-type motion detector", *Korea Patent 10-1293241*, Jul. 2013.
- [2] G. Gonzales, *Microwave Transistor Amplifiers Analysis and Design, 2ndEd.*, Prentice Hall Inc., 1997.
- [3] M. K. Kazimierczuk, D. Murthy-Bellur, "Loop gain of the common-drain colpitts oscillator", *International Journal of Electronics and Telecommunications*, vol. 56, no. 4, pp. 423-426, Nov. 2012.
- [4] *Advanced Design System, Agilent Technologies.*
- [5] A. D. Berny, R. G. Meyer, and A. Niknejad, "Analysis and design of wideband LC VCOs", *Technical Report, No. UCB/EECS-2006-50*, University of California at Berkeley, May 2006.
- [6] X. Li, David J. Allstot, "Gm-booster common gate LNA and differential colpitts VCO/QVCO in 0.18- μm CMOS", *IEEE J. Solid-State Circuits*, vol. 40, no. 12, pp. 2609-2619, Dec. 2005.

- [7] Chang-Hsi Wu, Wai-Chi Fang, and Ning-Yuan Wu, "Design of low power VCO using gm boosted technique for WLAN applications", *2011 IEEE International Conference on Consumer Electronics-Berlin(ICCE-Berlin)*, pp. 337-339, 2011.
- [8] Joshua H. Kim, Michael M. Green, "Fast startup of LC VCO using circuit asymmetries", *2011 20th European Conference on Circuit Theory and Design(ECCTD)*, pp. 69-72, 2011.
- [9] J. -O. Plouchart, H. Ainspan, M. Soyuer, and A. Ruehli, "A fully-monolithic SiGe differential voltage controlled oscillator for 5 GHz wireless applications", *IEEE RFIC Symposium Digest*, pp. 57-60, Jun. 2000.
- [10] D. Baek, T. Song, E. Yoon, and S. Hong, "8-GHz CMOS quadrature VCO using transformer-based LC tank", *IEEE Microw. Wireless Compon. Lett.*, vol. 13, no. 10, pp. 446-448, Oct. 2003.
- [11] J. Lee, Y. Kim, E. Lee, C. Kim, and P. Roblin, "A 8-GHz SiGe HBT VCO design on a low resistive silicon substrate using GSML", *IEEE Trans. Circuits and Systems I: Regular Papers*, vol. 54, no. 10, pp. 2128-2136, Oct. 2007.
- [12] C. H. Chang, C. Y. Yang, "A low-voltage high-frequency CMOS LC-VCO using a transformer feedback", in *Proc. IEEE RFIC Symposium*, pp. 545-548, Jun. 2008.

신 임 휴



2012년 2월: 충남대학교 전기정보통신공학부 (공학사)
 2012년 3월~현재: 충남대학교 전자전파정보통신공학과 석사과정
 [주 관심분야] 수동초고주파 부품, 초고주파 및 밀리미터파 회로 및 시스템

김 동 욱



1990년 2월: 한양대학교 전자통신공학과 (공학사)
 1992년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)
 1996년 8월: 한국과학기술원 전기 및 전자공학과 (공학박사)
 1991년 8월~2000년 5월: LG종합기술원 선임연구원
 2000년 6월~2002년 8월: (주)텔레포스 연구소장
 2002년 9월~2004년 9월: 에스원기술연구소 응용기술팀장
 2009년 6월~2009년 12월: 한국전자통신연구원 초빙연구원
 2010년 1월~2011년 1월: 미국 UCSD Visiting Scholar
 2004년 10월~현재: 충남대학교 전자공학과 교수
 [주 관심분야] 초고속 및 초고주파 집적회로, 마이크로파 및 밀리미터파 전력증폭기 모듈, 근거리 레이더 모듈