

내부 고조파 조정 회로로 구성되는 고효율 370 W GaN HEMT 소형 전력 증폭기

A Compact 370 W High Efficiency GaN HEMT Power Amplifier with Internal Harmonic Manipulation Circuits

최명석 · 윤태산 · 강부기 · 조삼열

Myung-seok Choi · Tae-san Yoon · Bu-gi Kang · Samuel Cho

요 약

본 논문에서는 내부 고조파 조정 회로로 구성되는 셀룰러와 L-대역용 소형의 고효율 370 W GaN(Gallium Nitride) HEMT(High Electron Mobility Transistor) 소형 전력 증폭기(PA)를 구현하였다. 원천 및 2차 고조파 주파수에서 동시에 높은 효율을 내기 위해 새로운 회로 정합 형태를 적용했다. 소형화를 위하여 새로운 41.8 mm GaN HEMT와 2개의 MOS(Metal Oxide Semiconductor) 캐패시터를 구성 물질의 변화를 이용하여 열 저항을 개선한 10.16×10.16×1.5T mm³ 크기의 새로운 패키지에 와이어 본딩으로 결합하였다. 드레인 바이어스 48 V 인가 시, 개발된 GaN HEMT 전력 증폭기는 370 W 포화 출력 전력(Psat.)과 770~870 MHz에서 80 % 이상, 1,805~1,880 MHz에서 75 % 이상의 드레인 효율(DE)을 나타내었다. 이는 지금까지 보고된 셀룰러와 L대역에서 GaN HEMT 전력 증폭기 중 최고의 효율과 출력 전력 특성이다.

Abstract

In this paper, a compact 370 W high efficiency GaN(Gallium Nitride) HEMT(High Electron Mobility Transistor) power amplifier(PA) using internal harmonic manipulation circuits is presented for cellular and L-band. We employed a new circuit topology for simultaneous high efficiency matching at both fundamental and 2nd harmonic frequency. In order to minimize package size, new 41.8 mm GaN HEMT and two MOS(Metal Oxide Semiconductor) capacitors are internally matched and combined package size 10.16×10.16×1.5T mm³ through package material changes and wire bonded in a new package to improve thermal resistance. When drain biased at 48 V, the developed GaN HEMT power amplifier has achieved over 80 % Drain Efficiency(DE) from 770~870 MHz and 75 % DE at 1,805~1,880 MHz with 370 W peak output power(Psat.). This is the state-of-the-art efficiency and output power of GaN HEMT power amplifier at cellular and L-band to the best of our knowledge.

Key words : GaN HEMT, Compact Size Package, High Power, High Efficiency, Internal Harmonic Termination

I. 서 론

RF(Radio Frequency) 전력 증폭기에 사용되는 반

도체 소자의 경우, 출력 특성을 극대화하기 위하여 전 세계적으로 다방면의 연구가 진행되고 있다. 이 중 GaN(Gallium Nitride)은 재료적인 특징으로 인하

「이 연구는 2013학년도 (주)RFHIC 연구비의 지원으로 연구되었음.」

(주)RFHIC PA1팀(Power Amp 1 Team, RFHIC Corporation)

· Manuscript received August 30, 2013 ; Revised October 15, 2013 ; Accepted October 22, 2013. (ID No. 20130830-05S)

· Corresponding Author : Myueng-seok Choi (e-mail : mschoi@rfhic.com)

표 1. Si, GaAs 및 GaN 반도체 재료의 특성
Table 1. Si, GaAS & GaN material property of semiconductor.

Parameter	Why?	Unit	Si	GaAs	GaN
V_{Peak}	Transit time	10^7 cm/s	1	2	2.5
E_{BK}	Voltage swing	10^5 V/cm	5.7	6.4	40
E_g	Charge density	eV	1.2	1.42	3.4
K	Heat removal	W/cm · K	1.3	0.5	2.9
T_{max}	Cooling system	℃	300	300	700

여 광대역, 고출력, 고효율, 소형화의 조건에 부합하며, 이는 에너지 절감에 유용하기에 친환경적인 차세대 화합물 플랫폼으로 각광 받고 있다.

표 1은 규소(Si), 갈륨비소(GaAs), 질화갈륨(GaN) 반도체 재료의 특성을 보여준다^{[1],[2]}. GaN은 Si에 비해 와이드 밴드 갭 $E_g = 3.4$ eV로 약 3배, 절연파괴 전계 $E_{BK} = 40 \times 10^5$ V/cm 약 8배, 전자의 포화 속도가 $V_{peak} = 2.5 \times 10^7$ cm/s로 약 2.5배 높다. 이러한 특징으로 전력 밀도(W/mm)는 기존 Si 기반의 LDMOS(Lateral Double diffused MOS)보다 10배 이상 GaAs 보다는 8배 이상 높다. 고온 열전도는 $K=2.9$ W/cm.k로 Si에 비해 2배, GaAs에 비해 약 6배 높고, 열적안정성은 $T_{max}=700$ ℃로 높은 고온에서 안정적으로 동작된다. 이러한 장점으로 현재 90 % 이상 수입에 의존하고 있는 LDMOS 전력 증폭기는 점차 GaN HEMT(High Electron Mobility Transistor) 전력 증폭기(PA)로 대체되고 있다.

본 논문에서는 효율 향상에 가장 큰 영향을 주는 2차 고조파 성분을 조정하는 내부 고조파 조정 회로를 2개의 MOS(Metal Oxide Semiconductor) 캐패시터와 와이어 본딩 인덕터를 이용하여 구현하였다. 작은 패키지 크기로 인해 발생하는 열적 열화를 피하기 위해서 기존 패키지 구성 재질과 다른 새로운 조합을 이용하여 소형의 새로운 패키지를 제작하고, 열 저항(θ_{jc})을 향상하였다. 300 W 이상의 고 전력을 내기 위한 기존의 GaN HEMT 전력 증폭기 구현 방법보다 간소화한 새로운 41.8 mm GaN HEMT die를 적용하여 보다 작은 패키지에서 높은 출력 전력을 구현하고, 출력 특성을 향상하였다. 개발된 전력 증폭기는 패키지 크기는 $10.16 \times 10.16 \times 1.5T$ mm³이며, 최대 포화 출력 전력(P_{sat}) 370 W 이상, 800 MHz 대

역에서 드레인 효율(DE) 80 % 이상, 1,800 MHz 대역에서 DE 75 % 이상의 고효율 특성을 나타내었다. 이는 지금까지 보고된 단일 종단의 GaN HEMT 전력 증폭기 중 동일 크기 대비 최고의 포화 출력 전력과 드레인 효율을 나타낸다.

II. 내부 고조파 조정 회로 설계

그림 1은 개발된 370 W GaN HEMT 전력 증폭기의 개략도를 나타낸다. 입력 정합 회로는 외부 정합 회로와 2차 고조파 제거 구동 정합 회로^[3]로 구성되어 있다. 각각의 구동 정합 회로는 전송 선로 인덕터 L_1 과 2차 고조파 반사 커패시터 C_1 , 2차 고조파 조정 커패시터 C_2 로 구성되어 있다. C_2 는 2차 고조파 주파수에서 단락 조건을 만들고, C_1 은 2차 고조파 반사 위상을 조정한다. C_2 의 전기적 길이는 짧기 때문에 원천 주파수에서 무시될 수 있다. 각 FET 셀에 대해 구동 정합 회로를 적용하여, 2차 고조파 요소들은 효과적으로 FET 셀에서 반사된다.

그림 2는 원천 및 2차 고조파 주파수에서 구동 정합 회로의 등가 회로를 나타낸다. 위에서 언급한 바와 같이, C_2 는 거의 원천 주파수에서 임피던스 변화에 영향을 주지 않는다. C_1 과 L_1 은 원천 주파수에서 LC 저역 통과 필터처럼 동작한다. 따라서 원천 주파수의 정합이 잘 이루어진다. C_1 은 2차 고조파 주파수에서 단락이다. L_1 과 C_2 는 2차 고조파 주파수에서 목표 임피던스를 단락 임피던스로 변환한다.

그림 3은 원천 및 2차 고조파 주파수에서 목표 임피던스와 디자인 포인트를 나타낸다. 목표 임피던스

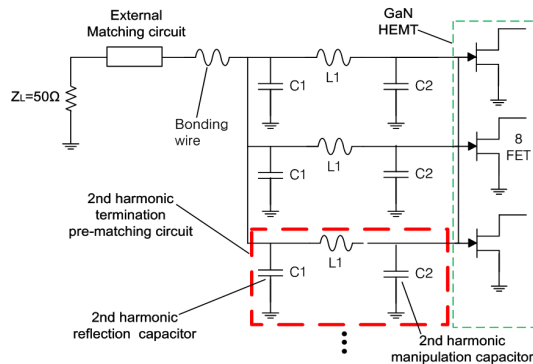


그림 1. 개발된 전력 증폭기의 개략도
Fig. 1. Schematic diagram of the developed PA.

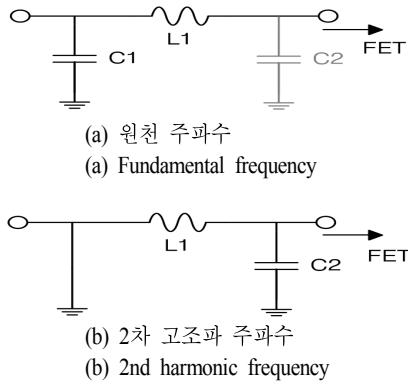


그림 2. 2차 고조파 제거 구동 정합 회로의 등가 회로
Fig. 2. Equivalent circuits of the 2nd harmonic termination pre-matching circuit.

는 단위 FET 셀의 원천 및 2차 고조파 소스 풀의 측정에 의해 얻어졌다. 그림 3에서 임피던스는 $Z_{source} = 2.4 - j8.68 \Omega$, $Z_{source_2nd} = 2.1 - j0.83 \Omega$ 이다. 디자인 포인트와 목표 임피던스는 잘 일치한다. 이는 구동 정합 회로가 원천 및 2차 고조파 주파수에서 알맞은 정합을 이루도록 하여 높은 효율을 얻을 수 있음을 나타낸다.

III. 열 저항 고려

열 저항(thermal resistance) 개선은 비교적 작은 냉각 장치로도 고온에서 안정적으로 구동되어 제품 소형화 및 경량화에 도움이 되며, 이는 전력 증폭기 제작에 매우 유용하다. 열 저항을 간단히 정리하면, 식 (1)과 같이 구성 요소인 저항 시리즈의 합으로 표

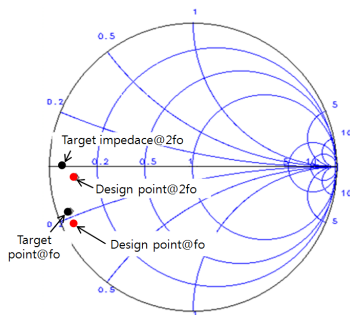


그림 3. 원천 주파수와 2차 고조파의 목표 임피던스와 디자인 포인트
Fig. 3. Target impedances and design points at fundamental and 2nd harmonic frequencies.

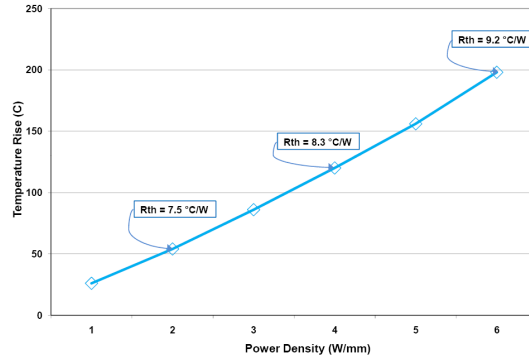


그림 4. GaN HEMT die 특성, 열 저항 vs. 전력 밀도
Fig. 4. Characteristic of the GaN HEMT die, thermal resistance versus power density.

현될 수 있다^[4].

$$\theta_{jc} = \theta_{Die} + \theta_{Die\ attach} + \theta_{Package} \quad (1)$$

기본적인 수식이지만, 이것은 전체 열전달 원리가 어떻게 구성되어 있는지 이해하는데 중요하다. GaN HEMT die의 크기가 증가될수록 열 저항은 증가되며, 이를 줄이려면, 패키지 자체의 크기는 커져야 한다. 이는 열 저항이 패키지와 GaN HEMT die 크기 간 trade-off 되므로 이를 고려하여 선택해야 됨을 말해준다.

그림 4는 전력 밀도 증가에 따른 열 저항의 변화를 보여준다. GaN HEMT die의 열 저항 특성은 전력 밀도 대해 비선형적으로 증가되며, 이는 출력 전력이 높은 전력 증폭기일수록 열 저항 고려가 매우 중요함을 보여준다.

그림 5는 41.8 mm GaN HEMT die를 나타낸다. 기존에는 300 W급 이상의 고 출력을 얻기 위해 200 W급 GaN HEMT die 두 개를 와이어 본딩으로 결합하여 사용한다^[5]. 이는 출력 전력을 높이는 장점이 있으나, GaN HEMT die 크기와 die 접착 면적이 증가되어 열적 손실이 커지고 전력 밀도가 커지면 열 저항은 비선형적으로 증가되어 큰 패키지가 요구된다. 제안된 방식은 GaN HEMT die 하나로 구현되며, 치수는 $5,260 \times 920 \mu m^2$ 이다. 8 유닛의 FET 셀로 구성되어 있고, 각각의 FET는 병렬로 결합된다. 게이트 폭(W_g)은 $550 \mu m$ 로 76개의 게이트로 구성되므로 $550 \mu m \times 76 ea = 41.8 mm$ 이다. GaN HEMT die의 크기는 기존의 30% 이상 축소된다.

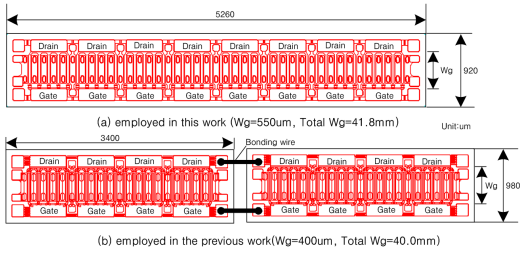


그림 5. GaN HEMT 다이. (a) 제안 (b) 기존
Fig. 5. GaN HEMT die. (a) employed in this work and (b) employed in the previous work.

표 2. 구성 재료 변경 특성

Table 2. Characteristic impacts due to material alterations.

	Conventional work ^{[14],[15]}		This work
Material	CMC(1:1:1), $T=1.0$ mm		S-CPC, $T=1.5$ mm (0.4:0.1:0.5:0.4:0.1)
K[W/mK] (measured)	300(165)		335(278)
θ_{jc} [°C/W]	1.22	0.75	0.60
P_{sat} [W]	200	240	370
Size[mm ²]	10.34×10.34	34.16×9.91	10.16×10.16

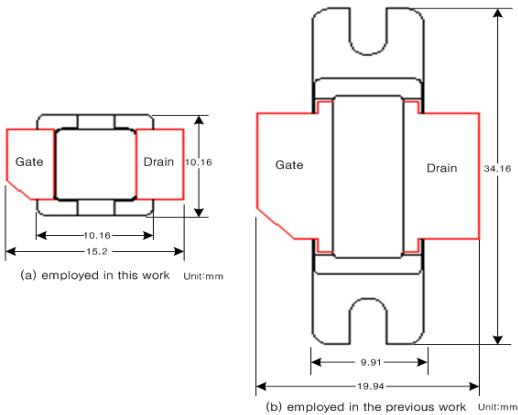


그림 6. GaN HEMT 패키지. (a) 제안 (b) 기존
Fig. 6. GaN HEMT packages. (a) employed in this work and (b) employed in the previous work.

그림 6은 새로운 GaN의 HEMT die를 적용할 수 있도록 제안된 패키지를 기존 방식과 함께 표시했다. 앞에서 언급했듯이 패키지는 크기는 커질수록 열 저항이 내려가나, 새로운 GaN HEMT die를 적용하면 패키지의 크기 10.16×10.16 mm²에 실장이 가능

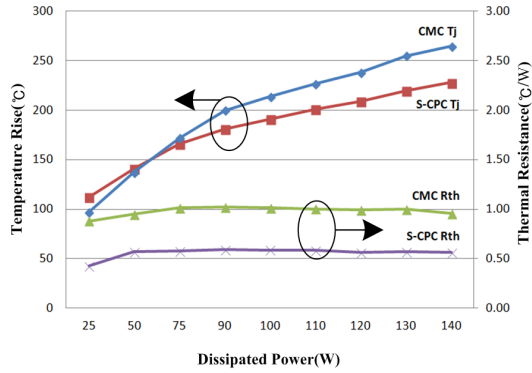


그림 7. 구성 재료 변경에 따른 열 저항, 접합 온도 vs. 소모 전력

Fig. 7. Thermal resistance and junction temperature versus dissipated power due to material alterations.

해서 종전의 70 % 이하로 줄이는 것이 가능하다.

표 2는 기존의 패키지와 새롭게 개발된 패키지 간의 주요 규격 수치를 나타낸다. 제안된 패키지의 물질 조합은 S(Super)-CPC(Cu/Mo₇₀/Cu/Mo₇₀/Cu)=0.4 : 0.1 : 0.5 : 0.1 : 0.4이고, 두께는 1.5T mm이며, 기존 조합은 CMC(Cu/Mo/Cu)=1 : 1 : 1로 구성 물질로 구성되고, 두께는 1.0T mm이다^[4]. GaN HEMT die 접착은 두 종 모두 AuSn=80/20의 조합으로 접합된다. 측정된 S-CPC 조합의 열전도(T_c)는 278 W/mK로 CMC 조합 165 W/mK에 비해 41 % 이상 향상된다. 이 점에 착안하여 개발된 GaN HEMT 패키지에는 S-CPC 조합을 적용하였다. 그 결과, 열 저항은 비슷한 크기의 패키지에 비해 47 % 향상되고, 비슷한 열 저항을 나타내는 패키지에 비해서는 그 크기를 1/3로 줄일 수 있다. 이는 제안된 구성재료의 패키지의 조합이 기존보다 더 나은 열 분산 매체를 제공하는 패키지 재료임을 나타낸다.

그림 7은 구성 재료 변경 시 소모 전력에 따른 접합 온도와 열 저항의 변동 결과를 보여준다. 전체의 접합 온도 특성은 기존에 비해 20 % 향상되었고, 열 저항 특성을 보면 제안된 S-CPC 조합의 GaN HEMT 패키지의 경우 종전의 CMC 조합보다 1.2°C/W에서 0.60°C/W로 이전에 비해 50 % 향상되었다. 이는 기존 LDMOS의 8배 GaAS의 3배 이상 개선된 수치로 제안된 GaN HEMT 패키지가 좁은 면적과 높은 온도에서도 어려움 없이 동작됨을 나타낸다.

IV. Class-F Simulation 및 설계

설계에 사용된 simulator는 Agilent(社)의 ADS이며, 설계와 실험에 사용한 소자는 RFHIC(社)의 370 W급 GaN HEMT인 IR08370P와 IR18370P를 사용하였다. 위 소자의 시뮬레이션 모델을 통해 전압, 전류 곡선을 그려본 결과, 소자의 Knee 전압이 -3 V임을 확인할 수 있다. 소자의 출력 전력이 370 W임을 고려할 때 class-B 바이어스 조건에서 소자가 최대 전력을 낼 수 있도록 하기 위한 부하 임피던스(R_{opt})는 식 (2)와 같이 구해진다.

$$R_{opt} = \frac{V_{fund}}{I_{fund}} = \frac{48 V - (-3 V)}{1.0 A} = 51.0 \Omega \quad (2)$$

여기에서 V_{fund} 와 I_{fund} 는 출력 기본 성분 전압 및 전류의 크기를 나타낸다. Class-F 전력 증폭기의 경우에는 Class-B 증폭기와 비교할 때, 전류의 기본 성분은 동일하지만, 전압의 기본 성분이 $4/\pi$ 배 증가하게 되므로 class-F의 R_{opt} , class-F는 R_{opt} , class-B의 $4/\pi$ 배인 64.97 Ω 이 된다. 하지만 본 논문에서는 홀수 고조파의 경우 3차 성분까지 조정하기 때문에, 1.125배가 증가된 57.38 Ω 임피던스를 가져야만 최대 출력을 얻을 수 있게 된다⁶⁾.

일반적인 전력 증폭기에서 최대 전력을 내기 위해서는 소자의 증속 전류원에서 바라보는 기생 성분의 임피던스는 R_{opt} 가 되어야 한다. 하지만 소자 내부로 들어가서 볼 수가 없기 때문에 정확한 임피던스 확인이 불가능하다. 반면, 패키지 바깥쪽인 electrode에서 고조파 임피던스를 확인할 수가 있는데, 이는 전력 증폭기 내부의 여러 가지 기생 성분과 함께 패키지 효과가 고려되어 나온 임피던스이다.

본 논문은 소자의 전류원에서 임피던스 확인이 불가능하다는 실제적인 상황을 고려하여 electrode에서 소자 내부까지의 기생 성분들을 아래와 같은 방법으로 추출하여 더욱 정교한 설계가 되도록 제안하였다. 동일한 소자인 RFHIC(社)의 IR(08)18370P로 PA를 제작하여 실험한 결과를 살펴보면 다음과 같은 방법으로 소자 내부를 추측할 수 있다.

일반적으로 전력 증폭기가 최대 전력을 낼 때 전류원에서 바라보는 임피던스를 R_{opt} 라고 하면, 식 (2)에서와 같이 바이어스 동작 점을 통해 쉽게 계산

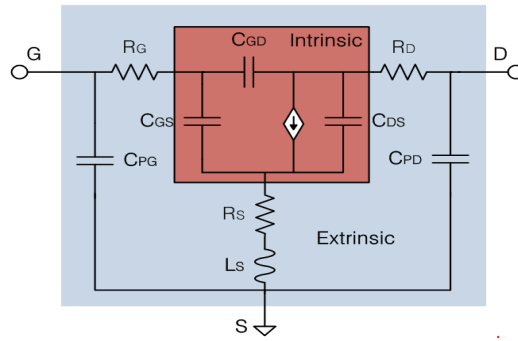


그림 8. GaN HEMT 대신호 등가 회로
Fig. 8. Large signal equivalent circuit of GaN HEMT.

해낼 수 있다. 로드 풀 장비를 이용하여 최대 전력을 낼 때 electrode에서 바라본 임피던스는 800 MHz는 $Z_{load}=3.5-j3.09 \Omega$ 이며, 1,800 MHz $Z_{load}=5.9-j0.6 \Omega$ 이라는 값을 얻을 수 있다. 소자 내부에 존재하는 여러 가지 기생 성분들과 함께 패키지 효과의 영향으로 이러한 임피던스 차이가 생기게 되는데, 이는 대신호 등가 모델을 통해 더욱 자세히 살펴볼 수가 있다⁷⁾.

그림 8은 GaN HEMT의 대 신호 등가 회로이다. 앞에서 기생 성분들과 패키지 효과 등이 존재함을 알 수 있는데, 본 논문은 이러한 여러 가지 성분들 중에 가장 큰 영향을 미칠 것이라고 추측할 수 있는 C_{DS} 와 L_b 를 간단한 매칭을 통해 구함으로써 정확한 설계를 도모하였다⁸⁾.

Class-B 동작시 소자가 최대 전력을 낼 때, 스미스 차트를 통해 R_1, R_2 (electrode에서 바라본 임피던스)와 R_{opt} 사이에 존재하는 여러 가지 매칭 중, 전력이 큰 소자임을 고려하여 가장 간단하면서도 실현 가능한 값을 예측해 본 결과, 800 MHz의 경우 $C_{DS} : 13 \text{ pF}$, $L_b : 1.8 \text{ nH}$ 를 1,800 MHz의 경우 $C_{DS} : 12 \text{ pF}$, $L_b : 1.5 \text{ nH}$ 를 얻을 수 있었다. 위 값은 정확한 값은 아니더라도 불확실한 소자 내부 회로를 예측할 수 있다는 사실만으로 상당한 큰 의미가 있다고 할 수 있다.

Advanced Design System(ADS)를 이용한 시뮬레이션에서 추출된 C_{DS} 와 L_b 를 바탕으로 소자 내부를 예측하고, 이를 포함하여 출력 단의 정합회로와 고조파 조정 회로를 설계하였다.

그림 10에서는 시뮬레이션을 위한 회로 구성도를

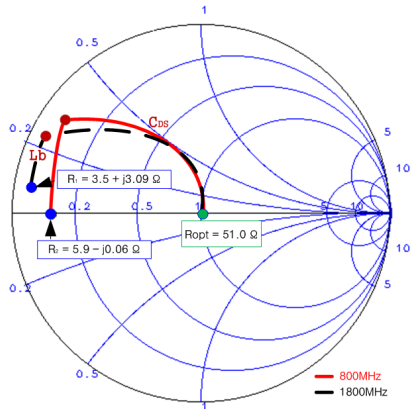


그림 9. 간단한 매칭을 통한 C_{DS} 와 L_b 의 추출
Fig. 9. Extract C_{DS} and L_b by smith chart matching.

표 3. S-parameter 시뮬레이션 고조파 임피던스
Table 3. Harmonic impedance of S-parameter simulation results.

Harmonic impedance	Fund	2nd	3rd
Ideal [800 / 1,800 MHz]	57.38 Ω	0 Ω	∞
Simulation [800 / 1,800 MHz]	58.35 - j3.06 Ω	0.50 - j0.01 Ω	137.9 - j13.06 Ω

보여준다. 고조파 조정 회로를 살펴보면, 2차 고조파의 경우 $\lambda/4$ 라인을 통해 A 지점에서 단락을 만들고, 3차 고조파의 경우에는 두 개의 $\lambda/12$ 라인을 통해 단락, 다시 한 개의 $\lambda/12$ 라인을 통해 A 지점에서 개방으로 만들게 된다. 이러한 임피던스 정보는 소자 내부로 들어가게 되면서 상당히 많이 달라지는데, 추출된 C_{DS} 와 L_b 를 바탕으로 튜닝 라인을 조정해 가며 전류 원 앞에서 각 고조파에 대해 원하는 임피던스가 되도록 하였다^[9].

이렇게 구성된 출력 단 회로의 S-파라미터 시뮬레이션 결과를 그림 11에서 확인할 수 있다. 그 결과는 2차, 3차 고조파에서 각각 단락에 가까운 작은 임피던스와 상당히 큰 임피던스를 나타내고 있으며, 이를 통해 고조파 조정 회로가 적절히 설계되었음을 알 수 있다.

기본 성분 에 대해서는 소자 내부의 증속 전류원에서 R_{opt} , class-F의 임피던스를 바라보고 출력 단에

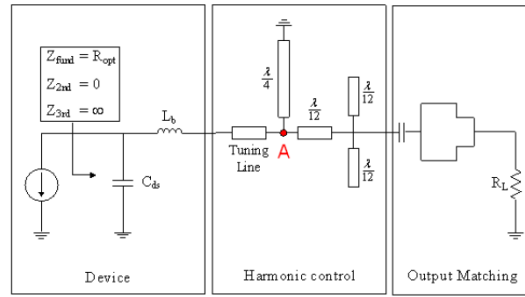


그림 10. 출력 단 시뮬레이션 개략도
Fig. 10. Output stage simulation schematic.

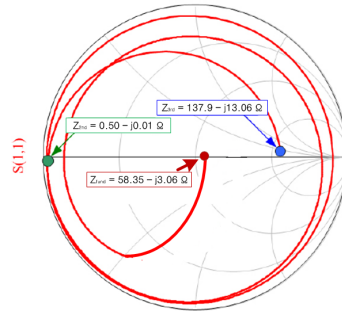
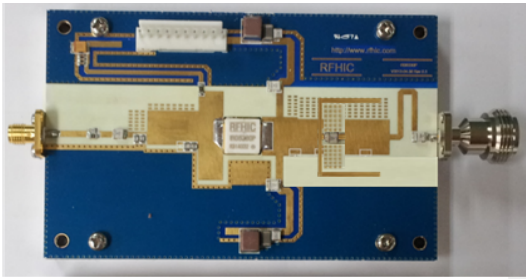


그림 11. 출력 단 회로 S-parameter 시뮬레이션 결과
Fig. 11. S-parameter simulation results at output stage.

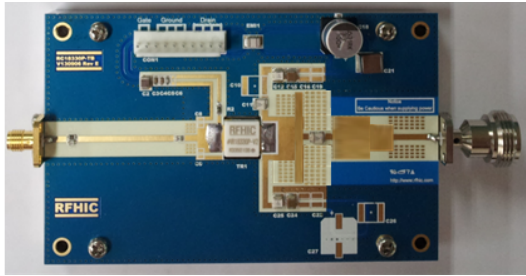
서 최대 전력을 낼 수 있도록 설계하였다. 이렇게 설계된 출력 단 회로의 L_b 와 C_{DS} 를 제거하고, 소자에 연결하여 시뮬레이션 한 결과, 출력 전력 55.68 dBm에서 800 MHz는 DE 75 %, 1,800 MHz 72 %임을 확인할 수 있었다.

V. 제작 및 측정

그림 12는 800 MHz, 1,800 MHz 대역의 각 주파수 별로 제작된 GaN HEMT 전력 증폭기 사진을 나타낸다. GaN HEMT는 Gate에 음전원이 인가되지 않은 상태에서 Drain 전압이 인가될 경우, 소자가 손상을 입거나 상황에 따라 소손될 가능성이 있기 때문에 음 전원에 적합한 바이어스 회로와 바이어스를 순차적으로 인가하기 위한 FET 및 OP-AMP 등을 이용하여 바이어스 회로와 Sequence 회로 및 Main Voltage Drop에 의한 보호회로 사용을 권장하나, 제작된 Test Board에는 테스트의 목적이 GaN HEMT 전력 증폭기의 성능 확인이기에 본 논문에서는 따로 구현되지 않았다.



(a) 770~870 MHz

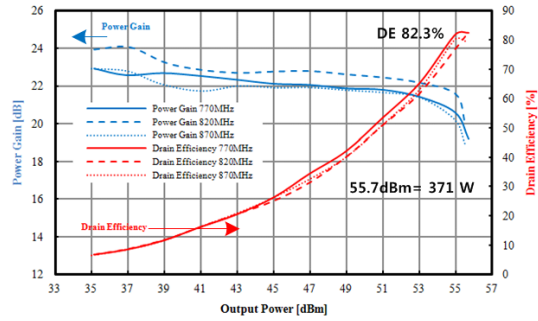


(b) 1,805~1,880 MHz

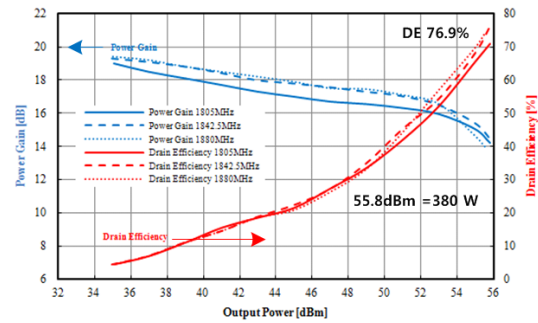
그림 12. GaN HEMT 전력 증폭기 사진
Fig. 12. Photograph of the GaN HEMT PA.

입력 정합 회로는 외부 정합 회로와 패키지 내에 구현된 2차 고조파 제거 구동 정합 회로로 구성되어 있다. 이는 새롭게 제안된 게이트 폭 41.8 mm GaN HEMT die와 5.61×0.71×0.25T mm³ 크기를 갖는 2개의 MOS 캐패시터를 구성 물질의 변화를 이용하여 열 저항을 개선한 새로운 패키지에 와이어 본딩으로 결합하여 구현하였다. 패키지 내의 구동 정합 회로는 원천 및 2차 고조파 주파수에서 알맞은 정합을 이루도록 하여 높은 효율을 얻기 위해 사용되었다. 패키지의 크기는 10.16×10.16×1.5T mm³이다. 출력 정합 회로는 시뮬레이션에서 추출된 C_{DS}와 L_b를 바탕으로 소자 내부를 예측하고, 전력 증폭기에서 최대 전력을 내기 위해서 소자의 종속 전류원에서 바라보는 기생 성분의 임피던스 R_{opt}를 반영하여 출력단의 정합회로와 고조파 조정 회로를 설계하였다. 제작된 전력 증폭기는 Rogers(社) RO4350B 기판을 사용하였으며, 증폭기의 바이어스는 V_{ds}=48 V, V_{gs}=-3.02 V로 I_q가 0 A인 Class B 전력 증폭기의 바이어스 조건에서 동작시켰고, 크기는 110×70 mm²이다.

측정된 GaN HEMT 전력 증폭기의 해당 주파수에 포화 출력 전력, 드레인 효율 대 주파수 특성은 그림 13에 표시된다. 측정 조건은 pulse width=100 μsec,



(a) 770~870 MHz



(b) 1,805~1,880 MHz

그림 13. 측정된 GaN HEMT 전력 증폭기의 포화 전력, 드레인 효율 vs. 주파수. 펄스 동작 조건 V_{ds}=48 V

Fig. 13. Measured peak power, drain efficiency versus frequency of the GaN HEMT PA. under pulse operation with V_{ds}=48 V.

duty cycle=10 %이다. 포화 출력 전력 770~870 MHz에서 최대 55.7 dBm(370 W), 1,805~1,880 MHz 대역에서 55.8 dBm(380 W) 고출력 특성을 나타내었고, 이 때 드레인 효율은 각 82.3 %, 76.9 % 드레인 효율 특성을 나타내었다.

그림 14는 2-tone 혼변조 시험 특성 결과를 나타낸다. 2-tone 간격을 10 MHz에서 100 MHz까지 10 MHz 간격으로 넓혀 측정하였으며, 2-tone 전력은 53.2 dBm 기준으로 측정하였다. 측정 결과는 800 MHz 대역의 경우는 tone 간격 10 MHz 이상에서 IM3는 -25 dBc 이하, IM5는 -30 dBc 이하, 1,800 MHz 대역의 경우는 tone 간격 10 MHz 이상에서 IM3는 -23 dBc 이하, IM5는 -35 dBc 이하의 높은 선형성 특성을 나타내었다.

그림 15에는 800 MHz, 1,800 MHz GaN HEMT로 개발된 전력 증폭기의 효율 및 출력 전력 동향을 나

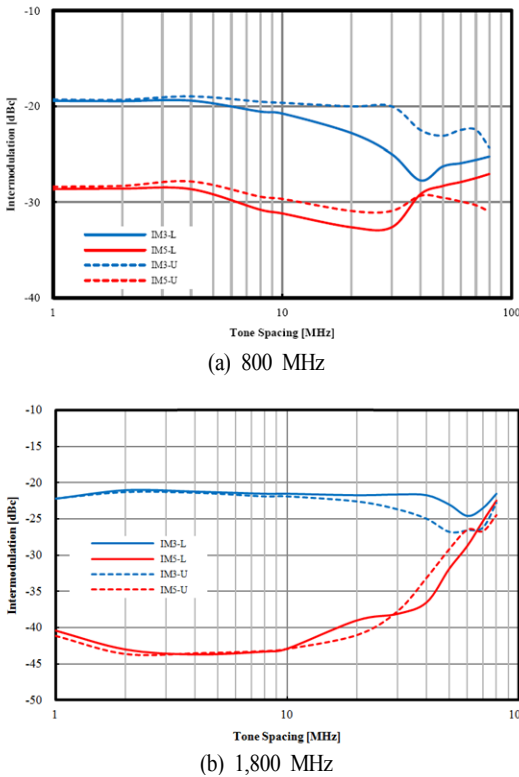


그림 14. GaN HEMT 전력 증폭기 IM3, IM5 vs. tone 간격. 2-tone 전력=53.2 dBm, $V_{ds}=48$ V
 Fig. 14. IM3, IM5 versus tone spacing the GaN HEMT PA. under operation with 2-tone power=53.2 dBm, $V_{ds}=48$ V.

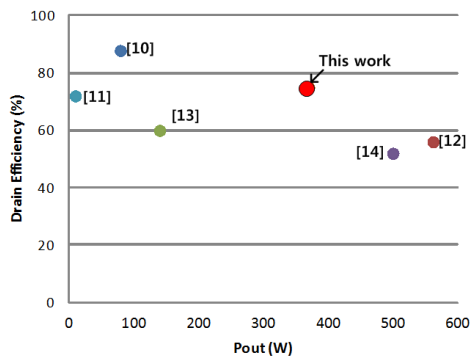


그림 15. 800 MHz과 1,800 MHz GaN HEMT 전력 증폭기 최신 전력과 효율 동향
 Fig. 15. State-of-the efficiency and power in GaN HEMT power amplifier at 800 MHz and 1,800 MHz.

타내었다. 개발된 GaN HEMT 전력 증폭기는 800 MHz와 1,800 MHz 대역에서 최대 출력 전력과 드레

인 효율 특성을 나타낸다^{[10]~[15]}.

VI. 결 론

본 논문에서는 최근 활발히 연구되고 있는 GaN HEMT 전력 증폭기를 800 MHz와 1,800 MHz 각기 두 대역에 최적화 하여 시뮬레이션을 진행하였고, 실제 제품을 제작, 테스트 보드를 이용하여 측정하였다. 동작 주파수는 800 MHz(770~870 MHz, OBW 100 MHz) 셀룰러 대역과 1,800 MHz(1,805~1880 MHz OBW 75 MHz) L-band 대역으로 고조파 조정 회로를 이용한 정합을 이용한 2차 고조파 조정을 통해 800 MHz 대역에서 80 %, 1,800 MHz에서 75 %의 이상의 드레인 효율 특성을 나타내었다. 제품을 소형화하여 구현하기 위해 새롭게 구성된 41.8 mm GaN HEMT die를 적용하여 종전의 2개의 GaN HEMT die를 연결하는 방식을 한 개로 바꾸어 작은 패키지에 실장을 가능하게 구현하였고, 작은 패키지로 인해 발생 할 수 있는 열적 성능 저하 문제는 새로 제안된 S-CPC 재질로 성분을 변경 적용하여 열 저항은 $\theta_{jc}=0.65^\circ\text{C/W}$ 로 기존 대비 46 % 향상하였으며, 가로×세로×높이=10.16×10.16×4.05 mm³에 실장했고, 종전의 패키지^{[5],[15]}와 비교하여 37 % 크기 감소를 이루었다. 이는 지금까지 셀룰러 및 L- 대역에 대해 GaN HEMT 로 개발된 전력 증폭기 중 동급 최고의 출력 전력과 드레인 효율 그리고 최소의 크기 특성이다.

References

- [1] ETRI, "Global R&D trends of GaN electronic device", Rev. 74-85, Feb. 2012.
- [2] Nor ZAIHAR yahaya, Mumtaj egam Kassim Raethar, and Mohammad Awan, "Review on gallium nitride HEMT device technology for high frequency converter applications", *Journal of Power Electronic*, vol. 9, no. 1, Jan. 2009.
- [3] H. Otsuka, K. Yamanaka, H. Noto, Y. Tsuyama, S. Chaki, A. Inoue, and M. Milyazaki, "Over 57 % efficiency C-band GaN HEMT high power amplifier with internal harmonic manipulation circuits", *2008 MTT*, pp. 311-314, Jun. 2008.
- [4] A. Prejs, S. Wood, R. Pengelly, and W. Pribble,

- "Thermal analysis and its application to high power GaN HEMT amplifiers", *2009 MTT*, Jun. 2009.
- [5] Akio Wakejima, Kohji Matsunaga, Yasuhiro Okamoto, Kazuki Ota, Yuji Ando, Tatsuo Nakayama, and Hironobu Miyamoto, "370-W output power GaN-FET amplifier with low distortion for W-CDMA base stations", *2006 MTT*, pp. 1360-1363, Jun. 2006.
- [6] F. H. Raab, "Class-F power amplifiers with maximally flat waveforms", *IEEE Trans. Microw. Theory Tech.*, vol. 45, pp. 2007-2012, Nov. 1997.
- [7] Y. Yang, Y. Y. Woo, Jaehyok Yi, and Bumman Kim, "A new empirical large signal model of Si LDMOSFETs for high power amplifier design", *IEEE Trans. Microw. Theory Tech.*, vol. 49, no. 9, pp. 1626-1633, Sep. 2001.
- [8] Jangheon Kim, Jeonghyeon Cha, Ildu Kim, and Bumman Kim, "Optimum operation of asymmetrical cells based linear doherty power amplifiers uneven power drive and power matching", *IEEE Trans. Microw. Theory Tech.*, vol. 53, no. 5, pp. 1802-1809, May 2005.
- [9] J. Lee, J. Cha, J. Kim, and B. Kim, "Development of a 1 GHz high efficiency class-F power amplifier", *전파 및 광파기술 학술대회*, 2004년 10월.
- [10] A. Al Tanany, A. Sayed, and G. Boeck, "Broadband GaN switch mode class E power amplifier for UHF applications", *2009 MTT*, pp. 761-764, Jun. 2009.
- [11] K. Yamanaka, K. Mori, K. Iyomasa, H. Ohtsuka, H. Noto, M. Nakayama, Y. Kamo, and Y. Isota, "C-band GaN HEMT power amplifier with 220 W output power", *2007 MTT*, pp. 1251-1254, Jun. 2007.
- [12] A. Ramadan, A. Martin, D. Sardin, T. Reveyrand, J. -M. Nebus, P. Bouysse, L. Lapierre, J. F. Ville-mazet, and S. Forestier, "Study and design of high efficiency switch mode GaN power amplifiers at L-band frequency", *2009 ACTEA*, pp. 117-120, Jul. 2009.
- [13] T. Kitahara, T. Yamamoto, and S. Hiura, "Asymmetrical Doherty amplifier using GaN HEMTs for high-power applications", *2012 PAWR*, pp. 57-60, Jan. 2012.
- [14] S. Rochette, O. Vendier, D. Langrez, J. Cazaux, M. Kuball, M. Buchta, and A. Xiong, "A high efficiency 140 W power amplifier based on a single GaN HEMT device for space applications in L-band", *2012 EuMIC*, pp. 127-130, Oct. 2012.
- [15] CREE, "CGHV22200 200 W, 1800-2200, GaN HEMT for LTE", *Rev. 0.1*, Aug. 2013.
- [16] CREE, "CGH21240F 240 W, 1800-2300, GaN HEMT for WCDMA, LTE, WiMAX", *Rev. 2.1*, Apr. 2012.

최 명 석



폭기

2008년 2월: 금오공과대학교 전자공학부 (공학사)
 2011년 2월: 금오공과대학교 전자통신과 (공학석사)
 2011년 3월~현재: RFHIC(주) 전력 증폭기연구소 연구원
 [주 관심분야] 고선형성 RF 전력 증

윤 태 산



효율 전력 증폭기

1999년 2월: 광운대학교 전파공학과 (공학사)
 1999년 3월~2005년 2월: 씨원테크놀로지(주)
 2005년 3월~현재: RFHIC(주) 전력 증폭기연구소 연구원
 [주 관심분야] 이동통신 시스템, 고

강 부 기



2011년 2월: 한국산업기술대학교
전자공학과 (공학사)

2013년 2월: 한국산업기술대학교 정
보통신공학과 (공학석사)

2013년 1월~현재: RFHIC(주) 전력
증폭기연구소 연구원

[주 관심분야] 고효율 전력증폭기

조 삼 열



1979년 2월: 광운대학교 전파공학
과 (공학사)

1988년 2월: 연세대학교 전자공학
과 (공학석사)

1991년 3월: 광운대학교 전자공학
과 (공학박사)

1991년 4월~1998년 8월 마이크로
통신 대표이사

1999년 8월~현재: RFHIC(주) 회장

[주 관심분야] GaN, 광대역 전력 증폭기, 고효율 전력 증
폭기