

## 차세대 파워디바이스 SiC/GaN의 산업화 및 학술연구동향

조만 · 구영덕\*

한국과학기술정보연구원 ReSEAT프로그램 전문연구위원, \*한국과학기술정보연구원 책임연구원  
(2012년 12월 6일 접수, 2013년 2월 28일 수정, 2013년 2월 28일 채택)

### Commercialization and Research Trends of Next Generation Power Devices SiC/GaN

Cho, Mann · Koo, Young-Duk

Senior Research Fellow, ReSEAT Program,

\*Principal Researcher, Korea Institute of Science and Technology Information

(Received 6 December 2012, Revised 28 February 2013, Accepted 28 February 2013)

#### 요 약

탄화규소(SiC)나 질화갈륨(GaN)과 와이드갭 반도체를 이용한 전력소자의 생산기술이 크게 발전하여 그간 널리 사용되어 온 실리콘(Si) 전력소자와 비교하여 작동전압, 스위칭 속도 및 on-저항 등이 크게 향상되어 몇 개 기업은 제품화를 시작하였다. 내압 등 기술적 과제 등을 극복하여 산업화를 하고자 하는 움직임을 소개하고 아울러 연구동향도 분석한다.

**주요어** : 파워일렉트로닉스, 파워디바이스, 와이드갭 반도체, SiC, GaN, 산업화, 학술조사

Abstract - Recently, the technological progress in manufacturing power devices based on wide bandgap materials, for example, silicon carbide(SiC) or gallium nitride(GaN), has resulted in a significant improvement of the operating-voltage range and switching speed and/or specific on resistance compared with silicon power devices. This paper will give an overview of the status on The Next generation Power Devices such as SiC/GaN with a focus on commercialization and research.

**Key words** : power electronics, device, wide-band gap semiconductor, SiC, GaN, production, research trend

#### 1. 서 론

한국 등 선진국의 전력화율은 40%이상이다. 정보화와 자동차 및 상업용 모터의 인버터화로 전력화율은 더욱 증가할 것으로 전망된다. 전력은 발전된 형태로 사용되는 경우는 매우 드물고 그림 1에서 보는 바와 같이 전압, 전류, 주파수 및 위상 등을 목적하는

형태로 변환하여 사용한다. 이 변환과정마다 인버터, 컨버터 등의 파워일렉트로닉스(Power Electronics ; PE)가 활동하고 이에 사용되는 것이 전력소자인 파워디바이스(Power Device)이다. Yano경제연구소는 2011년 파워디바이스 세계시장규모 156억 7,000만 \$이 2017년에는 261억 2,000만\$로 성장할 것으로 전망한다.

40년 가까이 사용되어 온 Si 파워디바이스가 성능 한계에 도달하였고, 플러그인하이브리드자동차 등 전기자동차, 고속전철, 재생에너지, 데이터센터 및 스마트그리드 용으로 대 전력/고주파 전력변환용으로 와

To whom corresponding should be addressed.  
Senior Research Fellow, ReSEAT Program, Korea Institute of Science and Technology Information. 66 Hoegi-ro, Dongdaemun-gu, Seoul 130-741  
Tel : 010-8902-9619 E-mail : mcho@reseat.re.kr



Fig. 1. 전력에너지흐름과 파워일렉트로닉스

이드 갭 반도체인 SiC/GaN 등 차세대 파워디바이스가 경쟁적으로 개발되고 산업화가 시도되고 있다. 이는 이들의 도입으로 전력변환효율이 70%정도 향상되어 에너지소비를 저감시켜 지구온난화를 완화시켜줄 것으로 기대되기 때문이다.

지구온난화저감을 위하여 전력에너지의 효율화와 CO<sub>2</sub>를 배출하지 않는 전력시스템(태양광발전, 배터리전기자동차 등)에의 사회적 요청이 커지고 있다. 발전으로부터 소비까지의 전력흐름 가운데서 전력변환기술이 미치는 역할은 매우커서 이를 대상으로 한 파워일렉트로닉스의 혁신이 필수적이다.

차세대 고효율 전력변환기(인버터)기술의 확립으로 기존 전력변환기의 고 효율화와 산업용 모터 등 아직도 파워일렉트로닉스가 활용되지 않고 있는 분야에의 도입효과도 기대된다. 일본에서의 모터 소비전력은 전소비전력의 약 60%가 되나 그 가운데 인버터화율은 10%에 머물고 있다.

그러나 이들의 신뢰성과 가격대비 성능이 본격적인 상업화에는 이루지 못하고 있다. Si과 SiC/GaN의 반도체 특성과 이들의 본격적인 상용화를 저해하고 있는 과제들을 도출하고 이의 극복을 위하여 개발되고 있는 기술들을 top-runner들의 활동을 중심으로 조사하여 상업화동향을 분석한다. 아울러 최근의 학술연구동향을 소개한다.

## 2. 차세대 파워디바이스

### 2-1. 차세대파워디바이스 SiC/GaN와 프로세스 차이

표 1은 Si과 차세대 파워반도체인 4H-SiC와 GaN의 물성비교표이다. 대표적인 차세대 파워반도체인 SiC과 Si과의 파워디바이스의 성능차이로 인하여 디바이스 제조에 있어 표 2와 같은 차이를 있어 그림 2

Table 1. 각종 전력반도체의 물성 특성[2]

	Si	GaAs	4H-SiC	GaN
밴드 갭 (금지대 폭) eV	1.1	1.4	3.3	3.4
비유전율 : ε	11.8	12.8	10.0	9.5
절연과괴전계: Ec[MV/cm]	0.3	0.4	3.0	3.3
포화전자속도: Vsat[107cm/s]	1.0	2.0	2.0	2.5
전자이동도: μe[cm <sup>2</sup> /Vs]	1500	8500	1000	1200
전공이동도: μh[cm <sup>2</sup> /Vs]	600	400	115	~10
열전도율: λ[W/cmK]	1.5	0.5	4.9	2.1
Baliga성능지수: εμeEc3(vs S)	1	15	565	957

Table 2. Si, GaAs와 차세대 SiC, GaN프로세스 요구성능과 기술적 난이도[1]

재료물성 프로세스 차이	Si, GaAS	SiC, GaN
산화	용이	어려움
불순물확산	확산계수: 높음	확산계수, 낮음
	확산프로세스: 가능	확산프로세스; 불가능
처리온도	중	고
	벌크: ~1500°C	벌크: ~2200°C
	에피: ~1100°C, ~700°C	에피: ~1500°C, ~1500°C,
	이온주입: 상온	이온주입: 500~900°C,
디바이스 특성	aneal: 900~1500°C	anal: 1500~1800°C
	LCI, Logic, 메모리	파워디바이스
가치	고속, 대 정보량	고전압, 대전류
	Bit	Watt
디바이스 칩	고집적화	대형 디바이스 칩
	마이크로 디바이스 칩	

에서 보는 바와 같은 프로세스를 필요로 하게 된다.

### 2-2. 응용분야별 요구 성능(출력성능, 주파수성능, 전력변환율)

그림 3은 응용분야별 요구 성능을 저 손실, 고 내압, 고온작동, 고 파괴내량, 고속 동작 및 대 전류의

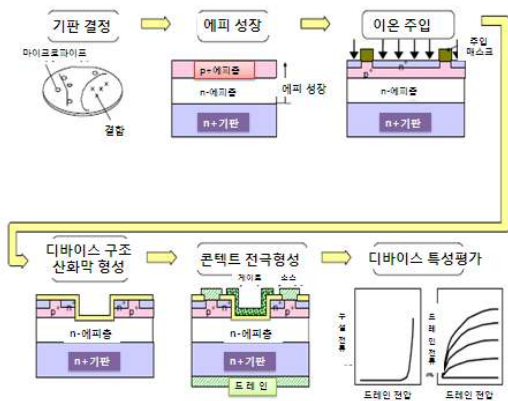


Fig. 2. SiC 디바이스 제조 요소 프로세스 흐름도[3]

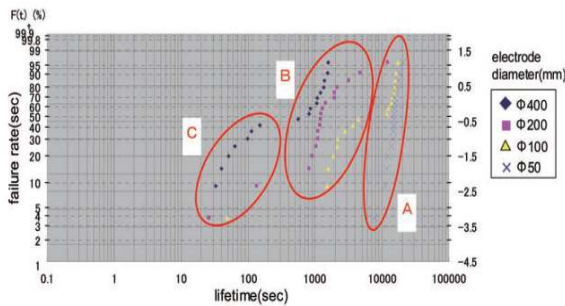


Fig. 4. SiC 결정결함별로 본 수명과 파손율관계[6]

SiC의 물성한계를 반경으로 하였을 표시한 6축 좌표에 Si 물성한계를 나타낸 것이다. 각각의 응용분야에 대응한 고유의 디바이스개발이 필요함을 보여주고 있다.(ASPD : Application Specific Power Device)

### 3. 차세대 파워디바이스 SiC/GaN의 기술 및 산업화동향

#### 3-1. 기판 및 웨이퍼 제작

##### 3-1-1. 승화재결정법[5]

전 세계 공급량의 90%를 공급하고 있는 Cree(미)를 필두로 Dow Corning(미), Nippon Steel(일), Bridgestone(일), SiCrystal(독) 등이 승화재결정법을 사용하여 제품을 생산하고 있다. Nippon Steel과 Cree는 상호라이센스협약을 맺어 시장을 개척하고 있다. Double Trench SiC MOSFET를 개발하여 고내압, 고속 스위칭분야의 세계 Top-Runner가 된 Rohm이 2009년에 SiCrystal를 매수하여 이들 제품

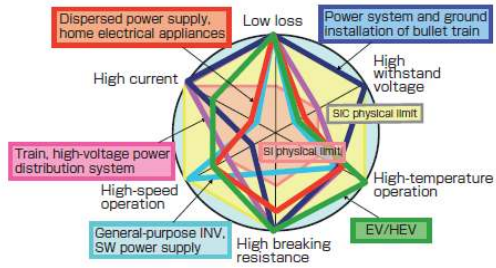


Fig. 3. 응용분야별 요구성능과 파워반도체 성능[4]

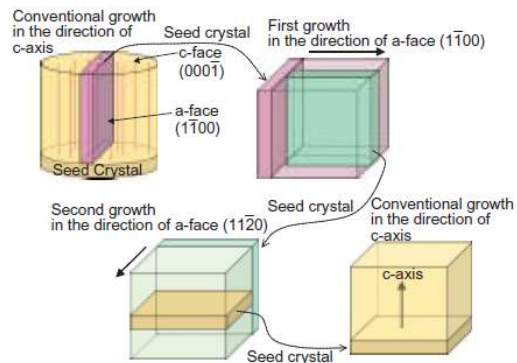


Fig. 5. Denso 등이 개발한 RAF(Repeated a-face) 결정성장법[7]

의 기판을 공급 받고 있다.

Denso가 차량용 SiC 기판성정을 위하여 TDDB(Time Depending Dielectric Breakdown)법으로 측정한 수명과 파손율관계를 측정한 것이 그림 4이다. A: 마모모드, B: 관통인상전위(TED), C:관통 라선전위(TSD)의 세 종류의 결정결함별로 수명과 파손율을 비교한 바, B와 C에서의 수명은 A와 비교하여 두 자리 수 짧았다. 또한 결정의 크기가 커짐에 따라 수명이 짧아지고 파손율도 증가함을 보여 주고 있어 기판성정에 있어 TDDB법의 유용함을 보여준다.

Denso 등은 그림 5와 같은 그들이 독자 개발한 RAF(Repeated a-face)결정성장법으로 전위필도 300 개/cm<sup>2</sup>이하로 시판되고 있는 것의 1/10의 이하의 관통 라선 전위를 갖는 100mm웨이퍼를 실현시킨바 있다.

##### 3-1-2. 용액 성장법[8.9]

실리콘 용액 속에 탄소를 용해시켜 SiC를 성장시키는 용액성장법은 Sumitomo가 주도하고 있으나 양

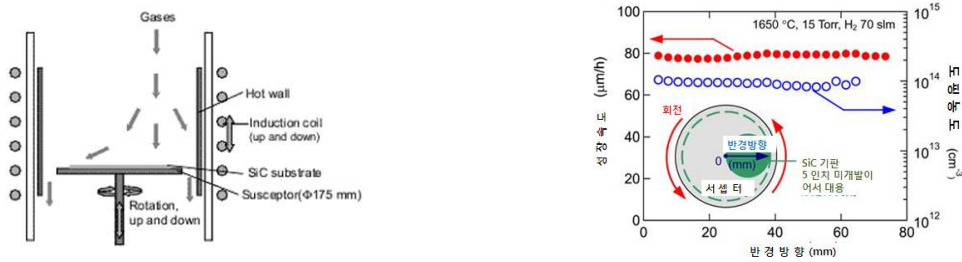


Fig. 6. SiC 웨이퍼 성장장치 개념도와 기관대 중심으로부터 반경방향으로의 epi성장속도분포와 n형 도핑농도분포[11]

산체제를 갖추지는 않았다. Totota Motor는 Sumitomo와 공동연구로 유망한 용액성장법을 개발했다.

용액성장법은 SiC 단결정성장이 열평형하에서 진행되기 때문에 고품질의 단결정을 육성함에 유망한 성장법이라고 인식되어 왔다. 그러나 SiC는 상압에서 액상이 존재하지 않기 때문에 Si용액속에 C를 용해시켜 단결정을 육성한다. Si용액속에의 C의 용해도가 매우 낮아 2,000°C에서 겨우 2%정도에 불과하다. Toyota Motor와 Sumitomo는 Si-X-C 3원계상태도를 참고하면서 C의 용해도가 1,950°C에서 25%의 용해도를 보이는 Si-Cr계 용매를 찾아냈다. seed 결정을 용액에 접촉시킨 뒤 메니스커스(meniscus: 물체사이의 극소공간에 생기는 액체가교)를 형성하면서 다결정형성을 억제하여 12mm두께의 4H-SiC결정을 약 2, 전 세계 Water000°C에서 20시간걸려 성장했다 이는 600μm/h의 속도로 성장시킨 것으로 용액성장법으로 가장 빠른 것이다(1). 전위저감도 달성하였고(2) 각종 원소의 doping도 가능하여 p-type에서 0.03Ωcm의 낮은 저항치도 얻었다(3). 이것으로 다결정을 억제하면서 장척의 단결정을 고속으로 육성시킬 수 있는 가능성이 생겼다고 이들은 보고하고 있다.

3-1-3. 초고내압·후막 4H-SiC Epitaxial 성장 [10.11.12]

M. Ito 그룹은 노내 온도분포의 균일화를 위하여 고주파가열 코일과 기관대의 수직방향 위치조정이 가능하도록 했고, 대구경의 균일성을 얻기 위하여 기관대가 회전할 수 있도록 했다. 또한 반응가스의 도입구 구경과 위치를 조절할 수 있게 하여 250μm/h의 고속으로 4인치를 초과하는 대구경 Epitaxial 결정성장장치를 개발하였다. 그림 6은 이들이 개발한 장치와 n

형 도핑농도를 반경방향분포로 나타 낸 것이다.

고주파가열 코일로 hot-wall이 가열되고 hot-wall의 복사열로 노내 전체가 가열된다. 성장조건을 최적화하기 위하여 가스도입구의 구경과 위치, 고주파코일의 위치와 기관대의 위치조정이 가능해야 했다.[29]

- 커리어가스로는 H2, 원료가스로는 SiH4, C3H8, n형 도핑 가스로는 N2를 사용했다. 이들은 반응로의 상부로부터 도입되어 밑으로 흐른다.
- 반응로부분은 동심원으로 배열된 고주파가열코일, 석연관, hot-wall과 hot-wall내부에 배치된 원반형 기관대로 구성되어 있다.
- epi성장에 사용되는 단결정기관은 회전할 수 있는 기관대 위에 고정시킨다. hot-wall의 복사열로 기관대와 단결정기관이 가열되도록 했다.
- 기관대의 직경은 175mm로 최대 1인치기관 한 장이나 3인치기관 3매를 설치할 수 있다.
- 기관대는 10min-1로 회전하고 시료교환은 반응로 하부의 시료 교환실에서 행한다. 직경 5인치 상당의 면적에서 평균성장속도 79μm/h를 달성했다. 성장속도분포와 n형 도핑농도분포를 나타낸 것이 <그림 3-8 b>이다. 성장속도 균일성  $\sigma/\text{mean} = 1.1\%$ , 평균성장속도 79μm/h, n형 도핑농도균일성  $\sigma/\text{mean} = 6.7\%$ , 평균 n형 도핑농도  $9.3 \times 10^{13}/\text{cm}^3$ 의 측정치를 얻어 실용에 지장이 없는 수준의 면내균일성을 보이고 있다.
- 이들이 제작한 막 두께 250μm의 4H-SiC epi막에 대한 C-V측정으로  $8 \times 10^{12}/\text{cm}^3$ 의 매우 낮은 n형 도핑농도를 확인할 수 있었다. 이 막 두께와 도핑농도는 30kV이상의 내전압에 해당하는 값이다.

초고내압 4H-SiC 바이폴라 디바이스용으로는 충분한 커리어 수명을 갖는 드리프트층이 필요



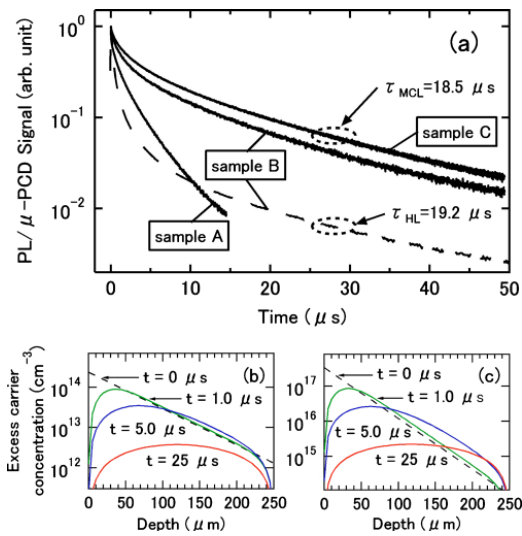


Fig. 7. 에피 성장처리와 캐리어수명 평가[11]

하다. 이를 위해서는 캐리어킬러인 점 결함 Z1/2 센터의 저감기술이 확보되어야 한다.

- 성장온도를 낮추고 원료의 C/Si 비를 키우면 Z1/2 센터밀도를  $1 \times 10^{12}/\text{cm}^2$  정도로 저감시킬 수 있다. 또한 성장속도와는 무관한 것으로 보고되고 있다.
- Z1/2 센터는 탄소결함이 관련된 점 결함으로 알려져 있다. C이온주입으로 에피막 표면층에 격자간 C원자를 도입하고 고온열처리로 격자간 C원자를 에피막 속으로 확산시켜 hole형 점 결함을 쌍 소멸시키는 방법을 개발했다. C원자를 250nm 깊이까지 평균농도  $1.5 \times 10^{17}/\text{cm}^3$ 로 이온주입하고 그 후에  $1,600^\circ\text{C}$ 에서 10분간 열처리함으로써 검출한계 밑으로 저감할 수 있었다.

그림 7은 막 두께  $\sim 260\mu\text{m}$ 의 에피막에 C원자이온 주입, 열처리 공정을 실시함으로써 소수캐리어수명이  $3.5\mu\text{s}$ 으로부터  $18.5\mu\text{s}$ 까지 향상되었음을 확인한 결과물이다.

a) Sample A: 미처리, Sample B: 이온주입/열처리 1회, Sample C: C 이온주입/열처리 2회 실시시의 캐리어수명 변화, b) 와 c). 355nm와 349nm의 레이저파장을 사용한 excess 캐리어농도의 공간분포도변화 시뮬레이션 결과[11]

### 3-2 차세대 파워디바이스 상업화동향

#### 3-2-1. SiC 절연막 신뢰성 확보기술현황[13]

파워디바이스작성용 웨이퍼는 평탄한 SiC 웨이퍼를 사용하는 것이 불가결하나 현재의 웨이퍼표면에는 전위결함기인 pit, epi막 표면결함 등 MOS 표면의 roughness원인이 수 없이 많이 존재한다. SiC-MOSFET를 기간구조로 하는 초저손실 SiC-MOSFET의 실현을 위해서는 on-저항의 저 저항화와 게이트 절연 막의 신뢰성 확보가 양립해야 한다. 이를 위해서는 계면구조 제작프로세스기술의 확립이 꼭 필요하다. SiC의 경우 게이트절연 막인 SiO<sub>2</sub>와의 전도대간에 band-offset가 Si의 경우보다 작기 때문에 게이트산화 막 속으로 캐리어가 주입되기 쉬워진다. 또한 SiO<sub>2</sub>/SiC 계면과 그 근방에 고밀도로 존재하는 결함은 MOS계면특성을 크게 저하시킨다. 이 때문에 SiC MOS계면구조제작프로세스의 확립이 중요해진다.

AIST가 개발한 프로세스는 SiC 웨이퍼를 화학기계적 연마법(CMP)로 SiC 에피층 표면을 약  $1\mu\text{m}$  제거한다. CMP처리를 하지 않는 웨이퍼표면의 자승평균 roughness(Rrms)는  $0.32\text{nm}$ 인 것과 비교하여 CMP처리함으로써 Rrms가  $0.14\text{nm}$ 가 되어 웨이퍼표면 평탄성이 크게 개선되었다. CMP처리된 게이트 절연 막은 건식 열산화와 N<sub>2</sub>O/H<sub>2</sub> 가스 분위기에서 Post Oxidation Annel : POA)를 시행한 뒤 즉시 Al 증착에 의한 게이트와 이면 전극을 형성한다. 제작된 SiC MOSFET의 드레인 전류(Id)-게이트전압(Vg) 특성과 정 전류스트레스 Time Dependent Dielectric Breakdown(TDDB)측정으로 CMP처리에 의한 평탄화와 N<sub>2</sub>O/H<sub>2</sub> POA가 게이트 절연 막 신뢰성 향상에 효과적인 프로세스임을 입증했다.

#### 3-2-2. Trench Schottky Barrier Diode기술/산업화동향[14]

Rohm은 Planer형과 trench깊이가  $1.05\mu\text{m}$ 인 Trench형의 Schottky Barrier Diode(SBD)를 제작하여 특성을 비교하였다. 장벽 높이가  $1.31\text{eV}$ 와  $0.85\text{eV}$ 의 값을 보였다. die 크기는  $3.06\text{mm}^2$ 이다. Schottky 다이오드에서 Planer 형과 Trench형 개념도와 전계완화효과를 시뮬레이션한 것이 그림 8과 그림 9이다.

- threshold voltage는 trench구조의 planer구조의 것과 비교하여  $0.48\text{V}$  작았다. 이것으로 순방향 전도 손실을 저감시킬 수 있다. 그림 10과 그림 11은

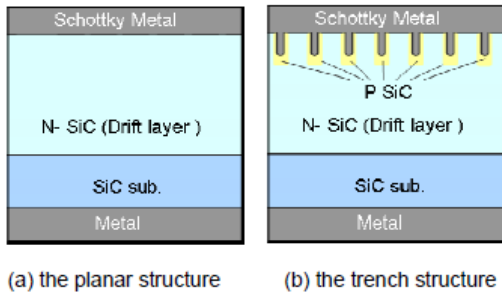


Fig. 8. Planer형과 Trench형 Schottky 다이오드 개념도[14]

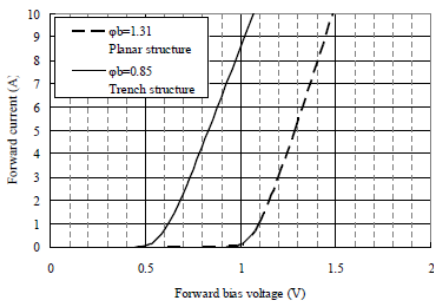


Fig. 10. Planer형과 Trench형 Schottky 다이오드 개념도[14]

planer구조와 trench구조의 순방향 IV특성과 역방향 IV특성이다. 이것으로부터 trench구조를 갖는 것이 특성이 우수함을 확인할 수 있다.

3-2-3. Ultra Low Ron SiC Double Trench MOSFET[14,15]

SiC 스위칭디바이스의 개발과제는 채널이동도의 향상으로 알려져 있다. 현재는 벌크이동도의 5%에 불과하여 앞으로 개발의 여지가 크다. 채널이동도를 크게 향상시키면 디바이스의 총 저항에서 차지하는 비율이 가장 큰 채널저항을 저감할 수 있다. 따라서 게이트 산화막을 두껍게 할 수 있어 on시에 게이트 산화막에 걸리는 전계강도를 낮출 수 있어 신뢰성향상에 기여하게 된다. 또한 산화막이 두터워지면 산화막 커패시턴스가 낮아져 충전전시간이 단축되어 스위칭속도를 향상시킬 수 있다.

Planer 구조의 MOSFET는 on저항의 증가요인이 되는 JFET영역을 가지고 있으나 Trench구조의 MOSFET에는 이것이 없어대폭적인 저 on저항화를 기대할 수 있다. 전계완화효과도 있어 절연막의 신뢰

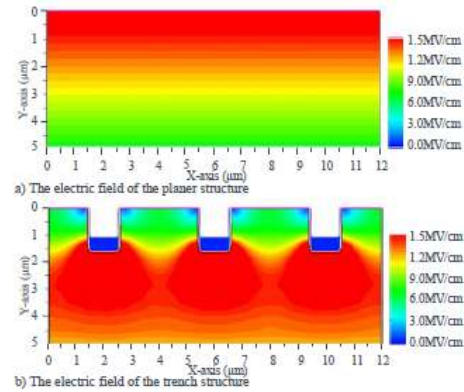


Fig. 9. Planer형과 Trench형의 Schottky 다이오드의 전계완화효과[14]

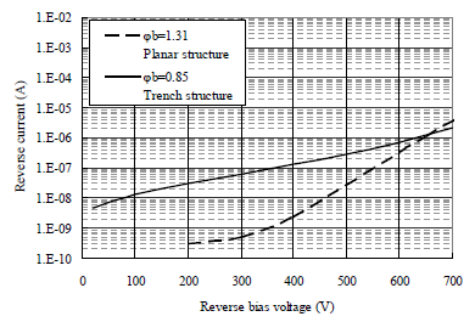
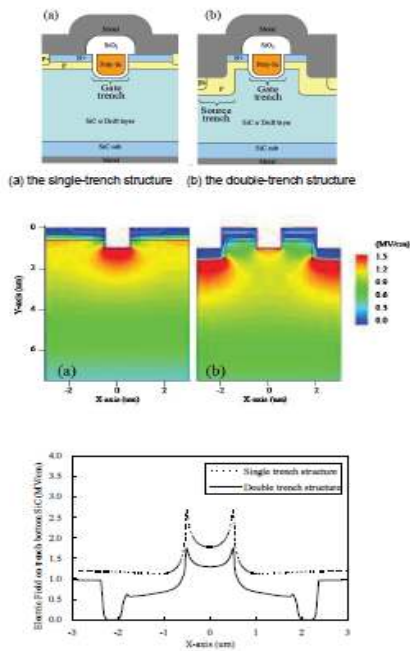


Fig. 11. Planer형과 Trench형의 Schottky 다이오드의 전계완화효과[14]

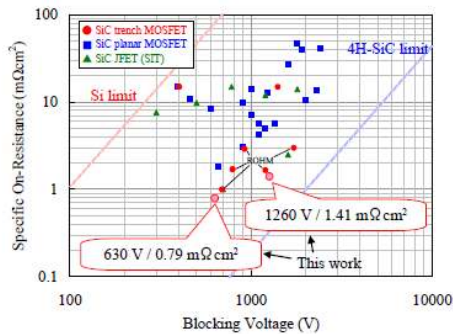
정도 높인다. 그러나 드레인-소스 간에 높은 전압이 인가되면 게이트 아래쪽의 전계집중형상으로 게이트 산화막이 손상되는 현상이 발생한다.

Rohm의 K. Okumura 그룹은 이 과제를 해결하기 위하여 게이트와 소스를 trench화하고 소tm trench를 게이트 trench보다 깊게 하여 게이트 trench에서의 전계집중형상을 완화시키는 DOUBLE TRENCH MOSFET를 개발하였다. 그림 12의 (a)와 (b)는 single trench와 double trench 구조의 MOSFET 개념도이다. 가운데의 (a)와 (b)는 각기 게이트-소스 간 전압이 0V일 때 드레인-소스간 바이어스 600V가 되는 시뮬레이션결과이다. single trench에서는 게이트바닥에 2.66MV/cm의 고전계가 형성되나 double trench에서는 이것이 1.66MV/cm로 낮추어 게이트바닥에서의 전계강도를 저감시키는 효과가 있음을 확인하였다. 이것으로 게이트 절연막의 건전성을 향상시키는 효과가 있음이 확인되었다.

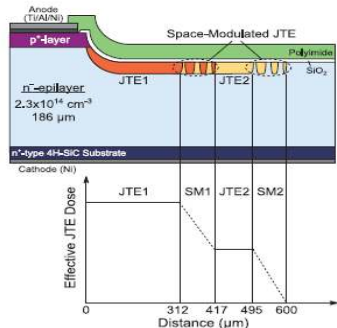
4H-SiC 스위칭 디바이스를 planer형, JFET형 그리고 Double Trench 구조별로 성능을 비교한 것이 그림 13이다. on 저항이 1260V에서 1.41mΩcm<sup>2</sup>과 630V



**Fig. 12.** single trench와 double trench 구조의 MOSFET 개념도와 전계완화효과[33]와 single trench와 double trench 구조의 MOSFET 에서의 Vgs 0V일 때, Vds 600V시 전계강도 전계완화효과[11]



**Fig. 13.** Planer형과 double Trench형 스위칭다이오드의 성능비교[11]



**Fig. 14.** 2영역 공간변조 JTE 다이오드의 개념도와 dose분포[17]

에서  $0.79\text{m}\Omega\text{cm}^2$ 의 값을 얻어 현재로서는 가장 우수한 on 저항을 실현했다.

3-2-4. 전력네트워크용 21kV내압의 PiN 다이오드[16]  
2007년에 내압10kV의 SiC의 PIN 다이오드를 개발한 바 있는 T. Kimoto 팀은 n형 드리프트 층을  $90\mu\text{m}$ 으로부터  $186\mu\text{m}$ 으로 키우면서 성막속도도 시간당  $40\mu\text{m}$ 에서  $80\mu\text{m}$ 로 향상시켰다. 점 결함밀도를  $10^{13}\text{cm}^{-3}$  수준에서  $10^{11}\text{cm}^{-3}$ 로 까지 감소시켰다. 끝부분에서 발생하는 공간변조 접합중단구조 JTE(Junction Termination Extension)구조를 도입하여 전계집중을 완화시켰다.

일반적으로 공간전하밀도가 급격하게 변하는 부분에서 전계집중이 발생한다. 파워디바이스의 표면층에 Al이온을 주입하여 p형층을 형성시키며 이 밀도가 외측으로 가면서 연속적으로 감소하도록 했다. 종래에는 2회의 이온주입으로 고농도와 저농도의 2영역을 형성하는 것이 일반적이었다. 영역수를 증가시키면 전계집중은 보다 완화할 수 있으나 이온 주입수의 증가를 초래한다. 이번에는 이온주입마스크를 연구하여 2회의 이온주입으로 4영역이 형성되도록 했다.

그림 14는 이들의 2영역 공간변조 JTE의 개념도와 영역별 도스양 변화를 표시한 것이다. 이것으로 출력 전압 10V에서 25A였던 것을 70A로 증가시켰고 Ron은  $44\text{m}\Omega\text{cm}^2$ 의 값을 얻었다.

그림 15는 이들의 2영역 공간변조 JTE를 도입한 PiN 다이오드의 JTE-1에서의 도스양과 절연과피전압과의 관계를 시뮬레이션한 결과이다.

그림 16은 이들의 2영역 공간변조 JTE개념을 도입한 PiN다이오드에서 전계집중현상이 완화된 것을 보이고 있다.

그림 17은 이들의 2영역 공간변조 JTE설계로 제작된 PiN다이오드의 내압특성과 순방향전류의 기점을 나타내고 있다. 이들이 달성한 21.7kV의 내압은 세계 최초로 보고된 값이다.

3-2-5. 전력네트워크용 21kV내압의 바이폴라 트랜지스터[18]

Kyoto 대학의 T. Kimoto 팀은 공간변조 접합중단 방식을 활용하여 고전압인가시의 전계집중을 완화시키는 구조를 도입하고 표면보호기술을 집약시킴으로써 21만V의 초고내압의 SiC 바이폴라트랜지스터를 개발하였다. 이것은 2012년 6월에 발표된 내압 2만V

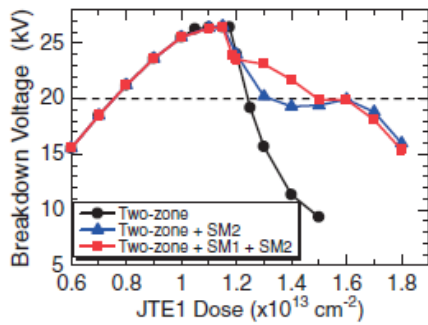


Fig. 15. 2영역 공간변조 다이오드에서의 JTE1 dose변화에 따른 파괴전압관계시물레이션[17]

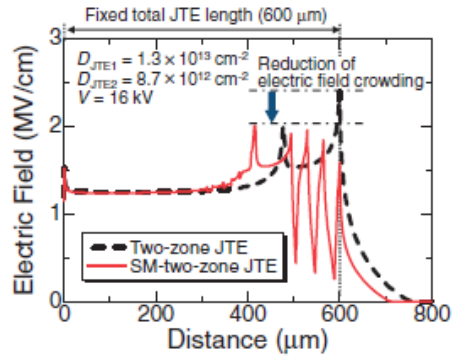


Fig. 16. 2영역 공간변조 JTE에서의 전계집중완화효과[17]

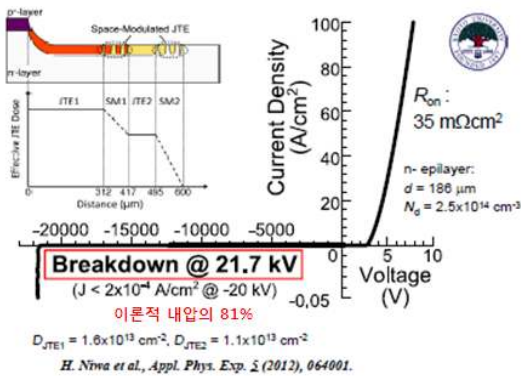


Fig. 17. 2영역 JTE+2 영역 공간변조 PiN 다이오드의 I-V 특성[17]

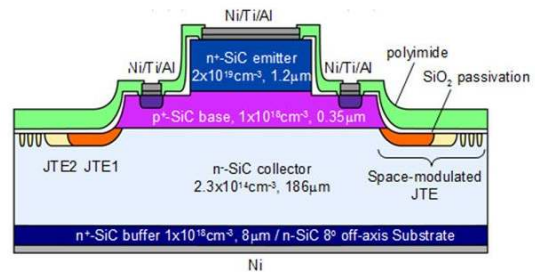


Fig. 18. 최고내압의 SiC BJT[18]

의 PiN 다이오드와 함께 스위칭 디바이스의 실증을 성공한 것이 된다. 그림 18은 이들이 개발한 21keV 바이폴라 트랜지스터의 개념도이다.

3-3. GaN 파워디바이스 기술개발과 산업화동향 [19,20,21,22]

3-3-1. GaN의 용액성장법[23,24]

GaN은 질소의 해리증기압이 높기 때문에 일반적인 용액성장법은 적용하기 어려운 것으로 생각되어 왔다. Na와 Ga의 혼합용액에 질소를 용해시키는 Na flux법을 사용하여 최근에 102cm-2대의 낮은 전위밀도를 갖는 GaN 자립기판 성장에 성공했다는 보고와 저전위밀도 GaN기판위에 AlGaN/GaN HEMT를 시험제작한 바 Schottky전극의 누설전류가 2자리 수 저감시킬 수 있음을 보고하고 있다.

3-3-2. GaN-on-Si

1.5W/cm<sup>2</sup>K로 열전도율이 SiC기판보다 우수하고 도

전성제어도 유리하여 Si기판위에 금속유기물 화학기상 증착법(MOCVD : Metal Organic Chemical Vapor Deposition)을 사용한 GaN 파워디바이스제작 프로세스가 널리 개발되고 있다. 무엇보다 200mm대구경의 Si기판이 양산 시판되고 있고 IC용으로 널리 사용되고 있는 양산프로세스용 장치를 그대로 사용할 수 있어 보다 낮은 가격으로 제작할 수 있다는 장점이 있어 여러 곳에서 개발되고 있다.

T.Egawa는 다층막구조를 사용하여 총 막두께 9μm의 AlGaN/GaN HEMT구조의 HFET를 제작하여 1402V의 내압특성과 7.7mΩ·cm<sup>2</sup>의 on-저항치를 얻었다.[25]

결정성장은 III족원료로 Trimethylgallium, Trimethylaluminum, V족원료로는 고순도 Ammonia, 커리어가스로는 수소를 사용하여 MOCVD장치로 100mm Si(111)기판 위에 AlGaN/AlN 중간층, GaN(20nm)/AlN(5nm) 계 다층막층, GaN층, AlGaN barrier층을 차례로 성장시켰다. [25]



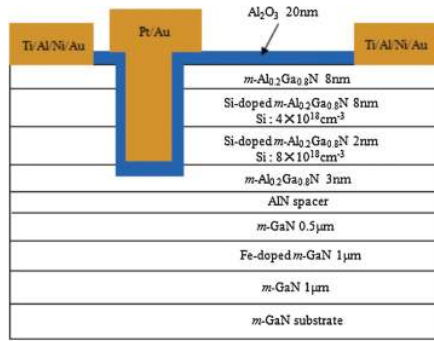


Fig. 19. +3V normally-off mode m-면 AlGaIn/GaN HFET와 I-V곡선[28]

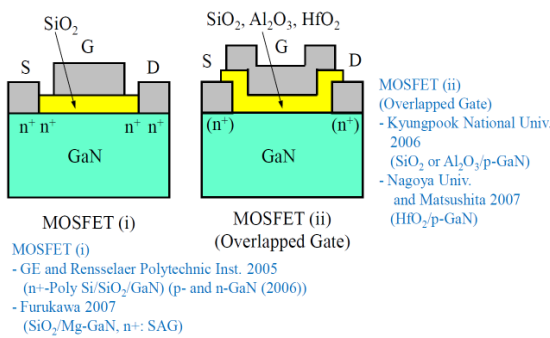
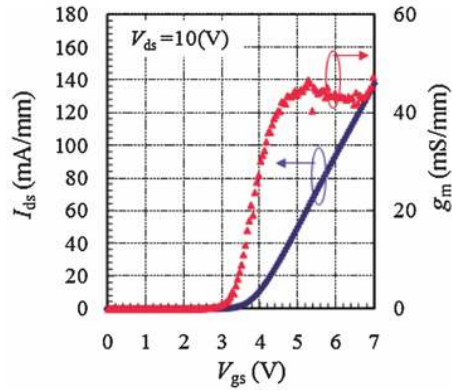


Fig. 20. 절연막을 활용하는 MOSFET구조 디바이스[20]

K.Cheng 팀은 200mm대구경 Si(111) 기판위 AlGaIn/GaN/AlGaIn 2중 HFET를 제작하여 을 사용하여 총 버퍼 두께 4.6μm를 성장하여 1380V의 버퍼 내압을 보고하고 있다. 이들은 1766cm<sup>2</sup>V-1s-1의 전자 이동도와 1.16×10<sup>13</sup>cm<sup>-2</sup>의 전자밀도를 얻었고 시트 저항 값으로는 306±8Ω/□를 실현했다.[26]

3-3-3. E-mode AlGaIn/GaN HFET

HRL의 R. Chu 팀은 Si 기판위에 halide-based plasma법과 Al2O3의 ALD법으로 증착하여 게이트에 한 개의 field plate, 소스에 2개의 field plate를 제작하여 1200V의 내압을 보이는 normally-off디바이스를 개발하였다. 한편 홍익대학교와 서울대학교의 공동연구팀은 역시 Si기판위에 AlGaIn/GaN HFET를 제작하고 게이트에는 경사 field plate을 드레인에는 수평 field plate로 구성된 dual field plate를 적용하여 1590V내압에 1.86mΩcm<sup>2</sup>의 on-저항값을 보고하고 있다.[27]

Rohm의 T.Fujiwara와 UCSB의 U.K.Mishra 팀은 +3V의 문지방값을 보이면서 0V의 normally-off의 누

설전류가 3.46×10<sup>-8</sup>A/mm가 되는 값을 실현하여 on/off전류비로 4×10<sup>6</sup>의 값을 얻었다. 이들은 MOCVD와 ALD(Atomic Layer Deposition)을 사용하여 Mitsubishi Chemical에서 구입한 비극성 m-면 위에 <그림 19>에서 보는 바와 같이 반절연성의 Fe-도핑 영역을 금속유기물 bis(cyclopentadienyl)-iron을 사용하여 증착하였다. Ti/Al/Ni/Au ohmic 드레인/소스 접촉은 전자빔 증착으로 성장한 뒤에 질소분위기 속에서의 30초간의 870℃ 급속 annealing으로 제작하였다. recess 게이트, s boron의 tetrachloride plasma etching으로 제작하였고 Al2O3 유전체 절연막을 증착하였다. Pt/Au 게이트증착은 역시 전자빔 증착으로 제작하였다. 게이트 전압+7V에서 최대전류값 138mA/mm이, 게이트 전압 +5V에서 45mS/mm의 최대 transconductance값을 보인다.[28]

3-3-4. Maeda의 구조별 분류로 본 E-Mode 스위칭 디바이스[20,21]

스위칭디바이스로는 게이트회로 고장 시 전류가 흐르지 않아 안전하고 단일 전원동작이기 때문에 전원회로가 단순하여 소형화가 가능하다는 이유로 normally-off(E-mode: enhancement 모드) 스위치가 선호된다. GaN계의 E-mode 디바이스는 GaN 층에 직접 게이트전극을 만드는 MESFET/MOSFET구조의 것과 AlGaIn/GaN 등 HEMT(High Electron Mobility Transistor)의 2차원전자가스(2DG: 2 dimensional electron gas) 채널을 이용하는 구조로 대별된다.

그림 20은 대표적인 MISFET/MOSFET구조를 갖는 GaN E-mode 디바이스의 개념도이다.

이종접합구조로 2DG를 활용하여 on저항을 낮추고

문지방값을 높이는 스위칭디바이스로는 ① 얇은 두께의 AlGaN 장벽층의 활용, ② 두터운 GaN장벽층의 게이트영역 고 저항화(전자공핍화), ③ n극성면/비극성면 활용, ④ recessed 게이트 Double Hetero(DH) 구조 적용 등으로 대별할 수 있다.

- 충족시켜야 할 조건으로는 게이트하부 영역의 고저항화(전자공핍화 ⇒ E-mode 동작), (전자공핍화(고 퍼텐셜 위치화) ⇒ 문지방값 높임).
- S/G영역, G/D영역은 저저항화로 드레인전류를 확보(저 저저항화 ⇒ 고 드레인 전류화, 저 on 저항화).
- 박층 AlGaN 장벽층의 활용의 예와 개발기관을 나타 낸 것이 그림 21이다.
- 그림 22는 두터운 AlGaN장벽층의 게이트영역 고저항화구조의 예와 개발기관을 정리한 것이다.
- 비극성면 E-mode GaN HFET 개발기관은 다음과 같다.
- Matsushita(Panasonic) 2007, 2010 : (Nonpolar(11-20) a-plane HFET on (1-102) r-plane sapphire), (2010, SiN Gate, S&D : n-GaN)
- UCSB 2010 : (Nonpolar(10-10) m-plane HFET on (10-10) m-plane GaN), (SiN Gate, S&D : n+-GaN,)
- N극성면 E-mode HFET(-c방향)
- UCSB 2011 (N-polar HFET on N-polar GaN), (SiN Gate, S&D: n+-Regrowth)

그림 23에서 보는 바와 같이 recessed 게이트구조에 MIS구조, Double Hetero(DH) 구조 적용 예와 개발기관으로 이의 실현으로 위해서는 recessed역과 비 recessed역의 2DG 농도차가 큰 구조가 유리하다.

UCSB의 U.K.Mishra 그룹은 기존의 C축방향으로 성장시킨 에피결정의 Ga 면위에 형성하던 디바이스를 N-면위에 이중 접합시켜 소위 역 HEMT구조의 트랜지스터를 보고하고 있다. 이 구조는 기판표면에서 보면 GaN 채널의 후방에 장벽층이 형성되는 것이 ① 표면에 ohmic contact를 증착시키는 경우 2차원 전자채널에 이루는 경로에 포텐셜장벽이 없게 되어 접촉저항을 저감할 수 있다. ② 후방장벽층에 의한 전자의 가둠 효과가 향상되어 채널을 단축하는 효과가 있다는 특징을 띠게 된다.

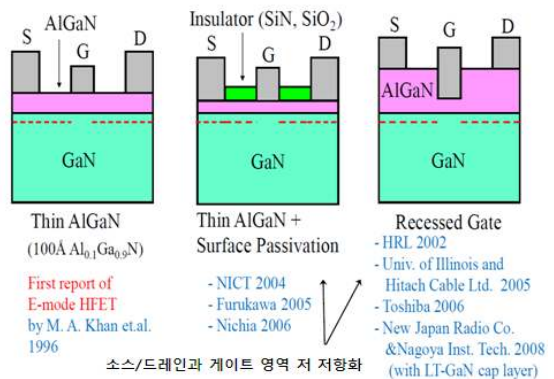
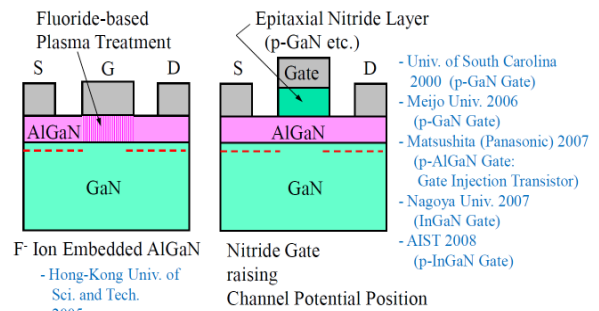


Fig. 21. 박층 AlGaN장벽층의 활용 예[20]



게이트영역의 채널 퍼텐셜 위치상승에 의한 전자 공핍화

Fig. 22. 두터운 AlGaN장벽층의 게이트영역의 고 저항화[20]

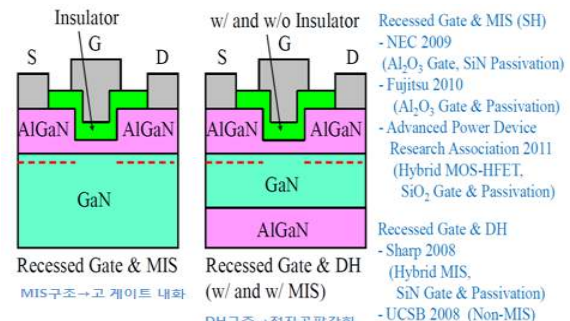


Fig. 23. recess MIS구조와 Double Hetero구조 E-mode HFET와 개발기관[20]

고농도 n형 GaN을 ohmic contact 층으로 사용한 경우에 0.16Ωmm의 접촉저항을 얻었음을 보고하고 있다. [29]. 경사 InGaN층과 InN 표면층을 contact층으로 사용한 경우에는 0.027Ωmm와 0.027Ωmm의 낮은 값을 각각 얻었다고 보고하고 있다.[30,31]

4.5nm두께의 Al2O3 게이트 산화막과 5nm두께의 GaNcosif를 사용하여 1.6V의 문지방 값을 갖는 N-면 normally-off MOS-HEMT를 보고하고 있다.[32]

N-면 에피 결정에서는 후방장벽층의 전자 가둠 효

과를 효과적으로 살리기 위하여 버퍼층과 중간층의 설계에 고심하고 있다.

3-3-5.. GaN 디바이스 산업화동향[33]

GaN 파워디바이스를 개발하고 있는 기업은 SiC 파워디바이스개발기업에 비하여 작으나 Efficient Power Conversion(EPC), International Rectifier(IR), STMicroelectronics, Transphorm, Sanken, Fujitsu, Powdec, Panasonic, Rohm 등이 개발하고 있다. 이 밖에도 산업기술총합연구소(AIST)와 Furukawa Electric, Fuji Electric Advanced Technology가 설립한 차세대파워디바이스 연구조합이 성과를 발표하고 있다. NEDO는 Panasonic과 Nagoya 대학, AIST에 “인버터 고효율화를 위한 GaN 쌍방향 스위치의 연구 개발”(2008-2011실시)를 위탁했다. 여기서는 Panasonic이 개발한 “GIT구조”를 이용한 AlGaN/GaN의 HEMT구조를 응용 발전시키기 위하여 3자가 협력하여 추진하기로 했다. GIT구조에서는 게이트 직하에 p형 AlGaN를 형성하고 게이트 직하의 채널부위 전위를 높여 전자를 고갈시켜서 e-mode(normally off)동작을 실현시키고 있다. AIST, Furukawa Electric, Fuji Electric의 연구조합에서는 AlGaN/GaN의 HEMT구조와 GaN MOSFET 구조를 조합한 “GaN Hybrid MOS-FET”라 부르는 구조를 이용하여 2차원 전자가스의 효과적인 이용과 e-mode 동작을 양립시키고 있다. 내압은 1.7kV를 웃도는 것으로 보고하고 있다.

IR은 2012-7월에는 normally-on(D-mode)의 GaN 파워디바이스를 제품화하여 가장 앞서나가고 있다. 내압 600V의 시작품을 사용한 전원보드를 세계 최초로 공개하였다. 이들은 (D-mode) 제품으로 Si-MOSFET의 cascade를 접속하여 1-패키지 화 했다. 그림 24, 25, 26, 27 들은 IR 제품의 모듈과 특성들이다.

- Fujitsu 는 그림 28과 같은 구조의 HEMT구조의 E-mode 디바이스를 개발했다. GaN buffer 층을 2DG가 채우고 있고 소스-드레인 간을 연결시키고 있다. 산화알루미늄절연막으로 게이트 밑을 덮어 게이트 전극 하부의 2DG를 배제하고 있다. 이것으로 게이트 전압 3V의 E-mode 동작을 실현시켰다.
- Sanken은 385V를 입력하여 200V를 출력하는 DC-DC 컨버터회로를 시험 제작하였다.



Fig. 24. 내압 600V의 GaN 파워디바이스사용 범용전원보드[33]

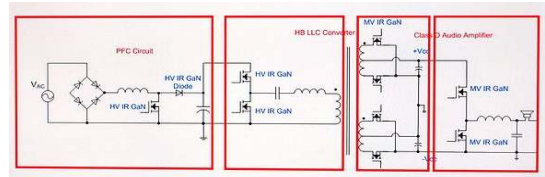


Fig. 25. 전원보드의 회로구성[33]

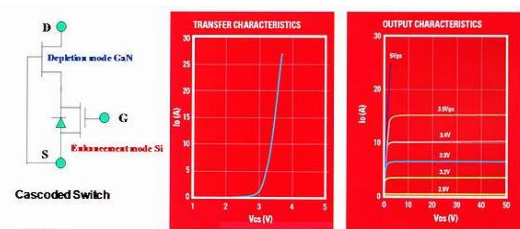


Fig. 26. GaN cascode 스위치의 구성과 특징[33]

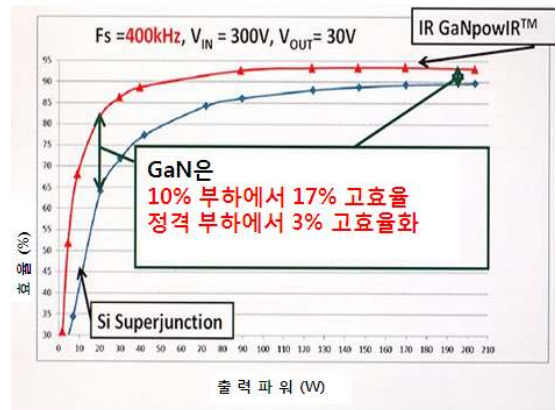


Fig. 27. GaN과 SiC의 파워디바이스비교[33]

500kHz의 스위칭동작으로 97%의 변환효율을 달성하였다. 이는 SiC 디바이스를 어려운 영역이다.

- SiC 제품에서 앞서고 있는 Rohm은 게이트 바로 밑을 etching으로 얇게 하여 공핍화시킴으로써 E-mode 디바이스를 개발했다. p형 GaN을 게이트 밑에 형성하여 pn접합의 공핍층으로 게이트를 제어하는 기술이 개발되고 있으나 p형



GaN 특성에 이끌려서 GaN 최대의 장점인 고속스위칭 특성을 살리지 못하게 되는 우려가 있다. Rohm은 이를 피하고자 한 것이다.

3-3-6.. HEMT와 MOSFET 하이브리드 E-mode GaN 스위칭 디바이스[35]

AIST의 H. Kambayashi 그룹은 Si 기판위에 그림 29와 같이 HMET구조와 MOS구조를 합친 하이브리드 구조의 것에 GaN 경계면을 Selective Area Growth(SAG) 기법을 사용하였다. 이러한 구조로 3.7V의 문지방값과 7.7mΩ의 on-저항 값을 얻었다.

4. 주요국가의 차세대 파워디바이스개발계획

4-1. 미국과 유럽 및 일본의 경우

표 3은 유럽, 미국 및 일본정부의 지원으로 정부와 산학연이 협력하여 운영하고 있는 연구센터들이다.[6.33]

1998년이래 DARPA(Defence Advance Research Projects Association)와 해군연구국(Office of Naval Research: ONR)은 SiC 디바이스개발 컨소시엄에 출자하여 연구개발을 지원했다. 대표적인 것이 현재 SiC단결정기관의 독점적 지위를 CREE로 하여금 확보하게 한 연구지원이 있다. CREE가 2000년까지 약 400건의 미국특허를 소유하고 있는 것 등이 결과물이다.[42]

웨이퍼제조의 국제경쟁력을 갖도록 하기 위하여 미국정부는 CREE 1개 사 만에도 2000-2007년 사이에 국방예산을 포함하여 230억Yen(약 32조2,000억 원) 공적연구자금을 투입한 것으로 알려져 있다. CREE사는 UC Berkley출신으로 핵융합로 벽체용 SiC를 개발하고 있던 North Carolina의 Prof. Davis가 반도체소재용 SiC결정의 성장을 목적으로 1981부터 8년간에 걸쳐 ONR로부터 연구비지원을 집중적으로받아 이 과정에서 훈련된 8명의 post. Doc이 설립한 회사이다 현재는 약 2,000명이상의 규모로 성장하였다. 1991년에 SiC웨이퍼의 판매를 개시한 이래 전세계에 독점적인 지위를 지키고 있다. 그러나 LED 기관용의 SiC로 판매되기 시작한 것에서 볼 수 있듯이 파워일렉트로닉스 용으로서의 품질이 보증된 것으로 보이지 않는다. 그러나 SiC 재료물성의 우위성을 활용한 시스템 레벨에서의 공표가 가능한 검증예가 적어 구체적 기술적 과제를 공유하고 있는 것으로 보

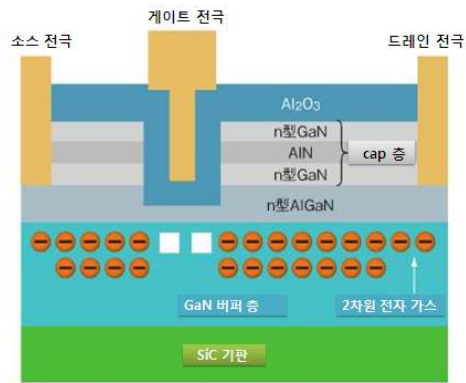


Fig. 28. Fujitsu의 GaN HEMT[34]

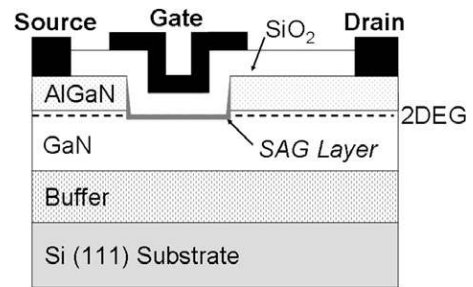


Fig. 29. AIST의 AlGaN/GaN-on-Si 하이브리드MOS-HFET[35]

이지 않는 상태다.

1998년에 미국정부는 NSF의 지원으로 미국이 파워일렉트로닉스분야에서 세계적 리더가 되는 것으로 목적으로 엔지니어링 센터의 하나로 CPEC(Center for Power Electronics System)를 설립했다.[43] Virginia공대, Wisconsin대학 Madison, Renssler공대, North Carolina A&T 주립대학, 푸에르토리코대학 등의 5개 대학과 ABB, Intel, Honeywell, Osram, Toshiba International, GE Energy, Boeing, Infineon 등 80개 이상의 기업이 파트너로 참가는 컨소시엄이다. 이 밖에 연구 활동을 지원하고 있다.[43] 1998~2008년사이에 60-70억yen, 그 가운데 2007에는 7억 yen의 연구자금을 얻고 있다. 개발영역으로는 ① 선진 파워반도체기술, ② 실장대응형 재료기술, ③ 고밀도 실장기술, ④ 발열대응실장기술, ⑤ 제어 및 실장기술을 대상으로 했다. 통합형 기술과제로는 ① 통합형 파워일렉트로닉스 모듈기반 전력변환기술, ② 통합파워일렉트로닉스모듈 응용기술(표준모듈, 모터 드라이브용 모듈 및 고출력용 모듈 등을 개발하고 있다. 현재는 NSF지원은 종료되고 독자적인 미니 컨소시엄으로 활동하고 있다.



**Table 3.** SiC관련연구조합[33,6]

명칭	ECPE (유럽)	FREEDM (미)	CPES (미)	TPEC
발족	2003	2008	1998	20012
거점	Industrial and Research Network	North Carolina State University	Virginia Tech.	AIST
활동 형태	네트워크 형	거점형	네트워크 +미니 컨소시엄	거점 (PJ/집중형)
본부	Nuremberg	NCSU	Virginia Tech	Tsukuba
정부 지원	Public Fund (EU)	NSF	NSF (현재는 종료, 독자 PJ실시)	NEDO
산업계 회원	43기업	49기업	68기업	16기업
대학/연구기관	55 Competence Center	6개 대학	5개 대학	Tsukuba/NIMS등
지식 재산권	○	○	○	○
PE교육	○	○	○	2013개시

성, CISCO 등 51개사가 연휴하고 있다. NSF로부터는 5년간에 18.5백만\$의 자금이 투입되고 있다.

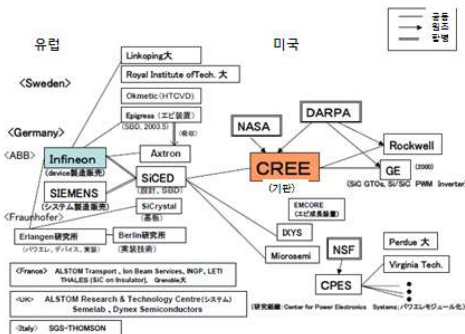
미국의 총괄적인 차세대 파워디바이스관련 국제경쟁력을 연구수준, 기술개발 수준 및 산업기술력으로 분류하여 평가하고 개발계획을 수립했다.[44] SiC분야에서는 CREE, GE, SemiSouth 등, GaN분야에서는 IR, EPC, Nitronex 등과 대학이 연대하여 연구활동을 활발하게 전개하고 있다. NSF가 지원하는 CPES를 이어 받은 FREEDM(The Future Renewable Electric Delivery and Management Systems Center)을 중핵으로 산학연 협력 연구와 인재육성을 조직적으로 추진하고 있다.[44] 기술개발수준은 벤처기업이 점차 성장하며 사업규모를 확장하고 있다. Vishay, Fairchild, IR, TI 등의 LSI 메이커가 Si 파워디바이스분야를 강화하고 있고, CREE는 SiC 다이오드분야가 순조롭게 성장하고 있다. 전세계적으로 SiC분야에서 이익을 창출하고 있는 기업은 CREE만인 것으로 알려져 있다. CREE의 SiC기관공급 영향력을 그림으로 나타낸 것이 그림 30이다.

4-2. 일본의 개발계획

일본정부가 추진한 차세대 파워디바이스관련 주된 프로젝트를 정리한 것이 표 4이다. SiC관련이 8개 프로젝트이고 GaN관련이 4개 프로젝트이다.

이들 12개 일본전부개발프로젝트 참가 기관은 다음과 같다.[34]

- 1) : AIST, Hitachi, Toshiba, Mitsubishi Electric Sanyo, Oki, Nissan, Showa Denko와 복수의 대학
- 2) : AIST, Hitachi, Toshiba, Mitsubishi Electric Denso, Shin Nippon Steel.
- 3) : AIST, CRIEPI(전력중앙연구소), Showa Denko,
- 4) : AIST, Mitsubishi Electric Panasonic, 신기능소자연구개발협회.
- 5) : Ritsumeikan대학, 신기능소자연구개발협회. AIST, Toyota Gosei, Furukawa, Nippon Denki, Mitsubishi Electric Panasonic, Oki, Hitachi Cable, Sumitomo Chem., ULVAC.
- 6) : AIST.
- 7) : Meijo대학, Osaka대학, Fukui대학 Sanken Denki, Sumitomo Denko, Showa Denko, 금



**Fig. 30.** CREE 연관 개발기관

NSF의 지원을 받아 2008년에 새롭게 North Carolina주립대학내에 설립된 것이 FREEDM이다. 스마트그리드에의 전개에 필요한 응용연구를 디바이스로부터 시스템까지 광범위하게 실시하고 있다. 애리조나주립대학, 플로리다주립대, 미즈리공대, 아헨공대, 류리히공대와 연대하고, 산업계로서는 ABB, 삼

**Table 4.** 파워디바이스관련일본정부의 개발프로젝트[34]

프로젝트명	기관	예산	98	99	00	01	02	03	04	05	06	07	08	09	10	11	12	13	14
1. 초저손실 전력소자 개발프로젝트	NEDO	65	■	■	■	■	■												
2. 에너지사용 합리화 기술 전략적개발	NEDO	10						■	■	■									
3. SiC 고품질 에피웨이퍼 생산기술	AIST									■	■	■	■						
4. 파워일렉트로닉스 인버터기반기술	NEDO	30									■	■	■						
5. 질화물반도체 저소비 전력형 고주파디바이스	NEDO	33					■	■	■	■	■								
6. 정보통신기기용 저손실전원기반기술	NEDO										■	■	■						
7. 질화물계화합물반도체기관, 에피성장기술	NEDO	30										■	■	■	■	■			
8. 이종접합GaN 수평트랜지스터 인버터 전개	JST													■	■	■	■		
9. SiC 디바이스 양산시험제작 및 시스템응용기술	AIST													■	■	■	■		
10. 저탄소사회창생 SiC 혁신파워일렉트로닉스연구개발	내각부	35													■	■	■	■	■
11. 차세대파워일렉트로닉스기술	NEDO	40													■	■	■	■	■
12. 저탄소사회실현 신재료파워반도체 프로젝트	METI	100																	■

**Table 5.** Tsukuba Power Electronics Constellation 참가 멤버[35]

		최종제품	모듈	부품	제조 /검사장치	재료	기초기술
주 멤버	AIST						기본기술
	ULVAC				반도체 제조장치		
	Sunitomo-Electric	파워컨디셔너 등	인버터 등	파워 반도체			
	Fuji-Electric		인버터, 전원 등				
일반 멤버	Shin Nippon Materials /Shin Nippon Steel					SiC 웨이퍼 등	
	Shin Nippon Musen			파워 반도체			
	Denso		인버터 등	파워 반도체			
	Tokyo Electron				제조검사		
	Toray					SiC 웨이퍼 등	
	Hitachi Kasei					SiC 결정 등	
	Rigaku				검사장비		
준 멤버	Toshiba	산업기기 등	인버터 등	파워 반도체			
	Toyota Motor	자동차					
	HitachiKokusai Electric				반도체 제조장치		
	Mitsubishi Heavy Ind				정밀가공기		
	Yamaha	AV기기 등					

속계재료연구개발센터(NIM).

- 8) : Hokkaido대학, Toyota Central Res. Yamaguchi대학,
- 9) : AIST.
- 10) : Kyoto대학, CRIEPI, AIST.
- 11) : 기술연구조합 차세대 파워일렉트로닉스기술 개발기구(FUPET).
- 12) : 기술연구조합 차세대 파워일렉트로닉스기술 개발기구(FUPET), Asahi Diamond Kogyo.

2012 민간주도 산학연 연구개발체제(Tsukuba Power-Electronics Constellation: TPEC)를 설립하였다. SiC 관련 일본기업과 대학 등이 서로 다른 개발과제에 참가하고 있어 서로 연결이 단절되는 것을 피하고 폭넓게 결집시키기 위하여 SiC Alliance를 2012, 4부터 발족시켰다. 일본을 대표하는 글로벌 16 대기업으로 대규모 SiC기판을 개발하는 기업으로부터 파워컨디셔너, 자동차, AV기기 등 등 최종 사용자까지 참가한다. 현재는 대규모 SiC기판에 초점을 맞추고 있다. 표 5는 2012년도 SiC Alliance에 참여한 기관과 관심분야를 정리한 것이다.

Principal Member, Member, Associate Member 재료개발부터 최종제품까지의 기업이 참가

2012 초년도에는 기업이 연구개발비로 7억9,000만 JPN, 설비비용 등 12억 9,000만 JPN을 투입하여 11개 과제에 대하여 기업으로부터의 파견연구원 등 106명의 연구자가 공동연구를 수행하는 open-innovation 조직이다. 인재육성 프로그램은 Tsukuba 대학이 중심이 되어 2013년부터 개시한다.

유럽과 미국은 예를 들면 스마트그리드를 개발한다는 목표를 정한 뒤에 연구개발과제를 선정하는 흐름으로 수행한다. 이와는 대조적으로 일본은 양질의 웨이퍼가 되었으니 디바이스를 개발하고 제품화한다는 흐름으로 연구를 수행한다.

TPEC는 기초연구와 제품화사이에 있는 “죽음의 계곡”을 건너는 조직으로 기관, 장치, 디바이스, 실장 재료 및 사용자가 모두 모여 각 용도에 맞는 전력변환기를 사용하는 Application Specific Power Device(ASPD) 개발에 집중한다.

## 5. 차세대파워디바이스관련 학술조사연구

### 5-1. 검색 조건

본 분석에서는 Web of Science(Thomson Reuters) 데이터베이스를 사용하였으며, 해당 기술 분야의 논문 검색을 위한 검색식은 아래와 같음.

((((Ti=(SiC or (silicon carbide)) AND Ts=(device\* or semiconductor\*))) not (TS=((high-electron-mobility-transistor\*) or HEMT\* or (Aluminium gallium nitride) or ( AlGaN) or( high-electron mobility transistor\*)))) AND Document Types=(Article)

Databases=SCI-EXPANDED Timespan=1990-2011

GaN 관련학술논문 검색식은 다음과 같다.

(((((Ti=(GaN or (gallium nitride)) AND Ts=(device\* or semiconductor\*))) not (TS=((high-electron-mobility-transistor\*) or HEMT\* or (Aluminium gallium nitride) or ( AlGaN) or( high-electron mobility transistor\*)))) AND Document Types=(Article)

Databases=SCI-EXPANDED Timespan=1990-2011

검색 연도는 1990~2011으로 제한하였으며, 검색된 SiC관련 총 논문 수는 4,130편이고, GaN 관련 총 논문 수는 4,889편이다.

이들을 활용하여 연도별 논문 수, 1) 국가별 논문 수, 각국의 연도별 논문 수, 특정 기술 분야 전체 논문의 평균 피인용 수에 대한 특정 국가 발표 논문의 평균 피인용 수의 비로서 피인용 수에 기반을 둔 국가별 논문 수준 분석, 각국의 공동연구대상국가 수로 나타 낸 년 국제공동연구네트워크지수. 2) 기관별로는 기관별 논문수와 연도별 논문 수, 논문수준분석, 국제협력강도 분석 및 핵심 기관 분석을 수행하였다. 3) 저자별로는 논문수준분석과 국제협력강도분석 및 핵심연구자와 고 피인용 논문분석을 수행하였다.

### 5-2. SiC 관련 학술조사

분석 대상 기간의 연평균 증가율은 논문 수 기준 24.34%, 누적 논문 수 기준 41.08%인 것으로 나타났다.

#### 5-2-1. 국가별 논문 수와 비중은 표 6와 같다.

○ 파워디바이스(SiC) 기술동향 관련 논문의 저자 국적을 분석한 결과 세계적으로 77개 국가에서 관련 연구가 수행되는 것으로 나타났다.

○ 이들 국가 중 USA이 1,262편의 논문을 발표하

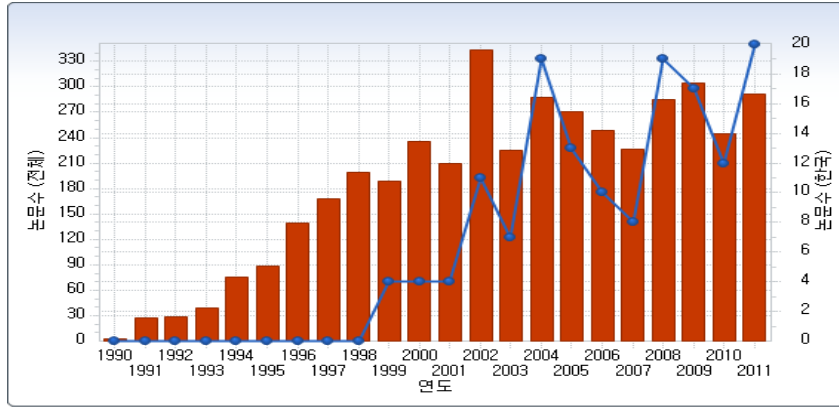


Fig. 31. 연도별 논문 게재 추이 (전체 논문 수는 막대 그래프, 한국의 논문 수는 꺾은선 그래프 참조)

Table 6. 논문의 국가별 분포

순위	국가	논문 수	비중 (%)
1	USA	1,262	30.56
2	Japan	609	14.75
3	China	350	8.47
4	Germany	349	8.45
5	Sweden	346	8.38
6	France	306	7.41
7	Italy	203	4.92
8	Russia	175	4.24
9	South Korea	148	3.58
10	UK	118	2.86

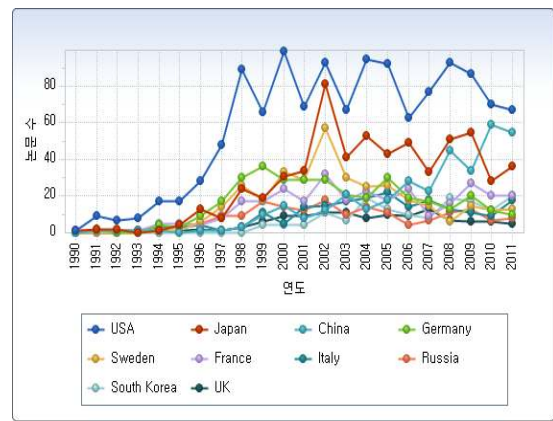


Fig. 32. 국가별 연도별 논문 수 현황

Table 7. 국가별 논문의 수준 지수

국가	논문 수	논문 당 피인용 수	수준 지수
Germany	349	17.014	1.354
USA	1,262	15.787	1.257
Sweden	346	13.939	1.11
France	306	11.105	0.884
Japan	609	10.64	0.847
Italy	203	9.852	0.784
UK	118	7.966	0.634
China	350	7.714	0.614
Russia	175	6.846	0.545
South Korea	148	6.818	0.543

여 전체 4,130편의 논문 중 30.56%를 점유하며 가장 많은 논문을 발표한 것으로 나타남.

- Japan은 609편 (14.75%), China은(는) 350편 (8.47%)의 논문을 발표하여 각각 2,3위를 차지하였음. 그림32는 국가별 연도별 논문수 추이를 나타 낸 것이다

국가별 논문 수준 지수는 표 7와 같다.

국가별 논문의 수준 지수 분석 결과 Germany가 가장 높은 값(1.354)을 보여 논문의 피인용 관점에서 질적 수준이 가장 우수한 것으로 나타났고 USA(1.257), Sweden(1.11)의 값을 보였다. 한국의 수준 지수는 0.543를 기록하였으며, 이는 한국의 질적 수준이 세계 평균 이하임을 의미한다.

논문의 기관별 분포는 표 8로 분석되었다.

파워디바이스(SiC) 기술동향 관련 논문의 저자 소속기관을 분석한 결과 세계적으로 2,085개 기관에서 관련 연구가 수행되는 것으로 나타났음. 이들 기관 중 Linkoping Univ가 152편의 논문을 발표하여 전체 4,130편의 논문 중 3.68%를 점유하며 가장 많은 논문을 발표한 것으로 나타남. Cree Inc는 104편 (2.52%), Kyoto Univ는 101편(2.45%)의 논문을 발표하여 각각 2,3위를 차지하였음.

상위 10개 기관의 연도별 논문수를 나타 낸 것이 그림 33으로 22002년도가 세계적으로 가장 활발한

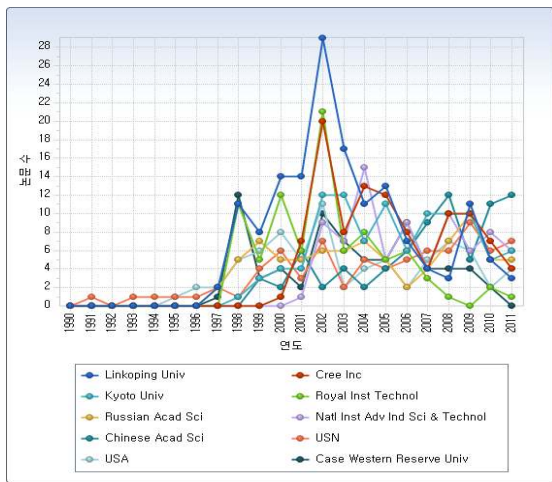


**Table 8.** 논문의 기관별 분포

순위	기관	논문 수	비중 (%)
1	Linkoping Univ	152	3.68
2	Cree Inc	104	2.52
3	Kyoto Univ	101	2.45
4	Royal Inst Technol	87	2.11
5	Russian Acad Sci	81	1.96
6	Natl Inst Adv Ind Sci & Technol	80	1.94
7	Chinese Acad Sci	78	1.89
8	USN	78	1.89
9	USA	77	1.86
10	Case Western Reserve Univ	72	1.74

**Table 9.** 논문의 기관별 분포

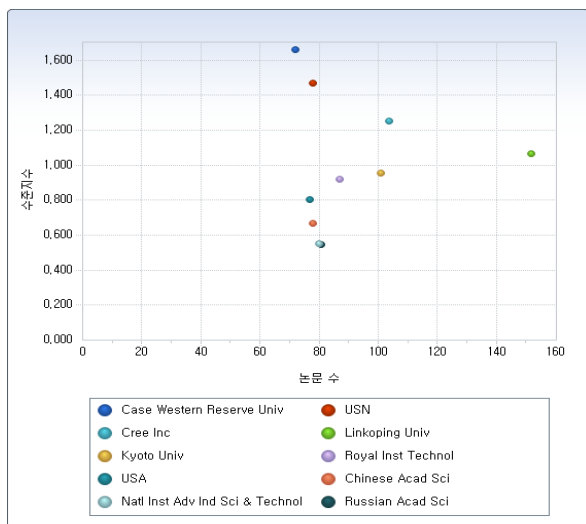
기관	논문 수	논문 당 피인용 수	수준 지수
Case Western Reserve Univ	72	20.861	1.661
USN	78	18.423	1.467
Cree Inc	104	15.721	1.251
Linkoping Univ	152	13.382	1.065
Kyoto Univ	101	11.98	0.954
Royal Inst Technol	87	11.529	0.918
USA	77	10.091	0.803
Chinese Acad Sci	78	8.372	0.666
Natl Inst Adv Ind Sci & Technol	80	6.9	0.549
Russian Acad Sci	81	6.815	0.543



**Fig. 33.** 각 기관의 연도별 논문 수 현황

**Table 10.** 기관별 국제협력관계지수(S) 및 국제협력강도(L)

기관	논문 수	국제협력관계지수	국제협력강도
Linkoping Univ	152	0.618	2.774
Royal Inst Technol	87	0.54	2.424
Russian Acad Sci	81	0.469	2.105
Case Western Reserve Univ	72	0.361	1.621
Chinese Acad Sci	78	0.218	0.979
Cree Inc	104	0.163	0.732
Kyoto Univ	101	0.129	0.579
Natl Inst Adv Ind Sci & Technol	80	0.088	0.395
USA	77	0.078	0.35
USN	78	0.064	0.287



**Fig. 34.** 기관별 논문 수 대비 수준 지수

**Table 11.** 핵심기관 선정을 위한 Q-L 분포

기관	논문 수	CPP	Q	S	L
Linkoping Univ	152	13.382	1.065	0.618	2.774
Cree Inc	104	15.721	1.251	0.163	0.732
Kyoto Univ	101	11.98	0.954	0.129	0.579
Royal Inst Technol	87	11.529	0.918	0.54	2.424
Russian Acad Sci	81	6.815	0.543	0.469	2.105
Natl Inst Adv Ind Sci & Technol	80	6.9	0.549	0.088	0.395
Chinese Acad Sci	78	8.372	0.666	0.218	0.979
USN	78	18.423	1.467	0.064	0.287
USA	77	10.091	0.803	0.078	0.35
Case Western Reserve Univ	72	20.861	1.661	0.361	1.621

발표가 있었던 것으로 나타났다

상위 10개 기관의 논문수, 논문당 피인용수 및 수준지수를 나타낸 것이 표 9이다.

그림 34는 기관별 논문수대비 수준지수를 나타낸 그림이다. 해당 기술의 기관별 수준 분석 결과 Case Western Reserve Univ가 가장 높은 값(1.661)을 보여 논문의 피인용 관점에서 질적 수준이 가장 우수한 것으로 나타났고 분야 평균 이상의 수준을 보이는 기관으로는 Case Western Reserve Univ(1.661), USN(1.467), Cree Inc(1.251), Linkoping Univ(1.065)가 있다.

기관별 국제협력관계지수와 국제협력가도지수를 나타 낸 것이 표10이다.

기관별 국제협력강도 분석 결과, Linkoping Univ(2.774)의 국제협력강도가 가장 높은 것으로 나타났고, 분야 평균 이상의 수준을 보이는 기관(으)로는 Linkoping Univ(2.774), Royal Inst Technol(2.424), Russian Acad Sci(2.105), Case Western Reserve Univ(1.621)이 있다..

핵심 기관 선정은 수준분석(Q) 및 국제협력강도(L) 분석 결과를 통해 이루어짐. 연구자별 수준지수(Q) 및 국제협력강도(L)는 Q=L=1을 기준으로 네 개의 구역(I-IV)으로 구분할 수 있다. 이것을 정리한 것이 표 11이다

상위 10인의 저자별 논문 수준분석결과는 표 12와 같다. 저자별 수준 분석 결과, 분야 평균 이상의 수준을 보이는 저자로는 Cooper, JA(2.362), Palmour, JW(2.209), Matsunami, H(1.747), Kimoto, T(1.374), Janzen, E(1.368)가 된다.

상위 10인의 국제협력강도를 나타 낸 것이 표 13이다. 저자별 국제협력강도 분석 결과, Godignon, P(4.579)의 국제협력강도가 가장 높은 것으로 나타났고. 분야 평균 이상의 수준을 보이는 저자(으)로는 Godignon, P(4.579), Janzen, E(2.361), Zetterling, CM(1.872), Ostling, M(1.692), Palmour, JW(1.365)으로 분석되었다.

핵심연구자 선정은 수준분석(Q) 및 국제협력강도(L) 분석 결과를 통해 이루어졌고, 연구자별 수준지수(Q) 및 국제협력강도(L)는 Q=L=1을 기준으로 네 개의 구역(I-IV)으로 구분하여 선정하였다.

파워디바이스(SiC) 기술동향 기술에 속하는 논문 4,130편 중 (1990-2011년 출판된 논문), 적어도 1회 이상 인용된 논문 수는 3,554편(86.05%)에 이른다.

**Table 12.** 저자별 논문의 수준지수

저자	논문수	논문당 피 인용 수	수준 지수
Cooper, JA	49	29.673	2.362
Palmour, JW	56	27.75	2.209
Matsunami, H	55	21.945	1.747
Kimoto, T	84	17.262	1.374
Janzen, E	76	17.184	1.368
Arai, K	52	10.519	0.837
Zetterling, CM	48	9.958	0.793
Ostling, M	53	9.094	0.724
Godignon, P	51	5.961	0.475
Zhang, YM	71	2.901	0.231

**Table 13.** 연구자별 국제협력관계지수(S) 및 국제협력강도 (L)

저자	논문 수	국제협력관계지수	국제협력 강도
Godignon, P	51	1.02	4.579
Janzen, E	76	0.526	2.361
Zetterling, CM	48	0.417	1.872
Ostling, M	53	0.377	1.692
Palmour, JW	56	0.304	1.365
Kimoto, T	84	0.143	0.642
Matsunami, H	55	0.091	0.409
Arai, K	52	0.077	0.346
Cooper, JA	49	0.061	0.274
Zhang, YM	71	0	0

**Table 14.** 핵심연구자 선정을 위한 Q-L 분포

저자	논문 수	CPP	Q	S	L
Kimoto, T	84	17.262	1.374	0.143	0.642
Janzen, E	76	17.184	1.368	0.526	2.361
Zhang, YM	71	2.901	0.231	0	0
Palmour, JW	56	27.75	2.209	0.304	1.365
Matsunami, H	55	21.945	1.747	0.091	0.409
Ostling, M	53	9.094	0.724	0.377	1.692
Arai, K	52	10.519	0.837	0.077	0.346
Godignon, P	51	5.961	0.475	1.02	4.579
Cooper, JA	49	29.673	2.362	0.061	0.274
Zetterling, CM	48	9.958	0.793	0.417	1.872

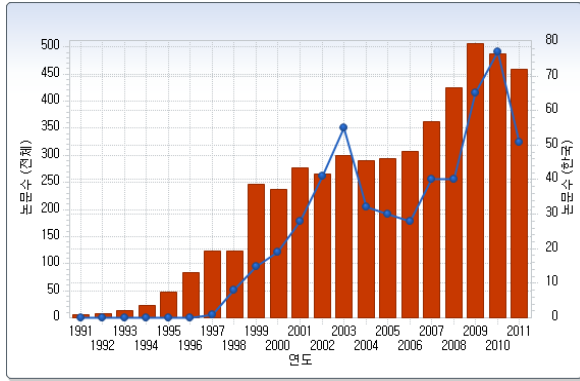


Fig. 35. 연도별 논문 게재 추이



Fig. 36. 국가별 연도별 논문 수 현황

5-3. GaN관련 학술조사

연도별 논문게재추이를 나타 낸 것이 그림 35이다. 분석 대상 기간의 연평균 증가율은 논문 수 기준 25.34%, 누적 논문 수 기준 41.1%인 것으로 나타남. 국가별 논문 수와 비중은 표 15와 같다.

- 파워디바이스(GaN) 기술 관련 논문의 저자 국적을 분석한 결과 세계적으로 76개 국가에서 관련 연구가 수행되는 것으로 나타났다.
- 이들 국가 중 USA이 1,450편의 논문을 발표하여 전체 4,889편의 논문 중 29.66%를 점유하며 가장 많은 논문을 발표한 것으로 나타남.
- Japan은 719편 (14.71%), China은(는) 576편 (11.78%)의 논문을 발표하여 각각 2,3위를 차지하였음.

국가별 연도별 논문 수 추이가 그림 36이다.

국가별 논문수와 논문 당 피인용수 및 수준지수는 표 16과 같다.

국가별 논문의 수준 지수 분석 결과 USA가 가장 높은 값(1.523)을 보여 논문의 피인용 관점에서 질적

Table 15. 논문의 국가별 분포

순위	국가	논문 수	비중(%)
1	USA	1,450	29.66
2	Japan	719	14.71
3	China	576	11.78
4	South Korea	530	10.84
5	Taiwan	506	10.35
6	Germany	443	9.06
7	France	282	5.77
8	UK	208	4.25
9	Poland	156	3.19
10	Russia	112	2.29

Table 16. 국가별 논문의 수준 지수

국가	논문 수	논문 당 피인용 수	수준 지수
USA	1,450	24.203	1.523
Japan	719	16.359	1.03
Germany	443	14.278	0.899
Taiwan	506	13.043	0.821
Russia	112	12.473	0.785
Poland	156	12.327	0.776
South Korea	530	11.642	0.733
France	282	10.993	0.692
UK	208	10.014	0.63
China	576	7.464	0.47

Table 17. 논문의 기관별 분포

순위	기관	논문 수	비중(%)
1	Chinese Acad Sci	187	3.82
2	Natl Cheng Kung Univ	150	3.07
3	Univ Florida	139	2.84
4	Univ Calif Santa Barbara	119	2.43
5	Chonbuk Natl Univ	101	2.07
6	Natl Taiwan Univ	88	1.8
7	Natl Chiao Tung Univ	86	1.76
8	Polish Acad Sci	81	1.66
9	Natl Cent Univ	80	1.64
9	Peking Univ	80	1.64

수준이 가장 우수한 것으로 나타남. 분야 평균 이상의 수준을 보이는 국가는 USA(1.523), Japan(1.03)이 있음. 한국의 수준 지수는 0.733을 기록하였으며, 이는 한국의 질적 수준이 세계 평균 이하임을 의미함. 상위 10개 기관의 논문수와 비중은 표 17와 같다.

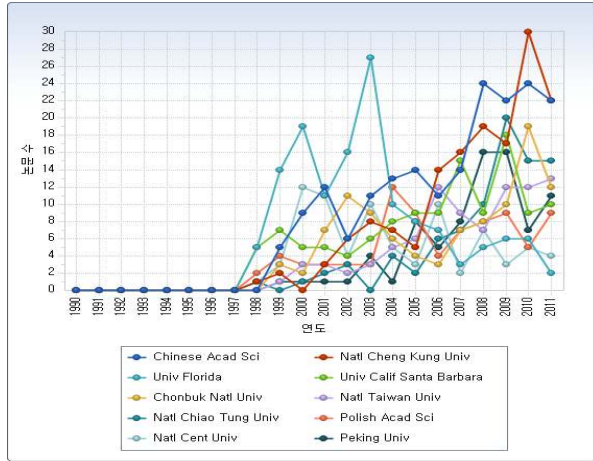


Fig. 37. 각 기관의 연도별 논문 수 현황

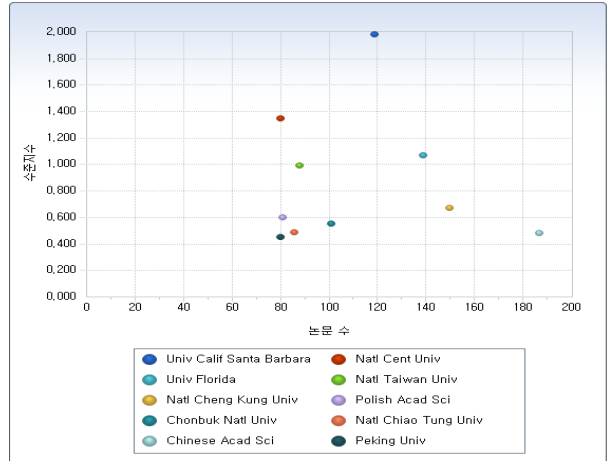


Fig. 38. 기관별 논문 수 대비 수준 지수

파워디바이스(GaN) 기술 관련 논문의 저자 소속기관을 분석한 결과 세계적으로 2,084개 기관에서 관련 연구가 수행되는 것으로 나타났음. 이들 기관 중 Chinese Acad Sci가 187편의 논문을 발표하여 전체 4,889편의 논문 중 3.82%를 점유하며 가장 많은 논문을 발표한 것으로 나타남. Natl Cheng Kung Univ는 150편 (3.07%), Univ Florida(는) 139편 (2.84%)의 논문을 발표하여 각각 2,3위를 차지하였음. 한국 기관 중 가장 많은 논문을 발표한 기관은 Chonbuk Natl Univ로 101편 (2.07%)의 논문을 발표하여 5위를 차지하였음.

상위 10개기관의 연도별 논문수 추이를 나타 낸 것이 그림 37이다.

상위 10개 기관의 논문수, 논문 당 피인용수 및 수준지수를 나타 낸 것이 표 18이다.

해당 기술의 기관별 수준 분석 결과 Univ Calif Santa Barbara가 가장 높은 값(1.981)을 보여 논문의 피인용 관점에서 질적 수준이 가장 우수한 것으로 나타나고 분야 평균 이상의 수준을 보이는 기관으로는 Univ Calif Santa Barbara(1.981), Natl Cent Univ(1.348), Univ Florida(1.067)가 있다. U.K.Mishra등이 이끄는 팀이 UCSB가 수준지수 1위로 조사되고 있어 분석이 의미 있는 것으로 보인다.

기관별 국제협력관계지수와 국제협력강도지수를 나타 낸 것이 표 19이다

기관별 국제협력강도 분석 결과, Polish Acad Sci(3.025)의 국제협력강도가 가장 높은 것으로 나타났다. 분야 평균 이상의 수준을 보이는 기관으로는 Polish Acad Sci(3.025), Univ Florida(2.681), Natl

Table 18. 기관별 논문의 수준 지수

기관	논문 수	논문 당 피인용 수	수준 지수
Univ Calif Santa Barbara	119	31.479	1.981
Natl Cent Univ	80	21.412	1.348
Univ Florida	139	16.957	1.067
Natl Taiwan Univ	88	15.739	0.991
Natl Cheng Kung Univ	150	10.647	0.67
Polish Acad Sci	81	9.519	0.599
Chonbuk Natl Univ	101	8.792	0.553
Natl Chiao Tung Univ	86	7.709	0.485
Chinese Acad Sci	187	7.658	0.482
Peking Univ	80	7.212	0.454

Table 19. 기관별 국제협력관계지수(S) 및 국제협력강도(L)

기관	논문 수	국제협력 관계지수	국제협력 강도
Polish Acad Sci	81	0.852	3.025
Univ Florida	139	0.755	2.681
Natl Cent Univ	80	0.588	2.088
Univ Calif Santa Barbara	119	0.42	1.491
Chonbuk Natl Univ	101	0.317	1.125
Peking Univ	80	0.25	0.888
Natl Taiwan Univ	88	0.227	0.806
Chinese Acad Sci	187	0.155	0.55
Natl Chiao Tung Univ	86	0.128	0.454
Natl Cheng Kung Univ	150	0.053	0.188



**Table 20.** 핵심기관 선정을 위한 Q-L 분포

기관	논문 수	CPP	Q	S	L
Chinese Acad Sci	187	7.658	0.482	0.155	0.55
Natl Cheng Kung Univ	150	10.647	0.67	0.053	0.188
Univ Florida	139	16.957	1.067	0.755	2.681
Univ Calif Santa Barbara	119	31.479	1.981	0.42	1.491
Chonbuk Natl Univ	101	8.792	0.553	0.317	1.125
Natl Taiwan Univ	88	15.739	0.991	0.227	0.806
Natl Chiao Tung Univ	86	7.709	0.485	0.128	0.454
Polish Acad Sci	81	9.519	0.599	0.852	3.025
Peking Univ	80	7.212	0.454	0.25	0.888
Natl Cent Univ	80	21.412	1.348	0.588	2.088

**Table 22.** 연구자별 국제협력관계지수(S) 및 국제협력강도(L)

저자	논문 수	국제협력 관계지수	국제협력강도
Grzegory, I	52	1.038	3.685
Kim, J	50	0.86	3.053
Ren, F	90	0.789	2.801
Pearnton, SJ	133	0.729	2.588
Abernathy, CR	61	0.574	2.038
Nakamura, S	73	0.425	1.509
DenBaars, SP	64	0.375	1.331
Speck, JS	59	0.356	1.264
Kuo, HC	57	0.175	0.621
Chang, SJ	52	0.077	0.273

Cent Univ(2.088), Univ Calif Santa Barbara(1.491), Chonbuk Natl Univ(1.125)이 있다.

핵심 기관 선정은 수준분석(Q) 및 국제협력강도(L) 분석 결과를 통해 이루어졌다. 연구자별 수준지수(Q) 및 국제협력강도(L)는 Q=L=1을 기준으로 네 개의 구역(I-IV)으로 구분할 수 있다.

상위 10인의 저자별 논문 수준분석결과는 표 21과 같다. 저자별 수준 분석 결과, 분야 평균 이상의 수준을 보이는 저자로는 Speck, JS(2.386), DenBaars, SP(2.383), Nakamura, S(1.816), Abernathy, CR(1.348), Pearnton, SJ(1.196), Grzegory, I(1.166), Ren, F(1.067), Chang, SJ(1.054)으로 분석되었다.

**Table 21.** 저자별 논문의 수준지수

저자	논문수	논문당 피 인용수	수준 지수
Speck, JS	59	37.915	2.386
DenBaars, SP	64	37.859	2.383
Nakamura, S	73	28.849	1.816
Abernathy, CR	61	21.426	1.348
Pearnton, SJ	133	19	1.196
Grzegory, I	52	18.519	1.166
Ren, F	90	16.956	1.067
Chang, SJ	52	16.75	1.054
Kim, J	50	11.22	0.706
Kuo, HC	57	8.14	0.512

**Table 23.** 핵심기관 선정을 위한 Q-L 분포

저자	논문 수	CPP	Q	S	L
Pearnton, SJ	133	19	1.196	0.729	2.588
Ren, F	90	16.956	1.067	0.789	2.801
Nakamura, S	73	28.849	1.816	0.425	1.509
DenBaars, SP	64	37.859	2.383	0.375	1.331
Abernathy, CR	61	21.426	1.348	0.574	2.038
Speck, JS	59	37.915	2.386	0.356	1.264
Kuo, HC	57	8.14	0.512	0.175	0.621
Grzegory, I	52	18.519	1.166	1.038	3.685
Chang, SJ	52	16.75	1.054	0.077	0.273
Kim, J	50	11.22	0.706	0.86	3.053

상위 10인의 국제협력강도를 나타낸 것이 표 22이다.

저자별 국제협력강도 분석 결과, Grzegory, I(3.685)의 국제협력강도가 가장 높은 것으로 나타났다. 분야 평균 이상의 수준을 보이는 저자로는 Grzegory, I(3.685), Kim, J(3.053), Ren, F(2.801), Pearnton, SJ(2.588), Abernathy, CR(2.038), Nakamura, S(1.509), DenBaars, SP(1.331), Speck, JS(1.264)으로 분석되었다.

핵심연구자 선정은 수준분석(Q) 및 국제협력강도(L) 분석 결과를 통해 연구자별 수준지수(Q) 및 국제협력강도(L)는 Q=L=1을 기준으로 네 개의 구역

(I-IV)으로 구분하여 선정했다.

파워디바이스(GaN) 기술 기술에 속하는 논문 4,889편 중(1990-2011년 출판된 논문), 적어도 1회 이상 인용된 논문 수는 4,251편(86.95%)에 이른다.

## 6. 결 론

### 6-1. 차세대 SiC/GaN반도체파워일렉트로닉스

1990년대초 Kyoto 대학의 H. Matsunami에게 연구원을 보내는 것으로 SiC 파워디바이스개발에 착수한 Rohm은 Trench 구조의 SBD와 MOSFET를 개발하여 신뢰성을 확보하고, 미국의 패키지 전문 벤처 Arkansas Power Electronics International(APEI)과 공동으로 파워모듈을 개발하여 시판하였다.

이들이 개발한 "Ultra Low Ron SiC Trench Devices"는 2012년에 개최된 PCIM(Power Conversion Intelligent Motion) Europe 2012에 최우수논문상을 수상한 바 있다. 양질의 SiC 웨이퍼를 값싸게 공급하던 독일의 SiCrystal를 매입하여 웨이퍼로부터 디바이스까지의 모든 value 체인을 통합한 것이 Rohm의 경쟁력이 되었다.

H.Matsunami, T.Kimoto 등이 이끄는 Kyoto대학 그룹은 종단공간변조구조를 채택하여 높은 내압의 SiC 디바이스를 개발하는 등 기술개발과 산업화를 선도하고 있어 이들은 한술조사에서도 높은 수준도를 나타냈다.

GaN 디바이스의 산업화동향은 200mm Si 기판위 GaN을 성막시켜 제작하는 ALGaN/GaN HFET이 +3V의 문지방값을 갖는 normally-off 파워디바이스가 주류를 이룬다. c-plane을 사용하는 디바이스와 비극성 m-면을 사용하는 디바이스로 분류되며 Subthreshold 누설전류에서 우수한 성능을 보이는 것을 Rohm과 UC Santa Babara의 U.K. Mishra 팀이 공동으로 개발하였다. 학술조사에서 UCSB는 수준도가 가장 높은 연구기관으로 조사되었다.

GaN LED, GaN HEMT연구개발에 종사하던 멤버가 U.K.Mishra와 함께 기업한 벤처인 Tranphorm은 WEF 선정의 2013년도 Technology Pioneer에 선정된 GaN 파워디바이스로 약 8,000만\$의 투자자를 모아 GaN 파워디바이스의 선두주자 자리를 차지했다.

SiC 기판 독점기업인 CREE와 마찬가지로 이들의 개발에는 Office of Naval Research, DARPA 및

ARPA-E 등의 미연방정부 개발자금이 큰 밑 받침이 되고 있다.

현재도 이들 연방정부의 개발지원은 스마트 그리그 관련 등에서 계속되고 있다.

디지털 Si 기기에서 상실한 일본의 국제경쟁력을 차세대 파워반도체 SiC와 GaN에서는 확보하겠다는 일본정부의 catch-up전략은 성공을 거두어 SiC 기판 공급의 ShinNippon Steal, 웨이퍼공급에는 Showa-Denko 그리고 파워반도체와 모듈에 Mitsubishi, Toshiba, Panasonic 등, 제조기기공급기업으로는 ULVAC, Tokyo Electron 등이 국제경쟁력을 갖는 제품을 생산하게 되었다. 일본은 이들 국제경쟁력을 갖는 기업군을 성공적으로 확보한 것이 되었다. 일본의 국제경쟁력간담회는 catch-up전략에서 누락되어 있던 고온/장수명 bonding 와이어/패키지 기술 등의 개발을 위한 국가개발프로젝트를 추진할 것을 제안하고 있다.

### 6-2. 우리의 대응

우리나라에서는 고순도 SiC 단결정개발 및 LED 소재 개발 등에서 활발한 연구개발이 진행되고 있고 LED 생산 등에서 국제경쟁력을 확보하고 있다. 여기서 주시해야 할 것은 디지털 기술과 달리 파워디바이스와 파워일렉트로닉스 기술 분야는 아날로그적인 요소가 많아 양산체제 구축에서 벤처기업이 중심이 되는 미국이 일본기업과의 경쟁을 이겨낼 수 있을 것인지는 지켜보아야 한다. MIT 발생의 리튬이온 이차전지 벤처 A123시스템스가 정부의 막대한 지원과 판매량에서 선두자리를 지키고 있었음에도 불구하고 일본의 이차전지 메이커, 우리의 LG화학, Samsung SDI 등과의 경쟁에서 어려움을 이겨내지 못하고 파산신청한 것 등은 참고로 해야 한다. 우수한 제조시설의 구축으로 대량생산이 가능했던 메모리 및 비메모리반도체와 달리 포스트 실리콘 산업으로서 차세대 먹거리인 차세대 파워반도체 일렉트로닉스분야에서의 경쟁력 확보에는 장기적인 인력양성과 투자가 있어야 한다. 산학연이 일체감을 가지고 면밀한 연구개발전략을 수립하고 실천해야 한다.

## 참 고 문 헌

1. 奥村元, "パワーエレクトロニクス" 第1回つくイベーションアリーナ公開シンポジウム

- △<http://tia-nano.jp/events/2010/pdf/okumura.pdf>
2. M. Hikita, et al., "GaN-Based Power Devices", Panasonic Technical Journal Vol. 55 No. 2, Jul. 2009
  3. 新機能素子研究開発協會, SiC半導體/デバイス事業化普及戦略に係わる調査研究, 2004年 3月 46pp <http://www4.fed.or.jp/pub/houkokushi/sicpower.pdf>
  4. 荒井和雄, "SiC半導體のパワーデバイス開発と實用化への戦略", Synthesiology Vol.3, No.4pp259-271(Nov. 2010) [http://www.aist.go.jp/aist\\_e/research\\_results/publications/synthesiology\\_e/vol3\\_no4/vol03\\_04\\_p245\\_p258.pdf](http://www.aist.go.jp/aist_e/research_results/publications/synthesiology_e/vol3_no4/vol03_04_p245_p258.pdf)
  5. 藤本辰雄, "昇華再結晶法による SiCバルク 単結晶成長", (日)工業材料 Vol.59, No.12(2011), pp22-25
  6. K. Tsuruta, "Prospects of the Practical Use of Sic Power Semiconductor Devices in Automative Applications", Denso Technical Review, Vol.16(2011), pp90-95 <http://www.denso.co.jp/ja/aboutdenso/technology/dtr/v16/files/13.pdf>
  7. E. Okuno, "SiC Substrates and Devices for Ho<sub>2</sub> Power Applications", Denso Technical Review, Vol.10, No.2(2005), pp44-49 [http://www.denso.co.jp/ja/aboutdenso/technology/dtr/v10\\_2/files/dissertation07-id.pdf](http://www.denso.co.jp/ja/aboutdenso/technology/dtr/v10_2/files/dissertation07-id.pdf)
  8. 坂元秀光, "溶液成長法による SiCバルク結晶育成", (日)工業材料 Vol.59, No.12(2011), pp32-35
  9. K. Danno, et al., Mater. Sci. Forum, Vol.645-648(2010), pp13-16.
  10. 土田秀一, "超高耐壓・厚膜4H-SiCエピタキシャル成長", (日)工業材料 Vol.59, No.12(2011), pp53-56
  11. T. Miyazawa, et al, "Evaluation of long carrier lifetimes in thick 4H-silicon carbide epitaxial layers", Applied Physics Letters 97, 202106(2010)12.[http://criepi.denken.or.jp/jp/materials/result/pdf/AppliedPhysicsExpress\\_1\\_2008\\_015001.pdf](http://criepi.denken.or.jp/jp/materials/result/pdf/AppliedPhysicsExpress_1_2008_015001.pdf)
  13. 先崎純壽, "SiCゲート絶縁膜信頼性の現状", (日)工業材料 Vol.59, No.12(2011), pp40-43
  14. K. Okumura et al, "Ultra Low Ron SiC Trench Devices", PCIM(Power Conversion Intelligent Motion)EUROPE 2012에서 최우수 논문상수상,[www.rohm.co.jp/news/120517.html](http://www.rohm.co.jp/news/120517.html)
  15. 中野佑紀, "SiCトレンチMOSFETの開発", (日)工業材料 Vol.59, No.12(2011), pp48-52
  16. H. Niwa, et al, "21.7kV 4H-PiN Diode with a Space-Modulated Junction Termination Extension", Applied Physics Express 5(2012) 064001
  17. 耐壓20kV超のSiCダイオード製京都大學が試作, Nikkei Electronics, 2012,6,25 : // [techon.nikkeibp.jp/article/NEWS/20120601/221213/](http://techon.nikkeibp.jp/article/NEWS/20120601/221213/)"Breakdown Characteristics of 12-20 kV-class 4H-SiC PiN Diodes with Improved Junction Termination Structures", Hiroki Niwa, Gan Feng, Jun Suda, Tsunenobu Kimoto Kyoto University, Japan , Proc. 24th International Symposium on power Semiconductor Devices and ICs, 3-7June 2012 Bruges, Belgium ,381-384.pp
  18. H. Miyake, et al., "21-keV SiC BJTs With Space-odulated Junction Termination Extension", IEEE Electron Device Letters, 33, Issue;11 1598-1600(2012) <http://techon.nikkeibp.co.jp/article/NEWS/20121024/247444/?SS=imgview&FD=1795527753>
  19. 葛原正明, "GaN系高效率電子デバイスの開発動向", 應用物理, Vol. 81, No. 6(2012)pp464-470
  20. 前田就彦, ノーマリオフ型GaN HFETの高性能化, 第12回窒化物半導体應用研究會 2011年 11月10日
  21. <http://techon.nikkeibp.co.jp/article/HONSHI/20110818/196039/?ref=RL3>
  22. 畑陽一郎, "高耐壓もGaNで, IRジャパンが600VのGaN 電源モジュールを展示" <http://eetimes.jp/ee/articles/1207/12/news024.html>
  23. F.Kawamura, et al., J. Crystal. Growth 311, 3019(2009)

24. R. Hasegawa, et al., Ext. Abst. Int. Conf. Solid State Devices and Materials, p.620(2011)
25. T. Egawa, "Heteroepitaxial growth of GaN on Si substrate and its application to devices", Oyo Bututuri, Vol.81, No.6(2012)485-488
26. K. Cheng, et al., "AlGaIn/GaN/AlGaIn Double Heterostructures Grown on 200mm Silicon(111) Substrates with High Electron Mobility", Applied Physics Express 5(2012) 011002
27. J-G. Lee, et al., "State of Art AlGaIn/gaN-on Si Heterojunction Field Effect Transistors with Dual Field Plates", Applied Physics Express 5(2012) 066502
28. T. Fujiwara, et al., "Enhancement-mode m-plane AlGaIn/GaN Heterojunction Field-Effect Transistors with +3V of Threshold Voltage Using Al<sub>2</sub>O<sub>3</sub> Deposited by Atomic Layer Deposition", Applied Physics Express 4(2011)096501, APEX-4-096501 [http://www.semiconductor-today.com/news\\_items/2011/AUG/UCSB\\_270811.htm](http://www.semiconductor-today.com/news_items/2011/AUG/UCSB_270811.htm)
29. N.S.Dasgupta, et al., IEEE Electron Device Lett. 30,599(2009)
30. N.S. Dasgupta, et al., Appl. Phys. Lett. 96, 143504(2010)
31. N.S.Dasgupta, et al., IEEE Electron Device Lett. 32,33(2011)
32. U. Singiseti, et al., IEEE Electron Device Lett. 33,26(2011)
33. NEDO 研究評価委員會, “「パワーエレクトロニクスインバータ基盤技術開発」事後評価報告書”, 2010.2
34. 日本特許廳, "グリーンパワーIC", 平成22年度特許出願技術動向 調査報告書 (概要) [www.jpo.go.jp/shiryou/pdf/gidou-houkoku/22greenpw\\_ic.pdf](http://www.jpo.go.jp/shiryou/pdf/gidou-houkoku/22greenpw_ic.pdf)
35. "つくばで始まる垂直連携日本型イノベーションを摸索", Nikkei Electronics 2012.6.25 pp39-42. [www2.tee.or.jp/ver2/honbu/16-committee.pdf/DSPC8043.pdf](http://www2.tee.or.jp/ver2/honbu/16-committee.pdf/DSPC8043.pdf)