

발전기보호반을 위한 IED의 설계에 관한 연구

A Study on Design of IED for Generator Protection Panel

박철원* · 박성완*

(Chul-Won Park · Sung-Wan Park)

Abstract - A large generator is an important role in transferring an electric power to power system. The IEDs of large generator often use microprocessor technology to obtain a digital relay system with a wide range of measuring, protection, control, monitoring, and communication functions. However, all generator protection and control systems in Korea imported from abroad and are being operated. In order to reduce the large expense and improve the reliable operation, development of generator protection and control system by domestic technology is required. This paper deals with the design of the IED of generator protection panel for development of generator protection and control system. The major emphasis of the paper will be on the description of hardware and signal processing test results and measurement accuracy of the prototype IED. By developing of generator IED based on DSP and microprocessor, replacement of the generator protection panel imports are expected to be effective.

Key Words : DSP, Generator protection and control system, IED, Large generator, Microprocessor, Protection relay elements

1. 서론

국내 발전소의 모든 발전기보호제어시스템은 해외로 부터 Turn-Key 방식으로 전량 도입하여 운용 중에 있다. 이에 따라 비용지출이 과다하고 기술의 진보가 거의 없으며 원천 기술이 낙후되어 있다. 또 발전기보호제어시스템은 발전기 용량, 접지, 발전방식, 보호계전기 제작사, 엔지니어링 회사 및 국가 마다 다르기 때문에 국제적으로 표준화된 방식은 없이 혼재되어 운영 중에 있다. 그러므로 국내 발전기보호반의 통일된 표준화가 필요하다[1]. 한편, 발전소에 전기설비 감시제어시스템(ECMS : Electrical Equipment Control & Monitoring System)을 적용하려면 국제표준 IEC61850 프로토콜이 탑재된 발전기단 보호용 갑종보호계전기가 국내 기술로 개발되어야 한다[1].

대용량발전기를 전기적 사고로부터 보호하는 것은 주로 발전기의 권선 또는 모선의 단락 및 지락사고, 계자상실, 동기상실, 정지중 기동보호 및 터빈의 저주파 운전 보호 등이 있다[2]. 발전소의 사고는 계통에 미치는 영향과 기기보전 면에서 매우 중대하다. 최근 신뢰성이 높은 확실한 보호제어시스템 구축하기 위하여 1대의 IED(Intelligent Electronic Device)에 3중화된 보호기법을 적용하고, 제어전원 이중화 및 통신 이중화가 시도되고 있다. 발전기보호용 IED는 발전소내 대용량 발전기단에 설치되어 보호, 계측, 감시 및 제어

기능을 별도 중앙감시 없이 수행하게 된다[3]. 해외 SIMENS사는 Siprotec 디지털 발전기 보호 계전기를 개발하였고, GE사는 디지털 발전기 보호제어시스템을 위해 G60 모델을 제작하였고, ABB사는 REG670 발전기 보호 IED를 제작, 수출함으로써 세계시장의 대부분을 점유하고 있다[4~6].

국내의 발전기보호에 대한 연구는 오래되지 않아 축적된 원천기술이 많지 않다. 최근 기술자립과 아울러 수입대체 효과를 위하여 국제규격의 IEC61850 프로토콜 통신을 이용하여 명령 및 자료교환이 가능한 갑종계전기의 국산화 연구에 대한 관심이 증대하고 있다.

2001년 월성2호기 100% 출력운전중의 지락고장 과급과 보호계전기(50/27) 동작분석 및 대책에 관한 연구를 시작으로, 2003년 발전기 보호 기본 알고리즘을 적용한 보호계전 연구가 발표되었다[2,7]. 2005년 RTDS를 이용한 발전기 보호계전기 모델링을 통해 발전기 손상 방지를 위한 제반 계전기 교육시스템에 대한 연구가 진행되었다[8]. 2006년 발전기 과도 현상에 따른 발전기 보호 계전기 동작분석이 이루어졌고, 고장전류의 웨이브릿 변환을 이용한 차동계전기법에 대한 논문이 발표되었다[9,10]. 2011년 발전기 비동기투입 보호시스템에 대한 검토를 통해 임피던스 계전기를 이용한 발전기 비동기 투입 보호 연구가 제안되었다[11]. Digital Generator Protection System의 성능 시험을 위한 발전기 사고 모델링에 관한 논문과 발표되었으며, 전압역제과전류 계전기법과 과여자 보호알고리즘이 제시되었다[12~14]. IEEE PES General Meeting에서는 다우버시 웨이브릿에 의한 상계수비율을 사용한 발전기 고장 검출과 1기 무한대 모선 전력계통에서의 발전기 내부 사고 모델링 기법이 제안되었다[15,16]. 2013년초 발전기 보호제어시스템 분석, IEEE Standards의 교류발전기 보호, 발전기 보호 계전기의 동작 사례조사 등 대용량 교류 발전기 보호에 관한 기획시리즈가

* 교신저자, 종신회원 : 강릉원주대학교 전기공학과 교수 · 공박
E-mail : cwpark1@gwnu.ac.kr

* 정 회 원 : 네오피스(주) 기술연구소 수석연구원 · 공석
접수일자 : 2013년 8월 5일
수정일자 : 2013년 8월 12일
최종완료 : 2013년 8월 19일

발표되었다[17].

본 논문에서는 발전기보호제어시스템의 국산화 개발을 위하여, 국내 운전 중인 제조사 제품 분석, 발전기보호반을 위한 IED의 하드웨어 설계, 3중화 구성 방안, 구비한 보호계전 요소의 범위, 신호처리 시험 결과 및 계측 정밀도 측정에 대하여 논하였다[18].

2. 발전기용 IED 하드웨어 설계

2.1 하드웨어 사양

발전기용 IED 사양은 지금 국내에서 실제통에 운전되고 있는 해외 4개사 제품을 비교하여 결정할 수 있다. Universal 계전기의 형태를 갖고 있는 A사와 G사의 제품은 CT, PT, DI, DO의 개수를 가변적으로 선택할 수 있는 구조로 되어있다. DI의 경우 입력 전압의 Level에 따라 단단계로 구분하여 선택하여 장착할 수 있게 되어있다. CT 및 PT의 입력을 디지털로 변환하기 위한 AD 변환기는 대부분 16비트를 사용하였으며 샘플링 주파수는 주기당 100샘플에서 24샘플까지 매우 다양하였다. 이는 보호 IED의 목적이 고장파형의 저장보다는 동작 신뢰도에 더 중점을 두었기 때문에 샘플링 주파수가 낮은 것으로 여겨진다. 또 샘플링 주파수가 높은 IED도 실제 계전요소가 구동되는 시간 간격은 1ms인 점인 것을 감안할 때, 높은 샘플링 주파수는 고장파형 저장에 사용되고 샘플링 데이터를 다운 샘플링을 하여 계전요소의 동작을 판별하는 것으로 생각된다[18].

2.2 3중화 구성과 하드웨어 설계

3중화 방법은 CT/PT, DI/DO까지 3중화하는 방법, CPU만 3중화하는 방법 등 다양한 방법들이 있다. IED의 오동작은 CT, PT, DI, DO의 입출력 부분보다는 내부 디지털 회로에서 발생할 가능성이 크기 때문에 ADC 회로, DI 회로, DO 회로 및 DSP부를 DSP 모듈로 구성하였고, DSP 모듈을 3중화하고 입출력은 공통으로 사용하여 외부 결선이 간편하고 신뢰도는 높일 수 있도록 하였다. DSP 모듈이 3중화되어 있으므로 각 DSP 모듈의 DO 출력은 CPLD를 이용하여 Voting Logic을 구성함으로써 1 out-of 2, 2 out-of 3를 구현할 수 있도록 하였다.

발전기용 IED 하드웨어는 전원 및 각 데이터는 버스를 통해 주고 받으며 기본적으로 5개의 보드로 구성하였다. 각 보드의 기능으로는 전원용 Power 보드, 아날로그 입력 및 디지털 입출력, 통신 등 IED 핵심적인 기능을 수행하는 메인 보드, 전압 및 전류를 수집하는 CPT 보드, 디지털 입력을 받을 수 있는 DI 보드 및 디지털 출력을 내보낼 수 있는 DO 보드로 구성하였다. 전면 LHMI(Local Human Machine Interface) 보드와 메인 보드는 각 출력치 및 설정치 등을 Modbus 프로토콜을 통해 주고 받도록 하였다.

그림 1은 CPT 보드의 블록도이다. CPT 보드는 발전기 보호를 위해 7개의 CT와 5개의 PT로 모두 12채널로 구성하였다. CT를 통해 입력된 전류와 PT를 통해 입력된 전압은 보호회로를 거쳐 DIN64 내부 커넥터를 통해 메인 보드와 연결되어 메인 보드내에 신호처리부의 3중화된 ADC에서 각각 디지털 값으로 변환된다.

그림 2는 메인 보드의 블록도이다. 메인 보드는 3중화된

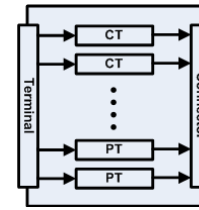


그림 1 CPT 보드의 블록도
Fig. 1 Block diagram of CPT board

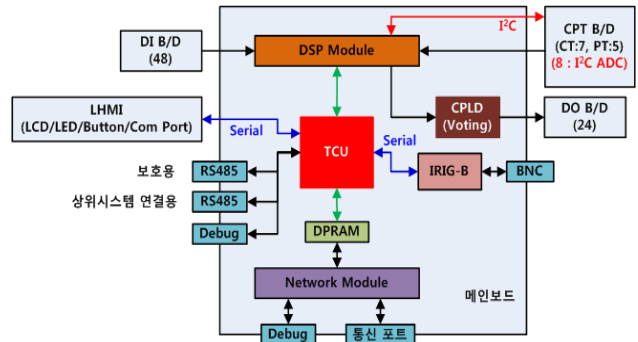


그림 2 메인 보드의 블록도
Fig. 2 Block diagram of main board

DSP 모듈, 시각 동기를 위한 IRIG-B 수신모듈 및 IEC61850 통신을 위한 2중화된 Network 모듈이 장착되는 구조로 설계하였다. TCU(Traffic Control Unit)부는 LHMI 보드, Network 모듈, IRIG-B 모듈, 3중화된 DSP 모듈과 상호 통신하며 설정이나 IRIG-B 모듈을 통해 수신된 시각 동기 정보를 각 DSP 모듈로 분배해주고 3중화된 DSP 모듈에 각각 저장된 이벤트 정보, 계측치 및 고장파형 등을 외부에 전송해주는 통신 관리용 프로세서로 IED 내부엔 3중화되어 있지만 외부에서 보았을 때는 하나의 IED로 동작하게 하는 역할을 한다. Network 모듈은 IEC61850 통신을 위한 모듈로서 2중화되어 신뢰성 있는 통신이 가능하도록 하였으며 DSP 모듈로 부터 연산된 각종 데이터 및 고장 파형 등을 상위 서버와 연결하여 데이터를 전달하는 역할을 한다. IRIG-B 모듈은 DSP 모듈에서 시각동기를 위한 몇가지 방법(RTC, IRIG-B, SNTP) 중 GPS신호를 이용해 IRIG-B 신호를 입력받을 수 있는 입력 모듈이다. 입력된 타임코드로부터 시간을 추출하는 하드웨어와 소프트웨어로 구성하였다.

그림 3은 DI 보드의 블록도이다. DI 보드는 디지털 입력을 받기 위한 보드이다. 많은 외부입력을 수용하기 위해 2장의 보드로 구성되었으며, 각 보드에는 24채널의 입력을 받을 수 있다. 입력부는 과전압 보호소자와 포토커플러를 이

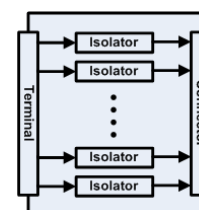


그림 3 DI 보드의 블록도
Fig. 3 Block diagram of DI board

용한 isolated 보호 회로를 거쳐 입력된다.

그림 4는 Power 보드의 블록도이다. Power 보드는 시스템 전체에 전원을 공급하고 입력전원으로부터 EMC 라인필터를 통해 Power 모듈에 연결된다. 출력전원은 DIN 커넥터를 통해 각보드에 연결되며 Power 모듈을 2중화하여 안정적인 전원 공급이 가능하도록 설계하였다.

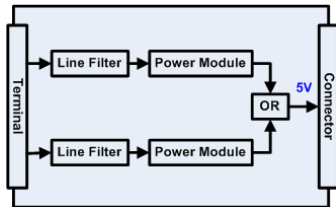


그림 4 Power 보드의 블록도
Fig. 4 Block diagram of power board

그림 5는 LHMI 보드의 블록도이다. LHMI 보드는 전면 패널에 설치된 LCD 디스플레이를 구동하고 터치스크린으로부터 데이터를 입력처리 하며, 시스템의 상태를 나타내기 위한 8개의 LED와 사용자가 지정할 수 있는 32개의 LED로 구성된 총 40개의 LED를 제어한다. 또 1개의 Fault Reset Button과 설정 및 이벤트 정보, 고장 파형을 다운로드 받을 수 있는 USB형태의 통신 포트를 제어하는 보드이다. 원칙으로 구성된 보드는 터치입력을 받는 입력부와 LCD를 제어하는 LCD 제어부 및 그림 등을 저장하기 위한 플래쉬로 구성된다.

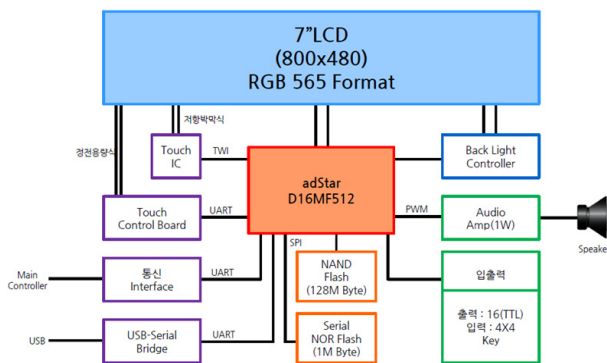


그림 5 LHMI 보드의 블록도
Fig. 5 Block diagram of LHMI board

3. 발전기용 IED 소프트웨어 설계

3.1 보호계전요소

100% 고정자 지락 보호(64S)를 위한 전압 인가형 방식은 3고조파 지락 검출 계전요소(27N3, 59D)를 이용하기 때문에 지원하지 않는 제조사도 있었고, 3고조파 저전압 계전요소(27N3)는 모든 제조사가 지원하였고, 3고조파 전압 차동 계전요소(59D)는 제조사별로 선택적으로 지원하기도 하였다.

회전자 지락 보호 계전요소(64F)는 제조사별로 인가하는 전압의 주파수가 상이했으며 A사의 경우처럼 75Hz이상의 고주파 정현파를 인가하는 제품도 있었으나 대부분의 제조

사들이 1~3Hz정도의 저주파 구형파를 입력하고 있다. S사의 경우 저주파 전압 인가방식 외에 ±10V의 입력을 받는 Transducer를 이용하여 DC 전압을 감시하는 기능을 별도로 갖는 제품도 있었다. 그러나 대부분의 제조사가 보호를 위해선 별도의 장비를 이용하여 고장을 검출하고 RS485를 이용하여 IED에 고장여부를 통신으로 전달하는 구조로 되어 있다. 이는 회전자 지락의 경우 수~수십ms이내의 고속도 차단이 필요한 것이 아니므로 별도의 장비에서 고장의 검출하고 통신으로 발전기 보호 IED에 정보를 전달하는 것으로 판단된다.

3.2 이벤트 및 계측

이벤트의 경우 각 제조사별로 특별한 구조로 이벤트를 저장하므로 정확한 비교가 이루어 질 수 없었다. 아날로그 데이터는 고장발생시 고장전후의 고장 파형을 저장하기 위한 것으로 샘플링 주파수, 채널수, 저장시간 및 저장 개수와 밀접하게 관련 되어있다. 또 고장 파형의 저장 데이터 크기는 IED에 내장된 플래쉬 메모리의 크기와 관련이 있다. A사의 경우 이러한 이유로 고장파형을 압축해서 CF 메모리에 저장하기도 한다. CF 메모리는 요즘 디지털 카메라(DSLR)에서 자주 사용하는 대용량의 고속 메모리 카드이다. 디지털 데이터는 IED 내외부에서 발생하는 모든 상태변화에 대해 이벤트를 발생시킬 수 있다. 즉, DI 상태변화와 같은 물리적인 변화나 계전요소의 Pickup 및 로직의 상태변화와 같은 내부의 논리적인 변화에 따라 이벤트를 저장할 수도 있다.

이벤트 정보를 파일로 다운받을 때는 표준규격인 COMTRADE (Common Format for Transient Data Exchange) 파일 format을 사용하므로 내부 이벤트 저장 방법과 구성은 각 제조사별로 독특한 구조를 사용한다.

전류, 전압, 유효전력, 무효전력, 피상전력, 역률 등을 계측하며 계측값의 갱신은 여러 가지 방법으로 이루어 질 수 있다. 그 중에서 가장 보편적인 방법이 주기적으로 갱신이 이루어지는 것이고 계측값의 변화량을 이용하는 방법도 있다. 4개사의 제품을 분석한 결과 계측 오차는 전류 및 전압의 경우 0.2~1%정도의 오차를 갖고, 전력의 경우는 1~3% 정도의 오차를 갖는다. 이는 전류 및 전압의 경우 오차가 낮을지라도 전력은 전류와 전압의 곱이므로 전류 및 전압에서 발생한 오차가 누적되기 때문이다.

4. 시험과 분석

4.1 오프라인 시뮬레이션

4.1.1 DFT 필터

연속신호 $X(t)$ 에 대하여 한 주기당 동일한 간격으로 N 샘플링하여 얻은 이산신호를 $x[n]$ 이라고 하면, 식(1)은 이에 대한 DFT의 일반식 $X(k)$ 가 된다.

그림 6은 비순환형 DFT를 도식적으로 나타내었다. 식(2)는 $X(k)$ 에 대한 IDFT(Inverse DFT)가 된다.

$$X(k) = \sum_{n=0}^{N-1} x[n] e^{-j \frac{2\pi nk}{N}}, \quad k = 1, 2, \dots, N-1 \quad (1)$$

$$x[n] = \frac{1}{N} \sum_{k=0}^{N-1} X(k) e^{j \frac{2\pi nk}{N}}, \quad n = 1, 2, \dots, N-1 \quad (2)$$

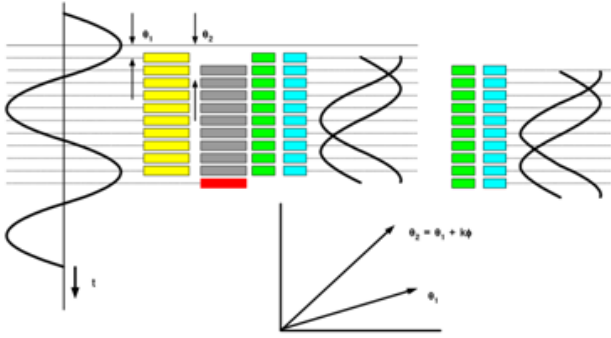


그림 6 비순환형 DFT
Fig. 6 Non-recursive DFT

식(1)과 식(2)를 통해, DFT와 IDFT는 지수함수의 부호가 다르고, N으로 나눈 점만 다를 뿐 서로 매우 유사한 쌍대성이 존재함을 알 수 있다.

식(1)을 오일러 공식에 적용하면 식(3)이 된다.

$$X(k) = \sum_{n=0}^{N-1} x[n] \left(\cos\left(\frac{2\pi nk}{N}\right) - j \sin\left(\frac{2\pi nk}{N}\right) \right) \quad (3)$$

대부분의 디지털 보호 계전 알고리즘에 사용되는 1주기 Fourier-related Filter Algorithm은 입력신호를 실수부와 허수부를 이용하여 페이지를 추출하게 된다. 따라서 기본 주파수 성분은 식(4)와 식(5)를 통해 구할 수 있다.

$$X(k)_{real} = \frac{2}{N} \sum_{n=0}^{N-1} x[n] \cos\left(\frac{2\pi nk}{N}\right) = \frac{2}{N} \sum_{n=0}^{N-1} x[n] \cos(nk\theta) \quad (4)$$

$$X(k)_{imag} = \frac{2}{N} \sum_{n=0}^{N-1} x[n] \sin\left(\frac{2\pi nk}{N}\right) = \frac{2}{N} \sum_{n=0}^{N-1} x[n] \sin(nk\theta) \quad (5)$$

여기서, N는 주기당 샘플수, θ 는 $\frac{2\pi}{N}$, n는 1,2,...,N-1이다.

한편, 계산량을 줄이고 페이지의 위상을 고정시키기 위하여 이전에 계산한 결과를 이용하는 순환형 DFT(Recursive DFT)을 사용하면 더욱 효율적이다.

4.1.2 시험 파형

시험 파형으로 식(6)의 기본파, 3고조파 및 5고조파가 합성된 신호를 사용하였다. 3고조파는 100% 고정자 권선 지락 보호를 위해 3고조파 저전압 계전요소(27N3)와 3고조파 전압 차동 계전요소(59D)에 사용되는 계전신호이고 기본파는 다른 계전요소들이 동작하는데 필요한 계전신호이다.

발전기보호 IED의 계전신호에 필요한 3고조파를 시험 신호에 포함시킴으로써 기본파 추출 성능 및 3고조파 추출 성능을 검증하였다. 그림 7은 시험 파형이다.

$$\begin{aligned} V_A &= 110\cos(\omega t) + 11\cos(3\omega t) + 5.5\cos(5\omega t) \\ V_B &= 110\cos(\omega t + 240) + 11\cos(3(\omega t + 240)) + 5.5\cos(5(\omega t + 240)) \\ V_C &= 110\cos(\omega t + 120) + 11\cos(3(\omega t + 120)) + 5.5\cos(5(\omega t + 120)) \end{aligned} \quad (6)$$

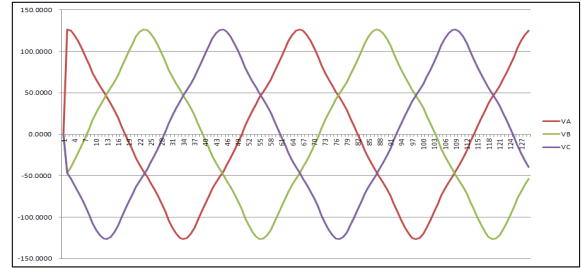


그림 7 시험 파형
Fig. 7 Test signal

4.1.3 기본파 및 고조파 추출 결과

표 1은 순환형 DFT의 기본파 추출 성능이다. 그림 8은 순환형 DFT 필터의 기본파 추출 결과이다. 표 1로부터 이론치와 시험치 사이에 오차가 거의 없음 알 수 있다. 주기당 64샘플을 사용하였으므로 64샘플 동안은 DFT 필터의 과도상태를 나타내게 되며 1주기 즉, 64샘플 이후엔 일정한 값으로 수렴함을 알 수 있다.

표 1 기본파 추출 성능

Table 1 Extraction performance of fundamental frequency component

	이론치	시험치	오차
Va	77.78175	77.781746	0.000004
Vb	77.78175	77.781746	0.000004
Vc	77.78175	77.781754	-0.000004

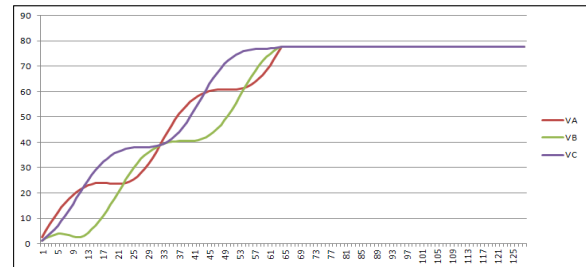


그림 8 기본파의 추출
Fig. 8 Extraction of fundamental frequency component

표 2는 순환형 DFT의 3고조파 추출 성능이다. 그림 9는 순환형 DFT 필터의 3고조파 추출 결과이다. 기본파 추출 성능과 유사하게 1주기 즉, 64샘플 이후엔 일정한 값으로 수렴함을 알 수 있다. 3고조파 뿐만 아니라 원하는 고조파를 선택하여 추출 할 수 있도록 순환형 DFT 필터를 이용하여 구현하였다.

표 2 3고조파 추출 성능

Table 2 Extraction performance of 3rd harmonic

	이론치	시험치	오차
Va	7.778175	7.778176	-0.000001
Vb	7.778175	7.778179	-0.000004
Vc	7.778175	7.778180	-0.000003

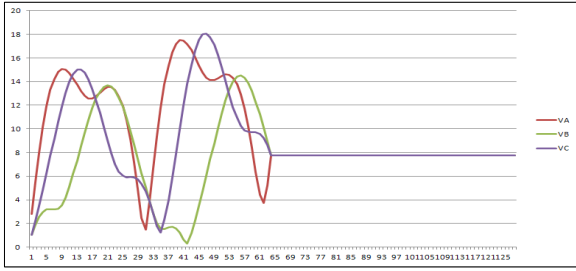


그림 9 3고조파의 추출
Fig. 9 Extraction of 3rd harmonic

4.2 온라인 시험에 의한 계측의 정밀도

기본파 성분의 전압 및 전류는 대부분의 계전요소에서 계전신호로 사용되므로 온라인 시험을 통해 실제 사용될 계전신호의 정밀도를 확인하는 것은 매우 중요하다. 따라서 본 연구에서는 회로 검증 및 성능 검증용으로 제작된 신호처리 테스트 보드를 이용하여 기본파 성분의 전압, 전류 및 전력의 정밀도 시험을 수행하였다. 정밀한 전압 및 전류를 인가하기 위하여 IED 시험장비로 많이 사용하는 오미크론사의 CMC 356을 사용하였다.

4.2.1 전압 정밀도 시험

입력전압을 정격 전압(110V)의 50%, 100%, 150%로 변경하여 전압 정밀도를 측정하였다. 표 3은 전압 정밀도 시험 결과이다. 식(7)은 % 오차의 계산이다. 표 3으로부터 전압 입력값을 변경하였을 경우 오차가 0.1% 이내로 매우 정밀하게 측정되었음을 알 수 있다.

$$\%Error = \frac{(이론치 - 계측치)}{이론치} \times 100 \quad (7)$$

표 3 전압 정밀도 시험 결과
Table 3 Results of voltage accuracy test

	50%			100%			150%		
	이론	계측	오차 (%)	이론	계측	오차 (%)	이론	계측	오차 (%)
Va	55.0	54.958	0.076	110.0	109.985	0.014	165.0	165.006	-0.004
Vb	55.0	54.967	0.060	110.0	109.981	0.017	165.0	164.984	0.010
Vc	55.0	54.981	0.035	110.0	110.019	-0.017	165.0	165.020	-0.012

4.2.2 전류 정밀도 시험

입력 전류를 정격전류(5A)의 50%, 100%, 150%로 변경하여 전류 정밀도를 측정하였다. 표 4는 전류 정밀도 시험 결과이다. 표 4로부터 전류 크기를 전압 입력값을 변경하였을

표 4 전류 정밀도 시험 결과
Table 4 Results of current accuracy test

	50%			100%			150%		
	이론	계측	오차 (%)	이론	계측	오차 (%)	이론	계측	오차 (%)
Ia	2.5	2.497	0.12	5.0	4.994	0.12	7.5	7.492	0.107
Ib	2.5	2.497	0.12	5.0	4.992	0.16	7.5	7.488	0.160
Ic	2.5	2.499	0.04	5.0	4.995	0.10	7.5	7.492	0.107

경우 오차가 0.2% 이내로 매우 정밀하게 측정되었음을 알 수 있다.

4.2.3 3상 전력 정밀도 시험

입력 전압은 정격전압(110V)로 하였고 입력전류는 정격 전류(5A)로 하였으며 전압과 전류의 위상차를 동상(0°), 지상(-30°), 진상(+30°)으로 변경하여 3상 전력 정밀도를 측정하였다. 표 5는 3상 전력 정밀도 시험 결과이다. 표 5로부터 전류의 위상을 변경하였을 경우 오차가 0.1% 이내로 매우 정밀하게 측정되었음을 알 수 있다.

표 5 전력 정밀도 시험 결과
Table 5 Results of power accuracy test

전력	-30°			0°			30°		
	이론	계측	오차 (%)	이론	계측	오차 (%)	이론	계측	오차 (%)
유효	1428.942	1429.633	-0.048	1650	1650.538	-0.033	1428.942	1429.085	-0.010
무효	825.0	824.675	0.039	0	0.983	-	-825.0	-825.759	0.092
피상	1650	1650.437	-0.026	1650	1650.538	-0.033	1650	1650.504	-0.031

5. 결 론

대용량 발전기의 보호제어시스템은 디지털 및 마이크로프로세서 기술을 적용한 계측, 보호, 제어, 모니터링 및 통신 기능을 수행하는 디지털계전시스템이다. 현재 국내 모든 발전기보호제어시스템은 해외로 부터 Turn-Key 방식으로 전량 도입하여 운용 중에 있기 때문에 기술자립과 아울러 수입 대체 효과를 위하여 발전기용 IED의 국산화가 요구된다. 본 논문은 대용량 발전기보호반용 IED의 설계에 대하여 기술하였다. 먼저 국내 현장에 운전 중인 제조사의 비교 분석을 통하여 사양을 결정하였으며, 신뢰성 극대화를 위한 3중화 방안을 제시하였다. 또 발전기용 IED의 하드웨어 설계, 보호계전요소의 범위와 소프트웨어의 설계에 대하여 기술하였다. 시작품의 성능 평가를 위한 오프라인 및 온라인 시험을 통해 만족할 만한 기본파 및 고조파의 추출 성능, 전압, 전류, 전력 정밀도 결과를 얻었다.

감사의 글

본 연구는 2011년도 대한전기학회(서부-중부발전) 산학 협력연구과제의 지원을 받아 수행한 연구 결과입니다.

참 고 문 헌

[1] 박철원 외, “발전소의 발전기 보호계전시스템”, 대한전기학회 하계학술대회 논문집, pp. 151~152, 2006. 7.
 [2] 장대희, “전력계통사고에 의한 월성2호기 주발전기 정지중 기동시 보호용계전기(50/27) 동작분석 및 대책”, 대한전기학회 하계학술대회 논문집, pp. 28~34, 2001. 7.
 [3] 박철원 외, “대형 발전기 내부사고 보호를 위한 다기능 IED 시제품 기술 개발”, 지식경제 기술혁신사업 3

차년도 연차보고서, pp. 1~217, 2013. 5.

[4] Siemens, "Siprotec Numerical Protection Relays", Part 2, Vol. 11, pp. 1~102, 2006.

[5] GE Multilin, "G60 Generator Protection System UR Series Instruction Manual", pp. 1~C4, 2011.

[6] ABB, "Generator protection REG670, Application manual", Vol 1.2, pp. 1~608, 2011.

[7] 조성진, 강상희 외, "발전기 보호 기본 알고리즘을 적용한 보호계전 연구", 대한전기학회 하계학술대회 논문집, pp. 326~328, 2003. 7.

[8] 김태균, 장길수 외, "RTDS를 이용한 발전기 보호계전기 모델링", 대한전기학회 하계학술대회 논문집, pp. 155~157, 2005. 7.

[9] 권영진, 강상희, 김철훈, "발전기 과도현상에 따른 발전기 보호 계전기 동작 분석", 대한전기학회 전력부문회 추계학술대회 논문집, pp. 378~380, 2006. 11.

[10] 박철원, 신명철, "고장전류의 웨이브릿 변환을 이용한 동기발전기 보호 알고리즘", 대한전기학회 논문지, Vol. 56, No. 5, pp. 834~840, 2007. 3.

[11] 이종환, "임피던스 계전기를 이용한 발전기 비동기 투입 보호 연구", 대한전기학회 논문지, Vol. 60, No. 11, pp. 2000~2006, 2011. 11.

[12] 박철원 외, "대용량 발전기보호를 위한 발전기 모델링", 대한전기학회 하계학술대회 논문집, pp. 121~122, 2006. 7.

[13] 박철원, 안상지 외, "2기 발전기 시스템의 모델링과 사고 시뮬레이션", 2012년 대한전기학회 산업전기위원회 추계학술대회 논문집, pp. 36~37, 2012. 10.

[14] C.W. Park et al., "The study of over-excitation protection algorithm and time overcurrent with voltage restraint algorithm using 345kV power system modeling data of South Korea", 2012 DPSP Conference, UK, Birmingham, 2012. 4.

[15] 박철원, 안상지, 반우현, "시화조력발전소 수차발전기 제어시스템의 동적 특성 해석", 대한전기학회 논문지, Vol. 61P, No. 4, pp. 180~185, 2012. 12.

[16] Sang-Seung Lee, Jong-Keun Park et. al., "Generator Internal Fault Modeling and Analysis based on One-Machine Infinite-Bus Power System", IEEE PES Summer Meeting pp. 1~5, 2013. 7.

[17] 박철원, 안상지, "IEEE Standards의 교류 발전기 보호", 전기의 세계, pp. 31~36, 2013. 1.

[18] 박철원, 박성완 외, "국제규격(IEC61850) 기반의 발전기 보호용 감중보호계전기의 국산화 개발", 중간보고서, pp. 1~93, 2012. 11.

저 자 소 개



박철원 (朴 哲 圓)

1961년 8월 13일생. 1988년 성균관대학교 전기공학과 졸업, 1996년 성균관대학교 대학원 전기공학과 졸업(공박), 1989년~1993년 금성산전연구소 주임연구원, 1993년~1996년 프로컴시스템 기술연구소 선임연구원, 1993년~1997년 성균관대학교

전기전자 및 컴퓨터공학부 강사, 1997년~2007년 국립강릉원주대학교 전기공학과 전임강사, 조교수, 부교수, 2007년~현재 국립강릉원주대학교 전기공학과 정교수, 2011년~현재 대한전기학회 전력기술부문회 이사, 2012년~현재 대한전기학회 산업전기위원회 편집위원장

Tel : 033-760-8786

Lab : 033-760-8796

Fax : 033-760-8781

E-mail : cwpark1@gwnu.ac.kr



박성완 (朴 星 完)

1968년 1월 7일생. 1992년 성균관대학교 전기공학과 졸업. 1994년 성균관대학교 대학원 전기공학과 졸업(공석). 1994년~2000년 LG산전연구소 주임연구원. 2000년~현재 네오피스(주) 기술연구소 수석연구원. 2012년~현재 사단법인 전력계통

보호제어 연구회 정보이사.

Tel : 031-445-2100

Fax : 031-445-2103

E-mail : sungwanp@neopis.com