

슈퍼커패시터에 의한 순간정전보상기능을 가진 단상 PFC 회로

Single-Phase Power Factor Correction AC/DC Converter with Short-term Interruption Tolerance

이 동 수* · 이 왕 근** · 전 성 줍†
(Dong-Su Lee · Wang-Geun Lee · Seong-Jeub Jeon)

Abstract - In this paper, a method to cope with short-term interruption is proposed. The proposed method uses a capacitor bank consisting of supercapacitors. A supercapacitor is a good means for energy storage for short-term usage. The proposed circuit is simple and accordingly easy to construct and to control. A prototype of 360 W single-phase PFC ac-dc converter is constructed and experimental results are presented.

Key Words : Power factor correction, Interruption, Energy storage, Super capacitor

1. 서 론

현대의 산업에서 계속적으로 그 기능을 유지해야하는 컴퓨터에서의 정전은 매우 우려되는 상황이다. 정전 중에서도 그 기능을 유지하려면 UPS (Uninterruptible Power Supply) 를 구비할 필요가 있다[1],[2]. 전력선 사고 중에서도 아주 잠깐 일어나 re-closer 등으로 제거할 수 있는 경우에는 그로 인한 정전 시간은 매우 짧다. 정전은 그 길이에 따라 다르게 불리는데 그 정의가 규정에 따라 매우 다르게 되어 있다. 심지어 IEEE에서는 std. 1159-1995에서와 std. 1250-1995에서 서로 다르게 정의하고 있다[1]. IEEE std. 1250-1995에 따르면 0.5초 이내를 순시 정전(instantaneous interruption), 0.5초에서 2초 이내를 순간 정전(momentary interruption), 2초에서 2분은 일시정전 (temporary interruption), 그리고 2분 이상이면 지속 정전 (sustained interruption)이라 부른다. Re-closer 등으로 제거될 수 있는 고장으로 인한 순시정전 또는 순간정전을 제외하면 일시 정전이나 지속정전은 극히 드문 것으로[1], 1~2 초 내외의 정전을 대비하여 배터리에 대량의 에너지를 저장하고 정전 시에 교류를 제공하는 UPS는 소형의 컴퓨터에서는 다소 과한 면이 있다. 순시정전 또는 순간정전의 대비에 필요한 에너지는 배터리보다는 커패시터에 저장하는 것이 유리할 수가 있다. 종전의 기술에서는 DC-DC 변환기의 입력단의 커패시터 용량을 늘려 약 20 [msec] 정도의 유지시간 (hold-up time)을 제공하여 정전 시에 컴퓨터가 정상적인 shut-down을 할 수 있도록 도와주고 있다[3]. 또한 capacitor의 용량을 늘리지 않고도 hold-up 시간을 늘리려는 노력이 있어 왔다

[3]-[8]. 비교적 최근에 개발되어 그 응용이 확산되고 있는 슈퍼커패시터는 전기 이중층으로 만들어지고 용량이 매우 커 1~2초 내외의 정전을 대처하는 목적에 매우 적합한 소자이다. 배터리에 비해 단위 무게 당 저장 에너지가 작지만 보통의 전해 커패시터에 비해서는 10배 가량 크다. 그리고 슈퍼커패시터는 배터리에 비해 반응 속도가 빨라 배터리를 보완하는 용도로도 많은 연구가 되고 있다. DC-DC 변환기의 전단 컨버터(front converter)로 사용되는 PFC (Power Factor Corrector) 와 DC-DC 변환기 사이에 super-capacitor를 적절히 설치하면 1~2 초 내외의 정전은 컴퓨터를 shut-down없이 사용할 수 있도록 도와 줄 수 있다. 본 연구에서는 360 [W]급의 소형의 PFC와 DC-DC 변환기 사이에 슈퍼커패시터를 장착하여 1 ~ 2 초 정도의 순간 정전을 대비하여 사용할 수 있는 매우 간단하면서 효과적인 회로를 제안하였다.

2. 본 론

2.1 전원장치의 구성

그림 1은 20 [msec] 정도의 유지시간을 제공할 수 있으며 PFC 기능을 가진 전형적인 전원 장치이다. 전단의 Boost converter는 안정된 직류를 만들어 DC/DC 변환기에 제공하는 동시에 입력 전류를 제어하여 입력역률이 규정치 이상이 유지되도록 한다. DC/DC 변환기는 하나 또는 둘 이상의 부하에 적합한 직류를 만들어 공급한다. 교류 입력전압이 220 [V]인 경우에는 Boost converter와 DC-DC converter 사이의 직류 링크 전압은 대략 400 [V]를 사용한다. 직류 링크 커패시터는 입력이 제거된 후에 20 [msec] 정도 출력을 유지할 수 있도록 설계한다. 그런데 20 [msec] 정도의 유지시간은 정전 시 컴퓨터가 작업을 정리하는 시간으로 근본적인 정전 대책이 아니다. 정전의 대책으로 이 회로에 에너지 저장 장치를 두어 정전 시에 A 또는 B의 위치로 에너지를 주입하여 출력을 계속적으로 유지할 수 있다. A의 위치 (직류

* Dept. of Electronic Engineering, Pukyong Nat'l Univ, Korea

** Power Electronics Research Center, Feba, Korea

† Corresponding Author : Dept. of Electronic Engineering, Pukyong Nat'l Univ, Korea

E-mail : jeub@pknu.ac.kr

Received : March 23, 2013; Accepted : July 26, 2013

링크)는 배터리와 같이 비교적 전압이 일정한 저장장치를 연결하기에 편리하다. 그러나 커패시터를 에너지 저장장치로 사용하는 경우에는 이 위치는 정전 시에 에너지를 주입하기에 적합하지 않다. 그 이유는 커패시터에서 에너지의 충전전압이 현저히 변하게 되고 그러면 DC-DC 변환기를 최적으로 설계할 수가 없다. B의 위치는 커패시터와 같이 충전전압이 변하는 장치를 붙이기에 적합하다. 이는 PFC를 구성하는 boost converter가 입력 전압에 비해 5~10배의 출력 전압을 만들어 낼 수 있어 입력에 해당하는 커패시터의 전압을 보상하여 직류링크 전압을 일정하게 유지하기 때문이다. 비록 정전이 되면 저장되었던 에너지는 boost-converter를 통하여 간접적으로 DC-DC 변환기에 공급되나 정상 동작 시 DC-DC 변환기는 언제든지 일정 듀티 사이클로 운전할 수 있어 고효율 설계가 가능하다. B 위치에 에너지 저장장치가 연결되면 정격의 1/10 전압까지도 동작이 가능해 저장 에너지의 99 [%] 정도도 쉽게 이용할 수 있다. 효율을 고려하여도 저장에너지의 70~80 [%]를 사용할 수 있다. 제안된 시스템에서는 정전시 B 위치로 저장된 에너지를 공급하도록 하였다.

2.2 에너지 저장장치의 구성

정전을 대비하여 에너지 저장 장치를 장착하는 대부분의 경우 에너지를 충전시키는 회로만으로도 전체 시스템에 상당히 부담이 된다. 더구나 총 저장에너지가 크지 않은 경우라면 상대적으로 더욱 그러하다. 그림 2는 제안한 시스템으로 이 시스템에서는 충전 기능이 path I과 같이 간단한 회로로 해결되었다. 그림 2의 A, B, C는 각기 그림 1의 A, B, C에 연결된다. path I의 SCR(Silicon Controlled Rectifier)은 정전시 에너지를 boost converter에 공급하는 통로를 제공한다. 그리고 전원이 회복되어 입력 전압의 피크치가 backup 커패시터의 전압보다 높으면 SCR은 자연스럽게 꺼진다. 즉, 자연전류(自然轉流: natural commutation)가 일어난다. 충전은 먼저 다이오드 D1과 저항 R1로 이루어진다. 저항을 통하여 충전하면 전원의 투입 시에 돌입전류가 제한된다. 단점으로 충전시 손실이 발생하지만 충전이 이루어지는 시간은 전체 사용시간에 비해 매우 짧으므로 이는 무시할 수 있는 아주 미미한 정도이고 회로는 매우 간단해진다.

Path I만을 사용하면 최대 충전전압은 입력전압의 변동에 영향을 받는데 capacitor bank의 내압은 최대전압으로, 정전 용량은 최저 전압 시에 충분한 에너지가 저장되도록 충분히 크게 설계할 필요가 있어 최적상태로 운영될 수 없다. capacitor bank의 최적 설계를 위하여 path II를 추가할 수 있다. Path II도 아주 단순한 회로로 다이오드 D2와 저항 R2로 구성하였다. R2는 큰 값으로 선정하는데 본 연구에서는 10 [kΩ]이다. 저항 R2와 커패시터 Cs로 주어지는 시정수가 매우 커 이 회로는 일종의 clamping 회로처럼 동작한다. 직류 링크는 일정한 값을 유지하도록 제어되지만 리플이 존재하는데 슈퍼커패시터에는 직류 링크 전압의 최저치로 충전된다고 볼 수 있다. 리플은 매우 작은 값으로 최종 충전 전압은 직류링크의 규정 전압에 거의 도달하고 저장되는 에너지는 입력전압의 영향을 별로 받지 않는다.

이와 같이 슈퍼커패시터에 저항을 통하여 에너지를 저장하고 필요시 SCR을 통하여 회수하여 사용하는 매우 간단한 회로로 장치를 구성하였다. 이 장치로 대처 가능한 정전 시간은 본 논문에서는 2 [sec]로 하였으나 슈퍼커패시터의 정전용량을 조절하여 필요한 만큼 설계할 수 있다.

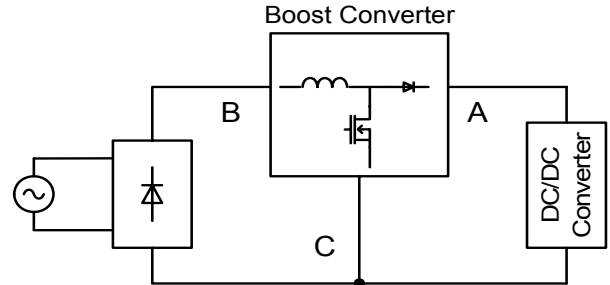


그림 1 PFC 기능이 있는 단상 AC/DC 변환 전원 회로의 일반적인 구성

Fig. 1 Configuration of single-phase PFC AC/DC converter

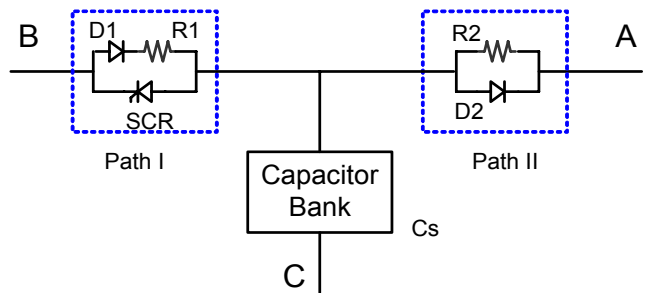


그림 2 제안한 에너지 저장장치의 구성

(R1=100ohm, R2=10kohm, Cs=12.5mF)

Fig. 2 Configuration of the proposed energy storage

(R1=100ohm, R2=10kohm, Cs=12.5mF)

2.3 Capacitor bank

슈퍼커패시터는 현재로는 단위 셀의 동작 전압이 높은 것은 생산되지 않는다. 그러므로 전력변환기를 사용하여 충전 전압과 링크 전압을 맞추든지 다수의 슈퍼커패시터를 직렬 접속하여 사용전압을 맞추어야 한다. 그런데 또 다른 변환기를 사용하는 것은 소용량에서는 적절하지 못하다. 본 연구를 위하여 그림 3의 회로와 같이 5.4 [V], 1.5 [F] 슈퍼커패시터를 80개 직렬로 접속하였다. 합성 정전용량은 18.75 [mF]이고 400 [V]의 링크 전압에서 1.5 [kJ]의 에너지를 저장할 수 있다.

$$W = \frac{1}{2} C_s V^2 = 1.5 \text{ [kJ]} \tag{1}$$

장래에는 12 [V] 또는 24 [V] 급이 생산될 것으로 기대되고 그런 경우는 직렬접속하는 수를 줄일 수 있다. 직렬접속 시에는 작은 누설전류의 차이에 의해서도 정상상태에서의 분담 전압이 크게 달라질 수 있으므로 주의해야 한다. 정상

상태에서의 분담 전압을 균일하게 하기 위하여 그림 3과 같이 각 커패시터에 저항을 병렬접속하는 저항 분압회로와 양단 전압이 제한되도록 제너다이오드를 병렬로 사용하였다. 낮은 저항을 사용할수록 분담전압의 편차를 줄일 수 있으나 소모전력이 크게 되지 않도록 주의해야 한다. 본 연구에서는 2 [kΩ]의 저항을 사용하였으므로 전체 소모전력이 1 [W]로 무시할 수 있다.

$$P_{loss} = \frac{V_{dc}^2}{80R_p} = \frac{400^2}{80 \times 2k} = 1 [W] \quad (2)$$

제너다이오드는 과도기에서도 충전완료시점 근처에서 개별 슈퍼커패시터의 과전압을 방지한다. 정상상태에서 개별 커패시터는 5 [V]로 충전되고 사용된 슈퍼커패시터의 최대 사용전압은 5.4 [V]이므로 5.1 [V] 제너다이오드를 사용하였다. 충전전압이 입력전압의 피크치를 초과하는 경우에는 R2를 통하여 충전되므로 1 [W]급의 작은 제너다이오드를 사용하여도 충분하다.

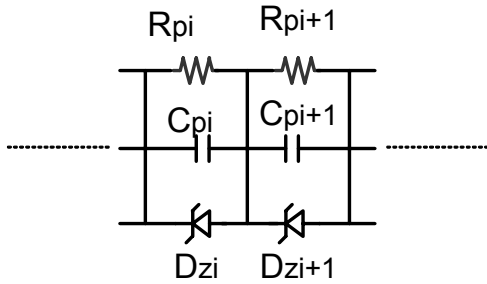


그림 3 Capacitor bank의 구성 (5.4V, 1.5F x 80개)
Fig. 3 Configuration of Capacitor bank (5.4V, 1.5F x 80)

2.4 정전의 판정과 회로의 제어

정전의 판정은 비교기로 감지하는데 그림 4(a)에서와 같이 Atmel사의 89C1051을 사용하였다. 89C1051은 Intel사의 8051 core를 사용한 제품이다. 8051의 core를 이용하지만 I/O 중 한 핀은 아날로그 입력을 받아 비교할 수 있는 기능을 가지고 있다. 그림 1의 B점의 신호(v_B)는 전파 정류된 파형으로 limiter를 통한 뒤 89C1051의 아날로그 입력단에 인가되었다. 교류 입력이 정상일 경우에는 비교기 출력 V_{comp} 에는 휴지 기간이 1 [msec] 미만인 120 [Hz] pulse가 발생한다. 그런데 정전이 되어 전원 전압이 제거되면 펄스는 발생하지 않는다. 휴지 기간이 4 [msec] 이상 지속되면 순간정전으로 판정한다. 정전으로 판정하면 SCR을 켜서 B점에 C_s 를 연결한다. 그러면 B점의 전압은 소정의 전압 v_{ref} 보다 높아져 비교기 출력은 정상으로 돌아온다. 이 때의 B점 전압은 C_s 양단 전압이므로 휴지 기간이 없다. C_s 의 전압이 소정의 전압까지 떨어지기까지 전원이 회복되지 않으면 비교기 출력은 다시 정전 신호를 발생시키고 8 [msec] 후에는 영구적인 정전으로 판정하여 컴퓨터 등에 보내는 power good 신호를 0으로 만든다. power good 신호가 0이면 정전을 의미한다. C_s 의 전압이 소정의 전압까지 떨어지기 전에 전원이 정상으로 회복되면 B점의 전압이 C_s 의 양

단전압보다 높아져 그림 2의 SCR은 자연 전류(natural commutation)가 되고 정전 판정 회로가 정전으로 판정하지 않으면 정상 동작을 하게 된다. 이렇게 정상으로 돌아오면 DC/DC 변환기 및 이에 연결된 컴퓨터는 순간 정전의 영향을 전혀 받지 않고 정상 운전을 계속한다. 정상 동작으로 들어가면 capacitor bank는 path I을 통하여 310 [V]까지 충전된다. 이 때 다음 식으로 주어지는 시정수는 $R_1 \cdot C_s$ 으로 1.875 [sec]이고 충전 전류가 작으므로 전원 측에 거의 영향을 미치지 아니한다.

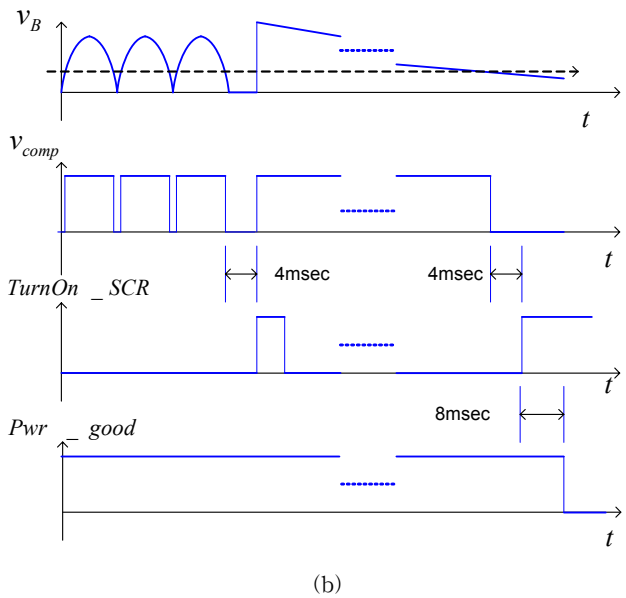
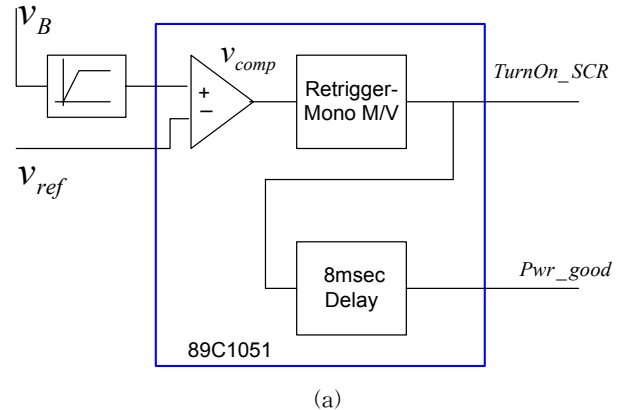


그림 4 정전 판정 회로 및 관련 신호: (a) 정전 판정 회로, (b) 정전의 판정 신호: (상: B점 전압, 중: 비교기 출력, 중하: 정전판정 신호, 하: Pwr_good 신호)

Fig. 4 Interruption discrimination circuit and related signals:

$$\tau_1 = R_1 \times C_s \quad (3)$$

$$\tau_2 = R_2 \times C_s \quad (4)$$

그리고 path II를 통하여 400 [V]까지 충전되고 다음 식으로 주어지는 시정수는 $R_2 \cdot C_s$ 으로 187.5 [sec]이고 충전 전류는 10 [mA]이하이다.

3. 실험 및 고찰

본 논문에서 제안한 시스템의 동작을 확인하기 위하여 ST microelectronics 사의 L4981 demo board에 제안한 회로를 추가하여 prototype을 제작하였다. L4981 demo board는 그림 1에서 Boost converter로 구성된 PFC에 해당하며 표 1에 정리된 바와 같이 정격입력전압은 220 [V]이고 정격 출력은 400 [V], 360 [W]이다. 제안한 회로에는 표 2에 나타낸 바와 같이 5.4 [V]의 사용전압과 1.5 [F]의 정전용량을 가지는 비나텍(Vinatech) 사의 슈퍼커패시터 VEC 5R4 155MG 80개를 직렬 연결하여 사용하였다. ESR(Equivalent Series Resistance)이 너무 큰 것은 단시간에 에너지를 방출하는 경우에는 적합하지 않을 수가 있다[9]. 각 슈퍼커패시터에 걸리는 전압의 편차는 +/-5 [%]내에 들어 모두 정격의 범위 내에 있을 것으로 추정되고 총 저장에너지는 1.5 [kJ]로 360 [W] 출력을 2초 이상 충분히 backup할 수 있어 표준 re-closer 동작 시 완벽한 보호가 이루어질 수 있다.

정전은 그림 5와 같이 Atmel사의 마이크로프로세서인 89C1051을 중심으로 구성된 회로로 모의하였다. 89C1051은 intel의 8051과 동일한 명령어로 동작한다. 상위 컴퓨터에 RS-232로 연결된 마이크로프로세서는 컴퓨터에서 받은 지령에 따라 정해진 시간만큼 게이트 신호를 가하거나 제거하는 방식으로 Triac을 제어하여 정전을 만든다. 정전 모의 회로 출력은 그림 1의 회로를 중심으로 구성한 prototype 회로의 전원으로 이용하였다.

제작한 prototype의 부하로는 DC/DC 변환기 대신 4 [kΩ] 저항 9개를 병렬 접속하여 360 [W]를 소비하도록 하였다. 그림 6은 제안한 회로의 동작 파형이다. Ch. 4 (최하단)은 정전 모의 회로를 통한 전원 전압으로 2초 정도의 정전이 발생한 것을 볼 수 있다. 정전 모의회로는 의도한 대로 정확히 정전을 제공하는 것을 볼 수 있다. Ch. 3은 전원 측으로 흐르는 전류로서 정전 시에는 전류가 흐르지 않다가 정전에서 복귀된 후 흐르는데 복귀 후에도 전류는 그다지 증

표 1 L4981 demo board의 사양

Table 1 Specification of L4981 demo board

입력전압	출력전압	출력 전력
220 V	400 V	360 W

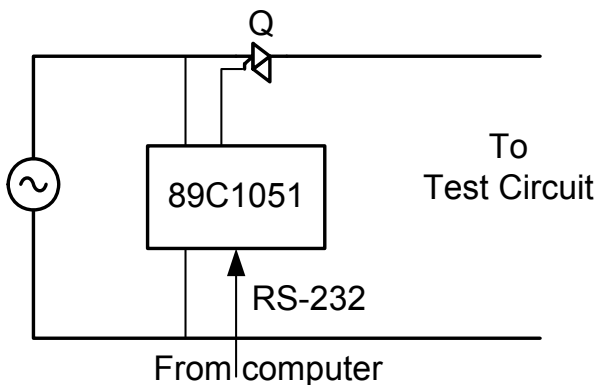


그림 5 마이크로프로세서 기반의 정전 모의 회로
Fig. 5 Microprocessor-based Interruption simulator

가하지 않음을 알 수 있다. 이는 충전 전류가 매우 작기 때문이다. Ch. 2는 boost converter의 입력단인 B점의 전압으로 정상 시에는 전원 전압의 전과정류 파형이 나타나고 정전 시에는 그림 2의 SCR이 켜져 슈퍼커패시터 Cs의 양단 전압이 나타나 서서히 방전하는 것을 볼 수 있다. Ch.1 (최상단)은 boost converter의 출력인 직류 링크 전압으로 정전 시에도 정격전압을 잘 유지하고 있음을 알 수 있다.

이로서 설계하고 제작한 prototype 회로는 설계한대로 동작하여 2 초 정도의 정전에 대해 완벽하게 대처하고 있음을 확인하였다.

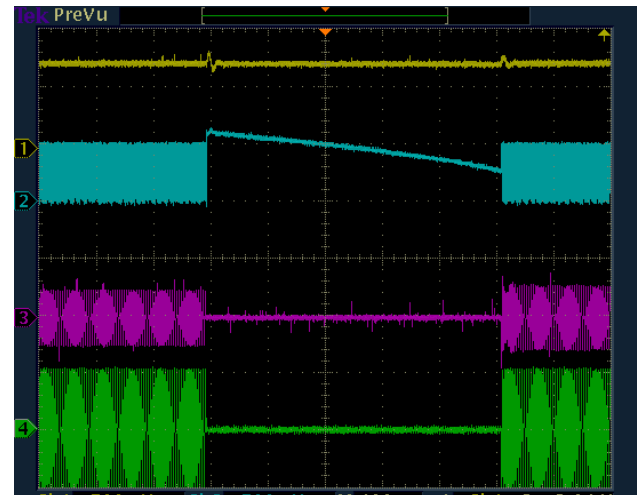


그림 6 실험 파형: (시간축: 400 msec/div, 상: PFC 출력전압 (250V/div), 중상: V_b (250V/div), 중하: 전원전류 (5A/div), 하: 전원전압 (250V/div))

Fig. 6 Experimental waveforms: (timebase: 400 msec/div, top : PFC output voltage(250V/div), middle upper: V_b (250V/div), middle lower: line current (5A/div), bottom: line voltage (250V/div))

표 2 사용된 슈퍼커패시터 VEC 5R4 155MG의 사양

Table 2 Specification of supercapacitor used in experiment

정전용량	사용전압	ESR	
		at 10kHz	at DC
1.5 F	5.4 V	0.14 ohm	0.28 ohm

5. 결론

본 논문에서는 단상 PFC ac-dc converter에 사용되어 2초의 순간 정전에도 출력을 유지할 수 있는 회로가 제안되었다. 360 [W]급 PFC ac-dc converter에 적용한 prototype을 통하여 제안의 타당함을 보였다. 제안된 회로는 비교적 간단하면서도 순간 정전에 대처하는 장점이 있어 recloser 등에 의해 제거될 수 있는 고장으로 인한 순간 정전에 대비한 시스템으로 매우 적합하다고 하겠다. 특히 앞으로 동작 전압이 높은 셀이 개발되거나 제작자에 의해 직렬접속하여 단위 모듈의 동작전압이 높은 슈퍼커패시터가 생산되면 크기는 더욱 소형화될 수 있어 그 활용이 기대된다.

감사의 글

이 논문은 2009학년도 부경대학교 연구년 교수 지원사업에 의하여 연구되었음 (C-D-2009-0301)

References

- [1] M.H.J. Bollen, Understanding Power Quality Problems, IEEE Press, 2000.
- [2] R.E. Cosse, D.G. Dunn, and R.M. Spiewak, "Is My UPS Distribution System Coordinated?", IEEE Trans. on Industry Applications, vol. 42, no. 6, pp. 1565-1573, Nov. 2006.
- [3] B. Yang, P. Xu and F. C. Lee, "Range Winding for Wide Input Range Front End DC/DC Converter", Proc. IEEE Applied Power Electronics Conference, pp. 476-479, 2001.
- [4] Y. Xing, L. Huang, X. Cai and S. Sun "A Combined Front-end Converter", Proc. IEEE APEC, pp. 1095-1099, 2003.
- [5] Y. Jang, M. M. Jovanovic and D. L. Dillman, "Hold-up Time Extension Circuit with Integrated Magnetics", IEEE Trans. on Power Electronics, vol. 21, no. 2, pp. 394-400, Mar. 2006.
- [6] Y. Yuan, L. Chang, and P. Song, "A New Front-end Converter with Extended Hold-up Time", Proc. 2007 Conference on Large Engineering System, pp. 275-278, 2007.
- [7] D.Y. Kim, Y.D. Kim, K.M. Cho and G.W. Moon, "Adaptive Link Capacitor Voltage Variation Control Method for Server Power Supply", Proc. IPEMC 2009, pp. 1-5, 2009.
- [8] Y.-D. Kim, K.-M. Cho and G.-W. Moon, "Hold up time extension technique for high efficiency, high power density server power supply", Trans. of KIPE, vol. 15, no. 2, pp. 96-102, Mar. 2010
- [9] W.-G. Lee, Y.-J. Jeong and S.-J. Jeon, "Power Factor correction AC/DC converter with short-term blackout tolerance", Proc. of 40th KIEE Summer Conference 2009, pp. 925-926, 2009

저 자 소 개



이 동 수 (李 東 壽)

1979년 생. 2004년 부경대학교 전자정보통신공학부 졸업, 2006년 부경대학교 전자공학과 공학석사, 2007년 3월 ~ 현재 부경대학교 전자공학과 박사과정
Tel : 051-629-6216
E-mail : lds7933@naver.com



이 왕 군 (李 旺 根)

1981년 생. 2007년 부경대학교 전자컴퓨터정보통신공학부 졸업, 2009년 부경대학교 전자공학과 공학석사, 2009년 9월 ~ 현재 (주)효성혜바 과장
Tel : 051-312-1591
E-mail : wglee@feba.co.kr



전 성 줌 (田 成 緝)

1957년 생. 1980년 숭전대학교 전기공학과 졸업, 1982년 한국과학기술원 전기 및 전자공학과 공학석사, 2001년 한국과학기술원 전기 및 전자공학과 공학박사, 1982년 3월~1985년 2월 한국과학기술원 연구원, 1985년 3월~1986년 8월 한국전기연구소 연구원, 1986년 9월 ~ 현재 부경대학교 교수
Tel : 051-629-6216
E-mail : jeub@pknu.ac.kr