

적응적 휘도 감소를 이용한 OLED 패널의 저전력 디스플레이 방법 및 하드웨어 구현

조호상 · 최대성 · 서인석 · 강봉순*

Hardware Implementation of Low-power Display Method for OLED Panel using Adaptive Luminance Decreasing

Ho-sang Cho · Dae-sung Choi · In-seok Seo · Bong-soon Kang*

Department of Electronic Engineering, Dong-A University, Pusan 604-714, Korea

요 약

OLED(Organic Light-Emitting Diode)는 LCD와 달리 자체발광 특성 때문에 흰색을 표현할 때에는 R,G,B 소자가 모두 발광하여야 하므로 전력소비가 상대적으로 커지게 되는 문제점이 있다. 본 논문은 OLED 패널을 사용한 기기의 저전력 디스플레이 방법 및 하드웨어 구현에 관한 것이다. 입력 이미지의 휘도 정보를 기반으로 하여 실시간으로 화소 별 휘도 변환 값을 생성하여 적응적 휘도 조절 방법과 색상 축소 알고리즘의 기본 개념을 사용하여 새로운 색상 보정 알고리즘을 사용하여 OLED 패널의 저전력 디스플레이 방법을 제안한다. 기존의 방법과 비교함으로써 제안한 방법의 성능을 확인한 결과 최대 48.43%의 전류 감소를 확인하였다. 최종적으로 제안된 알고리즘은 Verilog HDL로 하드웨어를 구현하였으며, OpenCV와 Window 프로그램을 사용하여 소프트웨어적으로 알고리즘을 검증하였다.

ABSTRACT

OLED has good efficiency of power consumption by having no power consumption from black color as different with LCD. when it has white color, all RGB pixel should be glowing with high power consumption and that can make it has short life time. This paper suggest the way of low power consumption for OLED panel using adaptive luminance enhancement with color compensation and implement it as hardware. This way which is based on luminance information of input image makes converted luminance value from each pixel in real time. There is with using the basic idea of chromaticity reduction algorithm, showing new algorithm of color correction. And performance of proposed method was confirmed by comparing the conventional method in experiments about 48.43% current reduction. The proposed method was designed by Verilog HDL and was verified by using OpenCV and Windows Program.

키워드 : 적응적 휘도 조절, 색상 보정, OLED, 저 전력 디스플레이 방법

Key word : Adaptive Luminance Decreasing, Color Correction, OLED, Low-power Display Method

접수일자 : 2013. 02. 13 심사완료일자 : 2013. 03. 12 게재확정일자 : 2013. 03. 28

* **Corresponding Author** Bong-Soon Kang(E-mail:bongsoon@dau.ac.kr, Tel:+82-51-200-7703)

Department of Electronic Engineering, Dong-A University, Pusan 604-714, Korea

Open Access <http://dx.doi.org/10.6109/jkiice.2013.17.7.1702>

print ISSN: 2234-4772 online ISSN: 2288-4165

©This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(<http://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.
Copyright © The Korea Institute of Information and Communication Engineering.

I. 서론

최근 시장에서 다양한 방식의 디스플레이 장치가 개발되고 있다. 특히 OLED(Organic Light Emitting Diode)를 이용한 디스플레이 장치의 경우 휴대용 단말로 시장이 확대되고 있다. OLED의 출력되는 빛의 양은 전류에 비례하게 된다 [1]-[3]. 따라서 밝은 빛을 낼 때에는 높은 전류를 소비하게 되는데, 다양한 디스플레이 장치 적용을 위해서 저 전력화가 필수적인 요소이다. 일반적으로 디스플레이 밝기를 조절하기 위해서는 이미지의 구동 전압을 일괄적으로 낮추는 방법이 있다 [4][5]. 이러한 방법은 이미지의 밝은 부분과 어두운 부분 모두 휘도가 낮아져 화질이 열화 되는 문제점이 생긴다. 본 논문은 디스플레이 데이터 중 전력 소모가 가장 많은 밝은 영역의 휘도를 가장 많이 낮춤으로써 소비 전력을 절감시키고, 전력 소모가 다소 적은 어두운 영역의 휘도를 원본과 동일하게 유지함으로써 어두운 부분 영상의 가독성을 높인다. 또한 밝기의 증가는 채도의 감소로 나타나 영상을 전체적으로 회색 톤으로 만들고, 과채도화된 결과를 보인다. 따라서 색도 축소를 적용하여 과채도화된 이미지를 보정하여 원본과 유사하게 유지할 수 있다. 이로써 OLED를 이용한 디스플레이 장치에서 데이터에 포함된 영상의 화질이나 색상, 텍스트 등 정보의 가독성은 최대한 원본과 유사하게 유지하면서 전력 소비를 낮추는 방법을 제안한다.

II. 본론

본 논문의 저 전력 시스템의 전체 흐름도는 그림 1과 같다. 먼저 YCbCr로 변환 후 Y값을 사용하여 화소별 보상 값을 생성한다. 화소별 보상 값은 각 화소의 값에 따라 휘도 감소의 정도를 다르게 하기 위하여 생성한다. 각 화소의 휘도가 높으면 많이, 낮으면 작게 감소하게 된다. 그 후 적응적 Gain을 생성하여 화소별 보상값과 함께 각 픽셀의 전류를 낮추게 된다. 전류가 조절된 영상은 과채도화 되는 경향이 있기 때문에 색상보정을 통해 색 정보를 원본과 유사하게 유지한다. 이를 다시 RGB로 변환하여 출력한다.

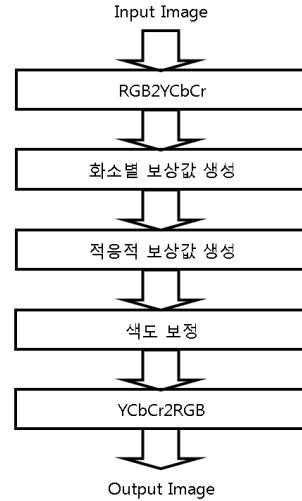


그림 1. 저 전력 시스템의 흐름도
Fig. 1 Low-power System Flow Chart

2.1. 화소별 보상값 생성

제안된 알고리즘은 YCbCr 색도좌표계를 기반으로 한 처리 방법을 사용한다. 전류 제어를 위하여 먼저 화소별 보상 값을 생성한다.

$$Y_s = (255 - Y_{in}) \times \frac{P_{x2} - P_{x1}}{255} + (255 - P_{x2}) \quad (1)$$

수식 (1)은 밝기 입력인 Y_{in} 을 P_{x1} 와 P_{x2} 등 외부 사용자 입력 조건에 따라 그 정도와 비율, 크기를 조정하여 새로운 입력인 Y_s 을 생성한다.

$$P = \begin{cases} 255 - Y_s, & \gamma = 1 \\ 255 \times \left[1 - \frac{(255 - Y_s)}{255} \right]^\gamma, & \text{others} \end{cases} \quad (2)$$

수식 (2)는 휘도 값의 레벨이 큰 쪽은 변화량을 크게 하고 휘도 값의 레벨이 낮은 쪽은 변화량을 작게 하기 위한 식이다. $\gamma=1$ 인 경우 선형이기 때문에 조건 절과 같이 감산으로 대체하여 연산량을 줄일 수 있다. 수식 (2)에서 생성된 P값은 Gain과 같이 사용하여 입력 휘도 값에 수식(3)과 같이 적용한다. 이 결과는 P_r 값으로 정의되며 수식 (4)과 같이 연산에 적용된다.

$$P_r = \frac{P \times (255 - Y_s)}{256} \quad (3)$$

$$P_P = \frac{P_r^2 \times Y_s}{256^2} \quad (4)$$

수식 (4)에서 나타난 바와 같이 P_r 값을 제공함으로써 P_r 값이 큰 픽셀은 더욱 크게, P_r 값이 작은 픽셀은 더욱 작게 하여 휘도 값이 작은 픽셀은 변화량을 줄이고, 휘도 값이 큰 픽셀은 더 크게 감소시키는 역할을 한다. P_P 값은 보상값 생성에 사용되는 비선형 커브이며 최종 전달함수에 적용된다. 아래의 그림 2는 입력과 감마값에 따른 수식 (4)의 P_P 값을 나타낸 그래프이다.

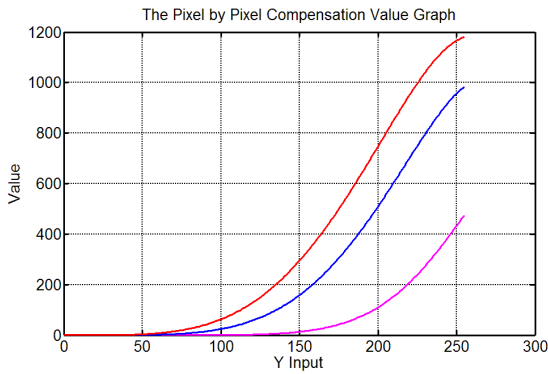


그림 2. 보상값 생성에 사용되는 비선형 커브
Fig. 2 Non Linear Curves using Gain Generation

2.2. 적응적 보상값 생성

제안된 알고리즘은 화소별 휘도 값의 크기뿐만 아니라 입력 화소의 평균 명암 값을 이용하여 적응적으로 전류를 제어하는 방법이다. 수식 (5)는 휘도 값을 최종 보정하기 위한 적응적인 Gain을 생성하기 위한 수식으로 수식 (6)의 L_s 는 L_{gain} 값을 결정하기 위한 기울기를 나타내고 수식 (7)의 L_i 는 L_{gain} 값을 결정하기 위한 절편을 나타낸다. 수식 (6)와 수식 (7)은 휘도의 평균값인 Y_{mean} 을 사용하여 생성된다.

$$L_{gain} = \frac{L_s}{256} \times (255 - Y_{in}) + L_i \quad (5)$$

$$L_s = \alpha \times (Y_{mean} - \beta) \quad (6)$$

$$L_i = \sigma \times (Y_{mean} - \lambda) \quad (7)$$

L_{gain} 은 입력 영상의 휘도 평균과 입력 휘도 값에 따라 결정된다. 전체 영상이 밝은 경우 높은 픽셀에 강한 Gain이 적용되도록 하고, 어두운 경우는 Gain이 커지더라도 보상값 자체가 작기 때문에 영향이 줄어들게 된다 [6].

$$Y_{out} = Y_{in} + L_{gain} \times P_P \quad (8)$$

수식 (8)은 수식 (5)에서 생성된 L_{gain} 와 수식 (1)에서 (4)까지의 과정을 통해 생성된 P_P 를 사용하여 최종 전달함수가 결정된다.

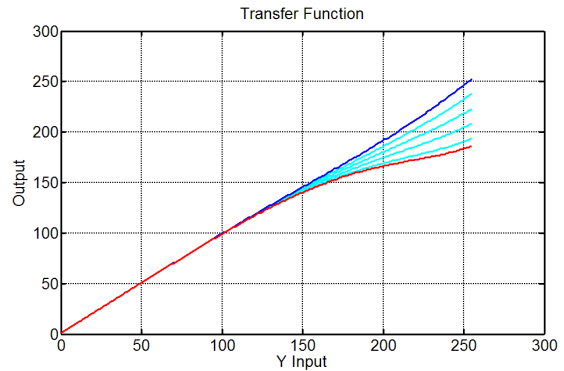


그림 3. 최종 전달 함수
Fig. 3 Transfer Function

그림 3은 선형적인 입력을 사용하여 제안된 전류 감소 기법의 최종 전달 함수를 나타낸 것이다. 입력 영상의 휘도 평균이 낮으면 파란색 그래프를 적용하게 된다. 이 경우에는 입력 명암값과 출력 명암값 간의 차이가 거의 없다. 입력 영상의 휘도 평균이 높을수록 빨간색 그래프를 적용하게 된다. 이 경우에는 밝은 영역에 해당하는 값들의 휘도가 줄어들고 어두운 영역은 변화가 없이 출력된다. 최종 전달 함수는 고정된 것이 아니며 적응적인 Gain과 외부의 설정에 따라 그 정도가 달라질 수 있다.

2.3. 색도 보정

휘도 조절을 거친 영상은 패널의 전류 소모를 감소시키지만 영상이 전체적으로 과채도화 된 모습을 보인다 [7][8]. 이를 보완하기 위하여 휘도의 변화 비율을 계산하여 Cb와 Cr영역을 축소한다.

$$\begin{aligned} Cb' &= Cb_{in} \times Y_{ratio} \\ Cr' &= Cr_{in} \times Y_{ratio} \end{aligned} \quad (9)$$

수식 (9)에서와 같이 Y_{in} 과 Y_{out} 의 변화비율 정보인 Y_{ratio} 를 반영하여 어두운 영역에서는 휘도감소가 거의 없으므로 약한 색상 축소 효과를 주고, 밝은 영역에서는 휘도감소가 크기 때문에 과채도화 되어 있다고 판단하여 강한 색상 축소를 적용하는 것이다[8].

$$\begin{aligned} Cb_{out} &= Cb_{in} + (Color_gain \times Cb') \\ Cr_{out} &= Cr_{in} + (Color_gain \times Cr') \end{aligned} \quad (10)$$

수식 (10)과 같이 최종적으로 실험을 통하여 얻어진 $Color_gain$ 과 각 화소의 밝기에 따라 결정된 값을 적용하여 Cb와 Cr영역을 축소한다.

III. 하드웨어 구현

제안된 시스템의 하드웨어 구조는 그림 4와 같이 크게 7개의 블록으로 나누어진다.

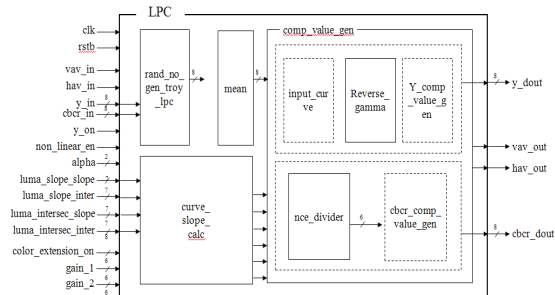


그림 4. 저 전력 시스템의 블록 다이어그램
Fig. 4 Low-power System Block Diagram

제안된 알고리즘은 Y, Cb, Cr을 사용하여 데이터를 줄이는 방법을 사용하였다. mean 블록은 입력 영상의 Y 평균을 연산하기 위한 것이다. 연산된 Y 평균은 1 frame 이전의 영상의 평균을 이용하여 휘도에 따라 픽셀 Y gain을 변화시키게 된다. dithering은 입력 신호의 aliasing noise를 방지하기 위해 설계된 dithering 블록이다. reverse_gamma블록은 Y pass에서 중조도와 저조도의 보상 값 생성을 최소화하기 위하여 총 4가지의 곡선을 설계하였다. 이것은 컨트롤 값 alpha로 제어되며 non_linear_en을 disable하면 alpha=1에 해당하는 직선을 얻을 수 있다. curve_slope_calc은 제안된 가시성 향상 알고리즘을 수행할 경우 나뉠셈 연산들을 통해 영상 처리에 사용할 여러 값들을 계산하는 curve slope calculation블록이다. comp_value_gen은 제안된 가시성 향상 시스템에서 실질적인 알고리즘이 대부분 포함되어 있는 Core 블록이다. 색도 보정 과정에서 Y 정보를 사용해야 하는 경우가 대부분이므로 하드웨어 자원을 절약하기 위하여 Y 패스와 CbCr 패스를 다른 블록으로 분리하지 않고 하나의 블록으로 설계하였다. 내부에는 reverse_gamma블록과 nce_divider블록을 포함하고 있다. Verilog HDL을 이용하여 하드웨어로 구현하였으며, Xilinx Virtex4 XC4VLX100 FPGA 보드를 사용하여 제안한 저 전력 디스플레이 방법의 실제 동작을 확인하였다. 표 1은 Synopsis Design Analyzer를 이용한 합성결과이다. 50MHz의 동작 속도를 만족하였고, gate counts는 38,633개로 구성되었다.

표 1. 합성 조건 및 합성 결과
Table. 1 Synthesis condition & results

Synopsis Design Analyzer		
Library	0.13um ASIC Library	
Operation Condition	Worst case	
Gate Counts [EA]	rand_no_gen_troy_lpc	1,093
	mean	2,937
	curve_slope_calc	5,408
	lpc_divider	1,675
	reverse_gamma	2,535
	comp_value_gen	24,985
	Total Gate Counts	38,633

*본 연구에서 사용된 설계용 소프트웨어는 IDEC를 통하여 제공 받았습니다.

IV. 시뮬레이션 결과

그림 5는 본 논문에서 제안하는 OLED 패널의 저전력 디스플레이 방법의 성능을 평가하기 위한 이미지이다. 그림 6의 (a)는 원본 이미지이고, (b)는 (a)이미지의 히스토그램 그래프이다. 그림 6의 (c)는 이미지의 구동 전압을 일괄적으로 낮춘 이미지이고, (d)는 (c)의 히스토그램 그래프이다. (b)그래프와 (d)그래프를 비교하였을 때 (b)그래프에서 어두운 부분인 0에서 80까지의 값들이 (d)그래프에서 일괄적으로 낮아진 것을 확인할 수 있다. 이는 휘도가 일괄적으로 모두 낮아지게 되어 건물과 컬러 체커 등 어두운 부분의 가독성이 떨어진다.

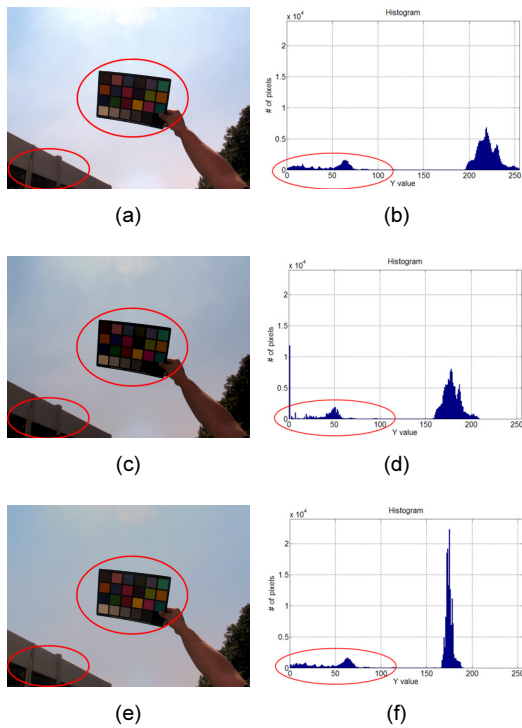


그림 5. 시뮬레이션 결과 이미지 (a) 원본 이미지, (b) (a)의 히스토그램 그래프, (c) 기존 방법을 사용한 결과 이미지, (d) (c)의 히스토그램 그래프, (e) 제안한 방법을 사용한 결과 이미지, (f) (e)의 히스토그램 그래프

Fig. 5 Simulation Result Image (a) Original Image, (b) Histogram Graph of (a), (c) Result Image using Former Method, (d) Histogram Graph of (c), (e) Result Image using Proposed Method, (f) Histogram Graph of (e)

그림 5의 (e)는 제안하는 저 전력 디스플레이 방법을 적용한 이미지이고, (f)는 (e)의 히스토그램 그래프이다. (b)그래프와 (f)그래프를 비교하였을 때 (b)그래프에서 어두운 부분인 0에서 80까지의 값들이 (f)그래프에서 동일하게 형태를 유지하고 있는 것을 확인할 수 있다. 영상에서 건물과 컬러 체커 부분 등 어두운 부분의 가독성을 원본과 유사하게 유지한다.

표 2은 본 논문에서 제안하는 저전력 디스플레이 방법의 성능을 평가하기 위한 5개의 테스트 영상이며, 1~3번 영상은 고휘도 영상, 4,5번 영상은 저휘도 영상에 해당한다. 제안된 화질개선 방법은, Microsoft Visual Studio 2008을 이용한 검증 프로그램을 통해 성능을 검증하였다.

표 2. 시뮬레이션을 위한 테스트 영상

Table. 2 Test images for simulation

No.	1	2	3	4	5
영상					

표 3. 샘플이미지의 전류 측정 결과

Table. 3 Sample Image Current Measurement Result

Sample No.	이미지 전류 측정 결과(%)			
	입력 이미지	출력 이미지	차이	감소 비율
1	91.25	47.05	44.20	48.43
2	55.55	33.67	21.88	39.38
3	55.44	35.35	20.09	36.24
4	35.52	31.52	4.00	11.26
5	12.66	12.54	0.12	0.95

표 3는 표 2의 테스트 영상을 이용한 소모 전류를 측정 한 결과이다. 모든 픽셀이 모두 흰색일 경우(Full White)를 100%로 정의하고 Full White대비 소모전류를 측정하였다. 1번부터 3번 샘플은 고휘도 이미지를 테스트한 결과이고 4번과 5번은 저휘도 이미지를 테스트한 결과이다. 고휘도 이미지에서 전류 감소 비율은 48.43, 39.38, 36.24%로 높은 것을 확인할 수 있다. 저휘도 이미지에서는 휘도평균값이 낮기 때문에 약한 보상값이 생성되어 감소 비율이 11.26, 0.95%로 낮은 것을 확인할 수 있다.

표 4는 기존 이미지의 구동 전압을 일괄적으로 낮추는 기존의 방법과 제안한 방법에 대하여 표2의 1번 과 2번 샘플에서 휘도 값의 구간을 나누어 그 분포정도를 나타낸 것이다. 기존의 방법은 일괄적으로 낮아지기 때문에 저휘도 구간의 비율이 1번 샘플의 기존 0.18%에서 0.50%로, 2번 샘플의 기존 11.34%에서 20.22로 증가하는 것을 확인할 수 있으며, 제안한 방법은 높은 휘도 값은 1번 샘플의 기존 90.83%에서 0.00%로 2번 샘플의 기존 70.55%에서 0.00%로 낮아지며 전력 소모를 줄이고 낮은 휘도 값은 1번 샘플의 기존 0.18%에서 0.18%로, 2번 샘플의 기존 11.34%에서 11.43%로 입력과 비슷하게 분포되어 가독성을 유지하는 것을 확인할 수 있다.

표 4. 구간에 따른 휘도 값의 분포비율
Table. 4 Luminance Value Distribution Ratio according to Section

구간	Sample. 1			Sample. 2		
	입력 (%)	기존 (%)	제안한 방법(%)	입력 (%)	기존 (%)	제안한 방법(%)
0-50	0.18	0.50	0.18	11.34	20.22	11.43
51-51	1.14	3.97	1.35	11.71	3.27	11.65
102-152	3.98	5.45	5.09	0.59	0.48	0.66
153-203	3.87	90.08	93.38	5.81	76.03	76.25
204-255	90.83	0.00	0.00	70.55	0.00	0.00

V. 결 론

본 논문은 OLED 패널의 저 전력 디스플레이 방법과 하드웨어 구현에 관한 것이다. 기존에 제안된 알고리즘들은 전력 소모를 줄이기 위하여 이미지의 구동 전압을 일괄적으로 낮추기 때문에 어두운 부분의 가독성이 떨어지는 문제점이 있다. 따라서 본 논문에서는 이러한 현상을 개선하기 위하여 픽셀별 보상 값을 생성하여 밝은 부분의 Gain을 크게 하고 적응적 보상 값을 생성하여 입력 이미지의 밝기 정보에 따라 적응적으로 전력 소모를 줄이는 방법을 제안하였다. 휘도가 감소된 이미지는 과채도화 현상이 발생하는데, 색도축소를 적용하여 이러한 문제점을 해결하였다. 그 결과 소모 전력을 줄일 수 있을 뿐만 아니라, 색의 과채도화 현상을 방지

하였으며 기존 알고리즘의 문제점을 보완할 수 있다는 것을 검증하였다. 또한 Verilog-HDL을 사용하여 하드웨어로 설계를 하였으며, FPGA보드를 이용하여 확인하였다.

감사의 글

본 논문은 동아대학교 학술연구비 지원에 의하여 연구되었음

REFERENCES

- [1] Alexander Arkhipov, Baek-woon Lee, Kyongtae Park, Si-duk Sung, Sungtae Shin, and Kyuha Chung, "Using Net Power Control for AMOLED TV," *IMID' 07 Digest*, vol. 7, no. 1, pp. 47-50, Aug. 2007.
- [2] J-H Bae and C-H LEE, *LOW POWER DIGITAL DRIVING DEVICE FOR MOBILE APPLICATION OF AMOLED*, KR Patent A-10-2009-0071861, Crucialchips, 2009.
- [3] J-H Kim and D-Y Yun, *APPARATUS AND METHOD FOR POWER CONTROL OF AMOLED*, KR Patent A-10-2010-0078699, Samsung Electronics, 2010.
- [4] Y-M Jung and S-D Cho, *DATA DISPLAY METHOD AND APPARATUS*, KR Patent A-10-2011-0072000, Samsung Electronics, 2011.
- [5] B. W. Lee, C. W. Park, S. G. Kim, T. H. Kim, Y. C. Yang, J. H. Oh, J. Y. Choi, M. P. Hong, D. S. Sakong, K. H. Chung, S. D. Lee, and C. Y. Kim, "TFTLCD with RGBW Color System," *SID' 03 Digest*, pp. 1212, May. 2003.
- [6] S. Lee, H. Kwon, H. Han, G. Lee, and B. Kang, "A Space-Variant Luminance Map based Color Image Enhancement," *IEEE Trans. on the Consumer Electronics*, vol. 56, no. 4, pp. 2636-2643, Nov. 2010.
- [7] C.C. Ku and T.M. Wang, "Luminance-based adaptive color saturation adjustment," *IEEE Trans. on the Consumer Electronics*, vol. 51, no. 3, pp. 939-946, Aug. 2005.
- [8] Y. Huang, L. Hui, and K.H. Goh, "Hue-based color saturation compensation," *IEEE International Conference on Consumer Electronics*, pp. 160-164, Sep. 2004.



조호상(Ho-Sang Cho)

2010년 2월 동아대학교 전자공학과 (공학사)
2010년 3월 ~ 현재 동아대학교 전자공학과 석·박사 통합 과정
※관심분야 : 영상 신호처리, VLSI architecture design



최대성(Dae-Sung Choi)

2012년 2월 동아대학교 전자공학과 (공학사)
2012년 3월 ~ 현재 동아대학교 전자공학과 석사 과정
※관심분야 : 영상 신호처리, VLSI architecture design



서인석(In-Seok Seo)

2012년 2월 동아대학교 전자공학과 (공학사)
2012년 3월 ~ 현재 동아대학교 전자공학과 석사 과정
※관심분야 : 영상 신호처리, VLSI architecture design



강봉순(Bong-Soon Kang)

1985년 연세대학교 전자공학과 (공학사)
1987년 미국 University of Pennsylvania 전기공학과 (공학석사)
1990년 미국 Drexel University 전기 및 컴퓨터 공학과 (공학박사)
1989년 ~ 1999년 삼성전자 반도체 수석연구원
1999년 ~ 현재 동아대학교 전자공학과 교수
2006년 ~ 2011년 멀티미디어 연구센터 소장
2006년 ~ 2013년 2단계 BK21 사업팀장
※관심분야 : 영상신호처리, SoC설계 및 무선통신