

어드레스 오방전 보상 저가형 플라즈마 디스플레이 패널 TV 구동 시스템[†]

(Cost Effective Plasma Display Panel TV Driving
system with an address misfiring compensation circuit)

이 강 현*, 이 대 식**

(Kang Hyun Yi and Dae Sik Lee)

요 약 본 논문에서는 최근 3D 콘텐츠의 증가로 다시 주목을 받고 있는 PDP TV를 위한 저가형 구동 시스템을 제안한다. PDP TV의 경우 기체 방전을 이용하여 영상을 표시하는 장치로서 진공 상태의 패널에 수많은 전압을 가하여 플라즈마 상태로 만든 다음 영상 신호에 의하여 영상 및 밝기가 표현된다. 이러한 PDP TV는 많은 전압을 가하기 위하여 3개 전극에 각각 필요한 구동회로 보드가 붙게 되는데, 대 전력을 다루기 때문에 보드 사이즈와 사용되는 소자가 큰 가격을 차지하고 있다. 본 논문에서는 기존의 3개의 보드로 이루어진 구동 시스템을 오방전을 보상하기 위한 어드레스 에너지 회수 구동회로를 포함한 2개 보드로 이루어진 새로운 저가형 PDP TV 구동회로를 제안하고 이를 42인치 HD PDP TV를 통해 검증한다.

핵심주제어 : 플라즈마 디스플레이 패널, 어드레스 디스플레이 분리 구동 방법, 저가형 구동회로, 어드레스 오방전

Abstract Plasma display panel (PDP) televisions are facing to have a new chance to receive attention along with a boom in 3-D software and contents because PDP can provide the comfortable and realistic 3-D images. The PDP has three driving circuit boards such as X, Y and addressing boards. Cost effective driving waveform has already been reported to decrease the number of driving circuit board. Half bridge based sustaining driver can remove a sustaining driver in the X board. However, the biasing circuit in the X driving boards cannot be reduced because there are some drawbacks such as unstable gas discharge condition and unreliability of an address driver IC. In this paper, the half bridge based sustaining driver is considered and a simple address driver is proposed to remove one driving board, X driving board. The stable gas discharge condition, reliability of the address driver IC and the low cost can be obtained by the proposed circuit.

Key Words : Plasma Display Panel, Address Display Separation (ADS), Low cost driving system, Address misfiring

1. 서 론

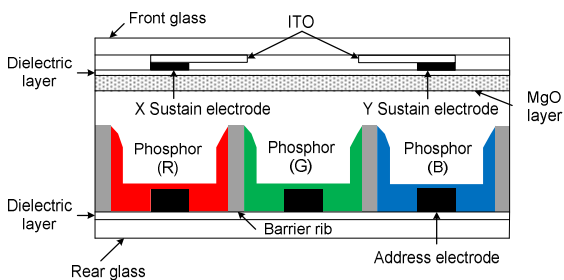
최근 다시 3D 방송 및 콘텐츠의 증가로 3D 디스플

레이에 관한 연구가 활발한 가운데, PDP(Plasma Display Panel) TV가 다시 각광을 받고 있다. PDP TV는 기체 방전을 이용하여 영상을 표시하는 디스플레이 기기이다. PDP는 다른 TV용 디스플레이인 CRT, LCD에 비해 대화면, 넓은 시야각, 고화질 등 많

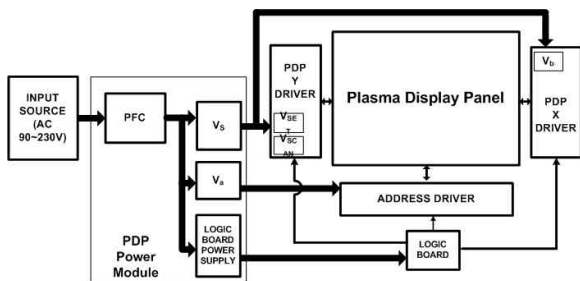
* 대구대학교 전자전기공학부, 교신저자(khyi@daegu.ac.kr)

** 대구대학교 전자전기공학부

은 장점을 가지고 있다. PDP의 역사는 1964년 미국 일리노이 대학에서 발명한 AC (Alternating Current) PDP를 시작으로, 최근 수년간에는 연평균 1500만여 대의 시장이 형성되어 있으며, 2011년 3D TV 시장이 열리면서 다시 시장이 커짐과 동시에 꾸준한 상승을 이루고 있다. 하지만, 구동 방식이 단순하고 가격 경쟁력이 우수한 LCD TV에 시장을 빼앗겨 대화면용이나 3D TV용으로만 성장하고 있다. 따라서 가장 큰 단점인 구동 방식의 복잡성을 단순화하고 저가격화에 대한 연구가 진행되어 왔다. [1-5]



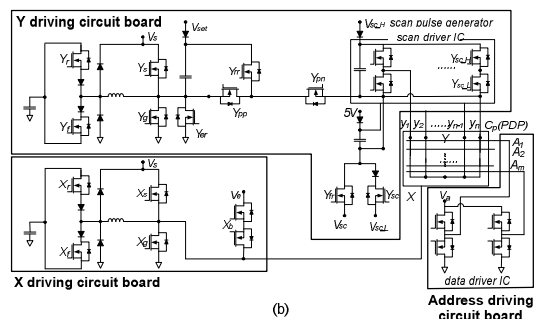
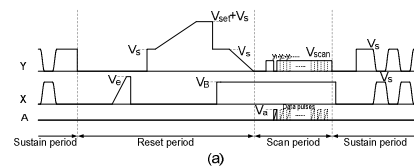
<그림 1> PDP Cell 구조



<그림 2> PDP 모듈 구조

<그림 1>은 PDP 패널의 한 Cell의 구조를 보이고 있다. PDP 한 Cell은 세 개의 전극으로 이루어져 있는데 각각 X, Y, Address 전극이라 한다. 격벽사이에 Xe, Ne과 같은 기체를 혼합하여 주입하게 되고 각각의 전극에 전압을 가하여 플라즈마 상태를 만들어 기체 방전을 이용한다. 전기적으로 PDP는 전극사이에 유전체가 있는 용량성 부하인 커패시터(C_p)로 모델링된다. <그림 2>는 PDP 모듈 구성이다. PDP 모듈은 크게 패널, 전원 보드, Y 구동 보드, X 구동 보드, 어드레스 구동 보드로 이루어져 있다. AC PDP는 ADS(Address Display Separation) 구동 방법으로 영상이 표시되는데, Reset 구간, Address 구간, Sustain

구간으로 구성된다. ADS 구동 파형은 <그림 3>과 같다. Reset 구간에는 V_{set} , V_b 전압을 이용하여 PDP 내부 Cell의 기체 방전 상태를 초기화하고, Address 구간에 표시하고 하는 영상을 V_a 와 V_{scan} 전압을 이용하여 기억시킨다. 마지막으로 V_s 전압을 이용한 사각 펄스를 X-Y 구동 보드를 이용하여 PDP에 가하여 기체 방전을 통하여 발광하게 되고 밝기도 나타나게 된다. 이처럼 PDP에 영상을 표시하기 위해서는 여러 전압 및 3가지 구동 보드에 전력용 반도체 스위치를 통해 <그림 3>과 같은 파형을 구현하여 영상을 표시한다.



<그림 3> ADS 구동 파형 및 구동 시스템

(a) ADS 구동 파형

(b) 기존의 구동 시스템

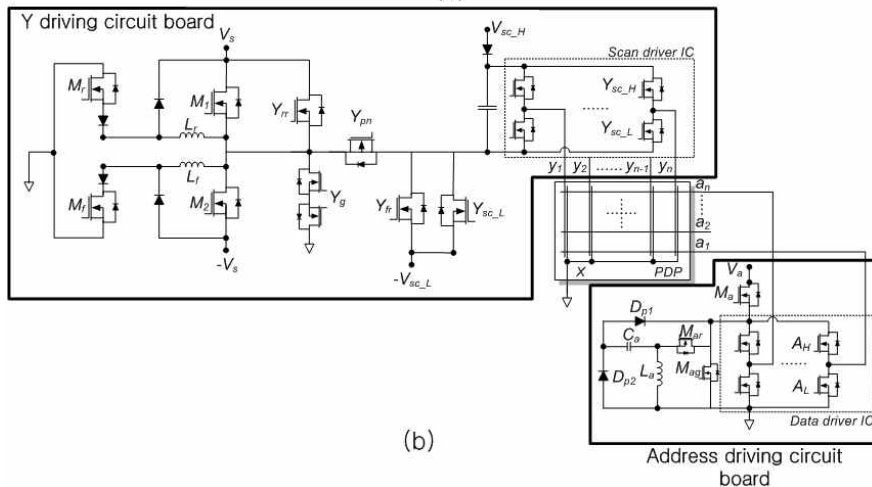
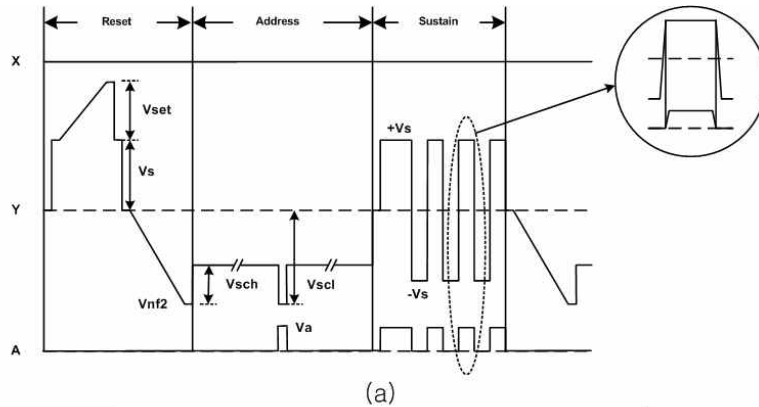
본 논문에서는 저가형 구동 파형을 위한 새로운 저가형 PDP 구동 시스템에 관한 연구이다. Sustain 구간에 이용되는 에너지 회수 기능 및 유지 구동 회로를 위한 Half bridge based sustaining driver를 적용하고, X 전극을 0V로 유지하고 오방전을 방지하기 위한 Address 구동 회로를 이용하여 3개의 구동 보드를 완전한 2개의 구동 보드로 시스템을 간단하게 할 수 있는 구동 시스템이다. 제안된 구동 시스템은 42인치 HD(High Definition) 패널을 이용하여 파형 검증을 하였다.

2. 저가형 구동 시스템

2.1 저가형 구동 파형

ADS 구동은 X와 Y 전극 사이에 상대적인 전압만 가하면 되기 때문에 저가형 구동 파형이 <그림 4>와 같이 제안되었다. 하지만, 상대적인 전압을 X와 Y 사이에 가하면 ADS 파형으로 방전을 이룰 수 있지만, Address와 X, Y 전극 사이에 영상 정보에 관련 없이

체 패널 커패시터를 상대로 스위칭을 하게 되면 Surge 전류로 인해 신뢰성에 큰 영향을 주게 된다. 또한, Sustain 구간에 어드레스와 X, Y 전극 사이에 존재하는 커패시터를 충전과 방전하기 위한, 또 다른 무효 전력이 발생하여 효율이 낮아질 수 있다. 이를 해결하기 위하여, 오방전 방지 Address 에너지 회수 구동 회로를 제안한다. 또한 단일 유지 구동 회로의 경



<그림 4> 저가형 구동 파형과 구동 시스템

(a) 저가형 구동 파형

(b) 저가형 전 구간 구동 회로

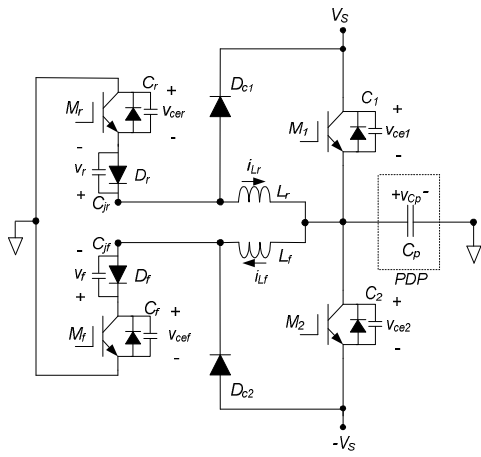
원하지 않는 방전으로 원하는 영상을 얻지 못하게 된다. 이를 해결하기 위하여, Sustain 구간 시 Y 전극에 +Vs가 가할 때, Address 전극에 Address 전압을 가하면 이러한 원하지 않는 방전을 방지 할 수 있다고 알려져 있다.[5] 하지만, 이러한 구동 파형을 만들기 위해서는 Address 구동 IC를 Sustain 구간에 스위칭을 해서 만들 수 있지만, Address 구동 IC의 경우 전

우 Half-bridge 기반 에너지 회수 경로 분리 구동 회로를 적용한다.

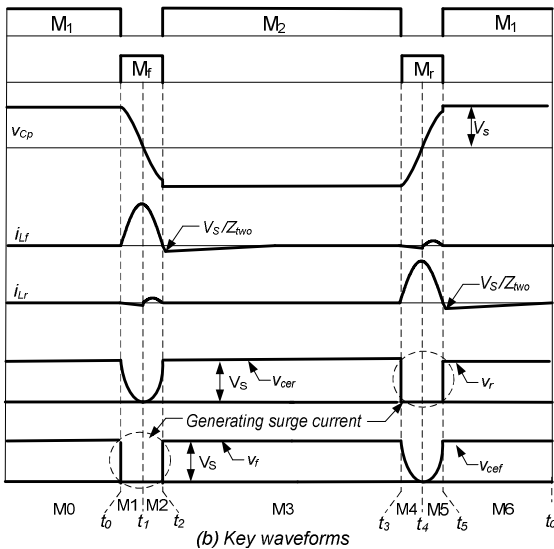
2.2 에너지 회수 경로 분리 단일 유지 구동 회로

<그림 5>는 단일 유지 구동 파형을 위한 Half

bridge 기반 유지 구동 회로이다. 기존에 X 보드와 Y 보드에 존재하던 Full bridge 기반 유지 구동 회로에 비하여 소자수가 적어 저가격을 이룰 수 있다. 인덕터에서 발생하는 열을 최소화하고 효율을 높이기 위해 에너지 회수 경로를 분리하였다. 이용한 단일 에너지 회수 회로와 주요 동작 파형은 <그림 5> (b)와 같다. 동작은 다음과 같다.



(a) Circuit diagram



(b) Key waveforms

<그림 5> 단일 유지 구동 회로

(a) 회로도

(b) 주요 동작 파형

모드 0(t_0) : 스위치 M_1 이 켜져 있으므로, 패널 전압 v_{Cp} 는 V_s 로 유지되고 있다.

모드 1($t_0 \sim t_1$) : 스위치 M_1 이 꺼지고 스위치 M_2 가 켜

지게 되면, 패널 전압 v_{Cp} 는 패널 커패시터 C_p 와 에너지 회수 인덕터 L_r 와의 공진으로 패널 전압은 V_s 에서 $-V_s$ 로 하강하게 된다. 이때 스위치 M_2 의 컬렉터와 이미터 사이에 존재하는 커패시터와 L_r 이 또 다른 공진을 하게 되어 다이오드 D_1 에 저장되어 있던 에너지가 스위치 M_2 로 이동되게 된다. 이때 추가적인 에너지 손실은 없게 된다.

모드 2($t_1 \sim t_2$) : 패널전압이 $-V_s$ 가 되었을 때, 스위치 M_2 를 켜게 되면, 패널 전압은 $-V_s$ 로 유지되게 되고, 이때 방전이 일어나게 되어 영상정보를 표시하게 된다.

모드 3($t_2 \sim t_3$) : 방전 후 일정 시간이 지난 후 다시 M_2 스위치가 꺼지고 M_1 스위치가 켜지게 되면 공진에 의하여 패널전압은 이제 $-V_s$ 에서 V_s 로 상승하게 된다. 이 구간에서는 스위치 M_1 와 D_1 존재하는 커패시터와 인덕터 L_r 와의 공진으로 전력 손실이 발생하지 않게 된다.

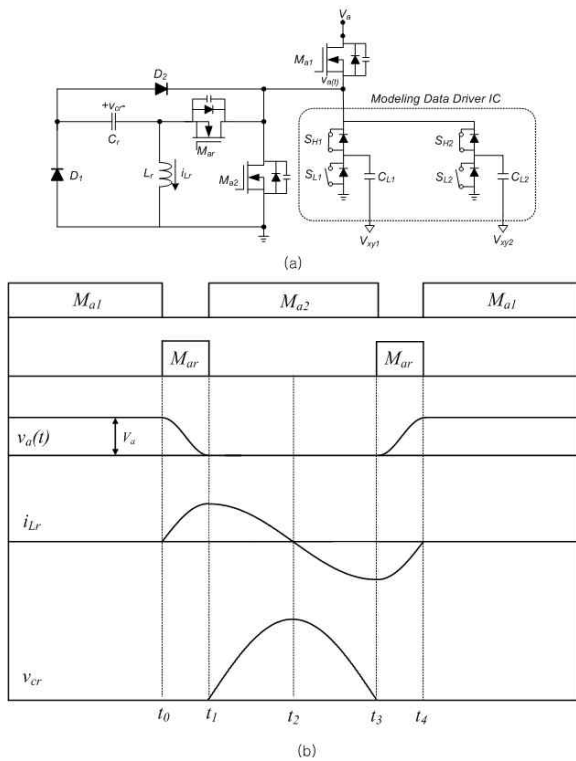
모드 4($t_3 \sim t_4$) : 패널 전압이 V_s 로 완전히 충전되게 되면, 스위치 M_2 를 켜서 패널 전압을 V_s 로 유지시키고 이때 영상정보가 PDP 화면에 표시되게 된다.

2.3 어드레스 오방전 보상 에너지 회수 구동 회로

앞서 언급하였듯이, 유지 구간에 오방전을 방지하기 위하여 Address IC를 스위칭 하게 되면 에너지 손실 및 시스템의 신뢰성에 큰 문제를 야기하게 된다. 이를 해결하기 위하여 본 논문에서는 Address IC는 스위칭을 하지 않고 외부에서 전력용 반도체를 이용해 오방전을 막기 위한 펄스를 구동하게 된다. 이리 하게 되면, Address IC의 전압이 영으로 떨어지게 되어 영전압 스위칭을 이룰 수 있어 스위칭 손실이 없어지고, Address 전극과 X, Y 전극 사이에 존재하는 커패시터를 충전과 방전하기 위한 에너지 손실도 막을 수 있다. 제안된 회로의 모드별 동작과 주요 파형은 <그림 6> 그리고 모드별 전류 흐름도는 <그림 7>과 같다.

모드 1 [$t_0 \sim t_1$] : 스위치 M_{a1} 이 꺼지고 스위치 M_{ar} 이 켜지게 되면 Address 전극의 전압은 영전압으로 인덕터, L_r 과의 공진으로 떨어지게 된다. Address 전극 전압이 0으로 완전히 떨어졌을 때, 모드 1은 끝나게 된다.

모드 2 [$t_1 \sim t_2$] : M_{ar} 스위치가 꺼지게 되면, 인덕터



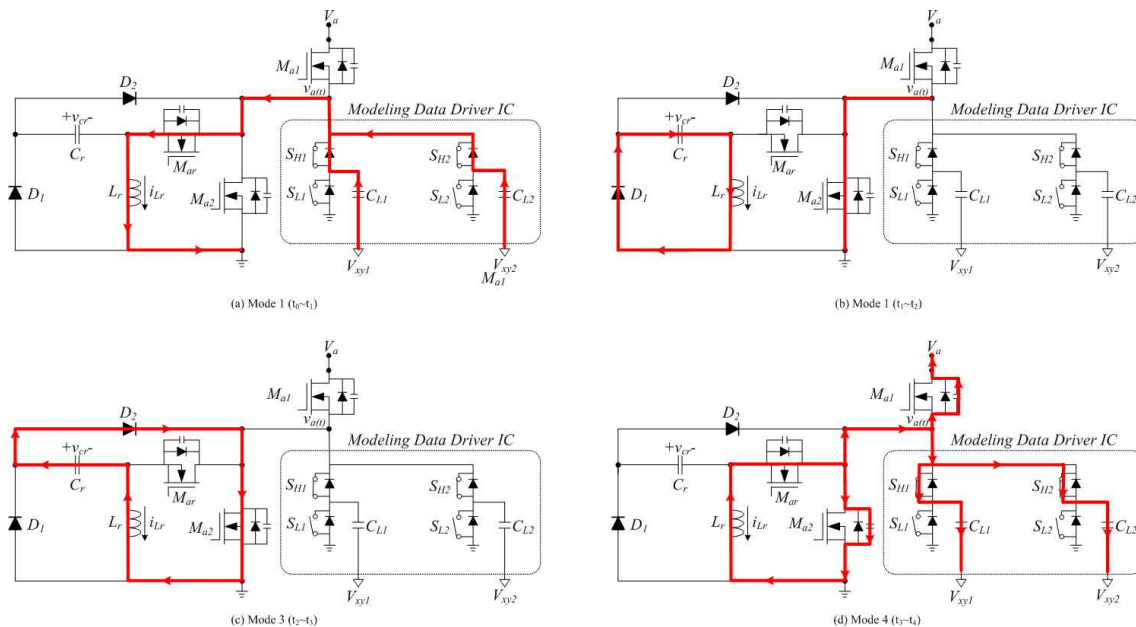
<그림 6> 오방전 방지 Address 구동회로
 (a) 회로도
 (b) 주요 동작 파형

L_r 에 남아있던 전류를 초기값으로 L_r 과 C_r 이 공진하게 된다. 이때 M_{a2} 스위치가 켜져 있으므로 Address 전극은 0V로 고정되어 있다. 인덕터 L_r 의 전류 방향이 바뀌었을 때, 모드 2는 끝나게 된다.

모드 3 [$t_2 \sim t_3$] : 다이오드 D_2 가 켜지게 되면 모드 3가 시작된다. C_r 에 남아있던 에너지가 모두 L_r 로 넘어가게 되면 모드 3는 끝나게 된다.

모드 4 [$t_3 \sim t_4$] : 스위치 M_{a2} 가 꺼지게 되면, 인덕터 L_r 에 남아 있던 에너지가 Address 전극에 존재하는 커패시터, 스위치의 기생 커패시터와의 공진을 통해 Address 전극 전압이 V_a 전압으로 상승하게 된다. Address 전극 전압이 V_a 가 되었을 때, 스위치 M_{a1} 이 켜지게 되면 Address 전극은 V_a 전압을 유지할 수 있게 된다. 이 때, Sustain 구간이기 때문에 단일 에너지 회수 구동 회로에서 Y전극에는 V_s 가 가해지게 되고, 오방전을 보상하여 원하는 영상 정보는 얻을 수 있게 된다.

저가형 구동 파형과 PDP 구동 시스템의 안정성을 확보하기 위하여 이번 장에서 좀 더 효율을 높이기 위한 에너지 회수 경로 분리 단일 에너지 회수 구동 회로를 적용하고, Y전극에 V_s 전압이 인가되었을 때, 발생하는 오방전을 방지하기 위한 Address 전극에 V_a 펄스를 에너지 손실을 최소화하고 시스템의 신뢰성을 높이기 위한 Address 오방전 에너지 회수 구동



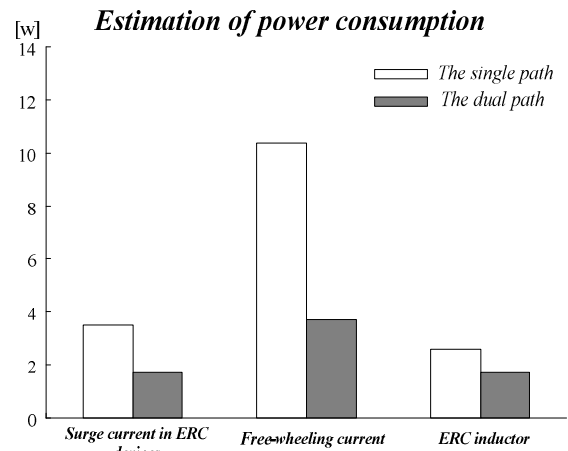
<그림 7> 오방전 방지 Address 구동회로 모드별 전류 흐름도

회로에 대하여 제안하고 동작에 대해서 살펴보았다.

3. 제안된 시스템의 특징

3.1 에너지 회수 경로 분리 단일 유지 구동 회로

에너지 회수 경로 분리 단일 유지 구동 회로는 기존의 Full bridge 기반 유지 구동회로보다 소자수가 작아 유리하다. 하지만, 에너지 회수 회로의 소자수가 적은 대신에 방열측면에서는 분리하다. 이를 좀 완화하고자 에너지 회수 경로를 분리하게 되면 에너지 손실을 줄일 수 있어 방열에 도움을 줄 수 있다. 에너지 회수 경로를 분리하게 되면, 패널의 에너지 회수 동작이 끝난 후 에너지 회수 회로의 MOSFET과 Diode에 기생하는 커패시터를 충전하기 위한 에너지 즉 전류가 필요하다. 에너지 회수 경로를 분리하게 되면 충전하기 위한 커패시터의 수가 경로를 분리하지 않는 경우보다 반으로 저감되어 충전하기 위한 전류가 작아지게 된다. 또한 에너지 회수 경로를 분리하였기 때문에 에너지 회수 인덕터가 2개 사용되는데, 분리하지 않는 경우는 방열로 원하는 인덕턴스보다 2배 크게 설계하여 2개를 병렬로 사용하게 된다. 반면 에너지 회수 경로를 분리하게 되면, 적은 턴수가 필요하고 이로 인해 저항도 작게 된다. 마지막으로 에너지 회수 회로의 소자에서 발생하는 스위칭 손실이 줄어들게 된다. 에너지 회수 동작을 하지 않는 소자는 분리된 경로로 인한 다른 인덕터에 의해서 스너빙 역할을 하게 되어 단지 에너지가 이동되어 실제 에너지 소비는 이루어지지 않아 전력소모를 줄일 수 있다. <그림 8>은 실제 사용된 소자 값으로 경로를 분리한 경우와 분리한 경우에 위의 3가지 값을 비교한 모의실험 결과이다. 예상하였듯이 경로를 분리하게 되면 전력 손실이 줄어 방열에서 좀 더 유리한 측면이 있다는 결론을 내릴 수 있다.



<그림 8> 전력 소모 비교도

3.2 오방전 방지 Address 에너지 회수 구동 회로

저가형 구동 파형을 Address Driver IC에 부담을 주지 않고, 추가적인 에너지 손실을 저감하기 위한 오방전 방지 Address 에너지 회수 구동 회로는 두 개의 소자 설계가 필요하다. 에너지 회수를 하기 위한 인덕터와 회수된 인덕터의 에너지를 다시 사용하기 위한 커패시터 설계가 필요하다. 두 소자 설계는 다음과 같은 식으로 설계가 가능하다. 여기서 C_{L1} 과 C_{L2} 는 Address 전극과 X, Y 전극 사이의 등가 커패시턴스로 영상에 따라 변하게 되지만 이론적으로 예측이 가능하다.[6]

$$L_r = \left[\frac{2}{\pi} (t_1 - t_0) \right] \frac{1}{C_{L1} + C_{L2}} \quad (1)$$

$$C_r = \left[\frac{1}{\pi} (t_3 - t_1) \right] \frac{1}{L_r} \quad (2)$$

제안된 구동 회로를 사용하게 되면, 무엇보다 저가격이 유리하다. 앞서 언급하였듯이 기존의 PDP 구동 시스템은 3개의 보드로 이루어져 복잡하고 저가격을 이

<표 1> 소자 개수 비교표

	Driving board	Inverter switch	ERC devices	Reset devices	ERC Inductor	ERC Capacitor
Conventional driving system	3	4	4	6	2	2
Two driving board	2	2	2	3	1	0

루기가 쉽지 않았지만, 제안된 회로를 통해 <표 1>과 같이 구동 보드 및 소자수가 저감 되므로 저가격을 이룰 수 있는 큰 장점이 있다.

4. 실험 결과

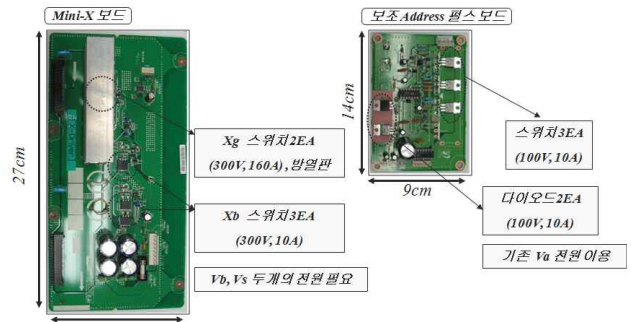
표 2는 저가형 구동 시스템에 사용된 소자와 주요 파라미터이다. <그림 9> (a)는 실제 HD급 42인치 PDP에 제안된 구동 시스템을 장착한 그림이다. X전극은 0V인 접지로 연결하였고, 기존의 패널과 Address 구동 보드를 사용하기 위하여, 오방전 방지 Address 에너지 회수 구동 회로는 별도의 보드로 구현 하였다. <그림 9> (b)에서 보듯이 단일 유지 구동 회로 파형과 패널 전압에 따른 오방전 방지

동 파형을 보여주고 있다. 이론적으로 분석한 파형과 동일함을 알 수 있다. <그림 10>은 저가형 구동 시스템으로 제안된 미니 X보드로 제안된 Address 오방전 구동회로를 통해 PCB 크기, 소자 개수 등 크기 축소와 저가격을 이룰 수 있음을 보여준다. <그림 11>은 유지 펄스 개수에 따른 전력소모를 나타내고 있다. 에너지 회수 경로를 분리한 경우 최대 유지 펄스 개수 1033개인 경우 약 120W 전력 소모를 보이고 있다.

<표 2> 실험 소자 및 Specification

42-inch HD PDP (C_p)	About 100nF
Switching frequency (f_s)	200kHz
Inverter switches (M_1, M_2)	IXGQ240N30
ERC switches (M_r, M_f)	FGA180N30D
ERC diodes (D_r, D_f)	DSEC59-03AQ
Transition time	1 μ s
ERC inductance (Single path)	2 μ H(2EA)
ERC inductance (Dual path)	1 μ H(2EA)

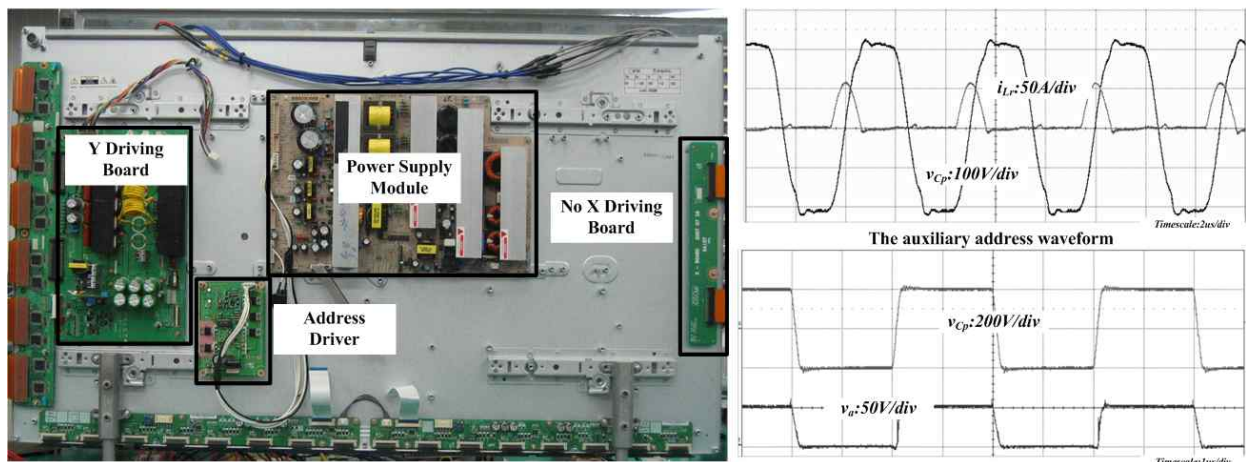
Address 에너지 회수 구동 회로에서 Address 전극 구



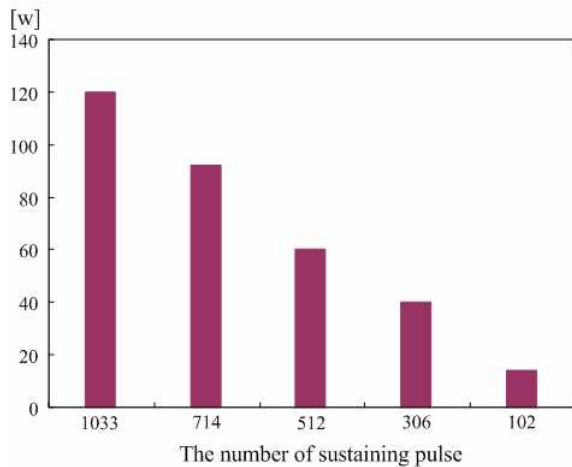
<그림 10> 기존 보드와 비교

5. 결론

본 논문에서는 3D 디스플레이로서 가장 적합한 PDP의 저가격을 위한 구동 시스템을 제안하였다. 저가형 구동 파형을 구현하면서 발생 할 수 있는 오방



<그림 9> 42인치 PDP 실험 세트 및 주요 실험 파형



<그림 11> 유지 펄스 개수에 따른 전력 소모

전과 회로 신뢰성에 대한 문제를 Address 오방전 에너지 회수 구동 회로를 통해 해결 및 실제 42인치 HD 급 PDP를 통해 검증하였다. 또한 단일 유지 구동 회로의 특성을 개선하기 위하여 에너지 회수 경로가 분리된 단일 유지 구동회로에 대하여 살펴보고 실험을 수행하였다. 제안된 구동 시스템을 통해 구동보드 개수의 감소와 회로 부품수를 저감하여 PDP TV의 저가격에 기여할 것으로 기대한다.

참 고 문 헌

[1] Y. Takeda, M. Ishii, T. Shiga and S. Mikoshiba, 'A technique for reducing data pulse voltage in ac-PDP's using metastable-particle priming', in Proc. IDW Dig., 1999, pp. 747-750

[2] J.-Y. Yoo, B.-K. Min, D.-J. Myoung, K. Lim, E.-H. You, and M.-H. Park, "High speed-addressing method for single-scan of ac PDP," in Proc. SID Dig., 2001, pp. 798 - 801.

[3] S. H. Kang, K. -D. Cho, M. -S. Kim, J. -H Ryu, and K. -S. Hong, "New Driving method and Circuits for Low Cost AC Plasma Display Panel," IEEE Trans. on Consumer Electronics, pp. 179-182, Vol. 51, No. 1, 2005.

[4] B. -G. Cho and H. -S. Tae, "A Study on Wall Charge Behavior of Single Sustain Waveform Based on VT Close Curve Analysis in ACPDP,"

SID 06 Digest, pp. 52-55, 2006.

[5] Byung-Gwon Cho and Heung-Sik Tae, "A Study on Wall-Charge Behavior of Single-Sustain Waveform Based on Vt Close-Curve Analysis in AC Plasma Display Panel," IEEE TRANS. ON Plasma science, vol. 36, No. 1, pp. 192-199, Feb. 2008

[6] J. Y. Lee, "Picture-based address power saving method for high resolution plasma display panel," IEEE Trans. Ind. Electron., vol. 55, no. 1, pp. 49 - 58, Jan. 2008.



이 강 현 (Kang Hyun Yi)

- 한양대학교 전자전기공학부 공학사
- 한국과학기술원 전기및전자공학과 공학 석사
- 한국과학기술원 전기및전자공학과 공학 박사
- 대구대학교 정보통신대학 전자전기공학부 조교수
- 관심분야 : 전력전자, 디스플레이 구동 회로, 무선 전력 전송



이 대 식 (Dae Sik Lee)

- 경북대학교 전자공학과 공학사
- 한국과학기술원 전기및전자공학과 공학 석사
- 한국과학기술원 전기및전자공학과 공학 박사
- 대구대학교 정보통신대학 전자전기공학부 교수
- 관심분야 : 자동화시스템, 마이크로프로세서 응용, 전력전자, 지능제어시스템, 로봇제어

논문 접수일 : 2013년 04월 03일
 1차수정완료일 : 2013년 05월 21일
 2차수정완료일 : 2013년 06월 19일
 게재 확정일 : 2013년 06월 21일