

디지털 신호 처리 기반 저압 차단기용 전자식 계전기 개발

(A Development of Electronic Type Relay for Low Voltage Circuit Breaker based on Digital Signal Processing)

박병철* · 손중만 · 송성근 · 신중린

(Byung-Chul Park · Jong-Man Shon · Sung-Kun Song · Joong-Rin Shin)

Abstract

A low voltage circuit breaker protects electrical equipments from over current and short faults of system by cutting the power supply. The breaker use a thermal magnetic type trip device from the past. In recent years, electronic type relays are applied due to useful functions and services. The purpose of this development is full digitalizing of relay functions of a low voltage breaker. It includes separation of current sensor from current transformer, digital signal processing, high speed relaying, and voltage measuring for power meter. The suggestions are tested and implemented by making prototype and testing its all relay functions.

Key Words : Low Voltage Circuit Breaker, Electronic Relay, Thermal Relay, Digital Signal Processing

1. 서 론

저압 차단기는 저압 전기 선로에 과부하나 사고로 인한 화재, 기기 손상을 막기 위한 보호 기기이다. 이러한 저압 차단기의 트립 장치는 열동전자식(Thermal magnetic, 이하 열동식)과 전자식(Electronic)으로 구분될 수 있다[1-2].

열동식 트립 장치의 과전류 인식 및 차단 동작은

* 주(교신)저자 : 전자부품연구원 디지털컨버전스연구센터 책임연구원

* Main(Corresponding) author : Managerial Researcher, KETI/Digital Convergence Research Center

Tel : 062-975-7050, Fax : 062-975-7039

E-mail : bcpark@keti.re.kr

접수일자 : 2013년 2월 8일

1차심사 : 2013년 2월 15일, 2차심사 : 2013년 3월 17일

심사완료 : 2013년 3월 26일

bimetal 원리에 기초 한다. 과전류가 차단기로 흐를 때 열로 bimetal의 휨이 발생하고 이 휨 정도로 동작시간 및 차단동작을 조정한다. 전자식 계전기는 내부의 마이크로컨트롤러(이하 MCU)가 계측, 신호 처리를 통하여 과전류를 인식하여 사용자의 다양한 요구 조건에 맞는 계전 동작을 수행한다[1-4].

전자식 계전기가 열동식에 비하여 복잡하고 고가이지만 다양한 부가 기능과 전력 정보를 공급할 수 있는 장점으로 최근 기중차단기(ACB)는 대부분 전자식 계전기로 전환되고 있으며 하단 저압차단기도 전자식 계전기 적용이 증가하고 있다[3].

저압 차단기용 전자식 계전기는 기기 내부에 장착되어 별도의 전원이 없이 동작되어야 하고 열동식 트립 장치를 대체할 수 있는 설계 기술이 필요하다[3-4].

본 논문에서는 저압 차단기에서 요구되는 내장형 전

자식 계전기를 위한 디지털 신호 처리와 기존 계전 요소를 소프트웨어 적으로 처리하는 방법을 제시하고 시뮬레이션 및 시험을 통해 본 논문의 타당성을 확인하였다.

2. 저압차단기 열동식 트립 장치와 종래의 전자식 계전기

그림 1은 저압 차단기의 열동식 트립 장치 구조를 나타낸 것이다. 열동식 트립 장치는 Thermal 트립부와 Magnetic 트립부가 있는데 Thermal 트립부는 과전류에 의한 Bimetal의 휨을 이용하여 Latch를 동작시키고 Magnetic 트립부는 선로 사고 같은 아주 큰 전류가 흐를 때 발생하는 자기력(MMF)를 이용하여 Actuator를 동작시킨다[2]. 따라서 긴 시간에 걸쳐 열을 발생시키는 과전류 보호는 Thermal 트립으로, 선로 사고 같은 고속 차단이 요구되는 동작에는 Magnetic 트립을 이용한다. 고속 차단이 필요한 단락 사고 상황에서 Magnetic 트립은 수msec 이내에 동작한다. 열동식 계전부는 물리적인 열과 자기력을 이용하므로 정밀한 동작 설정이나 계측 값 표시, 통신 전송 등 다양한 부가 기능을 구현할 수 없다.

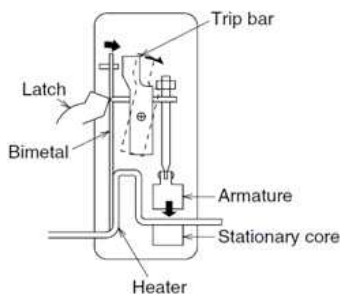


그림 1. 열동식 트립 장치
Fig. 1. Thermal magnetic trip device

그림 2는 기존 저압 차단기 내장 전자식 계전기 구조를 보인 것이다. 전자식 계전기는 전류의 크기를 측정하기 위한 CT(Current Transformer)와 CT 2차측의 전류에서 일부 에너지를 전원으로 사용하기 위한 기생전원 회로, 전류 신호를 적절한 전압 크기로 변환하는 신호 처리부, 계전 연산을 수행하는 MCU부, 트

립 코일 기동부 등으로 구성된다. CT 2차 출력 전류는 정류회로를 거쳐 DC 전원 생성 회로로 입력되고 다시 계측을 위한 Shunt 저항을 거치는 loop를 형성한다. 따라서 MCU의 취득 샘플링 파형은 전파 정류된 전류 파형이 취득된다. 정류 파형에서 (+, -) 신호를 복원하기 위한 부호 인식 정보가 MCU에 추가로 전달되어 정류 파형에서 본래 파형을 복원한다[2].

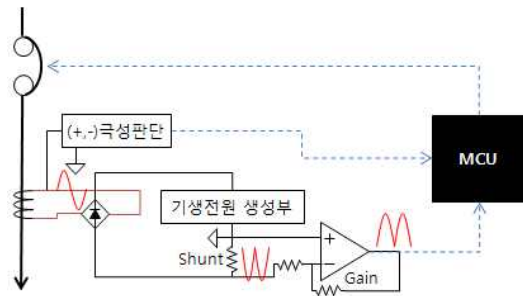


그림 2. 종래 전자식 계전기 구조
Fig. 2. Structure of existing digital relay

종래의 전자식 계전기는 단락 사고 시 고속 차단 동작 수행을 위한 Magnetic 트립 장치를 별도로 구비하고 있다. 이는 기생전원 생성 시간, MCU 부팅 시간 등 계전을 위해 요구되는 최소 시간이 고속 동작 한계 시간을 초과하기 때문이다. 그리고 취득된 정류 파형과 부호 인식을 적용하는 과정에서 고조파가 많이 포함된 전류의 경우 Zero crossing 지점 판단 오류가 발생할 소지가 높아 신호 복원에 문제가 발생하는 단점이 있다.

3. 저압 차단기용 전자식 계전기 개발

본 논문은 열동식 트립 장치와 기존 전자식 계전기의 기능 개선을 위한 방법을 제시한다. 먼저 전원용 CT와 전류 측정용 센서를 분리한다. 전류용 센서는 큰 전류에도 포화가 되지 않는 로고스키 코일을 사용한다. 내부 디지털 시계(RTC)를 이용하여 정밀한 열동 계전을 수행하고 미분 신호인 로고스키 코일 출력을 이용하여 빠른 순시 Override 기능을 구현하여 기존 단락보호를 위한 Magnetic 트립 기능을 대체한다. 마지막으로 전압 측정 기능을 추가하여 계전기에 파워 미터 기능을 갖도록 한다.

3.1 독립 기생전원 생성 Power-CT와 기생전원 회로부 설계

종래의 전자식 계전기가 신호와 기생전원 생성을 같은 CT로 하여 전과정류로 인한 신호변화와 전원과 신호를 동시에 만족할 수 없는 전류 영역(대전류 포화)이 존재하게 되는데 이를 개선하기 위해 본 논문에서는 그림 3과 같이 전원과 신호를 분리하도록 한다. 이 방법은 공간 및 비용 증가를 예상하게 하나 그림 4와 같이 실제 파워와 신호를 분리하여 전용 개발 시 공간과 비용을 거의 동일하게하고 종래의 단점(포화, 신호 변형)을 극복할 수 있다. 기기 최소 정격 전류 80A의 30%(24A)부터 회로에 전원을 공급할 수 있도록 Power-CT의 용량이 설계되었고 전원 변환과정의 손실을 최소화할 위해 고효율의 스위칭 방식 부품을 적용하였다. 그림 5는 Power-CT의 출력을 이용하여 디지털 보드에 전원을 공급하기 위한 기생전원 회로를 나타낸 것이다. 기생전원 회로의 주요 구성은 Power

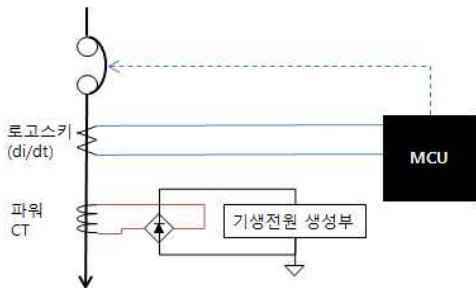


그림 3. 전원용-CT와 전류 센서 분리
Fig. 3. Separation of power-CT & current sensor



그림 4. Power-CT와 전류 센서 구조도
Fig. 4. Structure of power-CT & current sensor

CT의 출력 전류를 원하는 전압으로 변환하는 파워제너 부와 이 전압을 디지털보드 동작 전압으로 변환하는 스위칭 레귤레이터 부로 구성된다.

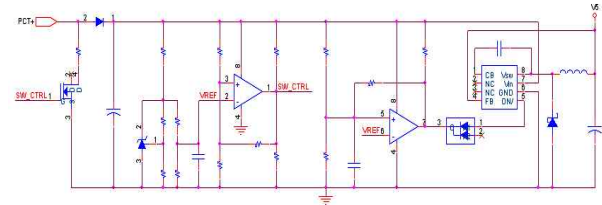


그림 5. 기생전원 생성 회로
Fig. 5. Schematic of self-power

3.2 전류 측정용 미분센서(로고스키 코일) 신호처리

일반 CT는 정격 전류의 수십 배 이상부터 코어의 자기포화로 인한 신호 왜곡이 발생한다. 따라서 큰 전류가 흐르는 단락 사고에서는 전류 포화로 오동작을 유발할 수 있다. 공심 코일에 권선을 감는 로고스키 코일은 자기 포화가 되지 않아 큰 전류에도 신호 변형이 없고 입력 전류 크기 별 선형성이 우수한 특징이 있다. 따라서 일반 부하 전류부터 단락 사고 전류까지 전 범위에 대해서 보호가 가능하다. 센서 출력은 입력 전류를 미분한 형태로 출력되므로 적분 신호 처리를 하여야 본래 전류 신호로 복원 가능하다. 그림 6은 로고스키 코일을 이용하여 전류의 RMS를 측정하는 절차를 보이고 있으며 식 (1)은 미분신호를 적분 처리하는 간단한 수식을 보여 준다.

$$\text{로고스키 코일} \rightarrow V_{\text{SENSOR}} = L \frac{di}{dt} \rightarrow \frac{1}{S} \rightarrow \text{True-RMS}$$

그림 6. 로고스키 코일 센서를 이용한 RMS계측
Fig. 6. Calculation of RMS by using Rogowski coil

$$\frac{1}{S} \approx \frac{T_d}{2} \times \frac{1+Z^{-1}}{1-Z^{-1}}$$

$$Y(z) = \frac{T_d}{2} \times [X(z) + Z^{-1}X(z)] + Z^{-1}Y(z) \quad (1)$$

단 $Y(z)$: 신호처리 출력, $X(z)$: 샘플링 입력, T_d : 샘플링 주기

식 (1)의 신호처리는 샘플링의 시작 시점에 따라 다양한 DC-Offset을 유발하게 된다. 신호처리 과정에서 발생하는 DC-Offset은 RMS에서는 제거되어야 할 요소이므로 DC-Offset 제거할 수 있는 RMS 신호처리가 필요하다.

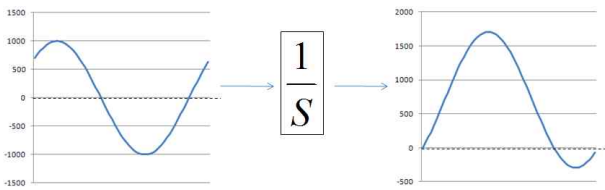


그림 7. 적분신호 처리에 의한 DC-offset발생
Fig. 7. DC-offset by digital integrator

그림 7과 같이 적분신호 처리 과정에서 발생하는 DC-offset은 다음 식 (2)와 같이 간단한 처리로 교류 RMS값만을 연산할 수 있다.

$$\begin{aligned}
 v(k) &= v_{ac}(k) + DC, \quad DC = \frac{1}{N} \sum_{k=0}^{N-1} v(k) \\
 \frac{1}{N} \sum_{k=0}^{N-1} v(k)^2 &= \frac{1}{N} \sum_{k=0}^{N-1} [v_{ac}(k) + DC]^2 \\
 &= \frac{1}{N} \sum_{k=0}^{N-1} v_{ac}(k)^2 + \frac{2}{N} \sum_{k=0}^{N-1} v_{ac}(k) DC + \frac{1}{N} \sum_{k=0}^{N-1} DC^2 \\
 \left(\frac{2}{N} \sum_{k=0}^{N-1} v_{ac}(k) DC = 0, \quad \frac{1}{N} \sum_{k=0}^{N-1} DC = DC \right) \\
 &= \frac{1}{N} \sum_{k=0}^{N-1} v_{ac}(k)^2 + DC^2 \\
 RMS &= \sqrt{\frac{1}{N} \sum_{k=0}^{N-1} v_{ac}(k)^2} \\
 &= \sqrt{\frac{1}{N} \sum_{k=0}^{N-1} v(k)^2 - \left(\frac{1}{N} \sum_{k=0}^{N-1} v(k) \right)^2} \quad (2)
 \end{aligned}$$

3.3 RTC(Real time clock)을 활용한 정밀한 열동 계전(Thermal relay)

저압 차단기의 기본 과전류 계전은 열동 계전

(Thermal relay)를 기본으로 한다. 열동 계전은 열동식 차단기의 bimetal과 동일한 원리인데 열의 누적이 어떤 기준 이상일 때 계전 동작을 수행한다. 전류 크기와 동작 시간에 대한 수식은 IEC60255-8에 기술되어 있으며 다음 식 (3)과 같이 나타낼 수 있다. 여기서 kI_B 는 계전 시작 기준점으로 계전기마다 다르며 본 논문에서는 1.1로 하였다. 즉 계전 전류가 기본전류(설정전류)의 110% 이상 들어올 때 계전 Pick-up되고 이후에 열 누적 정도에 따라 차단 동작 수행시간이 결정된다[6-7].

$$t = \tau \times \ln \left(\frac{I^2 - I_0^2}{I^2 - (kI_B)^2} \right) \quad (3)$$

t : 동작시간, τ : 시정수, I_B : 기본전류
 k : 상수, I_0 : 초기전류(과거), I : 계전전류

식 (3)은 식 (4)에서 전류에 의한 열 누적수식 1차 미분 방식의 결과이다[8].

T_{th} : 열상수, U : 열량

$$U_n = \frac{I^2}{T_{th}} \Delta t + \left(1 - \frac{\Delta t}{T_{th}} \right) U_{n-1} \quad (4)$$

열량(U)은 전류의 제곱에 비례하며 Δt 마다 누적 계산된다. 열상수(T_{th})는 전류-동작시간 관계에 기초하여 결정되는 상수이다. 차단기의 과전류 차단 이후 MCU가 동작하지 않는 상태에서 냉각되는데 이때 시간의 흐름을 알 수 있어야 현재 차단기 열량을 알 수 있다. 본 논문에서는 MCU 내부에 있는 RTC(시계)와 보조전원(배터리)을 이용하여 차단 이후 시간 경과를 파악하고 열량을 계산하였다.

3.4 MCU 고속 wake-up과 미분 신호를 이용한 순시 Override 계전

순시 Override 계전이란 차단기의 차단 용량 이상의 전류가 유입되어 차단기 자체 손상이 발생할 정도의

사고에서 최대한 빨리 차단 동작을 수행하여 차단기 스스로와 선로를 보호하는 것으로 연산 동작에 기초한 순시 동작(1~2주기) 보다 빠른(수ms) 순시 동작을 의미한다[5]. 종래 열동식이나 전자식 저압차단기는 Magnetic 트립으로 수행하거나 별도의 아날로그 회로를 구비하여 MCU와는 무관한 순시 동작을 수행한다.

본 논문에서는 이런 고속 차단 동작을 위해 신호 포화가 없는 로고스키 코일의 미분 신호를 사용하였으며, 이러한 미분 신호의 장점은 그림 8과 같이 단락 사고가 발생하는 시점에 사고 전류 Peak값을 입력 받을 수 있어 고속 판단에 유리하다. MCU는 부팅 과정에 몇 msec의 시간을 소요하는데 이 방법으로는 동작 시간을 만족할 수 없기 때문에 MCU가 제공하는 Wake-up 기능을 사용하여 그림 9와 같이 Stop에서 Run모드로 빠르게 진입하도록 하였다. 모드 변환 시간은 수usec이하로 고속 계전을 위해 적합하다.

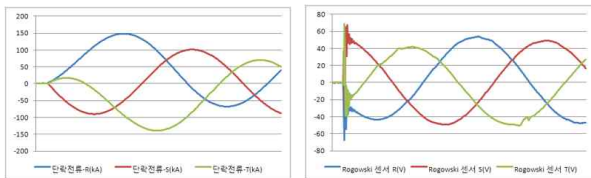


그림 8. 단락전류 파형 및 로고스키 코일 출력
Fig. 8. Short current and Rogowski coil output

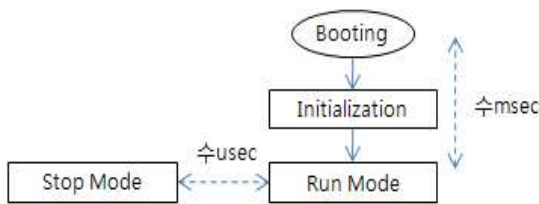


그림 9. MCU Run모드 진입시간
Fig. 9. Comparison of booting & wakeup time

3.5 전압 요소 계측을 통한 파워 미터

기존 저압차단기는 전류계측을 통하여 과전류 계전과 전류미터 기능을 제공했다. 스마트 빌딩, 공장의 적용을 위해서는 차단기 분기별 에너지 사용을 중점적으로 관리하게 되는데, 이를 위해 본 논문에서는 저압 차단기에 전압 계측 요소를 추가하여 파워 미터 기능

을 제공하였다. 전압 계측 센서는 저항 분압을 사용하였다.

4. 시뮬레이션 결과

전류 계측센서와 전원용 CT를 분리하였는데 각각의 출력 시뮬레이션을 보인다. 그림 10은 정격 전류일 때 계측 센서의 신호를 1배, 7배로 증폭한 것이다. 신호가 Sine파형 형태로 출력됨을 알 수 있다.

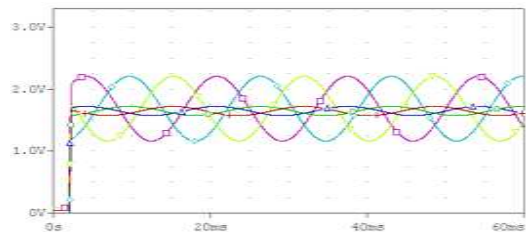
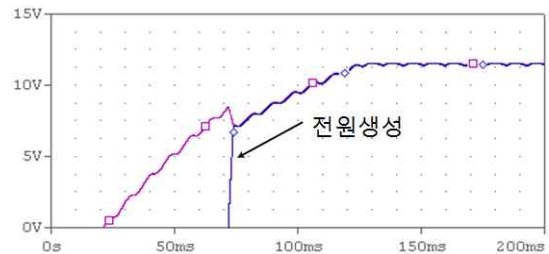
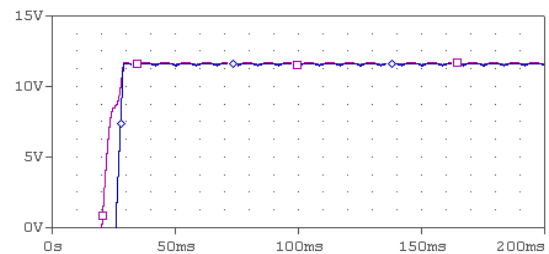


그림 10. 100% 정격 전류 시 계측 센서 출력
Fig. 10. Sensor output at 100% rating current

그림 11은 정격 전류 30, 100%일 때 기생전원 생성을 PSpice로 모의한 것이다. 30%에서는 약 52ms에서, 100%에서는 6ms 이내에 전원이 생성됨을 알 수 있다.



(a) 30% 정격 전류



(b) 100% 정격 전류

그림 11. 정격 전류 크기 별 기생전원 생성 모의
Fig. 11. Self-power output by current rating

그림 12, 13은 열동 계전의 시뮬레이션 결과이며, 식 (4)의 수식에 의하여 반복하여 열을 누적해 가는 형태로 Software를 개발하였다.

수식의 설정 상수는 Δt (연산주기), 열상수이고 입력 전류에 대해 누적 열량이 계산한다. 여기서는 $\Delta t=10\text{ms}$, 열상수=584,989로 하여 모의하였다. 정격 전류 200%, 0%로 열량 누적을 모의하였다.

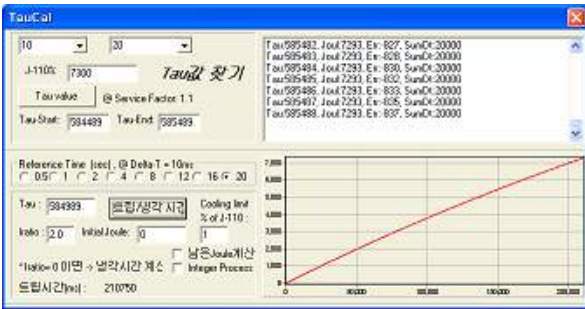


그림 12. 정격 200%전류 열량누적 (가열)
Fig. 12. Thermal memory at 200% rating current (Heating)

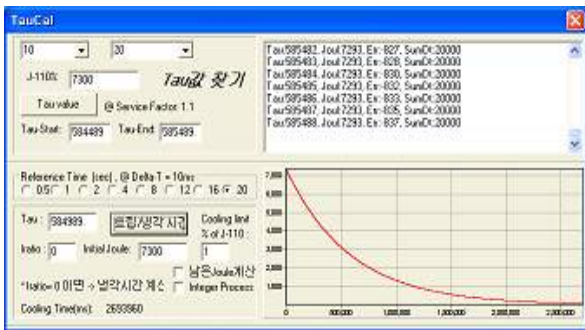


그림 13. 무 부하에서 열량 누적 (냉각)
Fig. 13. Thermal memory at no current (Cooling)

위의 모의 조건에서 열량에 의한 차단기 동작은 200%에서는 약 210초에 발생하며, 0%(무부하)에서 차단기의 완전한 냉각(1%이하의 잔존 열량)은 2,694초에 발생함을 확인할 수 있다.

마지막으로 순시 Override PSpice 동작 모의인데 가정은 3상 단락사고로 약 10kA의 전류가 순간 유입된 것을 가정하였다. 본 논문의 로고스키 코일 출력은 60Hz기준으로 100A에서 85mV(peak)인데 단락 사고 전류 10kA때는 8.5Vpeak가 발생하게 된다. 그림 14와

같이 순시 Override 신호 검출은 2.2ms에 됨을 알 수 있으며 MCU는 해당 Peak신호를 감지하여 트립 동작을 수행하게 된다.

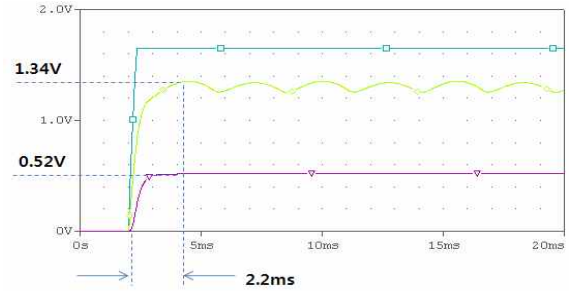


그림 14. 순시 Override 신호 검출 모의
Fig. 14. Simulation of instantaneous override detection

5. 하드웨어 구현 및 실험결과

그림 15는 본 논문에서 제안한 내용을 기초로 Hardware를 구성한 시스템을 나타내며 기생전원, 과전류 계전, 순시 Override 계전과 파워 미터 기능을 실험하였다. MCU는 ST사 STM32L15x 시리즈를 적용하였는데 내부에 ADC, RTC, LCD, 통신 드라이버 등이 구비되어 단일 MCU로 대부분의 기능을 구현할 수 있다. 내부 값 표시를 위하여 LCD구비하여 전류, 전압, 전력, 주파수, 역률 등을 표시할 수 있도록 구성하였다. 설정은 LCD 버튼으로 할 수 있다.

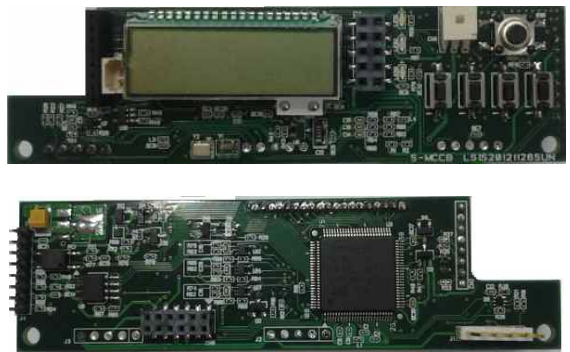


그림 15. 저압차단기 전자식 계전기 보드
Fig. 15. PCB Ass'y of digital relay

그림 16~17은 전류 입력 실험 결과를 나타낸다. 로

고스키 코일에서 전류파형이 출력됨과 정격전류 30%에서 기생전원이 126ms내에 생성되고 100%에서는 4.4ms 만에 생성됨을 확인할 수 있다. 생성시간이 모의와 다소 차이가 있는 것은 Power-CT의 비선형 특성과 디지털 소자들의 비선형 부하 특성에 기인한다.

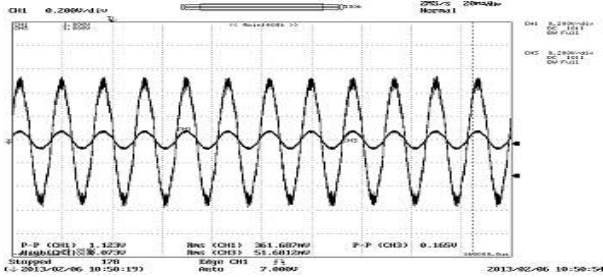
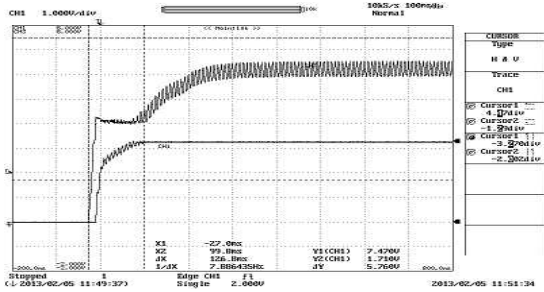
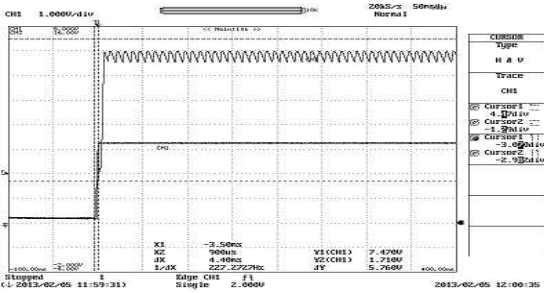


그림 16. 100% 정격 전류 시 계속 센서 출력
Fig. 16. Sensor output at 100% rating current



(a) 30% 정격 전류



(b) 100% 정격 전류

그림 17. 정격 전류 크기 별 기생전원 생성
Fig. 17. Self-power output by current rating

과전류 계전의 결과는 표 1과 같다. 구현된 열동 계전 알고리즘에 의하여 과전류 계전이 모의와 같이 정상적으로 동작됨을 확인할 수 있다.

표 1. 과전류 계전 시험 결과
Table 1. Result of over current relay test

계전 요소	Pick-up전류	계전 시간	시험전류	기준 시간	동작 시간
200% 과전류	250A	20초@6배	500A	3분 30초	3분 34초
	250A	0.5초@6배	500A	5.27초	5초
	100A	20초@6배	200A	3분 30초	3분 37초
	100A	0.5초@6배	200A	5.27초	5초
단한시	2500A	0.4초	2746A	0.4초	0.408초
	2500A	0.1초	2684A	0.1초	0.113초
	380A	0.4초	424A	0.4초	0.414초
	380A	0.1초	432A	0.1초	0.118초
순시	3750A	-	4370A	50ms	48ms
	500A	-	567A	50ms	50ms

그림 18은 순시 Override 동작 시험 결과를 나타낸다. 단상 기준 10kA에 해당하는 신호(8.5Vpeak)를 입력 시 1.9ms이내의 Trip신호가 출력됨을 확인할 수 있다. 순시 Override의 동작 기준은 20%의 마진을 두어 충분히 낮은 Level에서 동작할 수 있도록 설정하였다.

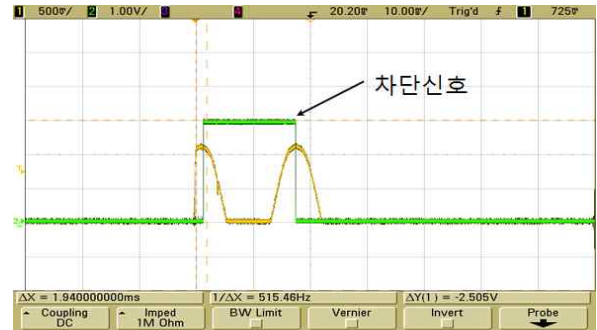


그림 18. 순시 Override에 의한 트립 동작
Fig. 18. Trip operation by instantaneous override

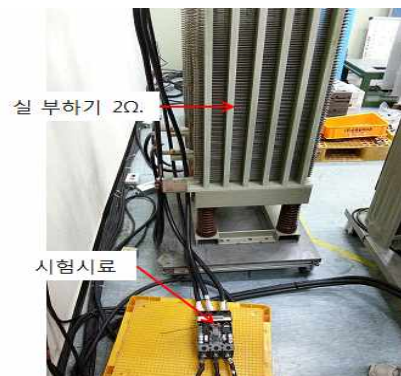


그림 19. 저압차단기 실 부하 시험
Fig. 19. Actual load test

그림 19는 저압 차단기의 파워 미터 기능 확인 실 부하 시험 세트를 나타낸다. 파워 미터를 위한 실 부하 시험은 390V, 3상 3선에 2옴 저항을 연결하여 시험하였다. 표 2는 실 부하 시험 결과를 나타낸다.

표 2. 실 부하 시험 결과
Table 2. Result of actual load test

구분	이론값	실측값	오차
선간전압	390V	389V	1V(0.2%)
상전류	109A	109A	0A(0%)
유효전력	73.84kW	74.7kW	0.86kW(1%)
역률	1	0.999	0.0001
부하저항	2.06Ω	-	0.06Ω

시험결과 1.1% 오차를 갖으며 산업용 전원 시스템을 감안할 때 높은 정밀도를 유지함을 알 수 있다.

6. 결 론

본 논문에서는 저압차단기용 내장 전자식 계전기의 디지털 신호 처리 방법과 계전 방법을 제시하였다. 이를 통하여 저압 차단기에 요구되는 기생전원 생성, 열동 계전, 순시 Override 계전, 파워 미터 기능을 갖는 전자식 계전기를 제작하고 기본 성능 시뮬레이션과 실제 계측, 계전 시험을 통하여 타당성을 확인하였다.

References

[1] Molded case circuit breakers Marking and Application Guide, UL, January 2012.
 [2] Molded case circuit breakers Technical Notes, Mitsubishi electric, Dec 2006.
 [3] PowerPact™ H-, J-, and L-Frame Circuit Breakers with Micrologic Trip Units User Guide, Schneider electric, 48940-313-01, June 2011.
 [4] Molded case circuit breakers Technical catalog, ABB, 1SDC210018D0202, July 2007.

[5] LV breaking by current limitation, Schneider electric, Technique no. 162, 1999.
 [6] Standard Inverse-Time Characteristics Equations for Overcurrent Relays. IEEE Std. C37.112-1996.
 [7] Thermal Electrical Relays. International Std. IEC 255-8.
 [8] Stanley E. Zocholl, Gabriel Benmouyal, "On the Protection of Thermal Processes" IEEE TRANSACTIONS ON POWER DELIVERY, VOL. 20, NO. 2, APRIL 2005.
 [9] Low-voltage switchgear and controlgear - Part 2 Circuit-breakers, IEC 60947-2.

◇ 저자소개 ◇



박병철 (朴丙哲)

1973년 6월 15일생. 1996년 건국대 전기공학전공 졸업. 1998년 동대학원 전기공학전공 졸업(석사). 2003~2012년 LS산전 전력연구소 책임연구원. 2012년~현재 전자부품연구원 디지털컨버전스연구센터 책임연구원.

E-mail : bcpark@keti.re.kr



손종만 (孫鐘萬)

1971년 9월 7일생. 1994년 서울과학기술대 전기공학전공 졸업. 1996년 동국대학교 대학원 전기공학전공 졸업(석사). 1996년~현재 LS산전 전력기기 제품연구소 수석연구원.

jmshon@lisis.biz



송성근 (宋成根)

1975년 9월 16일생. 1998년 전남대 전기공학전공 졸업. 2007년 동대학원 전기공학전공 졸업(박사). 2008년~현재 전자부품연구원 디지털컨버전스연구센터 센터장.

E-mail : sgsong@keti.re.kr



신중린 (愼重麟)

1949년 9월 22일생. 1977년 서울대 공대 전기공학과 졸업. 1984년 동 대학원 전기공학과 졸업(석사). 1989년 동 대학원 전기공학과 졸업(박사). 현재 건국대학교 전기공학과 교수.

E-mail : jrshin@konkuk.ac.kr