

과도방사선 검출을 위한 핵폭발 검출기 제작 및 검증

A Nuclear Event Detectors Fabrication and Verification for Detection of a Transient Radiation

정 상 훈* · 이 승 민** · 이 남 호*** · 김 하 철§ · 조 성 익†
(Sang-Hun Jeong · Seung-Min Lee · Nam-Ho Lee · Ha-Chul Kim · Seong-Ik Cho)

Abstract - In this paper, proposed NED(nuclear event detectors) for detection of a transient radiation. Nuclear event detector was blocked of power temporary for defence of critical damage at a electric device when a induced transient radiation. Conventional NED consist of BJT, resistors and capacitors. The NED supply voltage of 5V and MCM(Multi Chip Module) structures. The proposed NED were designed for low supply voltage using 0.18um CMOS process. The response time of proposed NED was 34.8ns. In addition, pulse radiation experiments using a electron beam accelerator, the output signal has occurred.

Key Words : CMOS, Modeling, TCAD, Latch-up, Transient radiation effects (TRE)

1. 서 론

핵 폭발시 발생하는 펄스 방사선이 CMOS 소자에 입사되면 전자/정공 쌍이 생성되어 이온화가 진행되고 이온화된 전자나 정공은 인가된 바이어스에 따라 이동하며 전자소자의 동작에 영향을 끼친다. 이온화된 전자나 정공은 회로내의 데이터를 변화시키는 엡셋 현상이나 회로 내부의 기생 사이리스터를 트리거 시켜 래치-업과 같은 치명적인 오류를 발생시킨다[1-2].

펄스 방사선으로 인한 전자소자의 오동작을 방지하고 전자소자가 망가지는 것을 막기 위해 펄스방사선을 검출하여 검출신호를 출력할 수 있는 회로가 필요하다. 이 회로는 핵폭발 검출기[3]라 불리며 센서와 신호처리 회로가 결합되어 있다. 센서는 PIN 다이오드를 사용하며 센서에 초기 핵 방사선이 입력되면 광전류가 발생하고 발생된 광전류 양이 기준치를 넘어서면 검출신호를 출력한다. 검출신호를 이용하여 전자소자의 전원을 차단하여 전자소자가 망가지는 것을 방지할 수 있다.

기존의 핵폭발 검출기는 5V 전원에서 동작하며 MCM(Multi-Chip Module)로 제작되어 부피가 큰 단점이 있다. 본 논문에서는 0.18um CMOS 공정을 이용하여 1.8V 전원전압에서 동작할 수 있는 펄스신호 고속처리 회로를 설계하고 집적회로로 제작하여 부피를 줄이고자 한다.

본 논문의 구성은 다음과 같다. II장에서는 기존의 핵펄스 검출기 및 제안하는 펄스신호 고속처리 회로에 대해서 설명하고 III장에서는 핵폭발 검출기의 집적회로 제작 과정 및 전기적 특성에 대해서 기술한다. IV장에서 펄스방사선 시험 결과에 대해서 정리하고 V장에서는 결론을 맺는다.

2. 핵폭발 검출기 설계

개선된 핵폭발 검출기의 설계를 위해 기존의 핵폭발 검출기 회로를 분석하고 분석결과를 토대로 0.18um CMOS 공정을 이용하여 핵폭발 검출기를 개선하여 설계하고 시뮬레이션을 진행하였다.

2.1 기존의 핵폭발 검출기 분석

그림 1은 기존의 핵폭발 검출기 블록 다이어그램을 보여준다. 기존의 핵폭발 검출기의 센서회로는 PIN 다이오드에 역방향 바이어스를 인가하고 펄스방사선 인가시 발생된 광전류를 저항을 이용하여 전압으로 변환하여 AC 신호만을 뒷단의 증폭기로 전달한다. 뒷단의 증폭기는 입력신호가 0.6V 이상일 경우 동작하게 된다. 펄스방사선에 의해 센서에서 동일한 광전류가 발생했다고 하더라도 회로 외부에 부착되는 R_{TH} , C_{TH} 를 장착하여 발생하는 AC신호를 감소시킬 수 있다.

증폭기는 센서에서 입력된 신호가 기준 값을 넘기게 되면 타이머 회로에 신호를 전달해 준다. 타이머회로는 아날로그

* Dept. of Electronic Engineering, Chonbuk National University, Korea.

Dept. of Nuclear Convergence Technology Development Korea Atomic Energy Research Institute, Korea

** Dept. of Electric, Electronics & Communication Engineering Education, Chungnam National University, Korea

*** Dept. of Nuclear Convergence Technology Development Korea Atomic Energy Research Institute, Korea

§ Dept. Electrical Engineering, Republic of Korea Naval Academy, Korea

† Corresponding Author : Dept. of Electronic Engineering, Chonbuk National University, Korea.

E-mail : shcho@jbnua.ac.kr

Received : January 15, 2013; Accepted : April 16, 2013

래치 및 RC Time 딜레이 회로로 구성되어 있다. 타이머 회로는 외부에 부착된 CT에 따라 출력신호 발생 후 수백us 이후 출력신호를 복구시킨다. 래치회로는 타이머 회로의 입력을 받아 동작하며 트리거 되면 전압이 Low로 감소하여 검출신호를 유지하고 있으며 외부에서 리셋신호를 인가하면 초기 값인 High로 복구된다.

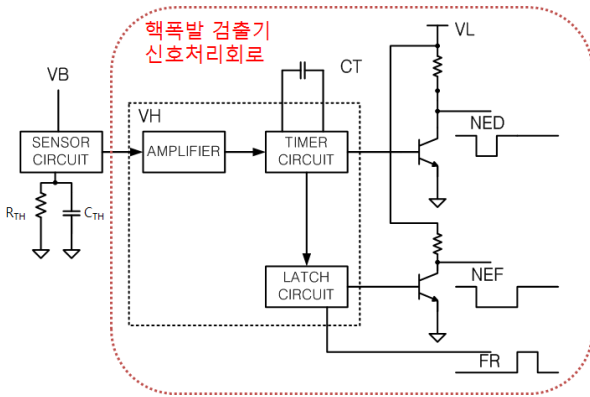


그림 1 기존의 핵폭발 검출기 블록다이어그램
Fig. 1 Existing nuclear event detector block diagram

2.1 개선된 핵폭발 검출기 회로 설계 및 시뮬레이션

0.18um CMOS 공정을 이용하여 핵폭발 검출기를 직접화하기 위해 전원전압을 기존의 5V에서 1.8V로 감소시켰다. 기존의 핵폭발 검출기에 사용된 저항과 커패시터 값은 5V 전원전압에서 사용할 수 있도록 설정되어 있어 1.8V 전원전압에서 동작할 수 있도록 저항 및 커패시터 값을 변화시켜 재설계를 진행하였다.

그림 2는 0.18um CMOS공정을 이용하여 핵폭발 검출기를 설계하고 시뮬레이션을 진행한 결과이다. 입력신호 인가 후 7.2ns후 NED 신호가 Low로 감소되어 출력되는 것을 볼 수 있으며 타이머 회로에 의해 150us 이후 다시 High로 복구하는 것을 볼 수 있다. NEF 신호는 플래그 신호로 회로의 동작 여부를 알려주며 리셋신호에 의해 다시 High로 복구하는 것을 볼 수 있다.

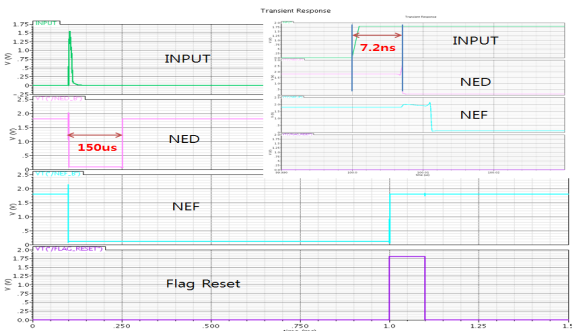


그림 2 제안한 핵폭발 검출기 시뮬레이션 결과
Fig. 2 Proposed nuclear event detector simulation results

3. 핵폭발 검출기 제작 및 전기적 특성

3장에서는 2장에서 설계한 핵폭발 검출기를 0.18um CMOS 공정을 이용하여 제작하고 전기적 특성을 보여준다.

3.1 핵폭발 검출기 집적회로 설계 및 DUT 제작

그림 3은 제안한 핵폭발 검출기 시뮬레이션 결과를 검증하기 위해 0.18um CMOS공정을 이용하여 레이아웃을 진행한 것이다. NMOS, PNP, 다이오드, MIM 커패시터, 저항을 이용하였으며 총 설계 면적은 590um x 1380um이다.

그림 4는 제작한 핵폭발 검출기의 테스트를 진행하기 위해 패키지를 진행하고 DUT 보드를 제작한 것이다.

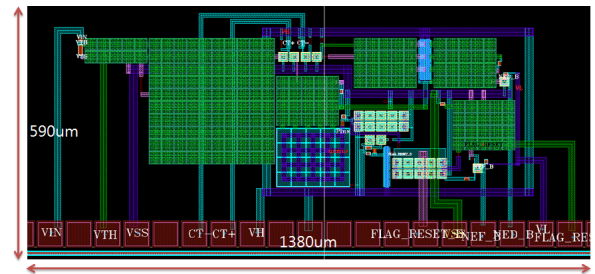


그림 3 핵폭발 검출기 Layout
Fig. 3 Nuclear event detector Layout

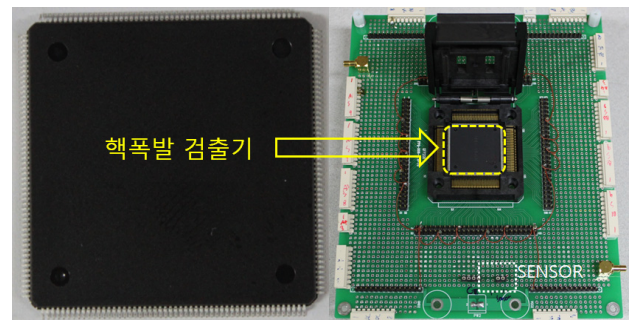


그림 4 핵폭발 검출기 칩 및 DUT
Fig. 4 Nuclear event detector chip and DUT

3.2 제작한 핵폭발 검출기 전기적 특성

그림 5는 핵폭발 검출기의 전기적 특성을 보여준다. 함수 발생기를 이용하여 입력단에 임펄스 형태의 신호를 인가하였으며 출력신호를 오실로스코프를 이용하여 관찰한 것이다. 입력신호 인가 후 34.8ns에 NED 신호가 Low로 감소하여 출력이 발생하였다. 시뮬레이션 결과인 7.2ns에 비해 응답 지연이 더 발생하였는데 차이점은 장비 및 테스트 보드에서 생기는 Line 딜레이 및 기생 커패시터 때문으로 보인다. NED 출력신호는 타이머 회로의 CT(47nF)값에 따라 82us에서 복구되는 것을 볼 수 있다.

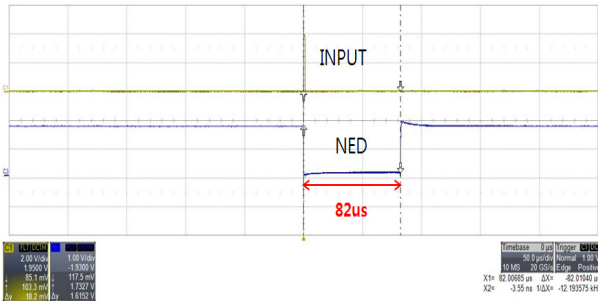


그림 5 핵폭발 검출기 전기적 특성
Fig. 5 Electrical properties of nuclear event detectors

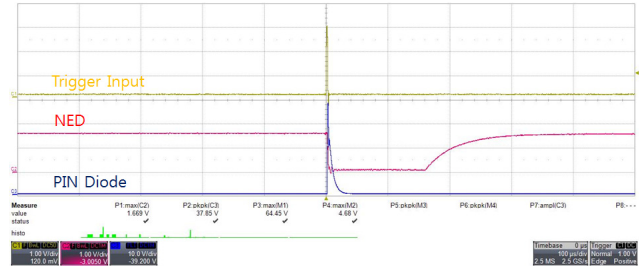


그림 7 핵폭발 검출기 실측결과
Fig. 7 Nuclear event detector test result

3. 펄스방사선 시험 및 고찰

그림 6은 핵폭발 검출기의 펄스방사선 실험을 위해 PAL Test LINAC에서 진행한 시험의 구성을 보여준다[4]. 전자빔 가속기에서 발생하는 전자빔을 텅스텐 변환기를 이용하여 펄스 감마선으로 변환 후 핵폭발 검출기에 조사하였다. 펄스 방사선 세기는 $1 \times 10^8 \text{rad/s}$ 로 텅스텐 변환기를 거쳐 PIN 다이오드에 입력되며 수십 차례에 걸쳐 반복 시험을 진행하면서 2차 Dosimeter TLD를 이용하여 정규화 한 결과 60V의 역방향 바이어스를 인가한 상태에서 9.2V의 출력이 발생하는 것을 확인하였다[5].

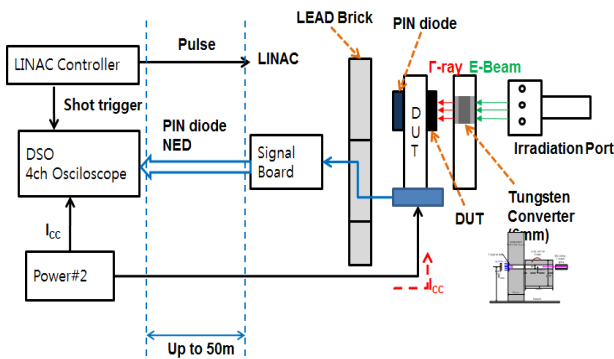


그림 6 핵폭발 검출기 온라인 측정 시험장치도
Fig. 6 Nuclear event detector online measurement system

그림 7은 핵폭발 검출기의 펄스방사선 시험 결과를 보여준다. Trigger Input은 PAL Test LINAC에서 전자빔 인가시 발생하는 신호이며 NED는 핵폭발 검출기 출력, PIN 다이오드는 핵폭발 검출기 뒤편에 부착된 PIN 다이오드의 출력이다. 펄스방사선 인가시 6us후 출력이 Low로 감소하였으며 160us 후 복귀 되는 것을 확인하였다. PIN 다이오드 출력은 37.85V로 펄스방사선으로 변환시 $4.1 \times 10^8 \text{rad/s}$ 임을 알 수 있다. 전기적 특성에 비해 응답지연특성을 보이는데 이는 핵폭발 검출기 계측에 사용된 50M 케이블에서 발생하는 Line 딜레이 및 기생 커패시터 때문으로 사료된다.

3. 결 론

본 연구에서는 핵폭발 검출기의 집적화를 위해 기존의 5V 전원전압에서 1.8V로 전원전압을 낮춰 재설계를 진행하였다. 시뮬레이션 결과 입력신호 인가 후 7.2ns에서 NED 출력신호가 발생하였고 타이머회로에 의해 정상적으로 복귀되는 것을 확인하여 저전압에서도 동작가능을 확인하였다. 회로 검증을 위해 0.18um CMOS공정을 이용하여 집적회로를 제작하였으며 면적은 0.814mm²이다.

제작된 핵폭발 검출기의 전기적 특성은 입력신호 인가시 34.8ns의 지연시간 후 NED출력이 발생하였으며 시뮬레이션 결과와 차이점은 장비 및 테스트 보드에서 생기는 Line 딜레이 및 기생 커패시터 때문으로 보인다.

핵폭발 검출기의 펄스방사선 측정을 위하여 PAL Test LINAC에서 온라인으로 시험을 진행하였으며 $4.1 \times 10^8 \text{rad/s}$ 의 펄스방사선 인가시 핵폭발 검출기의 출력이 정상적으로 발생하는 것을 확인하였다. 단 출력이 6us로 전기적 특성에 비해 응답지연특성을 보이는데 이는 핵폭발 검출기 계측에 사용된 50M 케이블에서 발생하는 Line 딜레이 및 기생 커패시터 때문으로 사료된다.

이 연구결과를 바탕으로 집적회로에 핵폭발 검출기를 집적회로에 적용한다면 펄스 방사선에 의해 집적회로에서 발생하는 래치-업에 의한 소자의 번아웃 현상을 방지할 수 있을 것이다.

감사의 글

본 연구는 포항가속기연구소(PAL)와 World Class University(WCU)의 기술지원 및 국방과학연구소의 국방핵심기술개발사업의 일환으로 수행하였습니다.

References

[1] George C Messenger, "The effects of radiation on electronic systems", New York : Van Nostrand Reinhold, cop., 1992.
[2] Lewis Cohn, Manfred Espig, Al Wolicki, Mayrant Simons, Clay Rogers, Alfred Costantine, "Transient Radiation Effects on Electronics(TREE) Handbook",

Defence Nuclear Agency, 1996.

- [3] Larry L., "NUCLEAR EVENT DETECTOR", <http://www.freepatentsonline.com/>, Aug 1987.
- [4] Seungchan Oh, Namho Lee, Heungho Lee, "The Study of Transient Radiation Effects on Commercial Electronic Devices" Thh Transactions of the Korean Institute of Electrical Engineers, V.61, no.10, 2012, pp.1448-1453
- [5] Namho Lee, Younggwan Hwang, Jongryul Kim, Sanghun Jeong, Seungchan Oh, "A Study on Implementation of Transient Radiation Effects on Electronics(TREE) Assessment System" Journal of the Korea Institute of Information and Communication Engineering, V.16 no.10, 2012, pp.2329-2334

저 자 소 개



정 상 훈 (丁 相 勳)

2007년 전북대학교 반도체과학기술학과 학사 졸업, 2009년 전북대학교 전자정보공학부 석사졸업, 2012년~현재 전북대학교 전자정보공학부 박사과정
 주관심분야 : Transient Radiation Modeling, 고속 방전 회로, 펄스신호 고속신호 처리
 E-mail : shjeong@kaeri.re.kr



이 승 민 (李 承 珉)

2000년 충남대학교 전기공학과 졸업(학사), 2002년 동 대학원 전기공학과 졸업(석사), 2007년 동 대학원 충남대학교 전기공학과 졸업(박사), 2007~2009년 한국원자력연구원 P.D., 2009년~ 현재 충남대학교 사범대학 전기전자통신공학교육과 초빙교수



이 남 호 (李 南 昊)

1991년 경북대학교 전자공학과 학사 졸업, 1993년 경북대학교 전자공학과 석사 졸업, 2004년 충남대학교 전기공학과 박사 졸업, 현재 : 한국원자력연구원 융합기술개발부 책임연구원
 주관심분야 : 방사선 센서, 입체영상, 원격제어 시스템



김 하 철 (金 河 澈)

1985년 2월: 경북대학교 전자공학과(공학사), 1990년 2월: 경북대학교 전자공학과(공학석사), 1999년 2월: 경북대학교 전자공학과(공학박사), 1993년 1월~현재: 해군사관학교 전기전자공학과 부교수
 주관심분야 : RF/Microwave 회로 및 시스템, 전자파 수치해석, 레이더공학



조 성 익 (趙 成 翊)

1987년 전북대학교 전기공학과 학사 졸업, 1989년 전북대학교 전기공학과 석사 졸업, 1994년 전북대학교 전기공학과 박사 졸업, 1996년~2004년 Hynix 반도체 메모리 연구소 책임연구원, 2004년~현재 전북대학교 전자공학부 부교수
 주관심분야 : 저전압/고속 Graphic DRAM, Low-voltage Low-power analog circuit, High speed data Interface circuit, ADC/DAC, Filter, PLL/DLL
 E-mail : sicho@jbnu.ac.kr