

뉴런 신호 자극을 위한 8비트 전류 구동형 DAC

Design of 8bit current steering DAC for stimulating neuron signal

박지현*, 시 대, 윤광섭

J. H. Park, D. Shi, K. S. Yoon

요 약

본 논문에서는 8비트 전류 구동형 DAC를 설계하여 뉴런 신호를 자극하기 위한 전류자극기로 활용하였다. 제안하는 회로는 10KS/s의 샘플링 주파수와 3.3V의 구동전압을 가지며, 0.35um Magna Chip CMOS 공정을 이용하여 설계하였고 Full-Custom 방식의 레이아웃을 수행하였다. 글리치 잡음을 줄이고 해상도를 높이기 위해 상위 3비트의 온도계 코드 디코더 입력과, 하위 5비트의 이진 입력의 혼합된 구조를 적용하였다. 이로 인해 글리치 에너지는 이진 입력으로만 구성된 DAC에 비해 $10nV \cdot sec$ 감소하였다. 또한 LSB전류가 $0.8\mu m$ 로 작기 때문에 저전력 전류 자극기로 활용될 수 있다. 제안된 전류 자극기는 MCU와 연결하여 바이패이즈 신호를 형성 할 수 있으며, 신호의 주기와 진폭을 MCU코드를 변경하며 조절할 수 있다. 측정결과 INL은 $+0.56/-0.38$ LSB이고 DNL은 $+0.3/-0.4$ LSB로서 우수한 선형성을 나타내었고 소모전력은 6.6mW로 측정되었다.

ABSTRACT

In this paper design a 8 bit Current Steering D/A Converter for stimulating neuron signal. Proposed circuit in paper shows the conversion rate of 10KS/s and the power supply of 3.3V with 0.35um Magna chip CMOS process using full custom layout design. It employes segmented structure which consists of 3bit thermometer decoders and 5bit binary decoder for decreasing glitch noise and increasing resolution. So glitch energy is down by $10nV \cdot sec$ rather than binary weighted type DAC. And it makes use of low power current stimulator because of low LSB current. And it can make biphasic signal by connecting with Micro Controller Unit which controls period and amplitude of signal. As result of measurement INL is $+0.56/-0.38$ LSB and DNL is $+0.3/-0.4$ LSB. It shows great linearity. Power dissipation is 6mW.

Keyword : Current stimulator, D/A converter, Biphasic signal, Bio-signal

1. 서론

의료용 전류 자극기는 약물 치료가 어려운 환자의 통증 경감 및 재활치료에 사용되는 의료기기로

서 전기 자극을 이용하여 신경세포가 손상 될 수 있는 주요 영역을 보존함으로써 부작용과 후유증이 적고 절제 수술에 비해 최대한 정확하게 치료할 수 있으며 사용이 간편한 장점이 있다. 그리고 현재 세계 의료기기 시장이 성장함에 따라 병원과 가정에서 의료용 전기 자극기의 수요가 증가하고 있다.[1,2] 조직세포에 상처를 받게 되면 그 부위는 주위 조직보다 전기 저항이 높아져 인체 고유의 전류가 상처부위에 잘 통과하지 못하게 되고, 이로 인해 염증이 유발되어 통증이 나타나게 된다. 의료용 전기 자극기의 전류가 이를 보충하는 역할을 하게 되는데, 문제는 원하는 부위에 집중적으로 자극을 전달하는 것이 불가능하고 심장 등에 자극이 전달되었을 때, 위험을 초래할 수 있으므로 자극의 크기를 충분히 증가시키기 어렵다. 따라서 두 개의 위상을

접 수 일 : 2013.11.20

심사완료일 : 2013.12.16

게재확정일 : 2013.12.20

* 박지현 : 인하대학교 전자공학과 석사과정

parkjihyun216@hanmail.net (주저자)

시 대 : 삼성전자 System LSI 사업부 연구원

shidaitimes@hotmail.com (공동저자)

윤광섭 : 인하대학교 전자공학과 교수

ksyoon@inha.ac.kr (교신저자)

※ 본 연구는 미래창조과학부 및 정보통신산업진흥원의 IT융합 고급인력과정 지원사업의 연구결과로 수행되었음 (NIPA-2013-H0401-13-1006)

가지고 동일한 양의 전류에너지가 양극으로 충전되는 전류 펄스인 Biphasic signal을 이용하여 자극 후 생체 조직에 전류에너지가 남아있지 않게 함으로써 인체에 안전성을 확보 할 수 있다. 본 논문에서는 MCU(Micro Controller Unit)와 8비트 전류 구동형 DAC(Digital to Analog Converter)를 이용하여 뉴런세포를 자극하는 Biphasic signal을 생성하는 시스템을 구축하고, 뇌에 이식하여 뉴런세포를 자극하여 뇌졸중, 파킨슨병, 알츠하이머 같은 뇌 질환을 치료하는 것을 목적으로 한다.

기존 연구 환경은 뉴런신호 측정기와 자극기가 분리되어 있는 반면[3] 본 연구에서 제안하는 시스템은 측정용 ADC와 자극용 DAC를 한 개의 칩에 on-chip화 하여 Biofeedback 제어로 자극 효율성을 향상시키는 것을 목적으로 한다. 본 논문에서 제안하는 DAC는 해상도를 높이기 위하여 분할 방식 구조를 제안하였고, LSB 전류는 $0.8\mu\text{m}$ 로 저전력 DAC를 구현하였으며 MCU 코드를 이용하여 생성되는 바이패이즈 신호의 진폭과 폭을 조절할 수 있다.

2. 본론

2.1 전류 구동 방식 DAC

전류 구동 방식 DAC는 디지털 입력 신호에 따라 이진코드, 디코더를 이용한 온도계 코드로 나누며 설계 방법으로는 이진 가중치 구조 DAC(Binary weighted current type), 온도계 디코더 구조 DAC(Thermometer code type DAC), 분할방식의 DAC(Segmented type DAC)로 분류된다. 전류 구동 방식은 전압 구동 방식과 달리 고속 동작이 가능하고, 출력 전류는 출력 임피던스를 이용하여 전압값으로 변환하여 출력하게 된다. 먼저 이진 가중 전류원 구조 DAC는 전류미러와 스위치를 이용하고 LSB에서 MSB까지 트랜지스터의 채널폭을 2배씩 증가시켜 각각의 디지털 입력이 전류원에 연결된 스위치를 ON/OFF 시킴으로써 해당 전류를 출력하게 된다. 이는 간단한 구조를 가져 빠른 속도를 가진다는 장점이 있지만, 스위치가 ON/OFF 될 때 글리치 에너지가 크다는 단점이 있다. 이를 개선한 방식으로 온도계 디코더 구조 DAC가 있다. 입력 코드는 이진 코드이지만, 온도계 디코더를 통해 온도계 코드값으로 변환되어 각각의 전류원들을 스위칭하게 된다. 이 방식은 전류원의 크기가 1LSB씩 단계적으로 증가하기 때문에 정합특성이 우수하고 글리치 에너지가 거의 발생하지 않는다는 장점이 있다.

하지만 해상도가 높아질수록 온도계 코드 디코더가 복잡해지고 그 크기가 커지기 때문에 제약이 따른다. 따라서 고해상도 DAC 변환기 설계 시 가장 널리 사용되는 방법은 이진 가중치 구조와 온도계 디코더 구조 방식을 혼합한 분할방식 구조 DAC(Segmented type DAC)이다. 이는 비트 MSB에는 온도계 코드 방식을 이용하고 하위비트 LSB에는 이진 가중치 방식을 이용하여 각 구조가 가지고 있는 장, 단점을 혼합한 DAC이다. 따라서 MSB는 선형성 및 글리치 특성 향상을 기대 할 수 있고, LSB는 간단한 구조와 정합특성이 좋아진다.

2.2. 제안된 DAC의 구조

본 논문에서 제안하는 DAC는 뉴런 세포를 자극하는 Biphasic 신호를 생성해야 한다. 표1은 제안된 DAC의 specification을 나타내었다. DAC는 생체에 삽입 되어 여러 부분을 동시에 자극해야 하기 때문에 다채널의 성능이 요구된다. 또한 저전력, 고해상도의 조건을 만족시켜야 하기 때문에 분할방식 구조(Segmented type)를 선택하였다.[3,4] 제안된 DAC의 구조는 그림 1과 같다. 디지털 블록은 온도계 디코더와 이진 코드 입력과 온도계 디코더의 출력의 동기화를 위한 D flip-flop으로 구성되어 있다. 아날로그 블록으로는 디지털 블록에서 받은 전류를 제어하는 스위치와 바이어스 전압을 생성하고 전류를 생성하는 Constant gm 바이어스 회로와 전류원으로 구성되어있다. 입력 신호는 MSB 3비트와 LSB 5비트로 나누었고, 입력 데이터의 변화가 많은 LSB는 이진 가중치 구조를 사용하고, 입력 데이터의 변화가 적은 MSB는 온도계 디코더 구조를 사용하였다. 그리고 상위단과 하위단의 2단 구성이므로 각 단에서 디지털 입력을 받을 때 지연시간의 차이를 동기화시키기 위해 D flip-flop을 이용하였다. 이로 인하여 글리치 발생을 감소시키는 역할을 한다. 동기화 된 신호들은 전류 셀들을 지나서 출력되고, 이를 측정하기 위해 부하에 저항 $1k\Omega$ 을 부착하여 출력 전압을 측정하였다.

$$V_{OUT} = I_{OUT} \times R_{LOAD}$$

표 1. 제안된 DAC의 Specification

	Specification
Sampling Frequency	10 Ksample/s
Channel	4
Resolution	8bit
Process	Magna Chip CMOS 0.35 μ m
Supply Voltage	3.3V
Maximum Output current	+/- 1mA

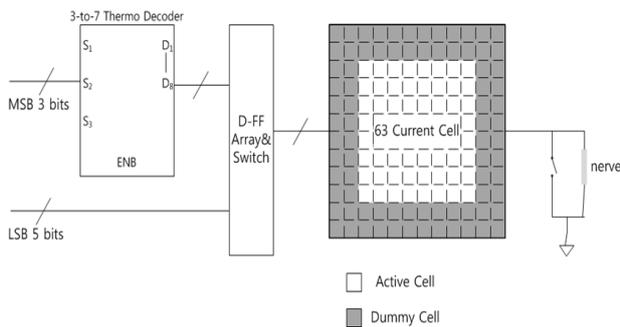


그림 1. 제안된 DAC의 구조

2.3. Sub-circuit

온도계 디코더 방식의 전류원 크기는 1LSB로 동일하고 전류원이 한 개씩 단계적으로 출력과 연결되기 때문에 선형성이 우수하다. MSB 3비트에 대한 온도계 코드 디코더는 그림2와 같다. 본 논문에서 설계한 DAC의 LSB 전류는 0.8 μ A이다. 따라서 5개 이전 코드와 3개 온도계 코드 디코더를 거친 총 출력전류는 다음과 같다.

$$I_{OUT} = I_{LSB}(2^0 + 2^1 + 2^2 + 2^3 + 2^4) + I_{LSB}(2^5 \times 7) = 2.04mA$$

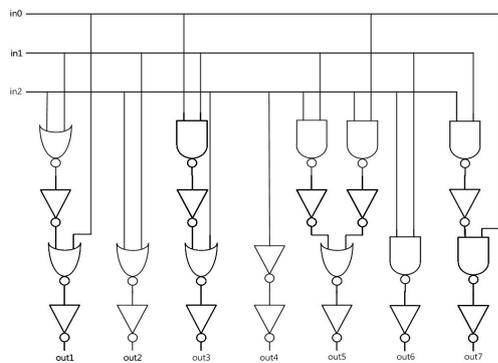


그림 2. Thermometer code decoder circuit

그림 3-1, 3-2는 온도계 코드 디코더의 유, 무에 따른 출력 신호를 비교한 결과를 나타내었다. 3-1의 경우, 이전 가중치 기법으로만 구성된 DAC이고, 3-2의 경우 본 논문에서 제안하는 구조의 DAC의 출력과형이다. 이를 비교해보면 글리치 에너지는 각각 12.18nV·sec(그림 3), 2.17nV·sec(그림 4)로서 온도계 코드 디코더를 이용하면 글리치 에너지가 줄어듦을 확인 할 수 있다.

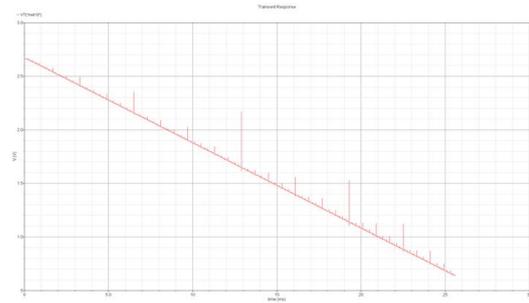


그림 3. Thermometer code decoder를 포함한 DAC의 출력 신호

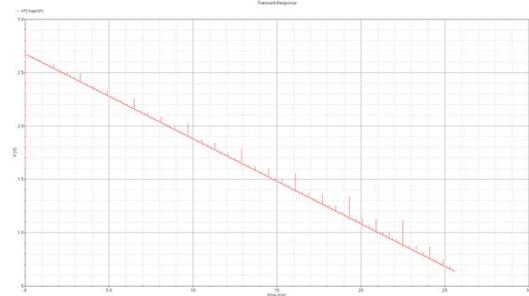


그림 4. Thermometer code decoder를 포함하지 않은 DAC의 출력 신호

그림 5는 바이어스 회로로서 출력전류가 공급전압에 무관한 Constant-Gm 바이어스 회로를 사용하였다. MN1~MN4, MP1~MP4, R이 Constant-Gm 바이어스의 코어 부분이다.[5] 전류 미러에 의해 동일한 전류가 생성되며, 저항 R을 이용하여 전류의 크기를 제어한다. 본 논문에서는 저항의 크기를 19.88k Ω 으로 설계하여, 0.8 μ A의 1LSB 전류를 구현하였다. MN5~MN7, MP5~MP7 트랜지스터는 Wide Swing Diode Connected 회로를 구현하여 미러 시킨 후, 추가적인 바이어스 전압을 생성하는 부분이다. MN9, MN10, MP8은 스타트업 회로이다. 바이어스 회로를 그림 6의 전류셀에 연결하였다. 전류셀의 크기는 LSB에서 MSB로 커질 때 마다 2배씩 증가한다.

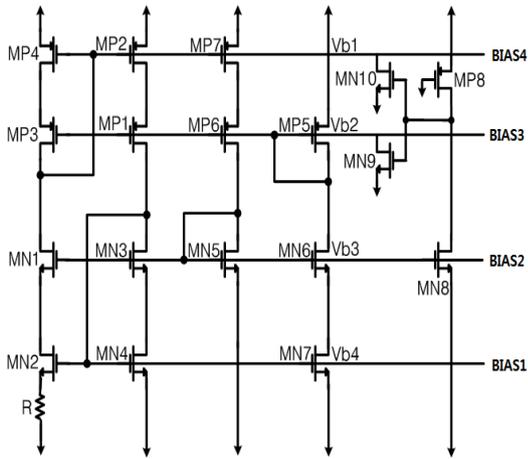


그림 5. constant-gm bias circuit

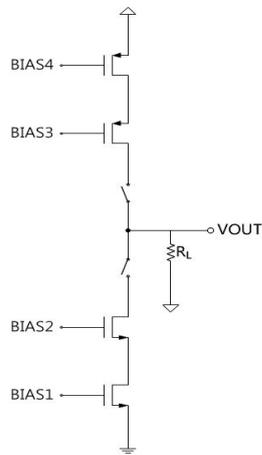


그림 6. current cell

그리고 정전기에 의해 ESD 현상이 발생하여 칩 내부가 손상되는 것을 막기 위해 신호의 입력 부분에 ESD 보호회로를 사용하였다. 이는 PMOS와 NMOS를 다이오드 형태로 연결하여, ESD 발생 시 입력에 유기된 전하를 방전시킨다.[6]

그림 7,8은 DAC의 레이아웃이다. 디지털 신호와 아날로그 신호의 간섭에 의한 잡음신호가 발생하게 된다. 이를 방지하기 위해 가드 링을 설치하였으며, 디지털 블록의 잡음이 아날로그 블록으로 유입하는 것을 최소화 하였다. 또한 레이아웃 시 빈 공간에는 더미 디바이스를 배치하여 모든 지점에서 식각 정도를 동일하게 하였고, 전류원을 대칭적으로 레이아웃하여 공정상 발생하는 부정합에 의한 오차를 최소화 하였다. 그림 7은 코어 부분으로 면적은 1.37mm x 0.78mm이며, 그림 8은 4채널로 설계된 전체 레이아웃이다.

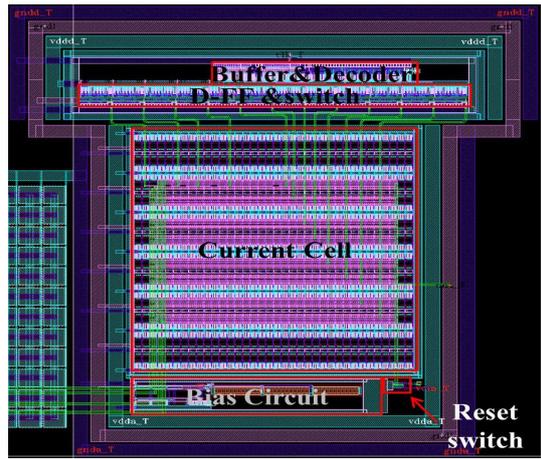


그림 7. Core DAC 레이아웃

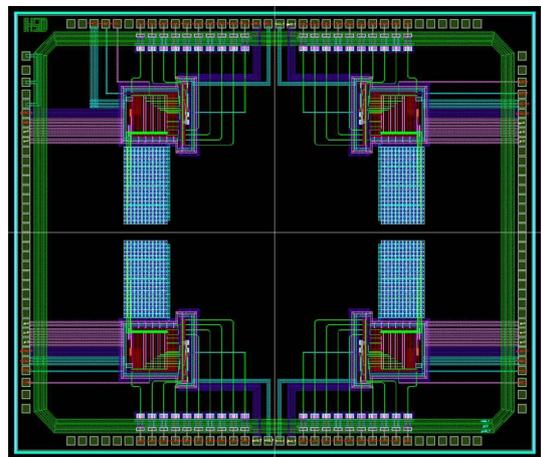


그림 8. 전체 레이아웃

2.4. 측정결과

설계된 DAC는 0.35um Magna Chip CMOS 공정으로 제작 되었다. 측정을 위해 테스트용 PCB 보드를 제작하였고 MCU와 부착한 사진은 그림 9과 같다. Analog, Digital 공급전압은 3.3V이다.



그림 9. 테스트용 PCB 보드

다음은 10 KHz의 클럭 속도에서 스위치를 이용하여 1씩 증가하여 최소에서 최대(0-255)범위 내의 8비트 코드를 변화시킨 입력 코드에 대한 출력 전류의 변화량을 보여주고 있다. 1LSB 전류를 0.8uA로 설계하였고, 256 디지털 입력이 증가함에 따라 출력전류는 +1mA부터 -1mA까지 총 2mA 변화량을 그림 10를 통해 알 수 있다.

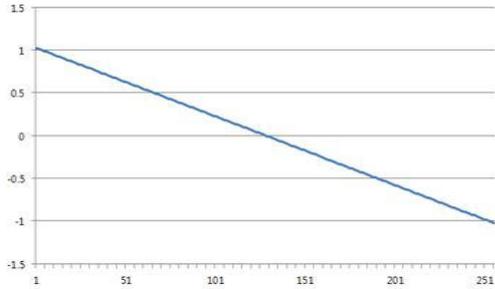


그림 10. 디지털 입력에 따른 출력 전류

이를 이용하여 INL(Integral Non-Linearity)과 DNL(Differential Non-Linearity)을 측정하였다. 이는 소자의 부정합에 의한 변환기의 선형성 오차를 나타내고 ± 0.5 LSB 이하의 값을 가져야 이상적으로 신호를 복원 할 수 있다. 측정결과 8비트 DAC의 INL은 $+0.56/-0.38$ LSB이고 DNL은 $+0.3/-0.4$ LSB로서 매우 우수한 선형성을 나타냈다.(그림 11)

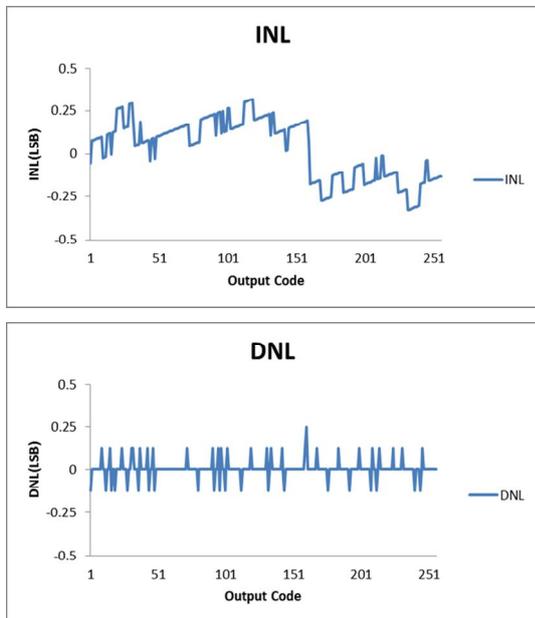


그림 11. INL, DNL의 측정결과

그림 12는 MCU와 8비트 DAC를 부착하여 측정된 Biphasic 신호이다. 신호의 주기는 20usec, 출력 전압 스윙은 $1.62 V_{pp}$ 로 측정되었다. 결과파형을 보면 신호가 High에서 Low로 변할 때 주기적으로 노이즈

신호가 측정됨을 확인 할 수 있는데, 최대 크기는 200mV이고, 피크 값을 제외한 노이즈의 크기는 50mV이며 주기는 40μsec이다. 이는 전자칩으로 제작하여 뇌에 이식 했을 때 인체에 영향을 주지 않을 미비한 크기의 노이즈이다.

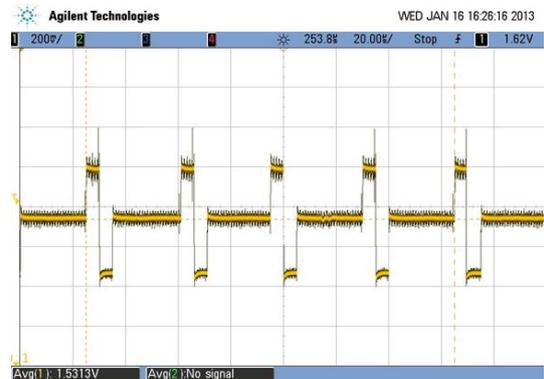


그림 12. 측정된 Biphasic signal

3. 결 론

본 논문에서는 뉴런 세포를 자극하기 위한 DAC를 설계하였다. 저전력, 고해상도의 성능을 만족시키기 위해 분할방식 구조를 이용하여 설계 하였고, 이는 MSB 3비트와 LSB 5비트로 나누어 온도계 코드 디코더와 이진 가중치 구조를 혼합하여 해상도가 높고 단순한 구조이다. 측정 결과는 표2에 나타내었다. 표 3은 Biphasic pulse를 생성하는 타 논문과 주요 성능을 비교하였다.

향후 본 연구에서 설계된 DAC 보다 많은 뉴런 세포를 자극하기 위해 자극 채널수를 높이고, 해상도를 높이기 위해 12비트 DAC의 개발이 필요하다. 또한 생체 신호 시스템 구축을 위하여 MCU, 자극기와 측정기 한 칩에 구현되어야 할 것이다.

표 2. DAC 측정결과 요약

Parameter	Result
DC Power / Current	3.3 V / 2.048mA
Resolution	8 bit
Sampling Clock	10KHz
Output Range	$1.62 V_{pp}$
INL / DNL	$+0.56/-0.38$ LSB $+0.3/-0.4$ LSB
Active Die Area	1.069 mm^2 (1.37mm x 0.78mm)
Power	6.6mW

표 3. DAC를 이용한 Biphasic pulse 생성기 논문 비교

Parameter	This	[7]	[8]
Supply Voltage	3.3 V	1.8V	5V
Full Scale Current	2mA	160uA	1.2mA
Resolution	8 bit	6 bit	8 bit
Output swing	1.62 V	1.69 V	2.5V
Area	1.069 mm^2	0.0007 mm^2	N/A
Technology	0.35 μm	0.18 μm	0.13 μm

참 고 문 헌

- [1] 김문수, 최성욱, "체의 전기자극기가 심장에 미치는 영향의 분석 및 평가," 대한기계학회논문집 B권, 제35권, 제11호, 대한기계학회, pp.1213-1217, 2011
- [2] 한민호, 김문수, "의료용 자극기의 최적 펄스 개발," 대한기계학회 춘추학술대회 제11권, 대한기계학회, pp.4026-4028, 2010
- [3] 정준희, 김영식, "50MHz 2단 온도계 디코더 방식을 사용한 10 bit DAC 설계," 대한전자공학회, 제49권, 제6호, pp.18-24, 2012
- [4] 황태호, 김차동, 최희철 "세그먼트 부분 정합 기법 기반의 10비트 100MS/s 0.13 μm CMOS D/A 변환기 설계" 대한전자공학회, 제47권, 제4호, pp.62-68, 2010
- [5] 박홍준, CMOS 아날로그 집적회로설계, 시그마프레스 출판사 제8장.
- [6] 김석, 권기원, 전정훈, "고주파 집적회로를 위한 ESD 보호회로 설계" 대한전자공학회, 제47권, 제8호, pp.36-26, 2010
- [7] Farahmand, S, and Vahedian, H, "Wearable, Battery-Powered, Wireless, Programmable 8-Channel Neural Stimulator" in Annual International Conference of the IEEE, San Diego, USA, pp.6120-6123. Aug. 2012
- [8] Farahmand, S. and Maghami, M. H and Sodagar, A.M. "Programmable High Output Impedance, Large-Voltage Compliance, Microstimulator for Low-Voltage Biomedical Applications" in 34th Conference of the IEEE EMBS San Diego, USA, pp.863-866 Sept. 2012



박 지 현

2013년 2월 인하대학교 전자공학과 학사 졸업
2013년 3월 - 현재 : 인하대학교 전자공학과 석사과정

관심분야 : 아날로그 VLSI 설계, D/A 변환기 설계, Delta sigma modulator 설계



시 대

2011년 2월 인하대학교 전자공학과 학사 졸업
2013년 2월 인하대학교 전자공학과 석사 졸업
2013년 2월 - 현재 : 삼성전자 반도체 총괄 System LSI 사업부 연구원

관심분야 : 아날로그 VLSI 설계, Flash A/D 변환기 설계, D/A 변환기 설계



윤 광 섭

1982년 2월 인하대학교 전자공학과 졸업(학사)
1989년 2월 Georgia Institute Inc, Technology 전자공학 졸업 (석사, 박사)

1984년 3월 - 1989년 2월 : Georgia Institute of Technology Research Assistant

1989년 3월 - 1992년 2월 : Silicon Systems Inc, Tustin Calif. U.S.A Senior Design Engineer

1992년 3월 - 현재 인하대학교 전자공학과 교수

관심분야 : 음성신호처리 집적회로 설계, 설계 자동화 및 소자/회로/시스템 모델링 등