

전착법을 이용한 CuInSe_2 박막태양전지 광활성층의 조성 조절

박영일^{1,2}, 김동환^{2,3}, 서경원⁴, 정증현¹, 김홍곤^{1,a}

¹ 한국과학기술연구원 국가기반기술연구본부

² 고려대학교 에너지환경정책기술대학원

³ 고려대학교 신소재공학부

⁴ 아주대학교 화공·신소재공학부

Composition Control of a Light Absorbing Layer of CuInSe_2 Thin Film Solar Cells Prepared by Electrodeposition

Young-Il Park^{1,2}, Donghwan Kim^{2,3}, Kyungwon Seo⁴, Jeung-Hyun Jeong¹, and Honggon Kim^{1,a}

¹ National Agenda Research Division, Korea Institute of Science and Technology, Seoul 136-791, Korea

² Green School, Korea University, Seoul 136-701, Korea

³ Department of Material Engineering, Korea University, Seoul 136-701, Korea

⁴ Division of Chemical Engineering and Materials Science & Engineering, Ajou University, Suwon 443-749, Korea

(Received January 7, 2013; Revised January 10, 2013; Accepted January 22, 2013)

Abstract: Thin light-active layers of the CuInSe_2 solar cell were prepared on Mo-coated sodalime glass substrates by one-step electrodeposition and post-annealing. The structure, morphology, and composition of CuInSe_2 film could be controlled by deposition parameters, such as the composition of metallic precursors, the concentration of complexing agents, and the temperature of post-annealing with elemental selenium. A dense and uniform Cu-poor CuInSe_2 film was successfully obtained in a range of parametric variation of electrodeposition with a constant voltage of -0.5 V vs. a Ag/AgCl reference electrode. The post-annealing of the film at high temperature above 500°C induced crystallization of CuInSe_2 with well-developed grains. The KCN-treatment of the annealed CuInSe_2 films further induced Cu-poor CuInSe_2 films without secondary phases, such as Cu_2Se . The structure, morphology, and composition of CuInSe_2 films were compared with respect to the conditions of electrodeposition and post-annealing using SEM, XRD, Raman, AES and EDS analysis. And the conditions for preparing device-quality CuInSe_2 films by electrodeposition were proposed.

Keywords: CIS thin film solar cell, CuInSe_2 , Copper indium diselenide, Electrodeposition, Post-annealing, Selenization

1. 서 론

a. Corresponding author; hkim@kist.re.kr

Copyright ©2013 KIEEME. All rights reserved.
This is an Open-Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

결정형 실리콘 태양전지는 광전변환효율과 내구성이 우수하여 이미 널리 보급되고 있다. 그러나 두꺼운 실리콘 웨이퍼의 사용으로 원료사용량이 많고 무거우며 곡면 적용이 어려운 단점이 있다. 이를 극복하는 방안으로 다양한 형태의 박막태양전지(thin film solar cells)가 제안되고 있다. CuInSe_2 (copper indium diselenide, CIS) 박막은 구리 (Cu),

인듐 (In), 셀레늄 (Se)을 기반으로 이루어진 박막으로 높은 광흡수계수 ($1 \times 10^5 \text{ cm}^{-1}$)를 가지고 있어, 진공방식으로 제조된 CuInSe_2 박막태양전지 경우 $2 \mu\text{m}$ 정도의 얇은 막을 가지고도 결정형 실리콘 태양전지의 광전변환효율 특성에 근접하고 있다. CuInSe_2 박막에 갈륨 (Ga)과 황 (S)을 첨가하거나 일부 치환하여 밴드갭 에너지를 변화시켜서 CIGS, CIGSS 박막을 형성하여 광전변환효율을 향상시키는 기술도 개발되고 있고, 금속의 동시증발법 (coevaporation) 또는 스퍼터링법 (sputtering) 등 진공공정으로 제조하는 방법은 이미 상업화 수준에 이르고 있다. 그러나 진공공정은 공정장비의 설치비와 운영비가 높아 가격 경쟁력이 낮은 단점이 있어 투자의 걸림돌이 되고 있다. 이 문제점을 해결하기 위해서는 CIS 광흡수층 제조공정의 단순화 또는 비진공방식 제조기술 개발이 필요하다. 비진공방식 박막 제조 방법으로는 금속전구체 용액을 이용하는 전착법, 전구체 용액 또는 나노합금 잉크를 이용하는 인쇄법, 스프레이법 등이 있다. 그 중 전착법 (electrodeposition)은 전기화학적 원리로 박막을 형성하므로 진공 sputtering 공정에서 얻어지는 박막과 유사한 수준의 고밀도 박막을 얻을 수 있는 저가격의 제조 방법이다 [1-4].

전착법으로 형성된 as-deposited CuInSe_2 박막은 나노결정 (nano-crystalline) 특성을 가지고 있으므로 결정성이 낮아 광전특성 (optoelectronic property)이 좋지 않다. 따라서 후속열처리 (post-annealing) 공정을 통해 CuInSe_2 입자의 성장 (grain growth)과 좋은 결정성 (crystallinity)을 갖도록 유도해야 한다. 우리는 비진공공정인 전착법과 후속 열처리, 즉 셀렌화 (selenization) 과정을 통해 밀도가 높으며 단일상인 CuInSe_2 박막을 얻었다. 본 논문은 전착법으로 CuInSe_2 광흡수층을 제조할 때 가장 중요한 요소인 금속원소의 조성 조절을 전해용액 중 금속전구체 함량과 첨가제 (complexing agent, buffering agent) 종류 및 함량, 열처리 이후 KCN을 이용한 표면식각 등을 통해 이루는 방법, 즉 소자 특성을 갖는 Cu-poor 조성의 CuInSe_2 박막의 제조방법과 조건을 조사하였다.

2. 실험 방법

CuInSe_2 광흡수층은 전착과 고온 셀렌화의 2단 공정으로 제조하였다. 즉, 몰리브데늄 (Mo 두께 $0.5 \mu\text{m}$)이 코팅된 소다라임유리 (sodalime glass)에 Cu, In, Se 전구체가 혼합된 용액을 이용하여 전착법으로 CuInSe_2

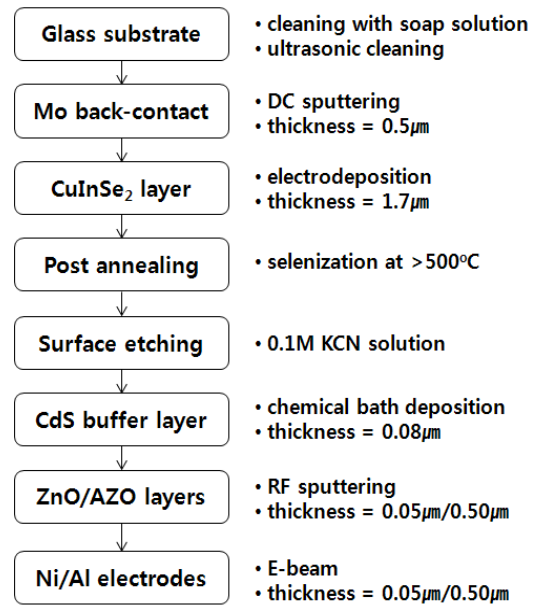


Fig. 1. Preparation procedure of a CuInSe_2 solar cell device.

박막 (두께 $1.5 \sim 2 \mu\text{m}$)을 형성하고 이를 금속 셀레늄의 증기로 셀렌화하여 결정성이 우수한 CuInSe_2 광흡수층을 형성하였다. CuInSe_2 전착에는 Ag/AgCl 전극을 기준전극 (reference electrode)으로 이용한 3전극 Potentiostat/Galvanostat (WonA Tech WPG100e)을 이용하였다. 상대전극 (counter electrode)에는 working electrode와 크기가 비슷한 Pt 기판을 사용하였다. Cu, In의 전구체로는 CuCl_2 , InCl_3 등 Cl 계열 화합물을, Se 전구체로는 SeO_2 를 선정하였고, 각각 2.4 mM, 9.6 mM, 4.8 mM 용량으로 수용액을 제조하였다. 보조전해액 (supporting electrolyte)으로 KCl 0.24 M과 각 금속의 전착속도와 용액의 pH 조절을 위해 첨가제 (complexing agent: $\text{C}_8\text{H}_5\text{O}_4\text{K}$, buffering agent: H_3SNO_3)를 소량 적용하여 박막이 안정적으로 전착되도록 하였다. 전착은 정전압조건에서 -0.5 V (vs. Ag/AgCl)를 인가하여 진행하였다. 전착으로 형성된 박막은 금속 Se 입자를 가열하여 생성된 셀레늄 증기 분위기로 $500 \sim 580^\circ\text{C}$ 에서 열처리하여 CuInSe_2 결정 성장을 유도하였다. 열처리 후의 CuInSe_2 박막에 잔류하는 전도성이 큰 이차상은 KCN 용액으로 식각하여 제거하였다. 각 단계에서 형성된 CuInSe_2 박막은 기기 분석 (SEM, EDS, XRD, RAMAN, AES)을 통해 박막의 형상, 조성, 결정성을 조사하였다.

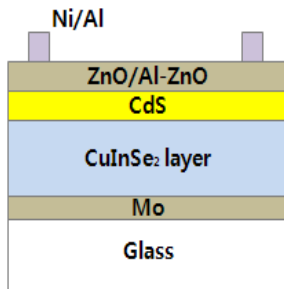


Fig. 2. Schematic structure of a CuInSe₂ solar cell device.

CuInSe₂ 박막태양전지 소자는 그림 1의 예시와 같은 순서로 제작하였다. 즉, 전착법과 후속 셀렌화 열처리, KCN etching으로 Cu, In, Se 조성이 조절된 CuInSe₂ 박막 상에 화학침지법 (chemical bath deposition)으로 buffer layer인 CdS 층 (두께 ~80 nm)을 적층하고, 투명전극(TCO)으로 ZnO/Al-doped ZnO (각각의 두께 ~50 nm/~500 nm) 층을 진공증착하고, 그 위에 Ni/Al 전극을 올려 그림 2와 같은 CuInSe₂ 박막태양전지 소자를 제작하였다. 제작한 소자의 광전변환효율을 solar simulator(Yamashita-Denso YSS-50A, 150 W Xenon lamp)로 1 sun, AM1.5G 조건에서 측정하였다.

3. 결과 및 고찰

pH 2.1로 조절된 금속 전구체 용액을 이용하여 전착으로 형성한 CuInSe₂ 박막 (as-deposited film)과 셀렌화 열처리 온도에 따른 박막 내 결정립 (grain)의 형상 변화를 박막 단면의 FE-SEM (field emission scanning electron microscope) 측정을 통해 조사하였다. 그림 3에 도시된 것처럼 전착법으로 약 2 μm 두께의 밀도가 높고 두께가 균일한 CuInSe₂ 박막을 제조할 수 있었다. 500°C 이상의 온도에서 열처리하면 결정립이 성장하면서 박막의 치밀도가 증가하는 것을 확인하였다. 그림 3(a)에서 보듯 전착된 박막을 500°C에서 열처리하면 grain이 0.4~0.5 μm로 성장하였으며, 550°C 이상에서는 1 μm 이상 크기의 안정된 grain으로 성장하였다. (그림 3(b), (c), (d))

다양한 열처리 온도에서 제조한 CuInSe₂ 박막의 결정성을 XRD 분석 (X-ray diffraction, Cu-Kα₁ wavelength 1540.6 nm)으로 조사하였다. 전착으로 형성된 as-dep. CuInSe₂ 박막은 결정성이 낮지만 500°C 이

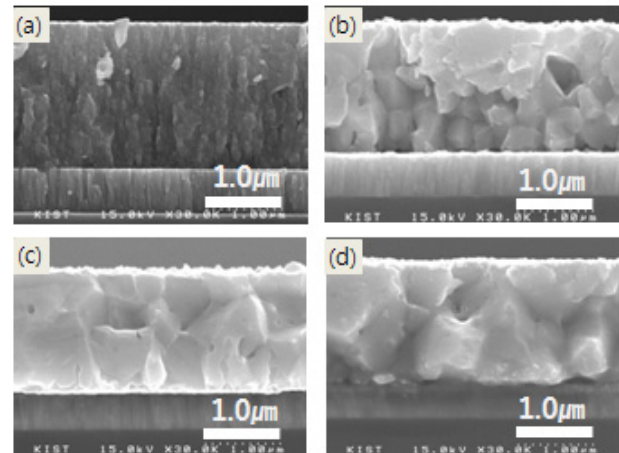


Fig. 3. Cross sections of CuInSe₂ layers prepared under various annealing temperatures: (a) As-deposited CuInSe₂ film, (b) CuInSe₂ film annealed with Se at 500°C, (c) at 550°C (d) at 580°C.

상에서 열처리한 경우 CuInSe₂ 결정의 고유 peak가 조사되었으며 [5-10], 온도에 따른 결정상을 비교해 보면 550°C에서 열처리한 경우에 CuInSe₂의 주 peak인 (112) peak ($2\theta = 26.8^\circ$)의 intensity가 가장 강하였다. (그림 4)

CuInSe₂ 박막은 막의 치밀도와 결정립의 크기가 우수하여도 광활성 흡수층으로의 기능을 갖기 위해서는 Cu, In, Se 조성의 조절이 중요하다. 일반적으로 광활성이 우수한 CuInSe₂ 박막의 적정 Cu/In 원소 비는 0.86~0.94로, Cu-poor 조성이 필요한 것으로 알려져 있다 [11-13]. 본 실험에서는 박막의 조성 조절에 영향을 주는 전착 조건을 조사하고, 전착법으로 준비된 균일한 형상의 CuInSe₂ 박막은 550°C에서 셀렌화 열처리하고, 이어서 KCN 용액으로 전도성이 큰 이차상을 식각, 제거한 후 조성을 비교하였다.

일차로 전착용액의 Cu, In, Se 전구체 몰비를 조절하여 CuInSe₂ 박막의 조성 조절이 가능한 영역을 조사하였다. Cu, In, Se 전구체의 몰비를 변화시키면 균일하고 밀도가 높은 박막을 형성할 수 있는 영역이 있는 반면, 박막이 쉽게 벗겨지거나 침상 또는 판상의 불규칙한 적층이 진행되어 균일하고 연속성이 있는 박막이 형성되지 않는 영역이 조사되었다. 균일하고 연속성이 있는 박막이 형성되는 조건 영역에서 전구체 조성비가 CuInSe₂ 박막의 조성에 미치는 영향을 조사하여 그림 5에 예시하였다. In 전구체가 Cu 전구체에 대해 몰비로 2배 이상 4배까지는 안정적인 막이 형성되었으며,

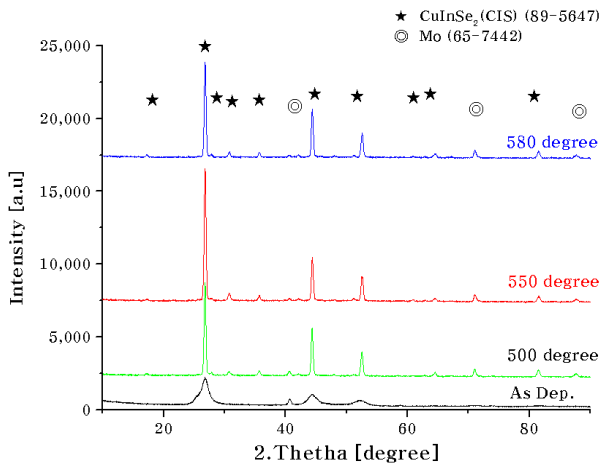


Fig. 4. XRD patterns of CuInSe₂ films prepared under various selenization temperatures.

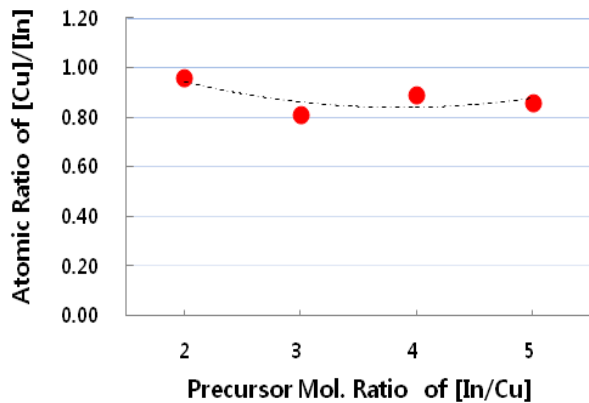


Fig. 5. Atomic ratio of [Cu]/[In] in CuInSe₂ films prepared with various mole ratios of In/Cu precursors.

특히 전구체 몰비 [In 전구체/Cu 전구체]가 4인 조건에서 Cu-poor 조성의 치밀한 CuInSe₂ 박막을 얻을 수 있었다. 그러나 [In/Cu] 전구체 비율이 5로 커지게 되면 CuInSe₂ 박막 표면에 돌기가 형성되기 시작하는 현상이 나타났다. 실험에서 셀렌화 열처리와 KCN etching을 통해 전도성이 큰 Cu_xSe 상을 제거한 후의 CuInSe₂ 박막의 [Cu]/[In] 원소 비는 전구체의 몰비에 그다지 영향 받지 않았고 CuInSe₂ 박막이 광활성을 갖는 0.86~0.94 범위에 들어가는 것을 확인하였다.

Cu, In, Se 이온은 각각 환원전위가 다르며 전착 시 이온의 이동속도도 다르다. 따라서 박막이 일정한 금속 조성을 갖도록 유도하기 위해 complexing agent,

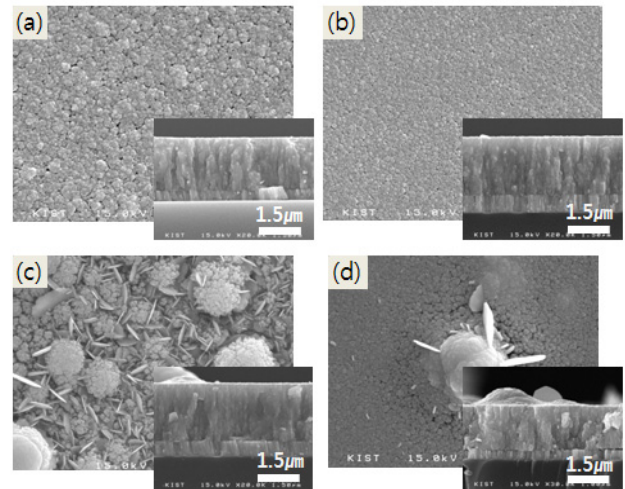


Fig. 6. Surface and cross sections of as-dep. CuInSe₂ layers electrodeposited under different pH conditions : (a) pH 2.0 (additives 0.009 M) (b) pH 2.1 (0.012 M), (c) pH 2.2 (0.015 M), (d) pH 2.3 (0.02 M).

buffering agent 역할을 하는 첨가제들을 넣는다. 실험에서는 첨가제로 선택한 C₈H₅O₄K과 H₃SNO₃의 농도 조절을 통해 치밀하고 연속적이며 평탄한 CuInSe₂ 박막을 얻을 수 있었다. 그러나 각 첨가제의 양이 0.015 M 이상이면 pH 값이 2.2보다 높아지면서 그림 6과 같이 박막 표면에 이차상이 뭉치기 시작하였고, 0.02 M 이상으로 더 증가시킨 경우 (pH 2.3 이상)는 표면에서 이차상이 성장하는 현상이 뚜렷하게 나타났다. 따라서 연속적이며 평탄한 박막을 형성하기 위해서는 pH 2.0~2.2 범위를 유지하도록 각 첨가제 농도를 결정하는 것이 필요하였다.

또한 첨가제의 농도변화는 CuInSe₂ 박막의 금속원소 조성, 즉 [Cu]/[In] 원소 비를 변화시켰다. 첨가제 농도를 0.009~0.020 M 범위로 변화시키며 박막을 전착하고 셀렌화 열처리와 KCN etching한 후 박막의 조성변화를 EDS (energy dispersive X-ray analysis) 분석으로 비교하였다 [14]. 첨가제 농도가 높을수록 상대적 환원전위가 낮은 Cu 이온의 전착이 억제되어 Cu-poor 막을 형성할 것으로 기대한 것과는 반대로, 그림 7과 같이 첨가제 농도가 낮으면 [Cu/In] 조성이 낮아지는 경향을 보였다. 한편, 0.009 M과 같이 낮은 농도에서는 너무 Cu-poor한 박막이 형성되었고, 0.015 M 이상에서는 표면에 돌기가 성장하기 시작하였으므로 가장 적절한 첨가제 농도는 0.012 M (pH 2.1)로 조사되었다.

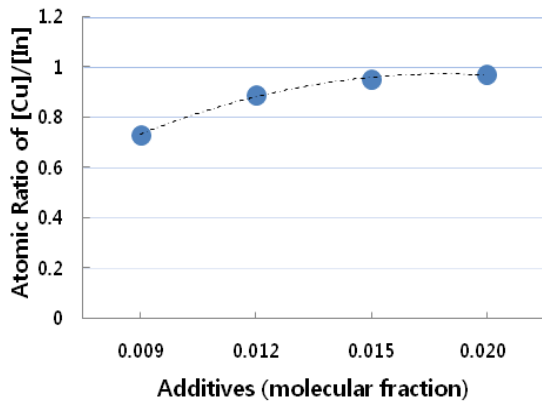


Fig. 7. Atomic ratio of [Cu]/[In] of CuInSe_2 films prepared with various concentrations of complexing agents and buffering agents.

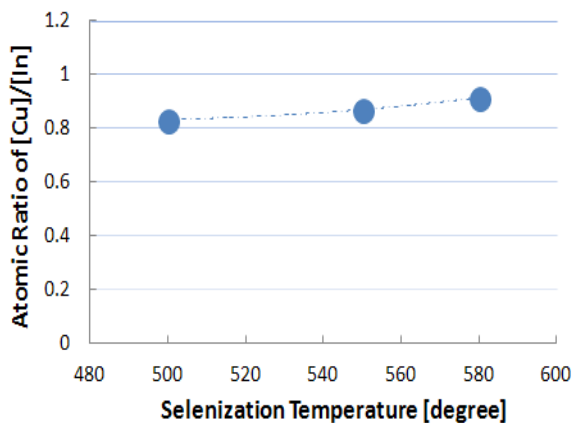


Fig. 8. Atomic ratio of [Cu]/[In] of CuInSe_2 films prepared under various selenization temperatures.

다음으로, 셀렌화 열처리 온도가 CuInSe_2 박막의 [Cu]/[In] 조성비에 영향을 주는지를 조사하였다. 그림 8과 같이 동일한 조건에서 전착된 박막을 이용하여 셀렌화 열처리 온도를 변화시킨 경우 열처리 온도가 낮으면 Cu-poor 박막을 형성하는 경향을 보였다. 열처리 온도가 높을수록 CuInSe_2 결정 성장이 가속화되어 KCN etching을 통해 제거될 수 있는 Cu 성분 또는 Cu 함유 상이 적어져서 CuInSe_2 박막 내 Cu 함량이 높아진 것으로 유추되었다. 그러나 박막 내 [Cu]/[In] 조성비에 대한 열처리 온도의 영향 정도는 그다지 크지 않은 것으로 나타났다.

CuInSe_2 박막 내부의 Cu 원소의 불균일한 분포는

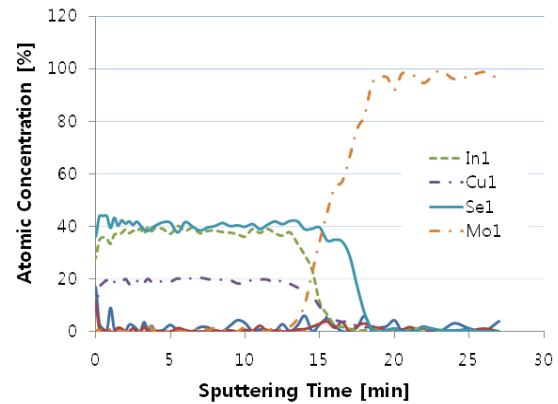


Fig. 9. AES depth profiles of selenized CIS films after KCN etching (detecting area $20 \mu\text{m} \times 20 \mu\text{m}$, sputtering area $1 \text{mm} \times 1 \text{mm}$, sputtering rate 50nm/min).

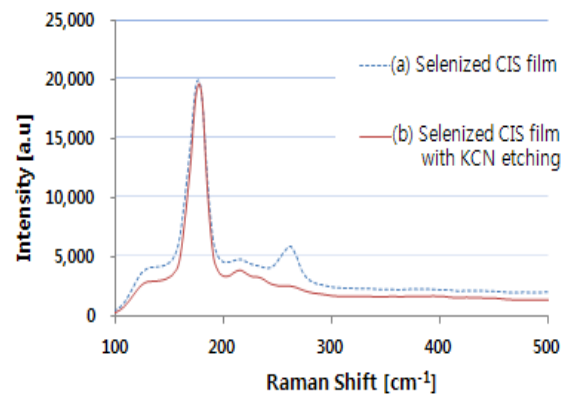


Fig. 10. Raman analysis of CuInSe_2 films before and after the KCN-etching treatment.

CuInSe_2 이외에 이차상이 존재함을 의미하며, 이는 향후 태양전지 소자를 제조하면 위치에 따라 shunt 저항 감소와 불안정한 전기적 특성을 유도할 수 있기 때문에 박막 중 원소의 균일한 분포는 중요하다. 재현성 있게 안정적으로 박막이 형성되며 CuInSe_2 결정 성장이 뚜렷하고 평탄한 박막구조를 갖는 조건 (전착용액 pH 2.1, 셀렌화 열처리 온도 550°C)에서 제조된 CuInSe_2 박막의 두께 방향, 즉 깊이 방향에 대한 원소조성 변화를 AES (auger electron spectroscopy)를 이용한 depth profile 분석으로 조사하였다 [15]. 그림 9와 같이 셀렌화 열처리 후 KCN 용액 식각을 거친 박막은 두께 전반에 걸쳐 Cu, In, Se 조성이 균일하게 분포된 CuInSe_2

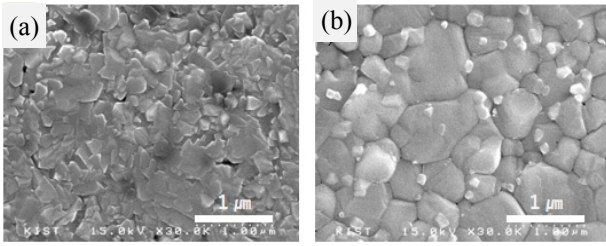


Fig. 11. Surface morphology change by KCN etching: (a) before KCN etching, (b) after KCN etching.

Table 1. Device performance of a CuInSe₂ solar cell prepared by electrodeposition and post-selenization.

Sample	Active Area (cm ²)	FF (%)	Jsc (mA/cm ²)	Voc (V)	η (%)
CuInSe ₂	0.44	41.48	26.84	0.27	2.96

* A device of SLG/Mo/CIS/CdS/i-ZnO/Al:ZnO with a Cu-poor CuInSe₂ thin film : [Cu]/[In]= 0.89

* The buffering CdS layer was prepared by the chemical bath deposition, and the ZnO layers were prepared by sputtering.

박막이 형성되었음을 확인할 수 있었다.

CuInSe₂ 박막은 고온에서 셀렌화 열처리를 통해 CuInSe₂ 결정립이 더 성장할 뿐만 아니라, Cu_xSe과 In₂Se₃ 등의 분리된 상들이 반응하여 CuInSe₂ 결정으로 성장하는 것을 돕는다. 이때 도전 특성이 큰 Cu₂Se 류의 이차상이 잔류하면 shunt 저항이 낮아져 셀 효율이 낮아지거나 단락 (short)된다. Cu₂Se 이차상은 XRD (Cu Kα irradiation 사용) 분석을 통해서 CuInSe₂ 상의 고유 peak와 겹치므로 구분하기 어렵다. 따라서 CuInSe₂와 Cu₂Se 이차상 구분에 적합한 Raman 분석을 이용하여 이차상의 생성 및 잔류 여부를 조사하였다. 셀렌화 열처리 후의 CuInSe₂ 박막은 그림 10(a)처럼 Raman shift 260 cm⁻¹에서 이차상을 대변하는 Cu₂Se 특성 peak을 보였다 [16,17]. 동일한 시료를 시안화칼륨(KCN) 용액에 담그어 30초간 표면을 식각하면 그림 10(b)와 같이 박막에서 Cu₂Se 상이 제거되고 CuInSe₂ 단일상으로 변하는 것을 확인하였다. 한편, 30초 동안의 KCN etching 전, 후의 박막 표면형상 변화를 비교하여 보면, 그림 11(a)에서 보듯 셀렌화 열처리 후 시편은 박막표면을 통해 bulk 상의 grain 성장을 확

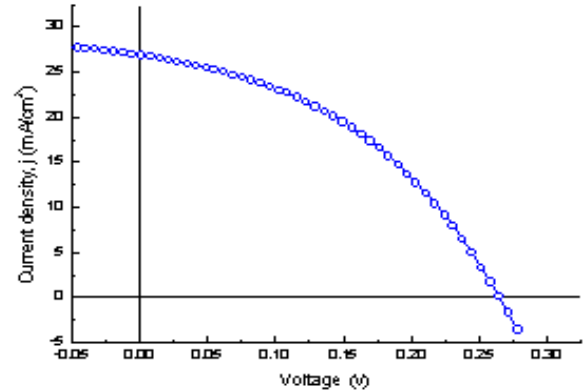


Fig. 12. J-V curve of a CuInSe₂ solar cell prepared by electrodeposition and post-selenization at 550°C.

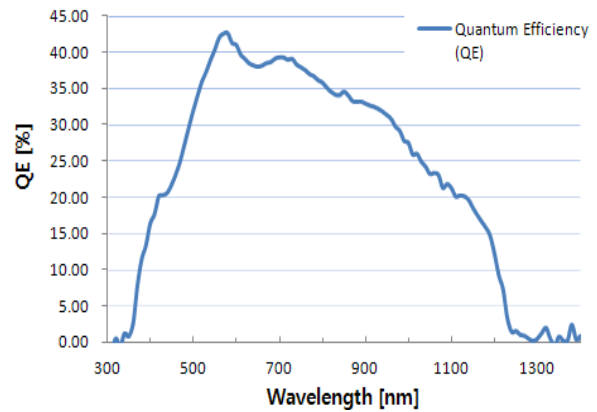


Fig. 13. External quantum efficiency of a CuInSe₂ solar cell prepared by electrodeposition and post-selenization at 550°C.

인하기 어려웠으나, KCN으로 표면을 식각한 후에는 그림 11(b)와 같이 grain이 잘 발달되어 있음을 확인할 수 있었다. KCN etching으로 CuInSe₂ grain 층을 덮고 있던 표피층이 제거된 그림 11의 결과와 KCN etching에 의해 Cu₂Se 이차상이 제거된 그림 10의 결과로 미루어 보아 Cu₂Se 이차상은 고온의 셀렌화 열처리 과정을 거치면서 주로 CuInSe₂ 박막의 표층으로 이동하여 밀집되어 있음을 유추할 수 있었다.

위의 조건 (전착용액 pH 2.1, 셀렌화 열처리 온도 550°C)에서 Mo/sodalime glass 기판에 전착한 CuInSe₂ 박막 위에 buffer layer인 CdS 층을 화학침지법으로 적층하고, 투명전극인 ZnO/Al-doped ZnO 층을 진공증착한 후, 그 표면 위에 Ni/Al 전극을 올려 CuInSe₂ 박

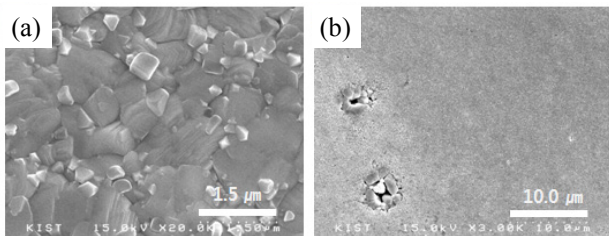


Fig. 14. SEM surface images of a CuInSe₂ thin film after selenization and KCN etching: (a) $\times 20,000$, (b) $\times 3,000$.

막 태양전지 소자를 제작하였다. 제작한 CuInSe₂ 셀은 광전변환효율 3% 수준을 보였으며, open circuit voltage (Voc) 270 mV, current density (Jsc) 26.84 mA/cm², fill factor (FF)는 약 40% 수준의 값을 보였다. (표 1, 그림 12)

그림 13의 EQE (external quantum efficiency) 값이 최고 40% 수준으로 낮게 측정된 것으로 보아 CuInSe₂ 박막에 pinhole이 잔류하여 소자 제조에서 부분적으로 shunt path가 형성되었던 것으로 추정되었다. 셀렌화 열처리와 KCN etching을 거친 CuInSe₂ 박막 표면을 고배율 ($\times 20,000$)로 관찰하면 그림 14(a)와 같이 grain 성장이 뚜렷하고 박막 내 defect이나 pinhole이 없는 것 같이 보이지만, 저배율($\times 3,000$)로 관찰하면 (b)와 같이 부분 부분 화산구와 비슷한 모양으로 표면에 패인 부분이 보였다. 이 결과로 본 실험에서 전착법으로 형성한 CuInSe₂ 박막은 위치에 따라 표면이 패인 부분, 즉 두께가 얇아진 부분이 생겨서 이를 통해 Voc가 낮아지거나 또는 CdS buffer layer와 TCO 층을 증착할 때 shunt path가 생겨 소자의 광전변환효율이 낮아진 것으로 추정되었다. 따라서 비진공 전착법으로 제조하는 CuInSe₂ 박막태양전지 소자의 효율을 진공 sputtering 공정으로 제조한 CuInSe₂ 박막태양전지 소자와 비슷한 수준으로 향상시키려면 전착법과 고온 셀렌화 과정 중 Cu, In, Se의 조성 조절 및 CuInSe₂ 박막에 생성되는 도전특성의 이차상을 제거하는 기술을 확보하는 것과 더불어 고온 열처리 과정 중의 pinhole 생성을 억제하여 박막의 균일도를 유지하는 것이 중요함을 확인하였다.

4. 결론

비진공방식인 전착법(electrodeposition)과 후속 셀렌화

열처리(post-selenization)를 통해 Cu-poor CuInSe₂ 박막을 형성하였고, 이를 이용하여 CuInSe₂ 박막태양전지 소자를 제작하였다. 특히 CuInSe₂ 소자가 광활성 특성을 갖도록 하기 위해 [Cu]/[In] 원소조성비를 조절하는 방법에 초점을 맞춰 조사하였다. 실험 결과를 요약하면 다음과 같다.

1. 전착용액의 금속 전구체 농도(몰비)를 변화시켜 CuInSe₂ 박막의 [Cu]/[In] 조성비를 조절할 수 있었으나, 그 영향은 크지 않았다.
2. 첨가제 농도를 변화시켜 CuInSe₂ 박막의 [Cu]/[In] 조성비를 조절할 수 있었고, 그 영향이 큼을 확인하였다. 균일하고 안정적인 CuInSe₂ 박막을 만들기 위해 첨가제 농도는 약 0.012 M, 전착용액의 pH는 2.1~2.2가 적절하였다.
3. 전착법으로 형성된 CuInSe₂ 박막의 후속 열처리(고온 셀렌화)를 통해 CuInSe₂ 결정이 성장하는 과정을 확인하였고, 열처리 온도에 따라 박막의 [Cu]/[In] 조성비를 조절할 수 있었으나 그 영향은 크지 않음을 확인하였다.
4. 적절한 전구체와 첨가제 농도로 전착한 후 고온 셀렌화 열처리로 결정립이 성장한 CuInSe₂ 박막을 KCN 용액으로 식각하여 전도성이 큰 Cu_xSe 이차상을 제거할 수 있었으며, 이에 따라 [Cu]/[In] 조성비를 0.86~0.94 범위의 Cu-poor 조건으로 조절하는 것이 가능함을 확인하였다.
5. KCN 용액 식각에 의해 Cu₂Se 이차상이 제거되는 것을 Raman 분석으로 확인하였으며, AES depth profile 분석을 통해 CuInSe₂ 박막의 두께방향으로 각 원소가 균일하게 분포함을 확인하였다.
6. KCN 용액 식각 전, 후 시료의 Raman 분석과 표면 SEM 분석을 통해 식각으로 제거된 표층 성분이 Cu₂Se 이차상일 것으로 유추하였으며, 이로부터 Cu₂Se 이차상은 고온 셀렌화 열처리 과정 중 박막의 표층으로 이동하여 농축된다고 유추할 수 있었다.
7. 전착법 (용액 pH 2.1)과 셀렌화 열처리 (550°C, 30분), 후속 KCN 식각을 통해 제조한 CuInSe₂ 박막을 이용하여 광전변환효율 3% 수준의 CuInSe₂ 박막태양전지 소자를 제작하였다.

8. 전착법과 후속 고온 셀렌화 열처리 공정으로 제조한 CuInSe₂ 박막은 진공증착법으로 제조한 박막에 비급가는 뚜렷한 grain 성장이 관찰되었으나, 넓은 면적을 보면 부분 부분 pinhole이 생성되는 것을 확인하였다. 따라서 태양전지 소자의 효율 향상을 위해서는 CuInSe₂ 박막의 Cu, In, Se 조성 조절 및 박막에 존재하는 도전 특성의 이차상 제거와 더불어 넓은 면적에서의 pinhole 생성 억제 연구가 필요함을 확인하였다.

감사의 글

본 연구는 교육과학기술부의 재원으로 한국연구재단(NRF) 특화전문대학원 연계 학연협력사업과 한국기초기술연구회(KRCF) NAP program의 지원을 받아 수행되었습니다. 한국연구재단과 한국기초기술연구회의 재정지원에 감사합니다.

REFERENCES

- [1] P. Jackson, D. Hariskos, E. Lotter, S. Paetel, R. Wuerz, R. Menner, W. Wischmann, and M. Powalla, *Progr. Photovolt: Res. Appl.*, **19**, 894 (2010).
- [2] A. M. Fernandezy, P. J. Sebastiany, R. N. Bhattacharyaz, R. Noufiz, M. Contrerasz, and A. M. Hermann, *Semicond. Sci. Technol.*, **11**, 964 (1996).
- [3] D. Guimard, et al, *Photovoltaic Special Conference, 2002 Conference Record of the 29-IEEE*, 692 (2002).
- [4] C. J. Huang, T. H. Meen, M. Y. Lai, and W. R. Chen, *Solar Energy Materials & Solar Cells*, **82**, 553 (2004).
- [5] S. H. Kang, Y. K. Kim, D. S. Choi, and Y. E. Sung, *Electrochimica Acta*, **51**, 4433 (2006).
- [6] Y. M. Yeh, H. Chen, C. L. Wang, C. W. Lin, and C. H. Liao, *Inter. J. of Phys. Sci.*, **7**, 2473 (2012).
- [7] F. Liu, Z. Zhang, Y. Lai, J. Li and Y. Liu, *J. Mater. Sci. Technol.*, **25**, 242 (2009).
- [8] O. Roussel, O. Ramdani, E. Chassaing, P. P. Grand, M. Lamirand, A. Etcheberry, O. Kerrec, J. F. Guillemoles, and D. Lincot, *J. Electrochem. Soc.*, **155**, D141 (2008).
- [9] M. A. Frontini and M. Vazquez, *J. Mater. Sci.*, **45**, 2995 (2010).
- [10] J. L. Xu, X. F. Yao, and J. Y. Feng, *Solar Energy Materials & Solar Cells*, **73**, 203 (2002).
- [11] K. Ramanathan, R. Noufi, D. Young, B. To, R. Bhattacharya, M. Contreras, R. Dhere, G. Teeter, C. Perkins, and S. Asher, *IEEE 4th World Conference on Photovoltaic Energy Conversion (WCPEC-4)*, 2006).
- [12] D. Y. Lee, M. S. Kim, L. Larina, and B. T. Ahn, *Electron. Mater. Lett.*, **4**, 13 (2008).
- [13] T. Nakada, Y. Hirabayashi, T. Tokado, D. Ohmori, and T. Mise, *Solar Energy*, **77**, 739 (2004).
- [14] Y. M. Yen, H. Chen, C. H. Liao, and H. Y. Sheen, *Chalcogenide Lett.*, **8**, 703 (2011).
- [15] J. H. Park, I. S. Yang, and H. Y. Cho, *Appl. Phys. A*, **58**, 125 (1994).
- [16] L. Wei, S. Yun and L. Wei, *Chinese Physics*, **15**, 878 (2006).
- [17] O. Ramdania, J. F. Guillemolesa, D. Lincota, P. P. Granda, E. Chassainga, O. Kerreca, and E. Rzepka, *Thin Solid Films*, **515**, 5909 (2007).