

## 3상 위상제어 정류기를 위한 DVR의 반응시간 최적화

### Response Time Optimization of DVR for 3-Phase Phase-Controlled Rectifier

박철우, 정수경\*, 류지열, 이대섭  
(Chul-Woo Park<sup>1</sup>, Sookyoung Joung<sup>2</sup>, Jee-Youl Ryu<sup>3</sup>, and Dae-seup Lee<sup>4</sup>)

<sup>1</sup>Kyungpook National University

<sup>2</sup>Konkuk University

<sup>3</sup>Pukyong National University

<sup>4</sup>Yeungjin College

**Abstract:** In this paper, we present optimization technique for the response time of DVR (Dynamic Voltage Restorer) and the possible compensation range of voltage dip by the DVR system. To protect 3-phase phase-controlled rectifier from voltage dip, DVR system needs to have optimum response time as an important design factor. Although the fast response time of DVR ensures wider range of voltage dip, DVR controller has so high cost and poor stability. This paper proposes DVR system with optimum response time required for certain intensity of voltage dips and good stability to support possible compensation range of voltage dip. Proposed technique showed optimum response time and good stability for overall system. We believe that proposed technique is reliable and useful in DVR design.

**Keywords:** DVR, response time, voltage dip, 3-phase phase-controlled rectifier

#### I. 서론

3상 위상제어 정류기는 AC 및 DC 전동기 구동용으로 널리 사용되어 왔다. 위상제어 정류기는 SCR (Silicon-Controlled Rectifier, 실리콘 제어 정류기)을 이용하여 교류 입력 전력을 가변 직류전력으로 변환하는 전력변환기를 말하며, SCR이 ON되는 시점을 가변하여 직류 출력 전압의 크기를 조절할 수 있다. 특히 SCR 컨버터와 인버터로 구성된 계통에서는 안정된 전압 공급이 중요한 요소가 되는데 순시저전압(voltage dip) 현상이 오랫동안 심각한 문제가 되어 왔다[1-3]. 순시저전압 현상이란 전원계통의 단락이나 지락 등의 사고로 인해 발생하는 순시적인 전압 감소 현상으로서 보통 20% 이상의 전압 감소가 0.05초에서 0.1초간 지속되는 현상을 말한다. 이러한 현상은 전압 감소의 정도에 따라 일차적으로 제어장치 오동작에 심각한 영향을 초래하며, 인버터 등을 사용하는 대형 플랜트의 전력변환기에서 스위칭 소자의 정류실패로 인한 전체시스템 사고의 주요 원인이 된다[1-4]. 최근 제철소의 압연공정, 반도체 공장 등에 막대한 손실을 발생시키는 순시저전압에 대한 대책으로 DVR (Dynamic Voltage Restorer)이 이용되고 있다. 부하의 전체 용량을 보상하는 UPS (Uninterrupted Power Supply)와는 달리 DVR은 감소한 전압만을 보상하기 때문에 UPS의

설치가 불가능한 대용량 부하의 경우에도 순시저전압에 대한 대책으로 이용될 수 있다. 따라서 전원장치의 대부분을 차지하고 있는 순시저전압에 대한 대책으로 DVR이 중요한 관심 분야가 되었고, 최근 DVR에 대한 연구가 꾸준히 진행되어 왔다[5-8].

Zhan [5] 등은 PLL (Phase-Locked Loop, 위상고정루프)을 이용하여 불평형 전원으로부터 정상분의 위상각을 검출하였고, Choi [6] 등은 DVR의 인버터 출력단에 필요한 필터를 설계하는 방법을, Fitzer [7] 등은 상대공간행렬을 이용하여 순시저전압을 보다 빨리 검출할 수 있는 방법을 각각 제안하였으며, Vilathgamuwa [7] 등은 다중루프 제환 제어기를 이용하여 가변 부하에서 보상성을 향상시켰다. 지금까지 DVR에 대한 연구는 많이 진행되어 왔지만, 특정 시스템에서 DVR의 특성에 따라 보상할 수 있는 순시저전압의 범위에 대한 연구는 거의 이루어지지 않은 실정이다. 순시저전압이 발생한 전원을 이전 상태로 복원시키는 방법에는 보상전압의 크기를 최소로 하는 방법, 보상에너지를 최소로 하는 방법 및 부하전압을 순시저전압이 발생하기 전의 상태로 복원시키는 방법이 있는 것으로 알려져 왔다[9].

본 논문에서는 3상 위상제어 정류기의 인가전압을 순시저전압이 발생하기 전의 상태로 복원시키는 방법을 이용하여 특정 시스템에서 DVR의 특성에 따라 보상할 수 있는 방법을 제안한다. 이를 위해 3상 위상제어 정류기로 구성된 시스템을 순시저전압으로부터 보호하기 위하여 DVR을 설계할 때 중요한 설계 요소 중의 하나인 DVR의 반응시간과 DVR이 보상할 수 있는 순시저전압의 범위사이의 관계를 연구하고자 한다. 제안한 방법을 이용하여 3상 위상제어 정

\* 책임저자(Corresponding Author)

논문접수: 2012. 10. 15., 수정: 2012. 11. 7., 채택확정: 2013. 1. 17.

박철우: 경북대학교 융합의료기기보안연구소(pew.mdrip@gmail.com)

정수경: 건국대학교 전자공학과(joungsk@konkuk.ac.kr)

류지열: 부경대학교 정보통신공학과(ryujy@pknu.ac.kr)

이대섭: 영진전문대학 컴퓨터응용기계계열(dslee@yj.ac.kr)

류기의 제어조건과 보상하고자 하는 순시저전압의 범위로 부터 DVR 제어기의 최적화된 응답시간 결정을 통해 3상 위상제어 정류기에 대한 DVR의 신뢰성을 검증하고자 한다.

II. 본론

1. 순시저전압에 의한 정류 실패 분석

3상 위상제어 정류기는 SCR을 이용하여 교류입력 전력을 가변 직류전력으로 변환하는 전력변환기를 말한다. 이러한 정류기는 SCR이 ON되는 시점을 가변하여 직류 출력 전압의 크기를 조절한다. 그림 1은 전원측의 인덕턴스 성분(Ls)으로 인하여 발생하는 전류 중복현상과 이에 따른 3상 위상제어 정류기의 SCR의 상태와 전압, 전류 파형을 각각 나타낸 것이다. 여기서 α는 점화각, α1은 중복구간, α2는 SCR의 turn-off 시간을 나타낸다. SCR D1과 D2가 ON되어 있는 상태에서 D3이 ON되면, D1에는 역방향 전압 vba가 인가되어서 A상 전류 ia는 점차적으로 감소하고, D3에 흐르는 B상 전류 ib는 0[A]에서부터 증가하게 된다. ia가 Io [A]에서 0[A]까지 감소하면 정류과정은 종료되어 D1은 OFF된다. 그러나 D1이 완전히 OFF되기 위해서는 정류 과정이 (π-α2) 이전에 종료되어야 한다. 즉, ia가 0[A]가 된 뒤에 D1에 역바이어스 전압이 α2 이상 인가되어야만 D1이 완전히 OFF될 수 있다. 만일 (π-α2) 이전에 정류가 종료되지 못한다면, D1의 turn-off 시간을 만족시켜주지 못하기 때문에 완전히 OFF되지 못하고, π 이후 D1에 순바이어스 전압이 인가될 때 다시 ON이 되는 정류실패 현상이 발생한다. D1에 정류실패 현상이 발생하여 OFF가 되지 않으면, D1, D2 및 D3가 동시에 ON 상태로 있게 되고, 다음 트리거 신호가 D4에 인가되어 D4가 ON되면, D1과 D4사이에 단락이 발생하므로 위상제어 정류기가 파괴되고, 전체 시스템에 심각한 영향을 줄 수 있다.

3상 위상제어 정류기는 순시저전압의 범위로 인해 정류

실패가 발생한다. 동일한 순시저전압이라도 위상제어 정류기의 동작상태에 따라 정류실패의 발생여부는 달라지므로, 정류실패가 발생할 수 있는 최악의 상황을 고려해야 한다. 본 연구에서는 동일한 순시저전압에서 가장 짧은 시간에 정류실패가 발생하는 상황을 설정하기 위해서 각 SCR에 트리거 신호가 인가됨과 동시에 순시저전압이 발생하고, 순시저전압은 정류실패를 발생시킬 만큼 한 주기이상 지속된다고 가정한다.

순시저전압의 대부분은 단상저전압이라고 알려져 있지만 [4], DVR의 신뢰성을 확보하기 위해서 순시저전압이 3상에 동일하게 발생했을 때와 단상에만 발생했을 때의 각각에 대하여 정류실패의 가능성을 조사하고자 한다. 3상 전원에 동일한 순시저전압이 발생했을 때 위상제어 정류기에 정류실패가 발생할 수 있는 순시저전압의 범위에 대해 다음과 같이 분석한다. 수식전개 및 모의실험에서 선간전압 계산을 용이하게 하기 위해 상전압을 식 (1.a)-(2.c)와 같이 표현하였다.

3상 입력전원을

$$v_a = \sqrt{2} V_m \cos\left(\omega t + \frac{\pi}{3}\right) \tag{1.a}$$

$$v_b = \sqrt{2} V_m \cos\left(\omega t - \frac{\pi}{3}\right) \tag{1.b}$$

$$v_c = \sqrt{2} V_m \cos(\omega t - \pi) \tag{1.c}$$

과 같이 정의할 수 있다. 여기서, Vm은 입력전원의 상전압 실효치이고, ω는 각주파수를 나타낸다. 3상에 동일한 순시저전압이 발생했을 경우의 입력전원은 (1.a)-(1.c)을 이용하면 다음과 같이 표현이 가능하다.

$$v_{a,dip} = \sqrt{2} V_{dip} \cos\left(\omega t + \frac{\pi}{3} + \phi\right) \tag{2.a}$$

$$v_{b,dip} = \sqrt{2} V_{dip} \cos\left(\omega t - \frac{\pi}{3} + \phi\right) \tag{2.b}$$

$$v_{c,dip} = \sqrt{2} V_{dip} \cos(\omega t - \pi + \phi) \tag{2.c}$$

여기서 Vdip은 순시저전압의 실효치이고, φ는 순시저전압시의 위상변화를 나타낸다. 그림 1(a)와 같이 D3에 트리거 신호가 인가될 때 순시저전압이 발생한다고 하면 D1에 인가되는 역바이어스 전압에 따라 정류실패가 발생할 수 있고, D1의 역바이어스 전압은 다음과 같이 나타낸다.

$$v_{ba,dip} = \sqrt{6} V_{dip} \sin(\omega t + \phi) \tag{3}$$

그림 2는 정류구간에서 전압과 전류의 파형을 점화각의 위치에 따라 두 구간으로 나누어서 나타낸 것이다. 그림 2(a)는 점화각 α가 (2π/3-φ)를 초과할 경우에 대해, 그림 2(b)는 α가 (2π/3-φ) 이하일 경우에 대해 D1에 인가되는 역방향 전압과 A상 전류 및 B상 전류를 각각 나타낸 것이다. 점화각이 (2π/3-φ)를 초과하는 구간은 D1에 인가되는 전압인 vba가 (π-φ)까지만 역바이어스 전압을 인가하기 때문에 D1은 (π-φ) 이전에 완전히 OFF되어야 한다. 만일 이때까지 OFF되지 못하면 (π-φ) 이후에 순방향

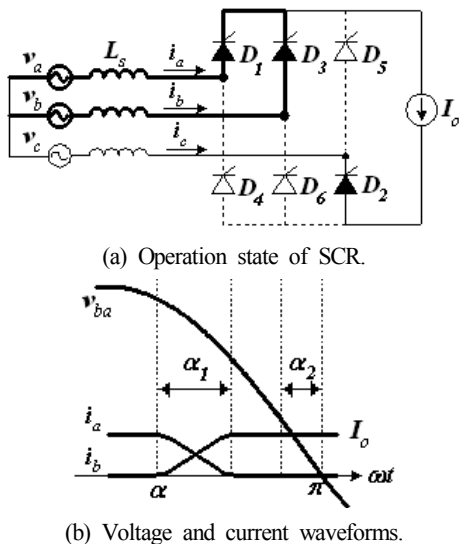


그림 1. 정류에 대한 3상 위상제어 정류기. Fig. 1. 3-phase phase-controlled rectifier for commutation.

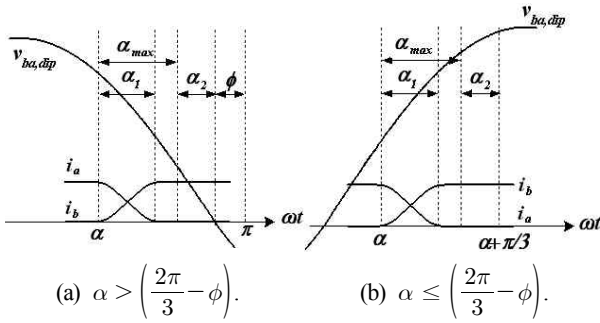


그림 2. 정류에 대한 점화각에 따른 전압과 전류.  
Fig. 2. Voltage and current according to the firing angle for commutation.

전압이 인가될 때 다시 ON되어 정류실패가 발생하게 된다. 점화각이  $(2\pi/3 - \phi)$  이하인 구간에서는 다음 트리거 신호가  $D_1$ 에 인가되기 전까지  $D_1$ 은 완전히 OFF되어야 한다. 따라서 그림 2에서 정류실패가 발생할 조건은 식 (4.a)~(4.b)와 같이 표현할 수 있다.

$$\alpha > \left(\frac{2\pi}{3} - \phi\right): \sqrt{6} V_{dip} [\cos(\alpha + \phi) - \cos(\pi - \alpha_2)] < 2\omega L_s I_o \quad (4.a)$$

$$\alpha \leq \left(\frac{2\pi}{3} - \phi\right): \sqrt{6} V_{dip} \left[ \cos(\alpha + \phi) - \cos\left(\alpha + \frac{\pi}{3} - \alpha_2 + \phi\right) \right] < 2\omega L_s I_o \quad (4.b)$$

2. 순시저전압 보상을 위한 최적화

3상 위상제어 정류기로 구성된 시스템을 순시저전압으로부터 보호하기 위하여 DVR을 설계할 때 중요한 설계 요소 중의 하나인 DVR의 반응시간과 DVR이 보상할 수 있는 순시저전압의 범위사이의 관계를 분석하는 것이 중요하다. DVR의 반응시간, 즉 순시저전압이 발생한 후 DVR이 보상 전압을 인가할 때까지 소요되는 시간과 DVR이 보상할 수 있는 순시저전압의 범위사이의 관계를 조사한다. 구체적인 부하조건에서 순시저전압에 의한 정류실패의 발생여부를 (4.a)~(4.b)를 이용하여 조사하였다. 표 1은 A제철소의 B설비에 설치된 3상 위상제어 정류기의 파라미터이며, 표 1에 제시한 설비에서 순시저전압과 정류실패의 관계는 그림 3과 같다. 그림 3은 점화각이 100°, 130° 및 160°일 때 입력 전압의 크기와 위상변화에 따라 정류실패의 발생여부를 나타내는 것이다. 가로축에는 저전압에 의해 감소한 전압의 크기 ( $V_{dip}$ )를 정상전압 ( $V_m$ )에 대한 백분율로 변환한 전압 감소율을, 세로축에는 입력전압의 위상 변화를 각각 나타내었고, 3상 평형 저전압과 단상저전압에 의해서 정류실패가 발생하게 되는 영역을 각각 조사하여 나타내었다. 이 경우 voltage dip은 0%, phase shift는 0°일 때가 입력전압이 정상

표 1. A제철소, B설비의 3상 위상제어 정류기 파라미터.  
Table 1. The parameters of 3-phase phase-controlled rectifier with A steelworks and B facility.

AC 입력 전압(V)	정류기 정격		전원측 인덕턴스 ( $L_s$ ) (μH)	주파수 (Hz)	SCR turn-off time ( $\alpha_2$ ) (μs)	과부하 율(%)
	전압(V)	전류(A)				
460	300	360	50	60	380	150

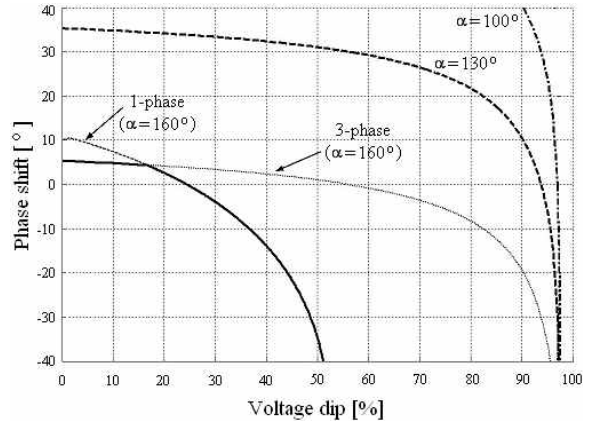


그림 3. 점화각에 따라 허용 가능한 순시저전압의 범위.  
Fig. 3. The permissible range of voltage dip according to the firing angle.

인 상태이며, 각 그래프의 오른쪽이 정류실패를 발생시키는 영역이다.

그림 3에서 위상제어 정류기의 점화각에 따라 정류실패가 발생하지 않는 순시저전압의 범위를 알 수 있고, 점화각이 증가하고 입력 전원의 위상변화가 진행할수록 더 작은 입력전원의 변화에도 정류실패의 발생 가능성이 증가하는 것을 알 수 있다. 점화각이 130°이하일 때는 단상저전압에 의해서만 정류실패가 발생하는 것을 알 수 있다. 점화각이 160°일 때는 3상 평형 저전압과 단상 저전압에서 허용 가능한 순시저전압의 범위가 다르므로 각각에 대한 정류실패 곡선이 표현되어 있다. 따라서 표 1의 위상제어 정류기에서 점화각이 160°일 때 정류실패를 발생시키지 않는 순시저전압의 범위는 짧은 실선의 왼쪽 영역이 된다.

그림 4는 표 1의 설비에서 점화각을 160°로 설정했을 때 부하전류의 변화에 따른 허용 가능한 순시저전압의 범위를 나타낸 것이다. 그림 4에서 부하전류의 변화에 따라 위상제어 정류기에 정류실패를 발생시키는 순시저전압의 범위를

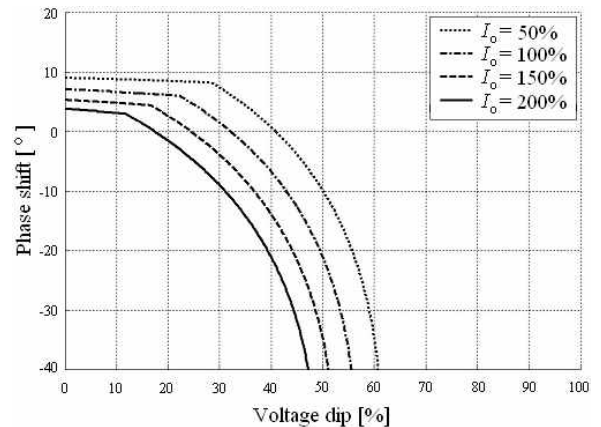


그림 4. 부하전류의 과부하율에 따라 허용 가능한 순시저전압의 범위 ( $\alpha = 160^\circ$ ).

Fig. 4. The permissible range of voltage dip according to the overload ratio of load current ( $\alpha = 160^\circ$ ).

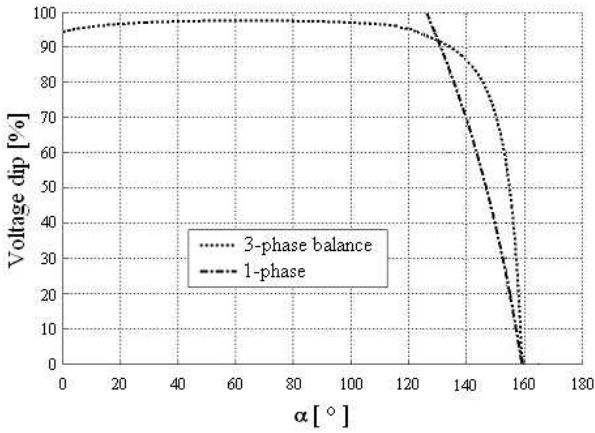


그림 5. 위상변화가 없을 때 점호각과 순시저전압에 따른 정류 실패 곡선.

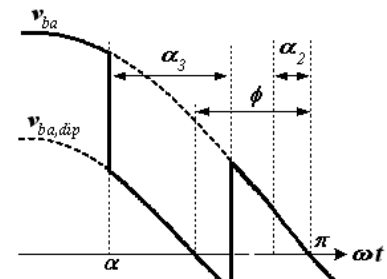
Fig. 5. The curve of commutation failure according to firing angle and voltage dip when the phase is not changed.

알 수 있고, 부하전류가 커질수록 허용 가능한 순시저전압의 범위는 줄어든다는 것을 알 수 있다.

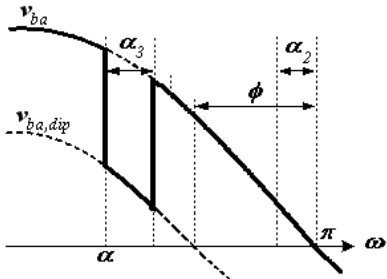
동일한 상황에서 전원측 인덕턴스를 변화시켰을 때 허용 가능한 순시저전압의 범위도 그림 4와 비슷한 경향을 보였다.

그림 5는 입력전원에 저전압으로 인한 위상변화가 없을 때 3상 평형 저전압과 단상 저전압에서 점호각과 전압감소율에 따른 정류실패 곡선을 나타낸 것이다. 각 곡선의 오른쪽 영역이 정류실패를 발생시키는 영역이다. 점호각이 약 130° 이상일 경우에는 단상 저전압이 3상 평형 저전압보다 정류실패에 더 큰 영향을 미친다는 것을 알 수 있다. 그림 4에서 언급했듯이 점호각의 최대값을 작은 값으로 제한할수록 정류실패를 발생시키지 않는 순시저전압의 허용 크기는 증가하게 된다. 통계적으로 전압감소율이 60% 이하인 순시저전압이 전체 순시저전압의 90%를 차지한다고 알려져 있으므로[4,10,11], 표 1에 나타낸 설비의 최대점호각을 약 143°로 제한한다면 전압감소율이 60% 이하인 순시저전압에서 정류실패가 발생하지 않는다는 것을 그림 5로부터 알 수 있다. 그러나 점호각의 최대값을 제한하면 부하에서 발생하는 회생에너지를 전원 측으로 환원하는 능력이 떨어지게 되므로, 회생에너지에 의한 직류 연결 (DC link) 전압의 상승을 방지하기 위하여 회생에너지를 dynamic braking 이나 쇼퍼 등을 이용한다.

전원계통의 단락, 지락 등의 사로로 인하여 발생하는 순시저전압 현상은 선로 사고가 발생한 지점과의 거리에 따라 전압감소와 위상변화의 크기가 각각 다르게 되므로 DVR의 특성에 따라 사고를 방지하지 못할 수도 있게 된다. 여기서 DVR의 반응시간과 보상 가능한 순시저전압의 범위 사이의 관계를 조사하고자 한다. 순시저전압이 발생한 후 가장 짧은 시간에 정류실패가 발생하는 상황만을 조사하기 위해서, 3상 평형 저전압과 단상 저전압 모두 점호각이 120° 이상인 구간만 고려한다. 순시저전압이 발생한 전원을 이전 상태로 복원시키는 방법 [9]에는 보상전압의 크기를 최소로 하는 방법, 보상에너지를 최소로 하는 방법, 부하전



(a)  $(\alpha + \alpha_3) > (\pi - \phi)$  일 때.



(b)  $(\alpha + \alpha_3) \leq (\pi - \phi)$  일 때.

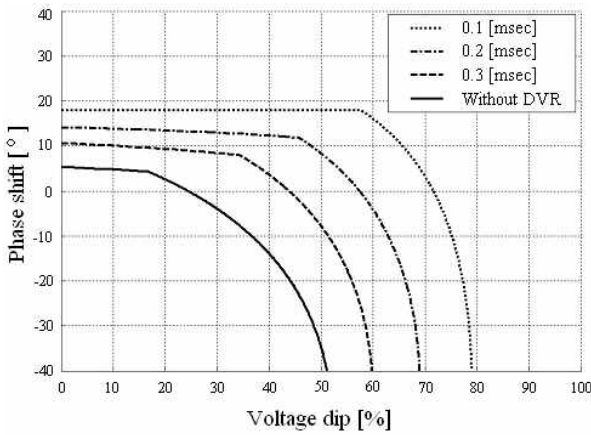
그림 6. 순시저전압과 보상전압.

Fig. 6. Voltage dip and compensation voltage.

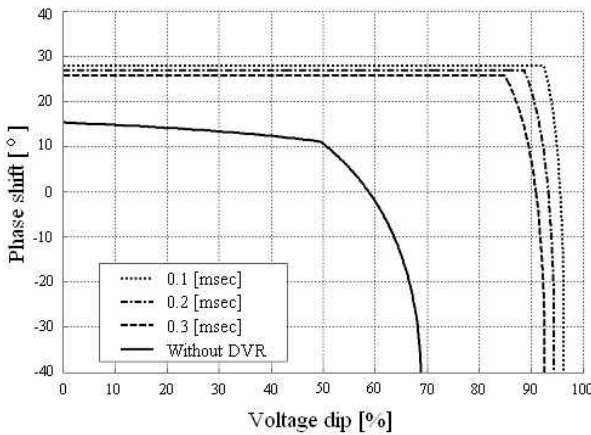
압을 순시저전압이 발생하기 전의 상태로 복원시키는 방법이 있지만, 본 논문에서는 3상 위상제어 정류기의 인가전압을 순시저전압이 발생하기 전의 상태로 복원시키는 방법을 이용한다. 보상전압의 크기와 보상에너지를 최소로 하는 방법은 보상된 전압의 위상이 사고 이전의 전압과는 차이가 나게 되므로 앞에서 해석한 결과에서 알 수 있듯이 전압의 위상에 큰 영향을 받게 되는 3상 위상제어 정류기에는 사용할 수가 없다.

그림 6은 점호각이 120° 이상일 때, SCR의  $D_1$ 에 인가되는 역방향 전압  $v_{ba}$ 를 나타낸 것이다.  $v_{ba}$ 는 초기에 정상 전압을 유지하다가,  $D_3$ 에 트리거 신호가 인가되는 시점인  $\alpha$ 에서 순시저전압이 발생하고, DVR은  $\alpha_3$ 만큼의 시간이 지난 후에 보상전압을 인가하여  $v_{ba}$ 를 정상전압으로 복원시킨다. DVR이 보상전압을 인가하는 시점이 순시저전압이 발생한 역방향 전압  $v_{ba,dip}$ 의 부호가 변화하는 시점인  $(\pi - \phi)$ 보다 큰 경우와 이하인 경우를 구분하여 각각 나타내었다.

그림 7은 표 1의 설비에서 DVR이 위상제어 정류기를 보호할 수 있는 순시저전압의 범위를 DVR의 반응시간에 따라 나타낸 것이다. DVR이 없을 때와 DVR의 응답시간이 0.1 [ms], 0.2 [ms] 및 0.3 [ms]일 때 3상 평형 저전압과 단상저전압을 모두 고려하여 보호 가능한 영역을 나타낸 것이다. 각 곡선의 왼쪽 영역이 DVR이 보호 가능한 영역이다. 그림 7(a)는 점호각이 160°일 때 DVR이 보호 가능한 순시저전압의 영역을 나타낸 것이다. 전체 순시저전압의 90%를 차지하는 전압감소율이 60% 이하인 순시저전압을 보상한다면 위상변화를 고려하지 않았을 때 DVR의 반응시간이 0.2 [ms] 보다 조금 더 짧아야 한다는 것을 알 수 있



(a) Firing angle = 160°.



(b) Firing angle = 150°.

그림 7. DVR의 반응시간에 따라 보상 가능한 순시저전압의 범위.

Fig. 7. The range of voltage dip which can be compensated according to the response time of DVR.

다. 그림 7(b)에는 점호각이 150°일 때 보호 가능한 영역을 나타내었다. 그림 7(b)에서는 DVR의 반응시간이 0.1 [ms], 0.2 [ms] 및 0.3 [ms]인 경우 모두 60% 이하의 순시저전압을 보상할 수 있고, 그림 7(a)의 경우와는 달리 반응시간에 따른 보상가능 영역이 큰 차이가 없다는 것을 알 수 있다. 따라서 그림 7(b)의 경우와 같이 점호각이 150°일 때는 DVR의 반응시간을 0.3 [ms] 이하로 하는 것은 비효율적이며, 전압감소율이 60%까지인 순시저전압을 보상하고자 한다면 반응시간을 0.3 [ms] 이상으로 하는 것이 가능하다는 것을 알 수 있다.

그림 8은 DVR의 반응시간과 표 1의 설비를 정류실패로부터 보호할 수 있는 순시저전압의 범위사이의 관계를 나타낸 것이다. 여기서 위상변화는 발생하지 않는다고 가정하였다. 그림 8에서 점호각이 160°일 때 전압 감소율이 약 25% 이하인 저전압에서는 DVR이 없더라도 정류실패가 발생하지 않는 것을 알 수 있다. 따라서 a점으로부터 DVR의 반응시간이 0.48 [ms] 이상일 때는 보상효과가 전혀 없는 것을 알 수 있다. 또한 b점으로부터 최대 점호각이 160°인 3상 위상제어 정류기에서 DVR의 반응시간을 0.26 [ms]로 설계한다면 전압감소율이 60% 이하인 순시저전압은 동작

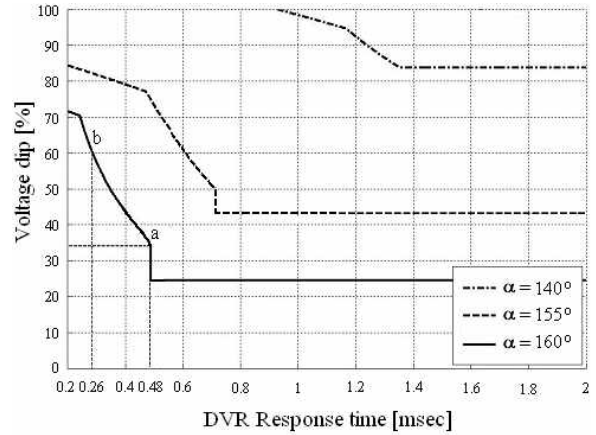


그림 8. 위상변화가 없을 때 점호각과 DVR의 반응시간에 따라 보상 가능한 순시저전압의 범위.

Fig. 8. The range of voltage dip which can be compensated according to the firing angle and response time of DVR when the phase is not changed.

상태에 관계없이 모두 보상가능하다는 것을 알 수 있다. DVR의 반응시간은 짧을수록 보상 가능한 영역은 확대되지만, 마이크로프로세서를 이용한 시스템으로 구성되는 DVR 제어기의 가격이 급격히 상승하는 단점이 있다. 그러나 본 논문에서 제안한 방법을 이용하면 적절한 반응시간을 가지는 DVR 제어기를 설계할 수 있기 때문에 과도하게 빠른 소자들을 DVR 제어기에 이용하지 않음으로써 가격을 낮출 수 있다.

### III. 모의실험 결과

제안한 방법의 타당성을 확인하기 위하여 MATLAB의 Power System Block-set을 이용하여 3상 위상제어 정류기와 DVR을 구성한 후 표 1의 조건에서 모의실험을 수행하였다. 모의실험에서 DVR 구성에 따른 사양의 각 파라미터는 표 1에 제시되어 있다. 순시저전압이 발생했을 때 위상제어 정류기의 점호각에 따른 정류실패의 발생여부와 DVR이 입력 전원을 보상할 때 DVR의 반응시간에 따른 보상가능 여부를 모의실험을 통해 제시한 방법의 타당성을 확인한다.

그림 9는 3상 입력전원에 순시저전압이 발생하는 것을 나타낸 것이다. A상 전압이 정상전압인 460V에서 92V로 80% 감소하는 상황을 설정하였고, 위상변화는 고려하지 않

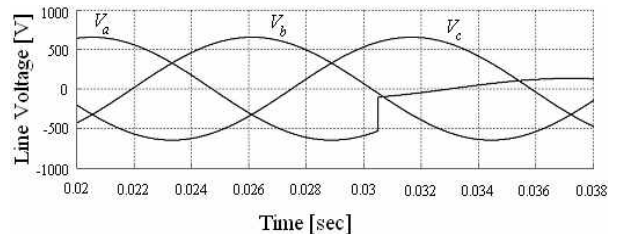


그림 9. A상에 전압감소율 80%의 순시저전압이 발생한 3상 입력전원.

Fig. 9. The 3 phase line voltage occurred from voltage dip of 80% in the A phase.

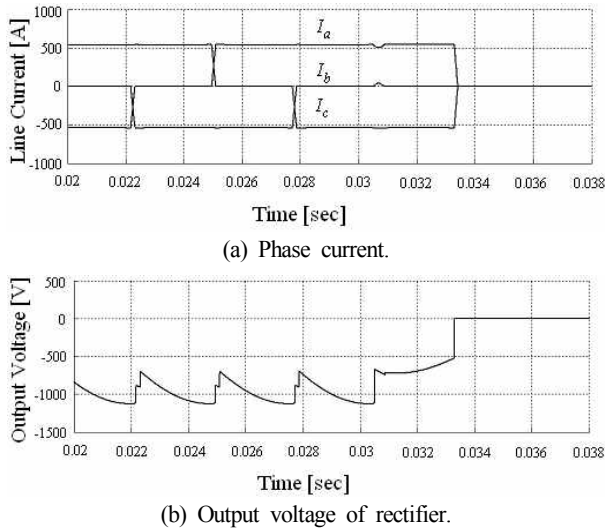


그림 10. 점화각이 155°일 때 위상제어 정류기의 파형.  
 Fig. 10. Waveform of phase-controlled rectifier when firing angle is 155°.

았다.

그림 10에는 표 1의 설비가 점화각이 155°일 때 순시저전압에 의해 정류실패가 발생하는 상황을 나타내었다. 그림 10(a)에는 3상 위상제어 정류기의 각 상전류를 나타내었고, 순시저전압에 의해 정류실패가 발생하는 것을 볼 수 있다. 그림 10(b)에서는 출력전압이 순시저전압에 의해 감소하는 것과 정류실패로 인해 SCR의  $D_1$ 과  $D_4$ 가 동시에 ON됨으로서 출력단이 단락되는 현상을 확인할 수 있다. 또한 점화각에 따라 정류실패가 발생하지 않는 최대전압감소율을 나타낸 그림 5로부터 전압감소율이 80%인 순시저전압에서 정류실패가 발생하지 않도록 하기 위해서는 점화각을 138°로 제한하면 된다는 것을 알 수 있다.

그림 11은 그림 10과 동일한 상태에서 점화각을 138°로

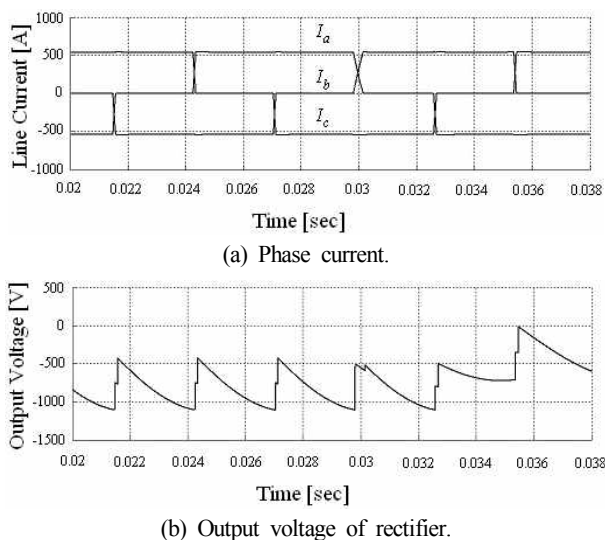


그림 11. 점화각이 138°일 때 3상 위상제어 정류기의 파형.  
 Fig. 11. Waveform of phase-controlled rectifier when firing angle is 138°.

설정했을 때 위상제어 정류기의 파형을 나타낸 것이다. 그림 11(a)와 11(b)에서 입력전원의 감소로 인해 전류시간이 길어지고, 출력전압이 감소하는 것을 볼 수 있지만 전류실패는 발생하지 않는 것을 알 수 있다. 그러나 점화각을 155°에서 138°로 제한하면 출력전압이 -570V에서 -485V로 줄어들게 되어 부하에서 회생되는 에너지를 전원 측으로 효과적으로 회생시킬 수 없게 되므로 회생 에너지를 소비시키기 위한 추가적인 시스템이 필요하게 된다.

그림 12는 DVR을 이용하여 입력전원을 보상하고, DVR의 반응시간을 350 [μs]로 했을 때 정류기의 파형을 나타낸 것이다. 표 1의 설비에서 점화각이 155°일 때 전압감소율이 80%인 단상저전압이  $D_3$ 에 트리거신호가 인가되는 순간에 발생하는 상황을 설정하고, DVR의 반응시간에 따른 전류실패의 발생여부를 나타낸 것이다. 이때 DVR은 순시저전압이 발생한 후 각각의 반응시간 후에 입력전원의 크기와 위상을 사고가 발생하기 이전의 상태로 복원시킨다고 가정하였다. DVR의 반응시간에 따라 보상 가능한 전압감소율을 나타낸 그림 8로부터 점화각이 155°일 때 전압감소율이 80%인 순시저전압에서 정류기를 보호할 수 있는 DVR의 최대 반응시간은 350 [μs]가 되는 것을 알 수 있다. 그림 12(a)에는 DVR에 의해서 보상되는 전원 파형을 나타내었다. A상 전원이 순시저전압에 의해서 감소하는 것과 350 [μs] 뒤에 DVR에 의해서 이전 상태로 복원되고 있음을 알 수 있다. 그림 12(b)는 상전류를 나타낸 것이다.

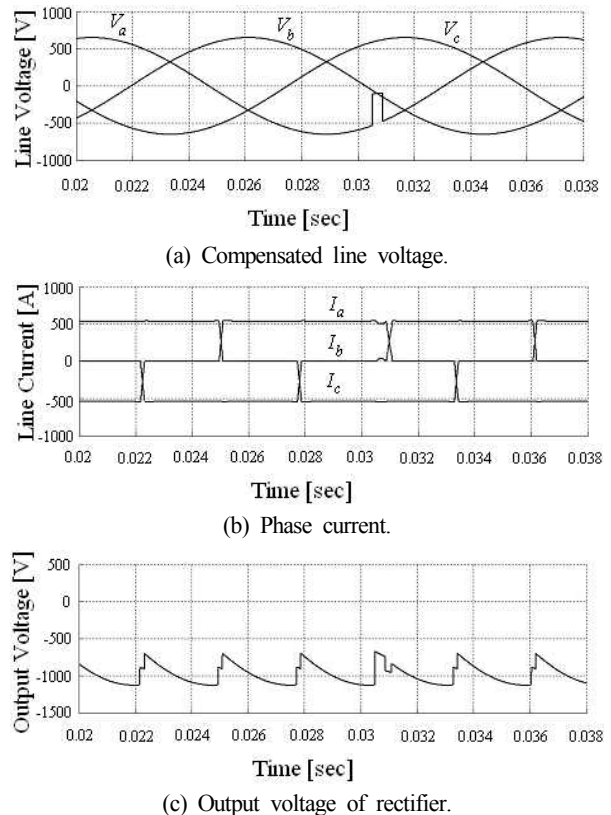


그림 12. DVR의 반응시간이 350 [μs]일 때 파형.  
 Fig. 12. Waveform of phase-controlled rectifier when the response time of DVR is 350 [μs].

SCR의  $D_3$  에 트리거 신호가 인가되는 순간에 순시저전압이 발생하도록 설정하였으므로, 순시저전압이 발생한 직후에는 A상과 B상 사이에 정류가 되지 않지만, DVR의 반응시간 이후에 입력전원이 보상되면 정류가 성공적으로 되는 것을 볼 수 있다. 정류기의 출력파형을 그림 12(c)에 나타내었고, DVR이 순시저전압을 효과적으로 보상하여 정류기가 정상적으로 동작하고 있음을 확인할 수 있다.

#### IV. 결론

본 논문은 3상 위상제어 정류기의 인가전압을 순시저전압이 발생하기 전의 상태로 복원시키는 방법을 이용하여 특정 시스템에서 DVR의 특성에 따라 보상할 수 있는 방법을 제안하였다. 이를 위해 3상 위상제어 정류기로 구성된 시스템을 순시저전압으로부터 보호하기 위하여 DVR을 설계할 때 중요한 설계 요소 중의 하나인 DVR의 반응시간과 DVR이 보상할 수 있는 순시저전압의 범위사이의 관계를 연구하였다. 제안한 방법을 이용하여 3상 위상제어 정류기의 제어조건과 보상하고자 하는 순시저전압의 범위로부터 DVR 제어기의 최적화된 응답시간 결정을 통해 3상 위상제어 정류기에 대한 DVR의 신뢰성을 검증하였다. 본 연구에서 제안하는 방법이 현장에서 순시저전압으로부터 SCR을 보호하기 위한 DVR의 반응시간 최적화 방법으로 활용하길 기대한다.

#### 참고문헌

- [1] D. C. Oh, D. G. Lee, and J. H. Kim, "Generalized stability condition for descriptor systems," *Journal of Institute of Control, Robotics and Systems (in Korean)*, vol. 18, no. 6, pp. 513-518, Jun. 2012.
- [2] S. M. Ryu, "An optimal scrubbing scheme for auto error detection & correction logic," *Journal of Institute of Control, Robotics and Systems (in Korean)*, vol. 17, no. 11, pp. 1101-1105, Nov. 2011.
- [3] A. Arora, K. Chan, T. Jauch, A. Kara, and E. Wirth, "Innovative system solutions for power quality enhancement," *ABB Review*, vol. 3, no. 3, pp. 4-12, Mar. 1998.
- [4] M. H. J. Bollen, "Voltage sags: effects, mitigation and prediction," *Power Engineering Journal*, vol. 10, no. 6, pp. 129-135, Jun. 1996.
- [5] C. Zhan, C. Fitzer, V. K. Ramachandramurthy, A. Arulampalam, M. Barnes, and N. Jenkins, "Software phase-locked loop applied to dynamic voltage restorer (DVR)," *IEEE Power Engineering Society Winter Meeting 2001*, vol. 3, no. 1, pp. 1033-1038, Feb. 2001.
- [6] S. S. Choi, B. H. Li, and D. M. Vilathgamuwa, "Design and analysis of the inverter-side filter used in the dynamic voltage restorer," *IEEE Transactions on Power Delivery*, vol. 17, no. 3, pp. 857-864, Jul. 2002.
- [7] C. Fitzer, M. Barnes, and P. Green, "Voltage sag detection technique for a dynamic voltage restorer," *IAS Annual Meeting*, vol. 2, no. 1, pp. 917-924, Oct. 2002.

- [8] M. Vilathgamuwa, A. A. D. Ranjith Perera, and S. S. Choi, "Performance improvement of the dynamic voltage restorer with closed-loop load voltage and current-mode control," *IEEE Transactions on Power Electronics*, vol. 17, no. 5, pp. 824-834, Sep. 2002.
- [9] S. Polmai, T. Ise, and S. Kumagai, "Experiment on voltage sag compensation with minimum energy injection by use of a micro-SMES," *IEEE PCC-Osaka 2002*, vol. 2, no. 1, pp. 415-420, Apr. 2002.
- [10] C. Becker, W. Braun Jr., K. Carrick, T. Diliberti, C. Grigg, J. Groesch, B. Hazen, T. Imel, D. Koval, D. Mueller, T. S. John, and L. E. Conrad, "Proposed chapter 9 for predicting voltage sags (dips) in revision to IEEE Std 493, the Gold Book," *IEEE Transactions on Industry Applications*, vol. 30, no. 3, pp. 805-821, May/Jun. 1994.
- [11] E. W. Gunther and H. Mehta, "A survey of distribution system power quality-preliminary results," *IEEE Transactions on Power Delivery*, vol. 10, no. 1, pp. 322-329, Jan. 1995.

#### 박철우

제어 · 로봇 · 시스템학회 논문지, 제15권 제6호 참조.



#### 정수경

1996년 동서대학교 컴퓨터공학과 졸업. 1998년 부경대학교 전자공학과 석사. 2010년 건국대학교 전자 · 정보통신공학과 박사. 2012년~현재 건국대학교 전자공학과 강의교수. 관심분야는 정보통신시스템, 무선네트워크.

#### 류지열

제어 · 로봇 · 시스템학회 논문지, 제15권 제6호 참조.



#### 이대섭

1995년 경북대학교 졸업. 2005년 경북대학교 석사. 2012년 경북대학교 박사. 2007년~현재 영진전문대학 컴퓨터응용기계계열 교수. 관심분야는 구조유한요소해석, 최적화.