

논문 2013-50-2-11

AlGaN/GaN-on-Si 전력스위칭소자의 자체발열 현상에 관한 연구

(Study on Self-Heating Effects in AlGaN/GaN-on-Si Power Transistors)

김 신 영*, 차 호 영**

(Shin Young Kim and Ho-Young Cha)

요 약

높은 전류밀도를 갖는 AlGaN/GaN 전력소자는 소자 동작 시에 발생하는 자체발열 현상으로 인해 소자의 전류-전압특성이 저하된다. 특히 열전도도가 낮은 Si 기판을 사용할 경우 더욱 심각한 문제를 발생시킨다. 본 논문에서는 Si기판에 성장한 AlGaN/GaN-on-Si 웨이퍼를 사용하여 전력소자를 제작하였으며, 채널 폭과 Si기판의 두께에 따른 자체 발열 현상을 측정과 시뮬레이션을 통하여 분석하였다. 그리고 이를 기반으로 다채널을 갖는 대면적 전력소자 설계에서 최대전류를 얻기 위하여 열 방출을 효과적으로 할 수 있는 구조를 제안하였다. 비아홀과 공통전극을 사용하고 Si 기판을 100 μm 로 얇게 하였을 때 레핑을 하지 않은 소자 대비 약 75%의 온 상태 전류증가와 68% 이상의 채널온도 감소가 기대된다.

Abstract

Self-heating effects during operation of high current AlGaN/GaN power transistors degrade the current-voltage characteristics. In particular, this problem becomes serious when a low thermal conductivity Si substrate is used. In this work, AlGaN/GaN-on-Si devices were fabricated with various channel widths and Si substrate thicknesses in which the structure dependent self-heating effects were investigated by temperature dependent measurements as well as thermal simulation. Accordingly, a device structure that can effectively dissipate the heat was proposed in order to achieve the maximum current in a multi-channel, large area device. Employing via-holes and common electrodes with a 100 μm Si substrate thickness improved the current level by 75% reducing the channel temperature by 68%.

Keywords: AlGaN/GaN-on-Si, power transistor, self-heating, thermal effects

I. 서 론

최근 전 세계적으로 이슈가 되고 있는 에너지 절감 관점에서 볼 때 전기기기와 전력시스템에서 전력사용과

전송의 효율을 높이기 위한 고효율 전력소자에 대한 시대적 요구는 필수적이다. 특히 현재의 실리콘 기반의 power MOS나 IGBT의 물리적 한계를 극복할 수 있는 차세대 전력반도체 물질과 이를 이용한 고효율 전력소자 개발에 힘쓰고 있으며, 그 중에서 SiC와 GaN에 많은 이목이 집중되고 있다^[1]. SiC의 경우 향후 1 kV 이상의 고전압용으로 활용될 것으로 기대하고 있으며 GaN의 경우 그 보다 상대적으로 낮은 전압을 다루는 주로 600~900 V 급을 목표로 연구개발이 이루어지고 있고 향후 그 응용범위를 확장하고자 하는 추세다. 특

* 학생회원, ** 정회원, 홍익대학교 전자전기공학부
(School of Electronic and Electrical Engineering, Hongik University)

※ 본 연구는 2012년도 정부(교육과학기술부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임
(No. 20120002507, 2012042153, 2012035274).

접수일자: 2012년11월27일, 수정완료일: 2013년1월22일

히 GaN의 경우 AlGaIn/GaN 이종접합을 이루었을 때 높은 전자이동도를 갖기 때문에 빠른 스위칭 속도를 요구하는 고효율 전력소자 제작에 적합하며, 이종접합구조 사이에서 강한 분극성을 가지고 있어서 10^{13} cm^{-2} 이상의 매우 높은 전하밀도를 갖는 양자우물이 형성되고 넓은 에너지 밴드갭을 가지고 있어서 항복전계가 높고 고전류, 고전압 스위칭 소자 구현에 이상적인 특성을 갖는다^[2]. 특히, 최근에는 Si 기판위에 성장시킨 AlGaIn/GaN-on-Si 웨이퍼가 이미 6 인치 구경까지 상용화되어 향후 가격경쟁력을 고려할 때 가장 상용화의 가능성이 높다고 고려되어지고 있다. AlGaIn/GaN-on-Si 전력소자의 성능은 같은 항복전압을 갖는 경우에 Si 이나 SiC에 비하여 우월한 온저항 특성이 보고되었으며 DC-DC converter, DC-AC inverter 등이 제작되어 현재의 Si 전력모듈에 비하여 전력효율이 향상됨은 이미 검증되었다^[3-5].

이러한 AlGaIn/GaN 전력소자는 앞서 언급하였듯이 높은 전류밀도를 갖기 때문에 소자가 온 상태에서 동작할 때 자체발열 현상으로 인하여 소자의 전류-전압 특성과 신뢰성의 저하를 야기 시킨다. 이는 고전류 구현을 위한 대면적 소자에 있어서는 더욱 심각한 현상으로 나타나므로 소자설계 시 중요하게 고려되어야 할 사항이다. 특히 열전도도가 높지 않은 Si기판을 사용할 때는 더욱 세심한 고려를 필요로 한다. 하지만 아직까지 AlGaIn/GaN 전력소자에서 자체발열에 대한 채널온도의 증가와 이에 따른 소자특성의 변화에 대한 체계적인 연구가 부족한 실정이다. 본 연구에서는 AlGaIn/GaN 전력소자를 실제 제작하고 측정하여 채널 폭에 따른 채널온도 상승 현상을 분석하였으며 열 분포 시뮬레이션을 활용하여 검증하였고, 이를 바탕으로 대면적 소자에서 자체발열 현상을 최소화할 수 있는 소자구조를 제안한다.

II. AlGaIn/GaN-on-Si 전력소자 제작 및 채널온도 예측

그림 1은 본 연구에서 제작된 AlGaIn/GaN-on-Si 전력소자의 기본 단면구조를 보여준다. 웨이퍼의 에피구조를 살펴보면 1.5 mm의 두꺼운 Si 기판위에 AlN/AlGaIn/GaN 전이층이 있으며, 그 위에 1.7 μm 두께의 GaN 버퍼층이 존재하고 순차적으로 1 nm 두께의 AlN 층, 17 nm 두께의 $\text{Al}_{0.23}\text{Ga}_{0.77}\text{N}$ 장벽층, 4 nm 두께의 GaN 캡층으

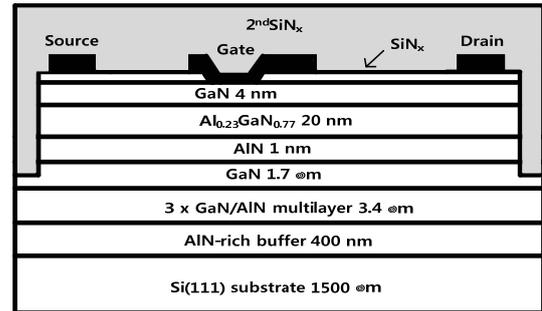


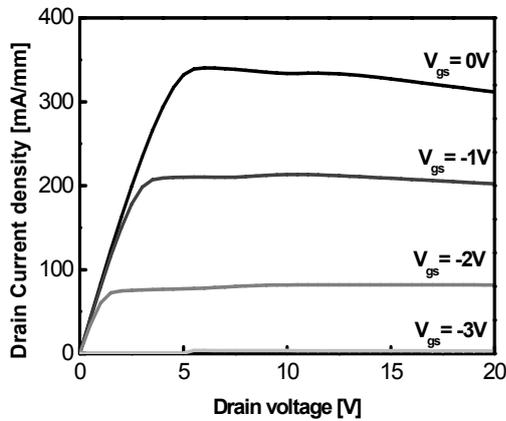
그림 1. AlGaIn/GaN-on-Si 전력소자의 단면도

Fig. 1. Cross-sectional view of AlGaIn/GaN-on-Si power device.

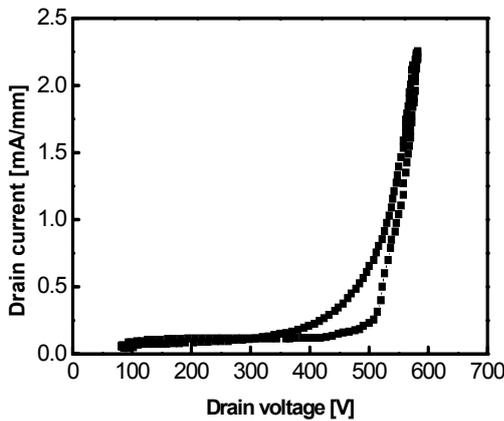
로 구성되어 있다.

소자제작에서는 오믹공정에서 고온 열처리시 발생할 수 있는 표면손상을 막기 위하여 선 표면처리 공정을 채택하였으며^[6], 소자의 주요제작공정은 다음과 같다. 선 표면처리 박막은 ICP-CVD를 사용하여 350°C에서 120 nm 두께의 SiN_x 막을 증착하였다. 사진식각공정으로 오믹 접합 영역을 정의한 후 CF_4 기반의 건식식각으로 SiN_x 막을 제거하고^[7], 추가 패터닝 과정 없이 전자빔 증착기를 이용하여 Si/Ti/Al/Mo/Au (= 5/20/60/35/50 nm)를 증착하였다. 830°C에서 30 초 동안 rapid thermal process를 수행한 후 소자 간 격리를 위하여 Cl_2 기반의 ICP 공정으로 100 nm를 식각하였다. 측정된 오믹접촉 저항과 면저항은 각각 0.7 $\text{m}\Omega\cdot\text{mm}$ 와 486 Ω/sq 였다. 게이트 형상을 구현하고자 SF_6 기반의 건식식각 공정을 이용하여 SiN_x 막을 식각하였고, 2차 패터닝을 통하여 전계판 형상을 얻어냈으며, Ni/Au (= 20/360 nm)를 전자빔 증착기를 이용하여 증착하였다. 이후 2차 표면보호막으로 ICP-CVD를 사용하여 190°C에서 270 nm 두께의 SiN_x 막을 증착하였다.

본 연구에서는 소자의 자체발열 현상을 분석하기 위하여 단일 채널을 갖는 소자에 대하여 다양한 채널 폭을 갖는 소자를 제작하였으며 사용된 채널 폭은 100, 300, 500, 1000 μm 이다. 그림 2는 채널 폭 100 μm 로 제작된 소자의 전류-전압 특성과 항복특성을 보여준다. 항복전압의 경우 채널 폭에 무관하게 유사한 특성을 보인 반면 온 상태에서 측정된 전류-전압 특성의 경우 채널 폭에 따라 단위 채널 폭 당 전류밀도 [mA/mm]가 감소하는 현상이 관찰되었다. 그림 3은 제작된 소자의 온 상태 ($V_{\text{gs}} = 0 \text{ V}$)에서의 단위 채널 폭 당 전류밀도-전압 특성을 보여준다. 그림으로부터 채널 폭이 증가함



(a)



(b)

그림 2. 100 μm 채널폭을 갖는 AlGaIn/GaN-on-Si 소자의 (a) 전류-전압과 (b) 항복 특성 [Tektronix curve tracer 측정]

Fig. 2 (a) Current-voltage and (b) breakdown characteristics of AlGaIn/GaN-on-Si device with a channel width of 100 μm . [measured by Tektronix curve tracer]

에 따라 증가된 전류로 인하여 자체발열 현상이 발생하고 이로 인하여 전류밀도가 감소함을 알 수 있다. 이는 발열로 인한 채널온도의 상승이 전자의 진행에 있어서 더 많은 scattering을 발생시키고 이 때문에 감소된 전자이동도로 인하여 전류 값이 감소함에 따른 결과이다. 예를 들어 1000 μm 폭을 갖는 채널의 경우 100 μm 채널 폭에 비하여 전류밀도가 거의 60% 수준으로 감소되는 발열현상의 심각성을 보여주고 있다.

소자 동작 시 증가된 채널온도를 예측하기 위하여 발열현상을 배제한 펄스 모드에서의 전류-전압 특성 측정

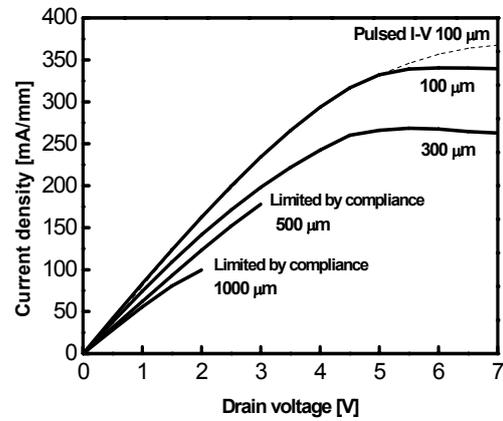


그림 3. 단위 채널 폭 당 전류밀도-전압 특성. 점선은 100 μm 소자에 대한 펄스 전류-전압 특성을 보여준다 [단위 채널 폭 = 100, 300, 500, 1000 μm]

Fig. 3 Normalized current density-voltage characteristics for various channel widths. The dashed line is for the pulsed current-voltage characteristics for the channel width of 100 μm [Unit channel width =100, 300, 500 and 1000 μm]

과 함께 온도에 따른 소자의 전류-전압특성의 변화를 살펴보았다. 그림 3에서 점선으로 표현된 전류-전압 특성은 채널 폭 100 μm 에 대한 펄스 전류-전압 특성을 보여준다. 펄스측정 조건은 펄스폭 200 ns에 주기 1 ms를 사용하였다. 채널 폭 100 μm 에 대하여 선형영역에서 DC 특성과 펄스특성에 차이가 나타나지 않는 것으로 보아 선형영역에서는 상온에 비하여 채널 온도가 거의 증가되지 않음을 알 수 있다. 하지만 300, 500, 1000 μm 로 채널 폭이 증가하면서 전류밀도가 감소됨을 관찰하였고 이는 채널 폭 증가에 따른 자체발열에 의한 전자이동도의 감소와 관련된다.

채널 온도 상승에 따른 전자이동도를 예측하기 위하여 온도에 따른 면 저항의 변화를 측정하였다. 웨이퍼 척의 온도를 증가시킨 후 직접 thermocouple을 이용하여 웨이퍼 상의 온도를 측정하였고 이것이 50 μm 의 작은 채널 폭을 갖는 TLM (transmission line measurement) 패턴 상의 실제 채널온도와 같다고 가정하였다. 그림 4는 TLM 측정으로부터 추출한 온도에 따른 면저항을 보여준다. 면저항은 이중접합 채널의 전자농도와 전자이동도에 역 비례하는 관계를 가지고 있으며, 이 때 채널의 전자농도는 측정된 온도범위에서 일정하다고 가정하였

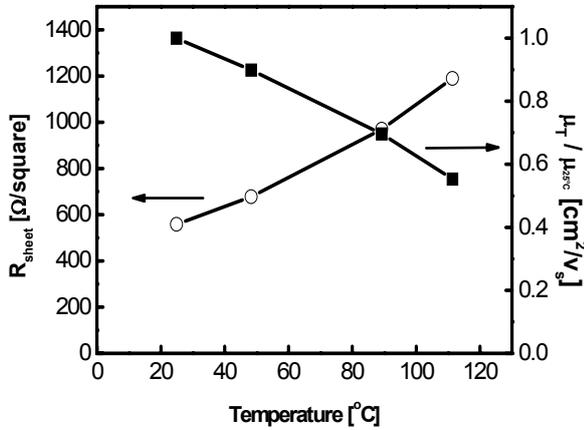


그림 4. 온도에 따른 면저항과 이로부터 추출한 전자 이동도 변화
 Fig. 4 Temperature dependent sheet resistance and mobility.

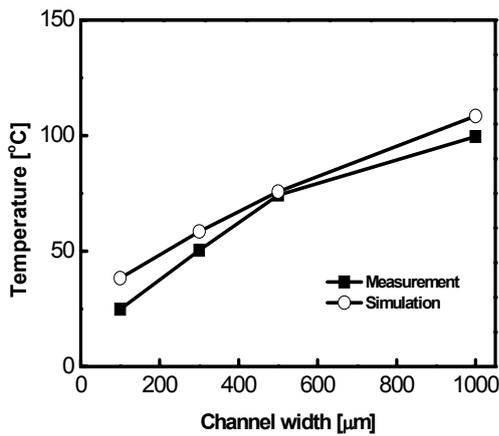


그림 5. 온도에 따른 측정과 열분포 시뮬레이션으로부터 예측된 채널 폭에 따른 온 상태에서 채널 온도의 비교
 Fig. 5. Comparison of on-state channel temperatures estimated by temperature dependent measurements and thermal simulation for different channel widths

다. 따라서 온도에 따른 전자이동도의 감소가 면저항의 증가에 직접적으로 반영되며 그림 4에 함께 보여주고 있다. 이와 같은 온도와 면저항의 관계로부터 그림 3에 보여 지는 상온에서 측정된 채널 폭 100, 300, 500, 1000 μm에 대한 채널 온도 상승 정도를 유출할 수 있다.

온도에 따른 소자의 측정결과로부터 유출한 채널 온도와 해당하는 각 소자의 구조에 대하여 수행한 열분포 시뮬레이션 결과를 비교하였다. 온 상태의 기준 드레인

표 1. 시뮬레이션에 사용된 물질 별 열전도도. T는 절대 온도 (K) [8]

Table 1. Thermal conductivities for different materials used in simulation. T is the absolute temperature (K) [8]

Materials	Thermal conductivity (Wcm ⁻¹ K ⁻¹)
Si	1.5
GaN	2.67-4.25×10 ⁻³ T+3.0×10 ⁻⁶ T ²
Au	3.36-6.4×10 ⁻⁴ T
SiN _x	0.01

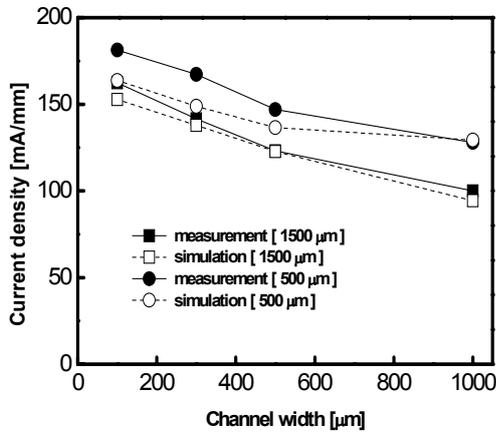
전압은 2 V로 가정하였다. 열분포 시뮬레이션은 상용 소프트웨어인 ANSYS를 이용하여 수행하였으며 사용된 물질변수는 표 1에 정리되어 있다. 그림 5는 열분포 시뮬레이션으로부터 유출된 채널의 최대온도와 측정을 통하여 도출된 채널온도와의 비교를 보여준다. 다소 차이가 있으나 상호 유사한 결과를 보이고 있다. 유추한 채널온도를 볼 때 1000 μm 채널 폭을 갖는 소자의 경우 드레인 전압 2 V에서 채널온도가 이미 100°C에 다 다른 것으로 예상된다.

III. AlGaN/GaN-on-Si 전력소자의 구조에 따른 채널온도 변화

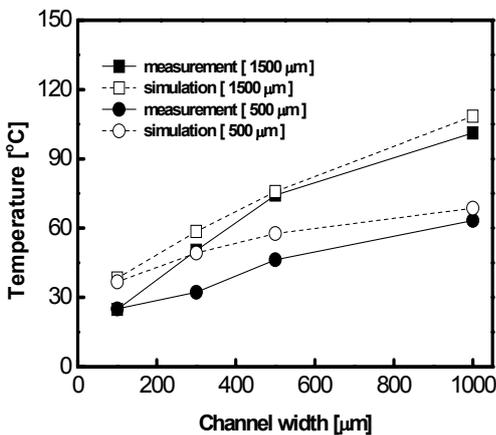
본 연구에서 사용한 웨이퍼는 Si 기판에 성장한 AlGaN/GaN-on-Si 구조를 갖고 있기 때문에 Si의 열전도도가 채널에서 발생하는 열을 방출시키는데 중요한 역할을 한다. 앞서 웨이퍼의 구조에서 언급하였듯이 사용된 웨이퍼의 Si 기판의 두께는 일반적인 상용 Si 웨이퍼의 두께보다 3배 가량 두껍기 때문에 열 방출에 비효율적이다. 이와 같은 Si 기판의 두께에 따른 채널온도의 변화를 관찰하기 위하여 소자가 제작된 웨이퍼의 기판을 연마공정을 통하여 1/3의 두께로 얇게 만들었다.

앞서 사용한 방법과 동일하게 기판을 얇게 한 소자에 대한 채널온도를 도출하였으며 그림 6에 두 가지 Si 기판 두께에 따른 전류밀도와 채널온도 변화를 보여준다. 예상과 같이 기판의 두께가 감소함에 따라 채널의 발열 현상이 눈에 띄게 감소되는 것으로 나타났으며 열분포 시뮬레이션에서도 유사한 결과를 얻었다.

단일채널을 갖는 소자의 채널 폭과 기판의 두께 변화에 따른 전력 트랜지스터의 특성 분석을 통하여 열분포



(a)



(b)

그림 6. Si 기판 두께 감소에 따른 (a) 전류밀도 향상과 이로부터 예상되는 (b) 채널온도 감소

Fig. 6. (a) On-state current density improvement and (b) channel temperature reduction by thinning Si substrate.

시뮬레이션 결과를 검증하였으며, 이를 바탕으로 대면적 스위칭 트랜지스터에 대한 채널온도가 예측 가능하고 이로부터 예상되는 전류 값을 역으로 도출 할 수 있다. 먼저 다채널 소자에서 채널수의 증가에 따른 채널온도의 변화를 살펴본 결과, 채널수가 일정 이상 증가하면 채널온도의 증가는 포화되는 것으로 나타났으며 이는 채널 간의 간격과는 미미한 관계를 갖는 것으로 나타났다. 즉, 대면적 소자의 경우 채널수나 분포 형태보다는 소자의 구조나 패키징을 통하여 열 방출을 효과적으로 하는 것이 적합하다는 것을 의미한다. 그림 7은 100 μm 단위 채널 폭을 갖는 다채널 소자에서 채널 수

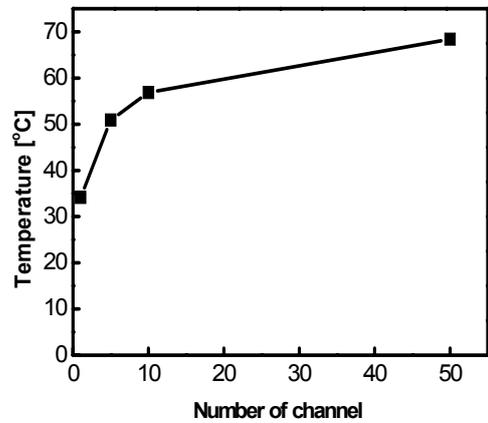


그림 7. 다채널 소자에서 채널 수에 따른 채널 온도의 변화. 단위 채널 폭 = 100 μm

Fig. 7. Channel temperature as a function of the number of channels in a multi-channel device. Unit channel width = 100 μm

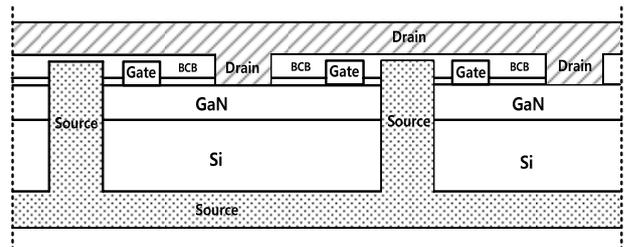
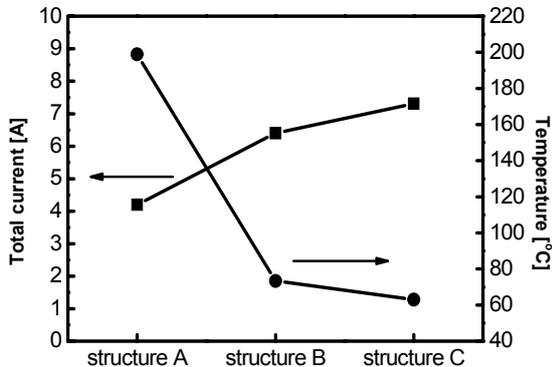


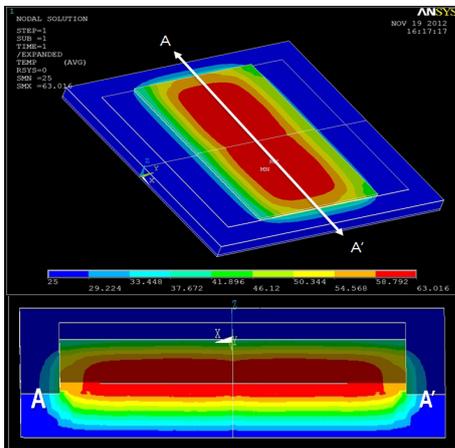
그림 8. 효과적인 열 방출을 위하여 제안하는 소자 구조
Fig. 8. Proposed device structure for effective heat dissipation.

증가에 따른 채널온도의 증가를 보여준다.

그림 8은 본 연구에서 제안하는 효과적 열 방출을 위한 소자의 단면도를 보여준다. 소자의 상부에서 드레인 전극을 절연체를 사이에 두고 다리형태로 연결하였으며 소스의 경우 비아홀을 통하여 기판의 아래로 공통전극을 연결하였다. 제안된 구조는 효과적인 열 방출이 가능할 뿐만 아니라 수직형 외부전극을 가지고 있기 때문에 현재의 수직형 Si 기판 전력반도체 소자를 대체하기에 알맞은 구조다. Si 기판의 두께는 100 μm까지 얇게 연마하고 전극의 두께를 20 μm로 하였을 때 채널의 온도상승 억제 효과가 확연하게 나타난다. 그림 9는 500 μm 두께 기판 (structure A), 100 μm 두께 기판 (structure B), 100 μm 두께의 기판에 비아홀과 공통전극을 이용한 구조 (structure C)에 대한 채널온도의 변화와 이에 따른 온 상태에서의 전류 값의 차이를 보여준다. 계산된 전류는 드레인 전압 2 V를 기준으로 하였으며 제안된



(a)



(b)

그림 9. (a) 대면적 소자에서 구조에 따른 채널온도의 감소와 전류증가. 구조 A: 500 μm 두께 Si 기판, 구조 B: 100 μm 두께 Si 기판, 구조 C: 비아홀과 공통전극을 갖는 100 μm 두께 Si 기판 (b) 구조 C에 대한 소자 표면과 단면의 열분포 시뮬레이션 결과

Fig. 9. (a) Channel temperature reduction and current level for different structures. Structure A: 500 μm thick Si substrate, Structure B: 100 μm thick Si substrate, and Structure C: via holes and common electrodes on a 100 μm thick Si substrate (b) Thermal simulation result of temperature distribution on the surface and cross-section for structure C

구조를 사용할 경우 채널온도를 1/3만큼 낮출 수 있으며 전류는 1.75배 증가시킬 수 있다. 그림 9 (b)는 structure C에 대한 다채널 소자의 표면과 단면에서의 온도 분포를 보여준다.

IV. 결 론

본 연구에서는 AlGaN/GaN-on-Si 전력소자에서 자체발열 현상에 의한 채널온도의 상승과 이에 따른 소자 특성의 저하를 측정과 시뮬레이션을 통하여 분석하였다. 그리고 다채널 소자 설계에서 열 방출을 효과적으로 하기 위한 얇은 기판의 사용과 수직형 전극구조를 통하여 채널온도 68% 감소와 온 상태 전류 75% 증가의 결과를 얻었다. 본 연구에서는 전력소자의 발열현상이 소자에 미치는 중요한 영향을 체계적으로 분석하였으며 연구결과가 향후 전력소자 설계에 있어서 유용하게 활용될 것으로 판단된다.

참 고 문 헌

- [1] H. Jain, S. Rajawat, and P. Agrawal, "Comparison of wide band gap semiconductors for power electronics applications," in Proc. of International Conference of Recent Advances in Microwave Theory and Applications, pp. 878-881, Nov 2008.
- [2] H. Xing, Y. Dora, A. Chini, S. Heikman, S. Keller, and U. K. Mishra, "High breakdown voltage AlGaIn-GaN HEMTs achieved by multiple field plates," IEEE Electron Dev. Lett. Vol. 25, No. 4, pp. 161-163, April 2004.
- [3] J.-G. Lee, B.-R. Park, H.-J. Lee, M. Lee, K.-S. Seo, and H.-Y. Cha, "State-of-the-Art AlGaIn/GaN-on-Si HFETs with dual field plates," Appl. Phys. Express, vol. 5, no. 6, p. 066502, May 2012.
- [4] W. Saito, Y. Takada, M. Kuraguchi, K. Tsuda, I. Omura, and T. Ogura, "600 V AlGaIn/GaN power-HEMT: Design, fabrication and demonstration on high voltage DC-DC converter," IEDM Tech. Dig., pp.587 - 590 2003.
- [5] T. Morita, S. Tamura, Y. Anda, M. Ishida, Y. Uemoto, T. Ueda, T. Tanaka, and D. Ueda "99.3% efficiency of three-phase inverter for motor drive using GaN-based gate injection transistors," Applied Power Electronics Conference and Exposition (APEC), 26th Annual IEEE, pp.481-484, Mar 2011.
- [6] J.-G. Lee, H.-J. Lee, M. Lee, Y. Ryoo, J.-K. Mun, K.-S. Seo, and H.-Y. Cha "Field plated AlGaIn/GaN-on-Si HEMTs for high voltage switching applications," J. Korean Phys. Soc.

Vol. 59, No. 3, pp.2297-2300, Sep 2011.

- [7] B.-R. Park, J.-G. Lee, H.-J. Lee, J. Lim, K.-S. Seo and H.-Y. Cha "Breakdown voltage enhancement in field plated AlGaIn/GaN-on-Si HFETs using mesa-first prepassivation process," Electron. Lett. Vol. 48, No. 3, pp. 181-182, Feb 2012.
- [8] E.R. Heller and A. Crespo, "Electro-thermal modeling of multifinger AlGaIn/GaN HEMT device operation including thermal substrate effects," Microelectronics Reliability Vol. 48, No. 1, pp.45 - 50, Jan 2008.

저 자 소 개



김 신 영(학생회원)
2010년 배재대학교 전산전자물리
학과 학사 졸업
2011년~현재 홍익대학교 전자
정보통신공학과 석사과정
<주관심분야 : 반도체소자>



차 호 영(정회원)
1996년 서울대학교 전기공학
학사 졸업.
1999년 서울대학교 전기공학
석사 졸업.
2004년 Cornell University,
ECE,PhD
2005년~2007년 GE Global Research 연구원
2007년~현재 홍익대학교 전자전기공학부 부교수
<주관심분야 : 반도체소자>