
바이올레이션 비트 검출을 통한 13.56MHz RFID PJM 태그의 비트 동기화 기법

윤재혁* · 양훈기**

Bit Synchronization Using Violation Bit Detection in 13.56MHz RFID PJM Tag

Jae-hyuk Youn* · Hoon-gee Yang**

이 논문은 2010년도 정부(교육과학기술부)의 재원으로 한국연구재단의
기초연구사업 지원을 받아 수행된 것임(2010-0025385)

요 약

리더의 실제 명령인 payload 데이터의 시작지점을 찾아내는 비트 동기화를 위해 RFID 태그 수신부는 프리앰블을 이용한다. 국제 표준에 의해 RFID PJM(phase jitter modulation) 모드는 MFM(modified frequency modulation) 플래그를 프리앰블로 사용한다. 최근, PJM 모드 태그가 여러 개의 코릴레이터를 이용하여 비트 동기를 수행하는 기법이 발표되었다. 본 논문에서는 coarse synchronization 이후 violation 비트를 이용해서 fine synchronization을 수행하는 새로운 비트 동기화 기법을 제안한다. 시뮬레이션을 통해 제시된 기법이 하드웨어의 복잡도는 낮추면서 기존에 제시된 시스템과 거의 유사한 동기 및 복조 성능을 가짐을 보인다.

ABSTRACT

To successfully accomplish a bit synchronization, a synchronizer should exploit a preamble pattern. A MFM (modified frequency modulation) flag is used as a preamble in a PJM (phase jitter modulation) mode RFID standard. In the recent work, a synchronizer for a PJM mode tag was proposed, which is composed of several correlators. In this paper, we present a new bit synchronizer in which a coarse synchronization is done as in the previous work while a fine synchronization is performed via exploiting a violation bit included in the MFM flag. We show that the proposed synchronizer can significantly reduce the overall hardware complexity at the expense of slight burden to a demodulator structure. Through simulation, we also show that its performance is comparable to that of the previous system despite its hardware simplicity.

키워드

RFID, PJM 모드, PJM 태그, 비트 동기화, 바이올레이션 비트

Key word

RFID, PJM mode, PJM tag, bit synchronization, violation bit

* 정회원 : 광운대학교

** 중신회원 : 광운대학교(교신저자,hgyang@kw.ac.kr)

접수일자 : 2012. 09. 17

심사완료일자 : 2012. 10. 04

Open Access <http://dx.doi.org/10.6109/jkiice.2013.17.2.481>

©This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(<http://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.
Copyright © The Korea Institute of Information and Communication Engineering.

I. 서 론

RFID(radio frequency identification) 기술은 정보를 지니고 사물에 부착되어 있는 태그를 리더가 태깅하여 태그로부터 정보를 저장, 수집, 가공 및 추적하는 기술이다. 이 기술은 지능화된 네트워크의 제공이 가능하기 때문에 다양한 산업분야에 걸쳐 혁신적으로 적용되고 있으며 사용 범위가 점차 확대되고 있다[1-3].

최근에는 개별 아이템의 태깅이 가능한 ILT(item level tagging) 기술을 지원하는 HF(high frequency) 대역 및 UHF(ultra high frequency) 대역의 passive RFID 시스템에 대한 연구가 활발히 진행되고 있으며 유망한 ILT 기술을 두고 HF vendors와 UHF vendors간에 경쟁 구도가 있는 것으로 보인다[4-5].

HF RFID 시스템의 주요 장점은 전 세계 표준인 ISM 밴드인 13.56MHz에서 동작하고, 액체나 금속에 대한 투과성이 좋아 인식이 높으며, 인접한 다량의 태그에 대한 인식이 높다는 점을 들 수 있다. 그러나 read range가 짧고 데이터 전송률이 비교적 낮다는 단점이 있다. 이러한 단점을 극복하기 위해 Christian Klaf는 측파대 전압을 증가시킴으로써 read range를 40% 증가시켰고 [6], Makus Auer는 PJM(phase jitter modulation) 신호의 위상이 $\pm 15^\circ$ 인 조건에서 PLL(phase lock loop)을 이용한 복조기법을 사용하여 13.56Mbps까지 데이터 전송률을 높였다[7].

반면, UHF RFID 시스템은 read range가 길고 데이터 전송률이 높다는 장점이 있지만, 다량의 밀집된 태그들 또는 액체 안이나 금속 표면의 태그에 대한 인식이 떨어진다라는 단점이 있다. 그러나 최근 NF(near field) RFID용 안테나를 이용하여 리더에 근접한 태그들도 인식하게 하는 연구들이 진행되고 있다[8]. 또한, ad hoc UHF tag를 개발하여 이 태그들이 액체 내 또는 금속표면에서 성공적으로 인식됨을 보이는 연구가 보고되는 등 UHF 대역 RFID의 단점을 보완하는 연구들이 활발히 진행되고 있다[9].

본 논문은 HF 대역 PJM 모드 태그의 비트 동기화를 위한 태그 수신부 구조에 대한 내용을 다룬다. PJM 모드는 ASK(amplitude shift keying) 모드와 함께 HF 대역 표준 규격으로서, 리더와 태그 간에 단일 통신 채널을 사용하는 ASK 모드보다 태그 인식속도가 최대 5.64배 빠르

기 때문에 ILT에 적합한 규격이다[10]. 그러나 무변조 신호인 CW(continuous wave)와 PJM 변조 신호의 위상차가 매우 작기 때문에 포락선 검출이 불가능하여 동기화 및 복조방법이 쉽지 않다는 단점이 있다. 참고문헌 [11], [12]는 이러한 PJM 모드의 문제를 해결하는 동기화 및 복조 기법을 제시하였다.

참고문헌[11]에서는 비트 동기화 과정을 두 단계로 구분하여, 태그가 리더의 명령어를 수신한 후 이를 인지하는 단계를 coarse synchronization, 명령어의 프리앰블이 끝나고 실제 명령어가 시작되는 지점을 찾는 단계를 fine synchronization으로 정의하였다. 참고문헌 [11]은 수신신호를 코릴레이션 연산하여 피크를 검출함으로써 coarse synchronization 하는데, 검출된 피크의 위치는 SNR(signal-to-noise ratio)에 따라 상이 하므로 정확한 위치를 찾아 비트 동기화를 수행하기 위해 최소한 2개의 추가적인 코릴레이터를 필요로 한다.

본 논문은 기존에 제안된 비트 동기화를 위해 필요했던 추가적인 코릴레이터를 사용하지 않고, MFМ 플래그에 포함된 바이올레이션 비트를 검출하여 fine synchronization을 수행함으로써 하드웨어 복잡도를 낮추면서도 동일한 성능이 유지되는 새로운 비트 동기화 기법을 제안하며 이를 위한 PJM 모드 태그 수신부 구조를 제시한다.

II. ISO 18000-3 mode 3 PJM mode

PJM 모드 리더⇒태그 링크의 기저 대역 송신신호는 국제 표준인 ISO 18000-3에 의해 MFМ 코드 변조를 사용한다. 그림 1은 MFМ 코드를 나타낸 것으로 데이터 비트 '1', '0'에 대응되는 MFМ 코드의 파형은 각 2개이며 형태에 따라 서로 다른 상태(state)를 갖는다. 각 MFМ 코드의 상태는 이전 상태와 현재 입력 데이터 값에 의해 결정되며 상태 천이 규칙은 그림 2와 같다. 예를 들면, 현재 입력되는 데이터가 '0' 이고 이전 상태가 S_3 이었다면 현재 상태는 S_1 이 된다. 이러한 FSM(finite state machine) 규칙은 리더 명령어의 프리앰블인 MFМ 플래그를 포함한 모든 데이터 비트에 적용된다.

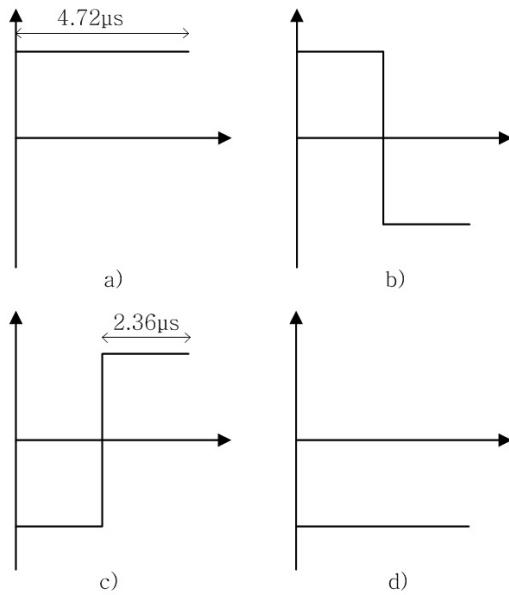


그림 1. MFM 코드의 파형 a) 데이터 '0' / 상태 S_1 , b) '1' / S_2 , c) '1' / S_3 , d) '0' / S_4
 Fig. 1 MFM encoding waveform a) Data '0' / State S_1 , b) '1' / S_2 , c) '1' / S_3 , d) '0' / S_4

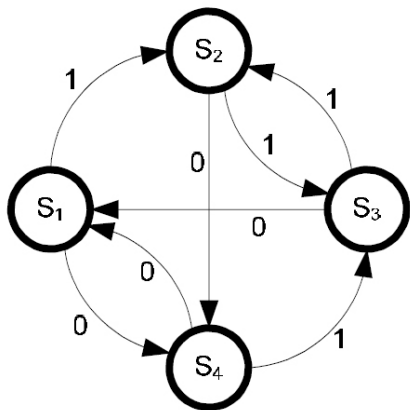


그림 2. MFM 코드 상태 천이도
 Fig. 2 MFM signaling state diagram

PJM 모드에서 리더의 모든 송신신호는 국제 표준에 따라 프리앰블인 MFM 플래그가 데이터 시퀀스 앞에 붙게 된다. 그림 3은 MFM 플래그를 나타낸 것으로서 9 비트 간격의 synchronizing string, 6 비트 간격의 MFM encoding violation 및 1 비트 간격의 trailing zero로 이루어

져 총 16비트 간격에 걸쳐 16개의 MFM 코드로 구성된다. MFM encoding violation에 포함된 15번째 코드는 앞서 언급된 FSM 규칙을 유일하게 위반하고 있고, 본 논문에서 15번째 비트 간격에 해당하는 코드를 바이올레이션 비트라고 칭하였다.

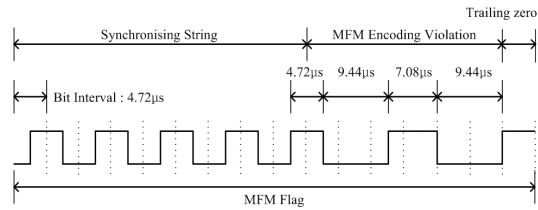


그림 3. MFM 플래그
 Fig. 3 MFM flag

그림 3과 같이 MFM 플래그의 데이터 비트 시퀀스는 {1,1,1,1,1,1,1,1,1,0,1,0,0,0,0}이다. 그림 1로부터 데이터 비트 '1'에 대응되는 MFM 코드는 중앙에서 진폭 천이가 발생하지만, 데이터 비트 '0'의 경우는 진폭의 변화가 없음을 알 수 있다. PJM 변조 신호는 MFM 코드를 13.56MHz 반송파로 PJM 변조함으로서 생성 되는데, MFM 코드의 진폭 천이가 발생하는 지점에서 PJM 변조 신호의 위상 천이가 발생하게 된다. 국제 표준은 이 위상 천이의 최대값을 $\pm 12^\circ$ 로 정하였다.

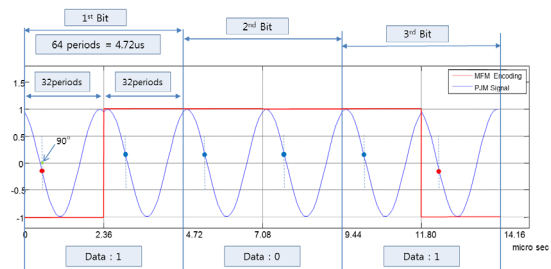


그림 4. 데이터 비트 '101'의 MFM 코드 파형 및 PJM 변조 신호

Fig. 4 MFM encoding waveform with PJM signal of data bit '101'

그림 4는 데이터 비트 '101'에 대한 MFM 코드와 이에 대응되는 PJM 변조 신호를 함께 나타낸 것이다. PJM 변조 신호의 작은 위상천이를 선명히 보이기 위해 의도

적으로 하나의 데이터 비트 간격 안에 **PJM** 변조 신호의 2 주기만을 표현하였지만, 실제로는 국제 표준에 의해 64개의 주기가 포함된다. 그림 4에서 주기적으로 표시된 점(dot)들의 값은 무변조 **CW(continuous wave)** 기준으로 위상이 90° 인 지점에서 샘플링된 **PJM** 변조 신호의 진폭을 나타낸 것이다. 이 샘플 값들은 **CW**의 위상이 90° 또는 270° 지점에서 **PJM** 변조 신호가 샘플링 될 때 얻어지는 값들로서, 이 경우에 위상이 다른 두 **PJM** 신호로부터 얻어지는 두 샘플 값의 차가 가장 커지게 되기 때문에 이 샘플링 지점은 최적의 샘플링 위치라고 할 수 있다. 만약 0° 또는 180° 지점에서 샘플링이 이루어지면 두 샘플 값의 차는 0이 되어 위상 천이의 구분이 불가능해질 것이다. 그림 4에서 **MFM** 코드의 진폭 천이가 발생하는 지점에서 **PJM** 변조 신호의 위상이 천이됨을 확인할 수 있으며, 최적의 샘플링이 이루어지면 **PJM** 신호의 위상이 천이 될 때마다 크기는 동일하지만 부호가 반대인 샘플 값이 얻어진다. 본 논문에서 제안하는 **PJM** 태그 수신부는 언급된 샘플링 기법을 통해 얻어진 이산 신호를 동기 및 복조 신호처리에 사용하며 자세한 내용을 3장에서 다룬다.

III. 제안하는 태그 수신부

태그 수신부의 주 기능은 태그가 **CW** 구간에서 충전 을 하다가 리더로부터 명령어를 수신하였을 때 이를 인지하고, **MFM** 플래그가 끝나는 지점을 판단하고, 실제 리더의 명령어인 payload 데이터를 복조하는 것이다. 그림 5는 제안하는 태그 수신부의 블록도이다.

3.1. 수신신호 검출

그림 5의 **ITS(initial time selector)**는 2장에서 언급된 최적의 샘플링 위치를 찾는 역할을 한다. 태그가 리더로부터 **CW**를 수신하는 경우를 가정해보자. **ITS**는 **CW** 구간에서 최대한 최적의 샘플링 위치에 가까운 샘플링 위치를 찾기 위해 수신신호를 일정간격으로 지연시키면서 샘플링 하여 **CW** 한 주기를 여러 번 샘플링 한 것과 동일한 효과를 낸다[11]. **CW**의 최적 샘플링 위치는 90° 이며 이때의 샘플 값은 0이므로, **CW** 한 주기를 여러 번 샘플링 하여 얻어진 샘플 값들을 비교하여 가장 0에 가까운 샘플링 값을 갖는 샘플링 위치를 선택함으로써 2장에

언급된 샘플링 위치를 결정할 수 있다. 잡음 환경에서는 **CW** 구간동안 위 과정을 여러 번 반복하여 얻어진 평균 샘플 값이 가장 0에 가까운 샘플링 위치를 선택함으로써 보다 정확한 샘플링 위치를 찾을 수 있다. 샘플링 위치가 결정되면 **ITS**는 주기 당 1회 샘플링을 하게 되며, 샘플링 된 이산 신호는 코릴레이터 1의 입력이 된다.

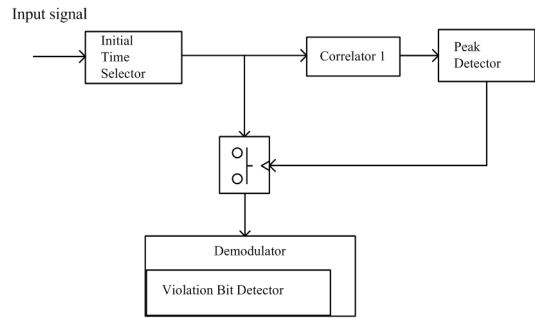


그림 5. 제안하는 PJM 태그 수신부
Fig. 5 Proposed PJM tag receiver

코릴레이터 1은 **synchronizing string**에 대응되는 이산 신호를 템플릿으로 취하며, 입력 신호와 상관연산을 한다. 그림 6은 잡음이 없고 **ITS**의 샘플링 위치가 90° 인 경우에 대한 코릴레이터 1의 출력 파형을 보인 것이다. **CW** 구간에서 얻어지는 **ITS**의 샘플 값은 0이므로 코릴레이터 1의 출력 값인 상관연산의 결과도 0이 된다.

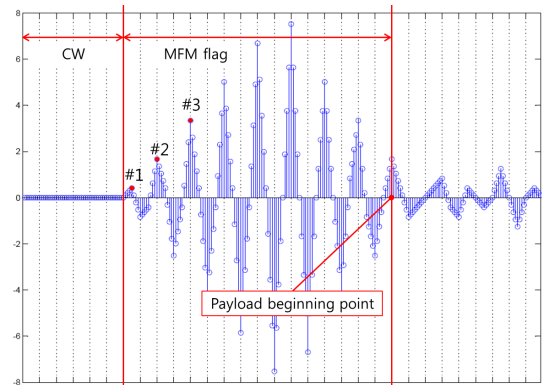


그림 6. 코릴레이터 1의 출력
Fig. 6 Output of correlator 1

잡음 환경에서는 CW 구간동안 코릴레이터 1의 출력은 더 이상 0이 아니지만 그 평균은 0이 된다. 리더로부터 명령어를 수신하여 CW 구간이 종료되고 태그에 MFPM 플래그가 수신되기 시작하면, 입력 데이터 시퀀스와 코릴레이터 1의 템플릿의 형태가 동일하므로 그림 6과 같이 상관연산 결과는 데이터 비트 간격으로 증가 또는 감소를 반복하면서 피크들이 형성된다. 피크들이 형성되면 그림 5의 피크 검출기(peak detector)는 피크 검출 알고리즘에 따라 피크를 검출하여 coarse synchronization을 하게 되는데, 잡음 환경에서는 SNR에 따라 검출되는 피크의 위치는 상이하다. 그림 6의 #1 피크의 피크 치는 잡음환경에서 민감하게 변하여 정확한 피크 위치의 추정을 어렵게 하므로 본 논문에서는 이를 거짓 피크로 간주하고 #2 피크부터 검출되는 피크 검출 알고리즘을 적용하였다[11]. 피크가 검출되면 피크 검출기는 복조부 스위치를 활성화 시켜 ITS의 출력은 복조기로 입력된다.

3.2. 복조 및 비트 동기화

데이터 비트 '0'이 입력되면 복조기의 입력 신호는 연속된 64개의 동일한 샘플 값이 되고, 데이터 비트 '1'의 경우는 연속된 32개의 동일한 양의 샘플 값(또는 음의 샘플 값)과 32개의 동일한 음의 샘플 값(또는 양의 샘플 값)을 갖게 됨을 그림 4로부터 알 수 있다.(복호동순) 각 데이터 비트에 대응되는 복조기의 입력 신호는 정형화된 패턴을 갖고 있으므로 이를 이용하여 그림 7과 같은 코릴레이터 기반의 정합필터를 설계할 수 있다. 그림 7에서 판정기(decision block)의 출력은 입력 신호의 데이터 비트 값과 상태를 추정할 수 있으며 판정 기준은 다음과 같다[12].

$$\begin{aligned} &\text{if } X_1 + X_2 > 0 \ \& \ X_1 - X_2 > 0, \quad \hat{d} = 1, \hat{S} = S_2 \\ &\text{if } X_1 + X_2 > 0 \ \& \ X_1 - X_2 < 0, \quad \hat{d} = 0, \hat{S} = S_1 \\ &\text{if } X_1 + X_2 < 0 \ \& \ X_1 - X_2 > 0, \quad \hat{d} = 0, \hat{S} = S_4 \\ &\text{if } X_1 + X_2 < 0 \ \& \ X_1 - X_2 < 0, \quad \hat{d} = 1, \hat{S} = S_3 \end{aligned}$$

여기서, X_1 과 X_2 는 각각 그림 7의 상부 및 하부 코릴레이터 기반 정합필터의 상관연산 결과이며, 그림 1에 제시된 MFPM 코드의 파형을 보면 판정 기준을 쉽게 이해할 수 있다.

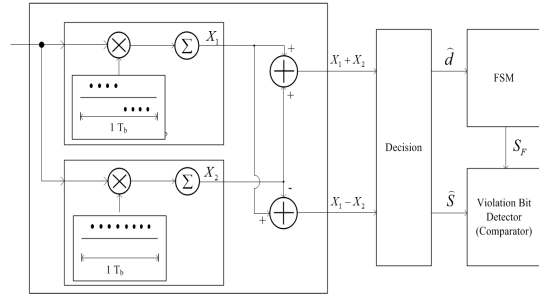


그림 7. 복조기
Fig. 7 Demodulator

그림 7의 FSM은 그림 2의 MFPM 상태 천이도가 구현된 블록으로서 현재 입력된 \hat{d} 에 대응되는 현재 상태 S_F 를 출력한다. 바이올레이션 비트 검출기(VBD: violation bit detector)는 판정기로부터 입력된 \hat{S} 와 FSM으로부터 입력된 S_F 를 비교하여 그 값이 다른 경우 추정된 상태 값이 FSM 규칙에 위배되었음을 판단한다.

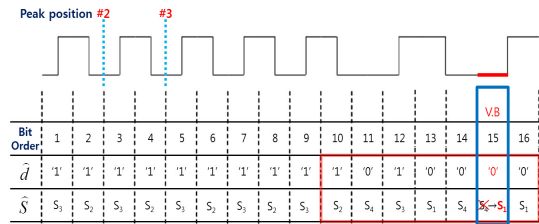


그림 8. MFPM 플래그의 데이터 값 및 상태
Fig. 8 MFPM flag with its data values and states

제안하는 비트 동기 기법을 이해하기 위해 그림 8의 MFPM 플래그가 태그에 수신되었음을 가정하자. 피크 검출기가 피크를 검출함과 동시에 복조 스위치를 활성화 시켜 ITS의 출력 신호가 복조기에 입력되고 복조가 시작되고,(SNR에 따라 피크의 검출 위치는 그림 8의 #2 또는 #3이 됨) 판정기는 \hat{d} 와 \hat{S} 를 출력한다. 14번째 데이터 비트까지는 \hat{d} 와 \hat{S} 가 정확히 추정된다면, \hat{S} 와 S_F 는 동일하다. 그러나 15번째 데이터 비트는 II장에서 언급된 바이올레이션 비트이므로 추정 상태 값 \hat{S} 는 $\hat{S} = S_4$ 이지만 FSM 생성 값 S_F 는 $S_F = S_1$ 이다. 따라서 15번째 비트 데이터가 복조 되었을 때 VBD는 복조기에 바이올레이션 비트가 검출되었음을 알리고, 복조기는 바이올레이션

비트 이후 1비트 데이터 간격에 해당하는 **trailing zero** 이 후부터 실제 명령어인 **payload** 데이터 비트가 시작됨을 알게 됨으로서 **fine synchronization** 즉, 비트 동기화가 이루어진다.

IV. 시뮬레이션

본 논문에서 수행한 비트 동기화 시뮬레이션의 조건은 표 1과 같다. SNR의 신호전력은 한 주기에서 얻어진 샘플링 값의 제곱으로 설정하였다.

표 2는 비트 동기화 시뮬레이션의 결과로서, 기존에 제안된 동기화 기법[11]과 새로 제안된 동기화 기법에 대하여 각 SNR별로 2만회 시뮬레이션을 수행하여 나타내었다.

표 1. 시뮬레이션 수행 조건
Table. 1 Simulation condition

항목	조건	비고
샘플링 위치	CW기준 90°	최적 샘플링 위치
PJM 변조신호 주기수/비트간격	64주기/4.72 μ s	ISO/IEC 18000-3 모드 3
PJM 변조신호의 진폭	1	
PJM 변조신호의 위상	+6° / -6°	ISO/IEC 18000-3 모드 3
잡음	AWGN 모델	SNR:-2dB ~ 8dB

표 2. 시뮬레이션 결과
Table. 2 Simulation results

구분		-2dB	0dB	2dB	4dB	6dB	8dB
제안 기법	성공	17992	19119	19626	19904	19976	20000
	실패	2008	881	374	96	24	0
	성공률 (%)	89.9	95.6	98.1	99.5	99.9	100
기존 기법	성공 (#2)	14062	15709	17140	18196	18992	19564
	성공 (#3)	3932	3408	2486	1708	984	436
	실패	2006	883	374	96	24	0
	성공률 (%)	89.9	95.6	98.1	99.5	99.9	100

검출된 피크의 위치가 정확한 위치로부터 좌우 8주기 이내인 경우는 성공으로 간주하였다[13]. 제안된 비트 동기화 기법의 성능은 SNR이 -2dB 인 경우 89.9%, 8dB 이상에서 100%의 성공률을 보였으며, 이는 기존에 제안된 동기화 기법의 성능과 거의 일치한다.

V. 결론

본 논문은 13.56MHz RFID 시스템 PJM 모드 태그 수신부의 동기 및 복조 기법을 제시하였다. MFM 코드의 상태 천이 규칙이 적용된 FSM 블록을 복조기에 적용하여 입력 신호의 데이터와 상태를 함께 추정하고 상태 값을 비교함으로써 바이올레이션 비트를 검출하여 궁극적으로 비트 동기화를 이루는 기법을 제시하였다.

제안된 태그 수신부는 기존 동기화 기법에서 필요했던 추가적인 코릴레이터를 사용하지 않음으로서 하드웨어 복잡도를 낮추면서도 동일한 성능을 유지할 수 있음을 시뮬레이션 결과를 통해 보였다.

감사의 글

이 논문은 2010년도 정부(교육과학기술부)의 재원으로 한국연구재단의 기초연구사업 지원을 받아 수행된 것으로서(2010-0025385), 관계부처에 감사 드립니다.

참고문헌

[1] Finkenzeller, K., *RFID handbook 2nd ed*, Wiley, 2003
 [2] Weinstein, R., "RFID: a technical overview and its application to the enterprise," *IEEE IT Prof.*, 7(3), pp.27-33, May-Jun., 2005.
 [3] Michael, K., McCathie, L., "The pros and cons of RFID in supply chain management," *IEEE Int. Conf. on Mobile Business, ICBM 2005*, Jul., 2005.
 [4] Philips Semiconductors TAGSYS and Texas

Instruments Inc., "Item level visibility in the pharmaceutical supply chain: a comparison of HF and UHF RFID technologies," *White Paper*, 2004.

[5] ADT/Tyco Fire & Security, Alien Technologies, Impinj Inc., Intel Corporation, Symbol Technologies Inc., and Xterprise, "RFID and UHF: A prescription for RFID success in the pharmaceutical industry," *White Paper*, 2006.

[6] Klaf, C., Missoni, A., Hofer, G., Holweg, G., Kargl, W., "Improvements in operation distance in passive HF RFID transponder systems," *IEEE Int. Conf. on RFID*, Apr., 2008.

[7] Auer, M., Missoni, A., Kargl, W., "HF RFID transponder with phase demodulator for very high bit-rates up to 13.56Mbit/s," *IEEE Int. Conf. on RFID*, Apr., 2010.

[8] Shameli, A., Safarian, A., Rofougaran A., Rorugaran M., Castaneda J., De Flaviis, F. D., "A UHF near field RFID system with fully integrated transponder," *IEEE Trans. on Microwave Theory Technology*, 56(5), p.1267-1277, May, 2008.

[9] Catarinucci, L., Colella, R., De Blasi, M., Patrono, L., Tarricone, L., "Improving Item-level tracing systems through ad hoc UHF RFID tags," *IEEE Int. Conf. on Radio and Wireless Symposium*, Jan., 2010.

[10] 제영대, 양훈기, 양성현, 권성호, 최길영, "13.56 MHz RFID 시스템의 모드별 리딩속도 비교", 한국통신학회 논문지, 제34권, 7호, pp.697-705, 7월, 2008년

[11] 윤재혁, 양훈기, 양성현, 강봉순, 배지훈, 최길영, "13.56MHz RFID PJM 모드의 동기화 방법", 한국통신학회 논문지, 제34권, 12호, pp.1506-1513, 12월, 2009년

[12] 윤재혁, 양훈기, "샘플링에 의한 RFID-PJM 모드의 복조 방법", 한국통신학회 논문지, 제35권, 1호, pp.117-124, 10월, 2010년

[13] Information technology — RFID for item management — Part 3: Parameters for air interface communications at 13.56MHz, *ISO/IEC WD 18000-3 REV2*, 2008.

저자소개

윤재혁(Jae-hyuk Youn)



2008년 2월 광운대학교
전파공학과 학사
2010년 2월 광운대학교
전파공학과 학사

2010년 3월 ~ 현재 광운대학교 전파공학과 박사
※관심분야: RFID 시스템, 무선통신 시스템, 레이더
신호처리

양훈기(Hoon-gee Yang)



1985년 2월 연세대학교
전자공학과 학사
1987년 5월 SUNY at Buffalo
전기컴퓨터공학과 석사

1992년 4월 SUNY at Buffalo 전기컴퓨터공학과 박사
1992년 5월 ~ 10월 SUNY at Buffalo 연구원
1993년 3월 ~ 현재 광운대학교 전파공학과 교수
※관심분야: 무선통신 시스템, UWB, RFID, 스펙트럼
공학, 레이더 신호처리