# 5축 FMS라인의 절삭 칩 처리를 위한 칩 회수처리장치 시뮬레이션에 관한 연구

## **이인수\*, 김해지\*\*, 김덕현\*\*\*, 김남경<sup>#</sup>** (\*.\*\*,#경남과기대.\*\*\*경상대학교)

# A Study on Simulation of Chip Recycling System for the Management of Cutting Chip in 5-Axis FMS Line

In-Su Lee<sup>\*</sup>, Hae-Ji Kim<sup>\*\*</sup>, Deok-Hyun Kim<sup>\*\*\*</sup>, Nam-Kyung Kim<sup>#</sup> (Received 8 October 2013; received in revised form 17 December 2013; accepted 20 December 2013)

#### ABSTRACT

The primary element of machining automation is to maximize the utilization of machine tools, which determines the output and lead-time. In particular, 95% of raw materials for wing ribs are cut into chips and 0.6 ton of chips are generated every hour from each machine tool. In order to verify the chip recycling system that controls the chips from the machines in five-axis FMS line, a simulation of the virtual model is constructed using the QUEST simulation program. The optimum speed of the chip conveyor and its operating conditions that directly affect the efficiency of the FMS line are presented including the chip conveyor speed, the maximum capacity of the hopper, and the number of chip compressors

Key Words : Chip recycling system(칩 회수 처리장치), 생산 물류 시뮬레이션(Production logistics simulation), 가상생산기술(Virtual manufacturing), Compressed chip(압축 칩)

## 1. 서 론

생산 물류 시뮬레이션(production logistics simulation) 이란 공장 설계 및 운영과 관련된 의사결정에 필요한 다양한 정보를 제공하기 위해 현실문제의 특성을 반영 한 디지털 모델을 구축하고, 시스템 분석기법을 통하여 여러 가지 가능한 대안들을 비교 분석하는 것이며, 시뮬 레이션을 통한 생산요소의 최적화를 통해 최적 생산조 건을 결정하고, 선행 검증에 의한 문제점 해결과 의사결 정 및 커뮤니케이션 향상 등 유/무형적성과를 도출할 수 있다<sup>[1-3]</sup>. 가상생산기술(virtual manufacturing)은 신제 품의 개발, 새로운 장비개발 및 제조시스템 개발에 유용 한 도구이며, 특히 3D 시뮬레이션 기술<sup>[4-5]</sup>은 가상생산 의 핵심기술로 기계적 시뮬레이션과 이산사건 시뮬레 이셔<sup>[6]</sup>으로 구분할 수 있다.

본 논문은 항공기 대형 날개 부품의 기계가공에

<sup>\*</sup> School of Automotive Engineering, Gyeongnam National University of Science and Technology

<sup>#</sup> Coreesponding Author : Dept, of Automotive Engineering, Gyeongnam National University of Science and Technology E-mail : nkkim@gntech.ac.kr

<sup>\*\*</sup> Dept. of Automotive Engineering, Gyeongnam National University of Science and Technology

<sup>\*\*\*</sup> School of Industrial Systems Engineering, Gyeongsang National University

적용되는 대형 5축 고속가공장비로 구성된 FMS라 인의 칩 회수처리장치(CRS: Chip Recycling System) 의 개발을 위해 이산사건 시뮬레이션 도구인 QUEST<sup>®</sup>를 활용하여 가상 CRS 물류 시뮬레이션을 구축하였다. 이를 위해 시뮬레이션 환경을 구성하 는 논리모델 및 물리모델 작성을 수행하였다<sup>[7]</sup>. 논 리 모델은 제어 프로그램과 연동되어, CRS를 구성 하는 설비의 상태를 기술하는 이산모델을 뜻하며, 물리모델은 CRS 설비의 형상을 모델링한 가상모델 을 나타낸다. 완성된 시뮬레이션모델을 이용하여 FMS라인의 가동률에 영향을 미치는 CRS의 컨베이 어 적정 운영속도와 호퍼 최대적재용량, 칩 압축기 적정 수량에 대한 최적 운영조건을 제시하고자 한 다.

## 2. 5축 FMS라인 칩 처리시스템 설계

## 2.1 5축 FMS라인 생산 제품 특성

본 논문의 연구대상인 5축 FMS라인에서는 항공 기 대형 날개 부품인 윙립(wing rib)을 생산한다. 윙립의 경우 항공기 주익의 많은 하중을 지탱하는 대형 구조물로서 형상이 매우 복잡하고 제작과정 에서 고난위도 가공기술 및 품질관리를 요구한다. 제품의 크기는 길이 5,600 mm, 폭 1,600 mm, 높이 170 mm이며, 원자재의 무게는 4.3 ton, 가공 후의 제품 무게는 120 kg에 달하는 대형 구조물로써, 원 자재의 95%가 절삭칩(4.1ton)으로 발생된다. 특히, 항공기 중량 절감을 위해 기존에 사용되는 Al70계 열 합금보다 가볍고 강도가 우수한 알루미늄 리튬 합금(Al-Li)<sup>[8]</sup>이라는 신소재가 적용된다. 32종의 대 형 윙립 부품이 생산되며, 총 9대의 5축 장비를 이 용하여 최대 월 12대의 윙립 조립체의 제작이 가 능하도록 생산라인이 설계 되어 있다. Fig. 1은 5축 FMS라인에서 생산되는 제품과 가공공정 순서를 나타낸 것이다.

절삭칩 최대 발생량은 월 12대 생산을 기준으로 시간당 1.3 ton, 1일 24 ton, 월 600 ton이 발생된다. 특히, 황삭 가공시에는 가공장비 1대에서 시간당 0.6 ton의 칩이 발생되며, 9대 동시 황삭 가공시 시 간당 최대 5.4 ton의 많은 량의 칩이 발생되어 CRS



Fig. 1 Process sequence of the product and machining

과부하가 예측된다. 이를 해결하기 위해 칩에 따른 CRS를 구성하는 각각의 컨베이어 최적운행속도 및 버퍼공간인 호퍼의 최대 적재량, 칩 압축기의 적정 대수 등에 대한 사전 시뮬레이션 검증이 필요하다.

#### 2.2 칩 회수처리장치의 구성

FMS라인의 CRS는 9대의 5축 고속가공장비 하 부에 칩을 운반하는 전용 칩 컨베이어 및 6대의 중앙 처리 컨베이어(AL70계열 용 3대, Al-Li 용 3 대)와 칩을 보관하는 호퍼 2대, 칩을 압축하는 압 축기 6대로 구성되어 있다. Fig. 2는 CRS 구성을 나타낸 것 이다. 칩 소재가 서로 혼합되지 않도록 Al-Li 칩과 Al70계열 칩의 컨베이어라인을 서로 분 리하여 운용되며, 월 600 ton의 칩 처리능력을 갖 추도록 설계되었다.



Fig. 2 Lay-out of chip recycling system

## 3. CRS 시뮬레이션 생성 및 검증

### 3.1 칩 볼륨 정의

기계가공 후 발생되는 칩은 가공 전 원자재 대 비 대략 15~30배 정도의 체적을 가진다. 가공 공정 별 생성되는 칩의 형태 및 크기는 다양하게 나타 나며, 황삭가공의 경우 발생칩의 체적은 30배, 정 삭공정의 경우 15배 정도로 칩이 생성 된다. 따라 서, Table 1과 같이 FMS 라인에서 발생하는 칩의 체적을 3가지 유형으로 정의하여 시뮬레이션에 적 용하였다.

Fig. 3은 시뮬레이션에 칩 컨베이어별 크기 및 길이에 대한 정의(a)와 칩의 3D 체적(b)을 나타낸 것 이다. 시뮬레이션 모델링시 칩 형상의 길이를

Table 1 Chip volume of machining processes

Operation	Machining type	Magnification	Size(mm/1kg)
NC 1st	Rough	30	600x200x900
NC 2nd	Rough & Finish	20	600x200x77
NC 3rd	Finish	15	600x200x46



Fig. 3 Conveyor size and 3D simulation volume of chip

Table 2 Experimental design of the conveyor speed

Case	CV5/6	CV3/4	CV1/2
1	2m/min	3m/min	4m/min
2	3m/min	4m/min	5m/min
3	4m/min	5m/min	6m/min
Decision	х	у	Z

극소화시켜 칩 간의 물리적 간섭을 최소화 되도록 하였으며, 시뮬레이션의 정확도를 향상시키기 위해 칩 모델에 논리적 길이를 부여하여 가공 공정별 생성되는 칩의 길이가 서로 상이하게 하도록 하였 다.

#### 3.2 CRS 구성요소의 시뮬레이션 조건

시뮬레이션을 위한 컨베이어 속도에 대한 정의 는 메인 컨베이어라인의 시작 컨베이어인 CV5/6의 속도를 기준으로 하여 CV3/4, CV1/2 순으로 최적 운용속도를 분석가능토록 하였으며, 컨베이어 속도 실험 설계는 Table 2와 같이 정의하였다.

압축기에 대한 정의는 시간당 150 kg 처리용량 의 압축기 2대와 시간당 300 kg 처리용량의 압축 기 4대로 구성하였으며, 각 라인은 압축기 150 kg 1대, 30 0kg 2대로 분리하여 배치하였고, 압축기의 시뮬레이션은 150 kg 1대에서 시뮬레이션 형상으 로 정의된 칩 볼륨 1개(1 kg)를 전달받아 각 12초 동안 압축시켜 0.5 kg의 압축캔이 생성되고, 300 kg의 압축기는 시뮬레이션 형상으로 정의된 칩 볼 륨 1개를 전달 받아서 각 18초 동안 압축시켜 1.5 kg의 압축캔을 생성하도록 하였다. 호퍼 적재량은 시뮬레이션 결과 값을 반영하여 설계되도록 무한 대로 설정하였으며, 단위는 루베(m<sup>2</sup>)으로 표시하였 다.

#### 3.3 CRS 시뮬레이션 모델링

CRS 시뮬레이션을 위한 모델링은 아래 Fig. 4와 같이 입력데이터 수집, 입력 데이터 변환, 업무로 직작성, 시뮬레이션 모델 생성 순으로 진행하였다. Fig. 5은 생성된 CRS 시뮬레이션 모델을 나타낸



•Input data acquisition

Fig. 4 Processor of CRS simulation modeling



Fig. 5 Creation of CRS simulation models speed setting

것이다. 메인컨베이어와 호퍼, 압축기 등의 CRS 주 요장치에 대한 모델생성 후 구성요소간의 위치지 정 및 상관관계 등을 정의 하였으며, 컨베이어 장 치의 속도는 구간별로 다르게 설정 하였다. 5축 FMS라인의 가공장비 1번에 가까운 컨베이어(CV1, CV2)의 속도를 높게 설정하였고, 가공장비 9번 쪽 의 컨베이어(CV5, CV6)는 속도를 낮게 설정하였다.

Fig. 6은 시뮬레이션 구성 요소간의 연결 관계 설정 및 속도 정의를 나타낸 것 이며, Table 3에서 CRS 구성요소의 속도 및 용량에 대한 입력값을 나 타내었다. 그 외 조업시간 기준 및 가공 제품별(32 종)로 각 가공 공정에서 소요되는 가공시간 및 칩 발생량에 대한 값을 입력하였다.

## 3.4 시뮬레이션 모델링 검증



Fig. 6 CRS component connection and conveyor

Table 3 CRS component input data

Equipment	No	unit		Specification	
	1, 2			100	
Main Conveyor	3, 4	Speed	mm/sec	83.3	
	5, 6	-		50	
Slope Conveyor (SCC)	1 ~ 6	Speed	mm/sec	133.3	
Hopper	1, 2	Capacity	kg	infinite	
Briquetter	1 ~ 6	Time	sec/part	Uniform (15,20)	
BQ Conveyor (BQC)	1 ~ 4	Speed	mm/sec	133.3	
Box	$1 \sim 2$	Capacity	kg	4000.0	
Truck	-	IAT	min	as any one box full	
Chip	-	Length	mm/kg	90mm/1kg	

생성된 CRS 시물레이션 모델링에 대한 검증은 OUEST에서 시뮬레이션을 실행시켜 각각의 컨베이 어별 최대 적재량 및 적재물 누적길이의 합계와, 호퍼의 최대 적재용량, 압축기에서 생산되는 압축 캔의 개당 소요시간 등이 출력되는지를 확인하였 다.

#### 3.5 CRS 시뮬레이션 실험 시나리오

CRS 시뮬레이션의 입력값은 컨베이어 기준속도 (m/min)를 총 5 종(Main Conveyor 3종, SCC 1종, BQC 1종)으로 나누어 설정하며, 압축기 처리능력



Fig. 7 Basic scenario of CRS simulation



Fig. 8 Speed relation of CRS component

(kg/hr), 호퍼 용량(kg), 트럭 적재용량(kg)으로 설정 하였다. 시나리오를 통해 획득 가능 값은 컨베이어 의 속도범위 및 압축기의 처리능력, 호퍼 및 트럭 의 저장용량등이 있으며, 컨베이어의 운용속도 및 순간최대적재량, 호퍼의 적재량 추이를 출력할 수 있다.

CRS의 메인 컨베이어를 구성하는 각 컨베이어 별 최적의 속도를 찾기 위해 Fig. 8과 같이 선행설 비(S1)부터 적정 속도 값을 도출하여 후행 설비(S2 → S4)로 연동 확장 되도록 하였다. 그 이유는 선 행설비의 영향이 후행설비 속도에 종속되어 속도 가 결정 되기 때문이다.

실험은 Table 4와 같이 총 25개의 경우의 수를 가지고 시뮬레이션을 실시하였다.

## 4. 실험결과 및 고찰

#### 4.1 CRS 컨베이어속도

Fig. 9는 설정한 시나리오를 기반으로 시뮬레이 션을 실시한 결과를 나타낸 것이다. Case A8(a)의

Scenario	Contents	Case	Details information
<b>S</b> 1		A1	CV5/6=4m/min
	CN IE IC	A2	CV5/6=3m/min
	CV3/6	A3	CV5/6=2m/min
		A4	CV5/6=1m/min
		A5	CV3/4=4m/min
			CV5/6=2m/min
		A6	CV3/4=3m/min
<b>G2</b>	CV2/4		CV5/6=2m/min
52	(CV5/6 속도기반)	A7	CV3/4=2m/min
			CV5/6=2m/min
		4.0	CV3/4=1m/min
		Ao	CV5/6=2m/min
			CV1/2=2m/min
		A9	CV3/4=2m/min
			CV5/6=2m/min
62			CV1/2=2m/min
	CV1/2 (CV3/4/5/6 속도기반)	A10	CV3/4=2m/min
			CV5/6=2m/min
33		A11	CV1/2=4m/min
			CV3/4=2m/min
			CV5/6=2m/min
		A12	CV1/2=4m/min
			CV3/4=3m/min
			CV5/6=2m/min
	Capacity (Hopper/Briquetter)	A13	BQ300 1대 추가
S4			(Al-Li 라인에만 적용)
		A14	BQ300 2대 주가
		101	(Al-Li/Al/0xx 모두석용)
S5	Only I line	A21	Line I头 가동
S6	Buffer #1	A22	Truck 1대운용
	Buffer #2		(교세시산중안 직재당) Tural: 기기 이용
		A23	funck 2네 <del>눈동</del> (Chinbox는 재질별 배출)
S7		A24	BO용량추과 시
			(Al70xx 컨베이어만 가동)
S8	S8 Briquetter 고장		고장수리시간 산출

경우에는 메인컨베이어 CV4의 이송속도가 1 m/min로 CV5의 2 m/min 보다 느려 가공장비에 칩 이 용량을 초과하여 누적됨을 알 수 있고, Case A12(b)의 경우는 메인컨베이어를 포함한 가공장비 및 호퍼, 압축기의 칩 처리상태가 양호함을 알 수

#### Table 4 The number of CRS simulation





(b)

Fig. 9 Result of CRS simulation

있다.

시뮬레이션을 실시한 결과 컨베이어의 상한 적 재용량을 초과하지 않으면서, 최대한 낮은 속도로 운용할 가능한 메인 컨베이어의 최적 속도는 Case A12의 Table 5와 같다.

Fig. 10은 Case A12의 컨베이어의 적재량 변화추 이를 나타낸 것이다. 가장 짧은 컨베이어 CV1/2의 물리적 길이 28,800 mm 대비 시뮬레이션의 최대 적재 길이는 20,000 mm이며, 각 컨베이어별 최대 용량대비 최대적재량 비율이 평균 60%이하를 유지 하고 있음을 알 수 있다.

#### 4.2 호퍼 적재량 및 압축기 적정수량

Case A12 시뮬레이션결과 칩 압축기의 처리용량 부족(150 kg 2대, 300 kg 4대)으로 호퍼의 최대 소 요체적 기준인 3,500 kg을 초과하여 칩 처리라인의

Sce	nario	Conveyo	or Speed	Max.	Load vs	Capacity
(C	ase)	No	(m/min)		(%)	
S3	A12	CV1	4		58.5	
		CV2	4		64.1	
		CV3	3		54.9	
		CV4	3		65.9	
		CV5	2		67.5	
		CV6	2		46.3	
Hopper capacity(kg) = $9,999,999$						



Fig. 10 Result of Case A12 carrying capacity

과부하현상이 나타났으며, 이를 해결하기위해 각각 의 라인에 300 kg급 칩 압축기를 1대씩 추가로 설 치하여 시뮬레이션을 재실시 하였다. 그 결과 Fig. 11과 같이 호퍼의 최대 적재량이 3,500 kg 이하로 만족함을 알 수 있다. 가공 초기에는 황삭칩의 발 생이 급격히 늘어나 호퍼에 칩의 적재량이 높아지 지만 20시간 경과시점부터 2,000 kg이하로 낮아지 며, 이후에는 평균 50%이하의 적재량이 유지됨을 알 수 있다.

Fig. 12는 시뮬레이션 결과를 바탕으로 실제 제 작 및 설치된 절삭칩 회수 처리시스템의 모습으로



Fig. 11 Result of hopper capacity



Fig. 12 Installation of chip recycling system

메인 컨베이어/슬로프 컨베이어(a), 호퍼/칩압축기 (b), 칩분리 배출모습(c), 압축된 칩의 형상(d) 등을 나타내고 있다.

## 5. 결 론

본 연구는 항공기 대형 날개 구조물인 윙립 가 공 전용 5축 FMS라인에서 발생되는 많은 양의 절 삭칩을 효율적으로 처리할 수 있는 CRS에 대한 사 전검증을 위해 QUEST<sup>®</sup>를 적용하여 가상모델을 구 축한 후 이에 대한 시뮬레이션을 수행하였고, 다음 과 같은 결론을 얻었다.

- 5축 FMS라인의 가동율에 직접적인 영향을 미치 는 CRS의 최적 구동속도 산출을 위한 시뮬레이 션을 통해 각각의 컨베이어 적정속도를 다음과 같이 산출하였다.
  - Conveyor 1, 2 = 4 m/min Conveyor 3, 4 = 3 m/min
  - Conveyor 5, 6 = 2 m/min
- 초기 설계단계에서 정의한 칩 압축기 150 kg 2 대, 300 kg 4대의 처리능력 부족으로 인한 호퍼 의 과부하 현상을 시뮬레이션을 통해 확인하였 고, 이를 보완하여 300 kg 처리용량의 압축기 2 대를 추가로 설치하여 칩 처리 능력을 검증하였

다.

3. CRS 시뮬레이션 결과를 토대로 5축 FMS라인에 Al-Li 및 Al70계열 절삭칩의 회수처리장치를 제 작 및 설치하였다.

## 후 기

이 논문은 2013년도 경남과학기술대학교 기성회 연구비 지원에 의하여 연구되었습니다.

#### REFERENCES

- 1. Schuh, G., Rozenfeld, H., Assmus, D. and Zancul, E., Process Qriented Framework to Support PLM Implementation, Computers in Industry, 59(2-3), pp. 210-218, 2008.
- Freedman, S., "An Overview of Fully Integrated Digital Manufacturing Technology", Winter Simulation Conference Proceedings, 1, pp. 281-285, 1999.
- S. D. Noh, Y. J. Park, "Material Planning Information Management for Automotive General Assembly Using Digital Factory", Transactions of th Society of CAD/CAM Engineers, Vol. 9, No. 4, pp, 325-333, 2004.
- Y. S. Kim, J. S. Yang, S.H. Han, "Design and Implementation of Multichannel Visualization Module on PC Cluster for Virtual Manufacturing", Journal of Mechanical Science and Technology, Vol. 30, No. 3, pp. 231-240, 2006.
- D. H. Moon, J. S. Lee, S.G. Baek, B. L. Zhang, Y. G. Kim, "Developing Automatic Lens Module Assembly System Using 3D Simulation", Journal of the Korea Society for Simulation, Vol. 16, No. 2, pp. 65-74, 2007.
- S. S. Song, "Structured DEVS Formalism: A Structural Modelling Method of Discrete Event Systems", Journal of the Korea Society for Simulation, Vol. 21, No. 2, pp. 19-30, 2012.
- M. S. Ko, S. C. Park, "A Study of PLC Simulation for Transport System in Virtual Environment", Transactions of the Society of CAD/CAM Engineering, Vol. 17, No. 4, pp. 274-281, 2012.
- Ph. Lequed, K. P. Smith, A. Daniélou., "Aluminum-Copper-Lithium Alloy 2050 Developed for Medium to Thick Plate," Journal of Materials Engineering and Performance, Vol. 19, No. 6, pp. 841-847, 2010.