

수중 음향센서용 전력증폭기를 위한 멀티레벨 가변전압출력 AC-DC 전원으로 설계

이창열¹, 김인동[†], 노의철¹, 문원규², 김원호³

Design of Multilevel Variable Output Voltage AC-DC Converter for Power Amplifier of Underwater Acoustic Sensor

Chang-Yeol Lee¹, In-Dong Kim[†], Eui-Cheol Nho¹, Won-Kyu Moon², and Won-Ho Kim³

Abstract - The paper proposes a new multilevel variable output voltage AC/DC Converter for power supply of power amplifiers used in underwater acoustic sensors. The proposed multilevel variable output voltage AC/DC Converter is composed of two parts. One as the input section is the high efficiency phase-shifted PWM full bridge DC-DC converter to get multiport power sources. The other as the output section is composed of two flying-capacitor 3-level DC-DC converters and a diode bridge circuit to get fast-response and multilevel variable output voltage for an envelope amplifier. Also the paper suggests the detailed circuit topology and design guideline of multilevel variable output voltage AC/DC converter. It also proposes the power balanced control method between 3-level converters and the voltage balanced algorithm for flying capacitors. Its characteristics should be verified by the detailed simulation results. It is anticipated that the proposed converter will be used very well for power amplifiers used in underwater acoustic sensors.

Keywords: underwater acoustic sensor, envelope elimination and restoration technique, envelope tracking, power amplifier, multilevel AC/DC converter, power balanced control, voltage-balanced control.

1. 서 론

해양은 많은 수중 및 해저 자원을 지니고 있으며, 이를 탐사, 발굴하는 것이 많은 경제적 이익을 가져온다. 이를 위한 해양자원이나 환경 혹은 수중의 물체를 실시간으로 지속적으로 모니터링 및 수집하고, 필요에 따라 수중장치나 장비를 제어하는 기술이 필요하다. 최근 천안함 폭침 사건에서 잘 나타나듯이 수중에서 정보를 교환할 수 있는 수중 통신 및 탐지 시스템은 군사 전략적으로도 매우 중요하다.^{[1]-[4]}

이를 위해 수중에서의 통신 및 탐지는 수중에서의 매질 특성으로 인한 통신 제약 때문에 공기 중에서 사용

하는 전파 대신에 주로 음파를 이용하여 데이터를 송·수신한다. 이를 위한 수중 음파 송신 구성도는 그림 1과 같다.

보내고자하는 음파 신호원은 변조기(Modulator)에 의해 반송파를 포함한 신호로 변조되며, 변조된 신호는 전력증폭기(Power Amplifier)에 큰 전력을 갖는 신호로 증폭되며, 증폭된 신호는 수중음향 압전 트랜스듀서(Underwater acoustic piezoelectric transducer)를 구동하여, 수중으로 음파를 송신한다.^{[2]-[4]}

전력증폭기는 송신하고자하는 신호를 큰 전력을 갖게 증폭하여 트랜스듀서를 구동하는 회로로서 음파를 수중으로 송신하기 위해 필수적인 부분이다. 전력증폭기는 신호의 왜곡 손실을 줄이기 위해 넓은 대역폭과 출력 선형성이 보장되어야 하며, 동시에 시스템의 발열과 연료 문제를 해결하기 위하여 높은 효율로 동작하여야 한다.

하지만 전력증폭기의 선형성과 효율은 트레이드 오프 관계로 둘 다 만족시키기 위한 활발한 연구가 계속되고 있다.

기존의 선형증폭기인 클래스 A, 클래스 B 증폭기는

Paper number: TKPE-2013-18-1-9 ISSN: 1229-2214

[†] Corresponding author: idkim@pknu.ac.kr, Dept. of Electrical Eng, Pukyong National University
Tel: +82-51-629-6318 Fax: +82-51-629-6305

¹ Dept. of Electrical Eng, Pukyong National University

² Dept. of Mechanical Eng., POSTECH, Pohang, Korea

³ Agency of Defence and Development, Jinhe, Korea

Manuscript received Oct. 19, 2012; accepted Nov. 25, 2012

고정전원 인가 시 고정전원의 크기와 증폭하고자 하는 정현파 신호의 포락선(Envelope)이 같은 이상적인 경우라도 이론적으로 얻을 수 있는 최대효율은 각각 50 [%]와 78.5 [%] 이다. 실제에서는 다양한 손실 때문에 0.8 내지 0.85을 곱한 만큼 감소한다. 더욱이 정현파의 피크 값이 고정전원의 크기보다 작을수록 효율은 더 작은 값을 갖게 된다.^[5]

이와 같은 문제점을 해결하기 위해 증폭기에 인가하는 전원전압을 일정한 값으로만 유지하지 않고 증폭하고자 하는 입력신호의 피크값에 따라 변동시키기 위해 가변전원을 사용하는 방식이 ET(Envelope Tracking) 기술로서 그림 2와 같다. 이 방식은 입력신호의 포락선이 변동하더라도 클래스 A 와 클래스 B 증폭기의 경우 이론적으로 얻을 수 있는 최대효율 50 [%]와 78.5 [%] 을 각각 얻을 수 있다.^[6]

그림 2에서 보이고 있는 ET기술보다 더 큰 효율을 얻을 수 있는 방식은 그림3에서 보이고 있는 EER기술(Envelope Elimination and Restoration Technique)이다.^{[7]-[8]} 이 방식은 증폭하고자 하는 입력신호의 포락선이 변동하더라도 포락선 증폭기(Envelope amplifier)와 비선형증폭기(Nonlinear amplifier)를 각각 스위칭 증폭기인 클래스 D와 클래스 E로 구현 가능하므로 소자의 스위칭 손실과 도통손이 무시 가능한 이상적인 조건에서는 효율 100%을 얻을 수 있는 방법이다. EER기술에 사용하는 포락선 증폭기의 구성회로는 대개 그림 4(a)와 같으며, 포락선 전압 V_O 를 얻기 위한 선형 레귤레이터

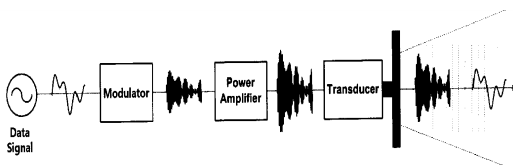


Fig. 1 Block diagram of underwater ultrasonic communication system

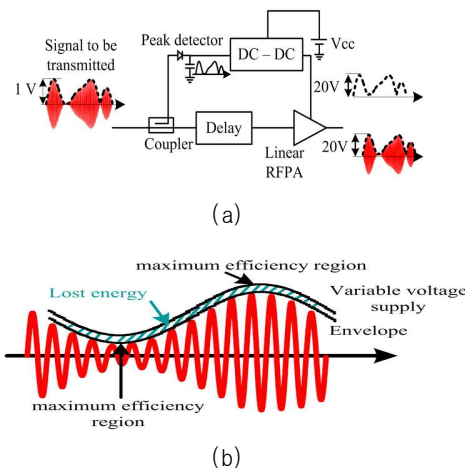


Fig. 2 Envelope tracking(ET) technique, (a) power amplifier with ET, (b) related waveforms

(Linear Regulator)에 인가하는 전원전압 V_A 는 멀티레벨 전압(Multilevel voltage)으로 그림 4(b)와 같다.

위에서 설명한 ET기술과 EER기술을 성공적으로 구현하기 위해서는 증폭하고자하는 입력신호의 포락선 전압(Envelope Voltage)의 변동을 따라가는 빠른 가변출력 전압 응답성능을 갖는 가변전원의 구현이 핵심요구조건이다. 빠른 응답특성을 갖은 가변전압전원의 구현을 위해서는 그림 2(a)와 그림4(a)에서 보는 바와 같이 DC-DC 컨버터의 적절한 토폴로지 구성과 최적 설계가 필수적이다. 이를 위한 가변전압출력용 DC-DC 컨버터 토폴로지로서 휴대폰 혹은 기지국에서와 같은 작은 용량(수십 W급)의 가변전원용 DC-DC 컨버터 토폴로지는 여러 논문에서 제시되고 있으나, 본 논문에서 목표로 하고 있는 수중음향 센서의 압전 트랜스듀서의 구동에 사용될 큰 전력용량(최대 수 kW급)의 가변전압출력용 DC-DC 컨버터는 아직 발표되지 않고 있다.

따라서 본 논문에서 수중음향 센서용 가변전압출력 멀티레벨 AC-DC 컨버터(Multilevel AC-DC converter)를 제안한다. 제안하는 가변전압출력 멀티레벨 AC-DC 컨버터는 멀티전원전압을 얻기 위한 입력단측에서의 위

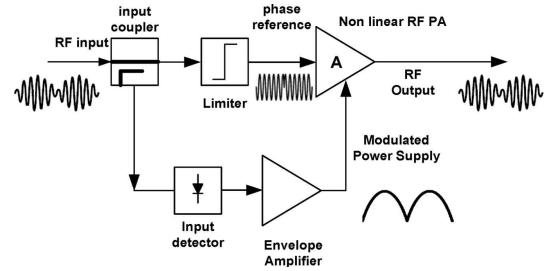


Fig. 3 Envelope Elimination and Restoration(EER) Technique

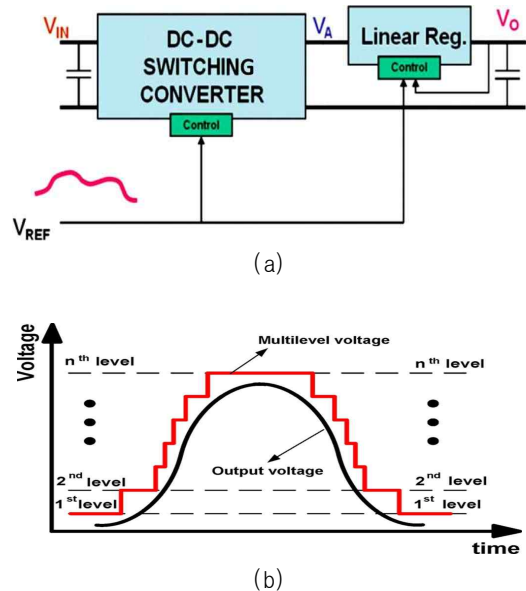


Fig. 4 (a) Configuration of envelope amplifier, (b) Multilevel source voltage V_A and amplifier output voltage V_O

상제어 풀 브리지 DC-DC 컨버터와 빠른 응답특성의 멀티레벨 가변출력전압을 얻기 위한 출력단측에서의 2개 플라잉 커패시터 3-레벨 컨버터와 1개의 다이오드 브리지로 구성되어 있다.

또한 본 논문에서는 제안한 AC-DC 컨버터의 상세 토폴로지와 설계 가이드라인을 제시하며, 출력단 3-레벨 컨버터의 취급전력의 밸런싱(Power Balancing)을 위한 제어방법과 플라잉 커패시터의 전압 밸런싱 (Voltage Balancing)을 위한 제어 알고리즘을 제시한다. 본 논문에서 제안하는 컨버터는 그림 2(a)에서의 AC-DC와 그림 4(a)에서의 AC-DC 컨버터로서 유용하게 사용하고자 한다.

2. 제안한 수중음향용 가변전압출력 멀티레벨 AC-DC 컨버터

제안한 멀티레벨 AC-DC 컨버터의 상세한 전력회로는 그림 5와 같다. 제안한 컨버터는 크게 중속 연결된 2개의 컨버터, 즉 입력단 컨버터와 출력단 컨버터로 구분할 수 있다. 즉 입력단 컨버터는 절연된 멀티 전원전압들을 얻기 위한 컨버터로 위상전이 PWM 제어 고주파 풀 브리지 회로, 고주파 절연용 멀티포트 변압기, 다이오드정류기 및 LC 필터로 구성되어 있다.^{[10]-[11]} 출력단 컨버터는 멀티레벨 가변 출력전압을 얻기 위한 컨버터로서 2개의 플라잉 커패시터 3-레벨 컨버터와 1개의 다이오드정류기로 구성되어 있다.^[9] 그림 6은 제안한 가변 전압출력 멀티레벨 AC-DC 컨버터를 사용한 EER를 위한 포락선 증폭기와 ET를 위한 전력증폭기를 보이고 있다.

제안한 멀티레벨 AC-DC 컨버터의 가변출력전압 V_{OP} 는 출력단의 플라잉 커패시터 3-레벨 컨버터로부터 얻어진다. 가변출력전압 V_{OP} 는 그림 7과 같은 파형을 갖으며, 식(1)과 같이 표현된다.

$$V_{OP}(\text{혹은 } V_{ON}) = V_{o1} + V_{o2} + V_{o3} \quad (1)$$

여기서 V_{o1} 와 V_{o2} 는 플라잉 커패시터 3-레벨 컨버터의 출력전압이며, V_{o3} 는 변압기 권선 T_{32} 의 출력전압을 다이오드 브리지 정류하여 얻은 출력전압이다. 이들 3개 전압 V_{o1} , V_{o2} , V_{o3} 의 피크값 사이의 관계는 변압기 2차 권선의 권선비에 의해 결정되며, 본 논문에서는 레벨 간의 전압차를 균등하게 하기위해 권선비에 의해 변압기 2차측의 DC 링크 전압 V_{dc1} , V_{dc2} , V_{dc3} 의 관계도 식(2)와 같이 권선비와 같은 관계를 갖는다.

$$V_{dc1} : V_{dc2} : V_{dc3} = N_{12} : N_{22} : N_{32} = 2 : 2 : 1 \quad (2)$$

출력단 플라잉 커패시터 3-레벨 컨버터의 동작 특성은 표 1과 같다^[9]. 본 논문에서는 포락선전압 (Envelope voltage)을 출력하는 DC-DC 컨버터로 사용되므로 출력전류가 항상 양의 방향으로만 흐른다. 이 때문에 플라잉 커패시터의 전압 불균형이 발생할 수 있으므로 플라잉 커패시터의 전압 밸런싱이 항상 확보되도록 스위칭 패턴이 설계되어야 한다.

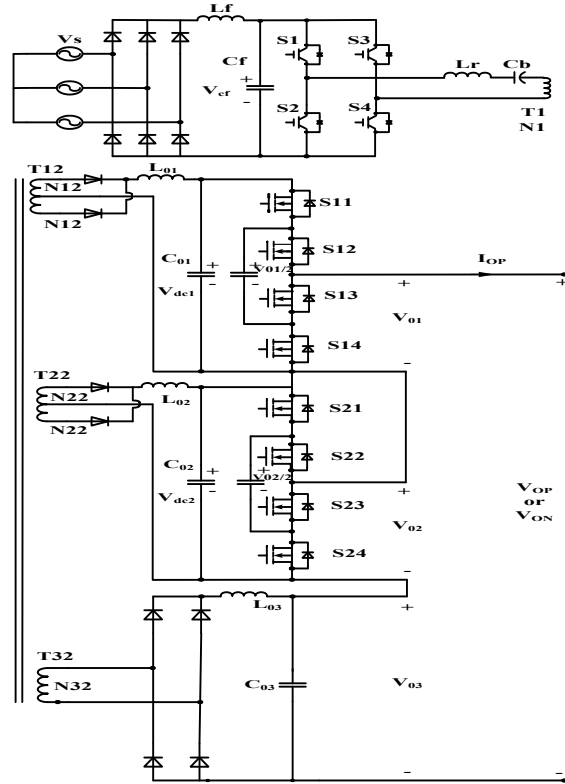


Fig. 5 Proposed multilevel AC-DC converter to supply the source voltage of envelope amplifier or power amplifier for underwater piezoelectric ultrasonic transducers

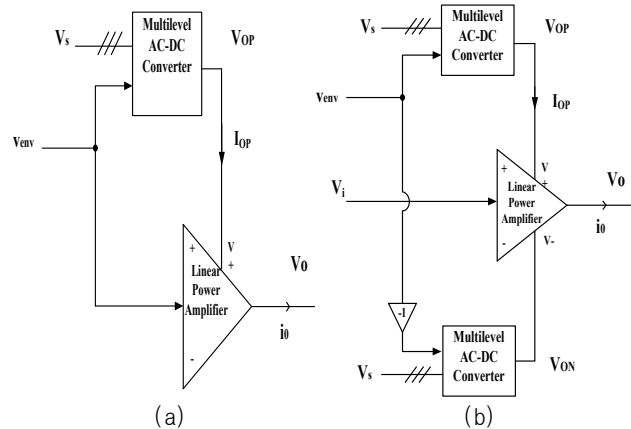


Fig. 6 Variable output voltage multilevel AC-DC converter, (a) Envelope amplifier with EER, (b) power Amplifier with ET

Table 1 Switching states and output voltage levels of flying capacitor 3-level converter (FV : Full voltage, HV: Half voltage)

Switching state	S ₁	S ₂	S ₃	S ₄	Output voltage Level	Flying Capacitor
FV	ON	ON	OFF	OFF	V _{dc*/2}	No
HV-Charging	ON	OFF	ON	OFF	0	Charging
HV-Discharging	OFF	ON	OFF	ON	0	Discharging
Zero	OFF	OFF	ON	ON	-V _{dc*/2}	No

출력단 회로에서 레벨 간 전압차가 균등하며 3-레벨 컨버터간의 전력분담이 균등하게 제어할 경우에 있어서 출력전압 V_{o1}과 V_{o2}를 출력하는 2개의 3레벨 컨버터 부와 출력전압 V_{o3}을 출력하는 1개의 다이오드 브리지가 담당하는 전력을 구하기 위해 출력전류 i_o를 그림 7에서의 V_{env}와 같은 파형이라 가정한다. 이때 출력전류 i_o는 식(3)와 같이 표현되며, V_{op}의 기본파성분은 식(4)와 같이 표현된다.

$$i_o(t) = |I_o \sin(\omega t)| \quad (3)$$

$$v_{op,1}(t) = |V_{op} \sin(\omega t)| \quad (4)$$

식(3)과 식(4)에서 V_{op}와 I_o는 각각 전압 전류 진폭의 최대값이다. 또한 제안한 가변전압출력 멀티레벨 AC-DC 컨버터의 출력 P_{tot}을 구하면 식(5)와 같다.

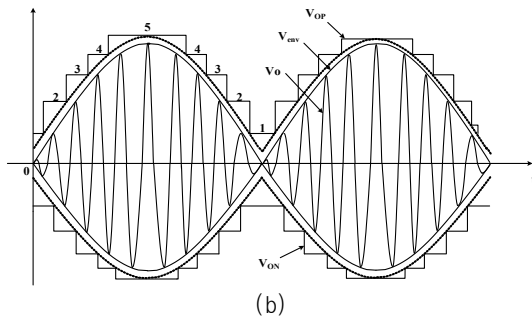
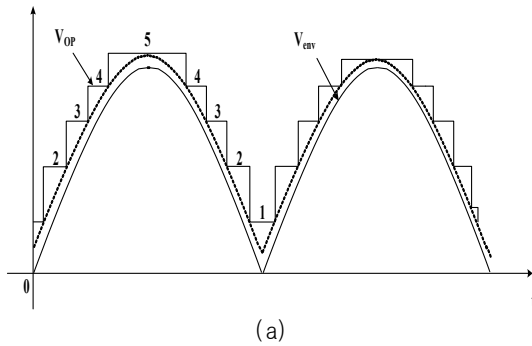


Fig. 7 Multilevel output voltage V_{OP}, envelope voltage V_{env}, and amplifier output voltage V_O, (a) related to Fig. 6(a), (b) to Fig. 6(b)

Table 2 Design spec of proposed multilevel AC-DC converter

Source voltage	AC 220[V], 3φ, 60[Hz]
Output power	P _{V_{OP-pk}} = 2.4[kW], P _{V_{OP-av}} = 1.2[kW]
Output voltage	V _{op} = 160[V _{pk}], V _o = 150[V _{pk}]
Output current	I _{op} = I _o = 15[A _{pk}]
Bandwidth	BW = 40[kHz]
Control method	Phase shift PWM Control Power balancing control Voltage balancing control Full bridge switching freq. f _{sw} = 50[kHz]

$$P_{tot} = \frac{1}{T} \int_0^T i_o(t)v_{op,1}(t)dt = 0.5 V_{op}I_o \quad (5)$$

한편 다이오드 브리지의 출력전압 V_{o3}은 제안한 AC-DC 컨버터의 최대 출력전압 V_p의 1/5과 항상 같으므로

$$\begin{aligned} P_{Vo3} &= \frac{1}{T} \int_0^T i_o(t)(V_{op}/5)dt \\ &= \frac{2}{5\pi} V_p I_p = 0.127 V_{op}I_o \end{aligned} \quad (6)$$

따라서 4장에서 설명하는 것과 같이 V_{o1}과 V_{o2}를 출력하는 2개의 플라잉 커패시터 3-레벨 컨버터가 부담하는 전력을 균등하게 하는 스위칭 발생방법을 사용하면 2개의 컨버터가 부담하는 출력전력 P_{v01}과 P_{v02}는 서로 같으므로 다음과 같이 구할 수 있다.

$$P_{Vo1} = P_{Vo2} = (P_{tot} - P_{Vo3})/2 = 0.186 V_{op}I_o \quad (7)$$

위에서 구한 전력분담에 따라 변압기 2차권선, 3-레벨 컨버터, 다이오드 브리지 등을 설계해야 한다.

3. 가변전압출력 멀티레벨 AC-DC 컨버터의 전력회로 설계

3.1 가변 AC-DC 컨버터 전력회로 및 설계사양

표 2는 가변 출력전압 멀티레벨 AC-DC 컨버터의 설계사양이다. 본 가변 AC-DC 컨버터의 정격전류는 I_{op} = 15[A_{pk}], 정격출력전압 V_{op} = 160[V_{pk}]이며, 정격 출력은 P_{V_{OP-pk}} = 2.4[kW] 이다.

3.2 입력전압 변동에 대한 듀티 사이클 제어

입력 전원전압 변동에 관계없이 출력전압의 레벨 간 전압차를 일정하게 하기위해 변압기 2차측 정류 전압을 일정하게 제어해야 한다. 이를 위해 변압기 2차측 정류

전압 V_{dc1} 을 권선비 N_{12}/N_1 , 듀티 사이클 D , 입력단 DC 링크전압 V_{C_f} 로 표현하면 식(8)과 같다. 그림 8은 입력 전원전압 변동에 따른 듀티 사이클 D 과 이때의 출력전압 V_{dc1} 을 나타낸다.

$$V_{dc1} = \frac{N_{12}}{N_1} D V_{C_f} \quad (8)$$

입력 전원이 3상이므로 필터 전류가 연속일 때 입력단 필터 커패시터 전압 V_{C_f} 는,

$$V_{C_f} = \frac{3\sqrt{2}}{\pi} V_{L-L} \quad (9)$$

전류가 불연속일 때 입력단 필터 커패시터 전압 V_{C_f} 는 $V_{C_f} = \sqrt{2} V_{L-L}$ 이므로,

$$\frac{3\sqrt{2}}{\pi} V_{L-L} < V_{C_f} < \sqrt{2} V_{L-L} \quad (10)$$

입력전원변동을 10 [%]로 가정하면,

$V_s = 220 [V] \pm 10\%$ 이므로 입력전압 변동 범위는 $267 [V] < V_{C_f} < 342 [V]$ 이다. 그림 8에서 보는 바와 같이 입력전압의 변동에 관계없이 출력전압을 원하는 값으로 제어하기 위해서는 가변 DC-DC 컨버터의 듀티 사이클(D)를 적절하게 제어해야 한다. 본 설계에서 최악조건인 설계 동작점은 그림 8에서의 입력전압이 $220-10\% [V]$ 이며, DC 링크 필터전류가 연속일 때

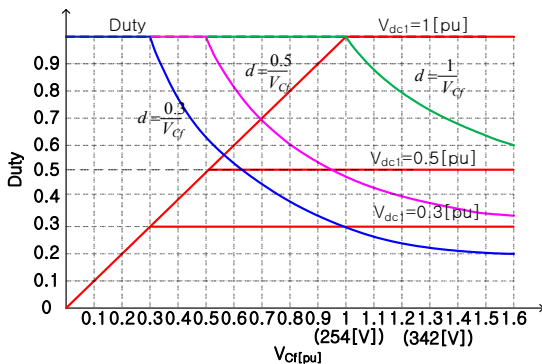


Fig. 8 Duty cycle(D) and output voltage(V_{dc1}) as a function of source voltage

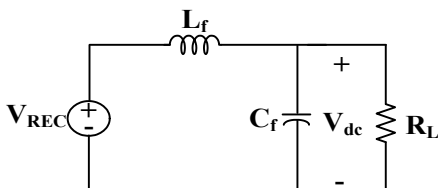


Fig. 9 Equivalent circuit of input dc link LC filter

$V_{C_f} = 267 [V]$ 인 점으로서 이때의 듀티 사이클 $D = 0.95$ 이다.

3.3 입력필터 인덕터 L_f 와 커패시터 C_f 의 설계

평탄한 DC전압을 공급하기 위해서는 그림 9에서 정류기의 출력전압 V_{REC} 의 고조파 성분이 필터 커패시터 C_f 로 흐르게 해야 한다. 정류기 출력전압 V_{REC} 를 푸리에 시리즈 전개하면 다음과 같다.^[12]

$$V_{REC} = 1.35 V_{L-L} \left(1 + \frac{2}{35} \cos 6\omega t - \frac{2}{143} \cos 12\omega t + \dots \right) \quad (11)$$

전류의 고조파성분이 필터 커패시터로 흐르게 해야 하므로 다음의 조건을 만족해야 한다.

$$\frac{1}{n\omega C_f} \ll R_L \quad (12)$$

필터 인덕터 전류에서 가장 낮은 고조파 성분은 $n = 6$ 이며, 필터 커패시터 후단의 효율을 0.9라 하면,

$$R_L = \frac{V_{dc}^2}{P_o/\eta} = \frac{267^2}{2.4 [kW]/0.9} = 26.7 [\Omega] \quad (13)$$

$$C_f \gg \frac{1}{n\omega R_L} = \frac{1}{6 \times 2\pi \times 60 \times 26.7} \approx 16.6 [\mu F] \quad (14)$$

위의 값보다 80배 큰 C_f 값을 고려하면 $C_f = 80 \times 16.6 [\mu F] = 1328 [\mu F]$ 이므로 구입이 용이한 $1200 [\mu F]$ 을 선정한다.

출력단의 n 차 고조파성분은 L_f 와 C_f 의 임피던스 전압분배에 의해 결정되며, 리플전압의 대부분은 최저고조파인 6고조파 성분이므로 리플율(Ripple Factor : RF)은 식 (15)과 같다.

$$RF = \frac{V_{ac}}{V_{dc}} \approx \frac{V_{6h}/\sqrt{2}}{V_{dc}} \cdot \frac{1}{|(12\pi f)^2 L_f C_f - 1|} \quad (15)$$

리플율을 $RF = 0.01$ 로 설정하면,

$$L_f = \frac{5.04}{(12\pi f)^2 C_f} = 0.8 [mH] \quad (16)$$

한편 3상 전파 다이오드 정류기에서 출력 전류 연속을 위한 출력필터의 임계 인덕턴스 값 L_c 는 25 [%] 이하와 3상 전파정류($k = 6$)에서

$$L_C = \frac{R_L}{3\pi k(k^2 - 1)f} = 0.9 [mH] \quad (17)$$

따라서 3상 전파정류 출력 필터의 인덕턴스 L_f 를 $1[mH]$ 로 선정한다.

정격부하에서 필터 인덕터의 평균전류 I_{dc} 는 DC-DC 컨버터와 3-레벨 컨버터의 전체효율을 $\eta = 0.9$ 로 가정하면,

$$I_{L_f,av} = \frac{P_o/n}{V_{dc}} = \frac{2.4[kW]/0.9}{267[V]} = 10 [A] \quad (18)$$

정격과 전류리플성분의 최대값 10 [%]를 고려하면 인덕터의 포화 전류값 $I_{L_f,sat}$ 는, $I_{L_f,sat} = I_{L_f,av} \times 1.1 = 11 [A]$ 이다.

3.4 변압기의 설계

3.4.1 변압기 권선비의 설계

DC 링크 전압 V_{C_f} 와 V_{dc1} 의 관계는 IGBT와 Schottky 다이오드의 온 전압강하를 무시하면 식 (19)과 같다.

$$V_{dc1} = \frac{N_{12}}{N_1} D V_{C_f} \quad (19)$$

본 설계에서 변압기의 입력단은 권선 1개, 출력단은 중간 탭 권선(center-tapped winding) 3개로 구성되어 있으며, 변압기 2차측 다이오드 정류기 출력단의 평균전압 V_{dc1} , V_{dc2} , V_{dc3} 는 각각 $64[V_{dc}]$, $64[V_{dc}]$, $32[V_{dc}]$ 를 출력한다. V_{dc} 전압의 최소값은 $V_{C_f,min} = 267 [V_{dc}]$ 이고, 듀티 사이클 D 가 최대값 $D_{max} = 0.95$ 일 때 최대 $V_{dc1,max} = 64 [V_{dc}]$ 를 얻기 위한 변압기의 권선비 $N1/N2$ 는

$$\frac{N_1}{N_{12}} = \frac{D_{max} V_{C_f,min}}{V_{dc1,max}} = \frac{0.95 \times 267 [V]}{64 [V]} = 3.96 \quad (20)$$

따라서 변압기의 권선비는,

$$N_1 : N_{12} : N_{22} : N_{32} = 8 : 2 : 2 : 1 \text{ 로 한다.}$$

3.4.2 변압기 용량의 설계

변압기 2차측의 다이오드 정류회로, LC 필터, 3-레벨 컨버터 이루어진 회로의 전체 효율 η 을 0.95로 가정하면, 변압기 T_{12} 권선의 출력 P_{T12} 은 식 (7)을 사용하여 식 (21)와 같이 표현된다.

$$P_{T12} = P_{Vo1}/\eta = 0.186 V_{op} I_o / \eta = 470 [VA] \quad (21)$$

3-레벨컨버터가 전력균등분담 제어알고리즘에 의해 제어되므로 변압기 T_{22} 권선의 전력 P_{T22} 도 T_{12} 의 전력

P_{T12} 와 같다. 또한 다이오드 브리지와 LC 필터의 전체 효율을 0.98이라 가정 하에 변압기 권선 T_{32} 의 출력 P_{T32} 을 구하면,

$$P_{T32} = P_{Vo3}/\eta = 0.186 V_{op} I_o / \eta = 311 [VA] \quad (22)$$

변압기 1차권선의 입력은 변압기 효율 η 을 0.98로 가정하면

$$P_{T1} = (P_{T12} + P_{T22} + P_{T32})/\eta = 1277 [VA] \quad (23)$$

센터탭을 갖는 2개의 2차권선 중 1개 권선의 전압 실효치 $V_{2,rms}$ 는 정의식에 따라

$$\begin{aligned} V_{2,rms} &= \sqrt{\frac{1}{T} \int_0^T V_2^2 dt} \\ &= \sqrt{\frac{1}{T} \int_0^{DT} (N_{12}/N_1 V_{C_f})^2 dt} \\ &= (N_{12}/N_1) V_{C_f} \sqrt{D} = 65.1 [V_s] \end{aligned} \quad (24)$$

센터탭 2차 권선에서 한 상의 전류 실효치 $I_{2,rms} / ph$ 는 다음과 같다.

$$I_{2,rms}/ph = \frac{P_{T12}/2}{V_{2,s}} = 3.6 [A_{rms}] \quad (25)$$

마찬가지 방법으로 변압기 2차권선 T_{22} 와 T_{32} 의 실효치 전압, 전류를 계산한다.

또한 변압기 1차 권선에서의 전압 실효치는

$$V_{1,rms} = V_{C_f} \sqrt{D} = 267 \sqrt{0.95} = 260.2 [V_{rms}] \quad (26)$$

변압기 1차 권선에서의 전류 실효치는

$$I_{1,rms} = \frac{P_{T1}}{V_{1,s}} = \frac{1277 [VA]}{260.2 [V_s]} = 4.9 [A_{rms}] \quad (27)$$

3.5 출력필터 인덕터 L_o 의 설계

그림 10에서처럼 출력단의 필터 인덕터 L_o (L_{o1} , L_{o2} , L_{o3})의 전류리플은 듀티 사이클이 $D = 0.5$ 에 접근함에 따라 점점 커지며, $D = 0.5$ 일 때 출력전류 리플이 가장 크다. 입력전압이 $220 + 10\% [V]$ 일 때 즉 $V_{C_f} = 342 [V]$ 일 때 식(19)에 의해 $V_{dc1} = 64 [V]$ 을 얻기 위한 듀티 사이클은 $D = 0.7$ 이다. 이때 출력필터 인덕터 전류 I_{L_o} 의 첨두 대 첨두(Peak to peak) 리플을 정격전류의 30 [%]로 가정하면, 출력필터 인덕터

의 전압식 $L_{o1}\Delta I_{Lo1}/\Delta t = V_{dc1}$ 으로부터,

$$L_{o1} = \frac{V_{dc1} \times \Delta t}{\Delta I_{Lo1}} = 87 [\mu H] \quad (28)$$

따라서 출력필터 인덕터는 $L_o = 87 [\mu H]$ 로 한다.

3.6 출력필터 커패시터 C_o 의 설계

본 논문에서 제안하는 컨버터의 부하는 일정전력을 출력하는 부하가 아니라 실제 큰 맥동전력을 출력하는 부하이므로, 출력단 필터 인덕터의 리플전류가 아닌 부하 전류를 고려하여 C_o (C_{o1} , C_{o2} , C_{o3}) 값을 결정해야 한다. 식(3)으로부터 $i_o(t) = |I_o \sin(2\pi ft)|$ 에서 DC 성분을 제외한 제1고조파성분을 구하면

$i_{o1}(t) = 4I_o/(3\pi) \sin(2\pi(2f)t)$ 이다. 다른 고조파성분을 무시하고 제1고조파성분만을 고려한 필터커패시터에서의 전압 리플 ΔV_{Co1} 를 최대 출력전압의 1[%]로 설정하며, 동작주파수를 $f = 5 [kHz]$ 로 가정하면 C_{o1} 은 다음식과 같다.

$$C_{o1} = \frac{4I_o/(3\pi)}{\omega \Delta V_{Co1}} = 317 [\mu F] \quad (29)$$

따라서 출력단 필터 커패시터의 커패시턴스로 $C_{o1} = 340 [\mu F]$ 로 선정한다.

한편 L_{o1} 와 C_{o1} 로 구성된 출력단 필터의 공진주파수를 구하면

$$f_o = \frac{1}{2\pi \sqrt{L_{o1} C_{o1}}} = 0.96 [kHz] \quad (30)$$

3.7 DC 블로킹 커패시터 C_b 의 설계

DC 블로킹 커패시터 C_b 는 풀 브리지 인버터의 비대칭 동작 혹은 소자특성의 불균형에 의한 고주파 변압기의 포화를 방지하기 위해 필요하다. DC 블로킹 커패시터는 정상상태에서 항상 인버터의 비대칭 동작 혹은 소자특성의 불균형에 의한 직류 전압 성분과 정상 부하 전류에 의한 교류 전압 성분을 갖는다. 그림 11에서처럼 정격부하에서 반주기 동안의 변압기 1차측 전류 I_1 에

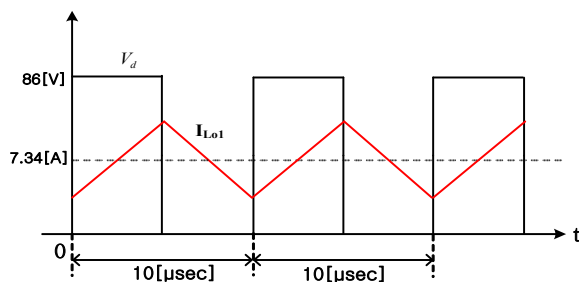


Fig. 10 Output diode voltage V_d and current I_{Lo1}

의한 블로킹 커패시터의 전압 변동분 ΔV_{Cb} 을 DC링크 전압 $V_{Cf} = 267 [V]$ 의 10%로 설정한다. $D = 0.95$ 에서 부하와 변압기 1차측 전류 관계는 식(31)과 같다.

$$I_1 = \frac{P_{T1}}{V_{Cf} \sqrt{D}} = 4.9 [A] \quad (31)$$

이때 DC 블로킹 커패시터의 C_b 는 다음 식을 사용하여 구하면

$$C_b = i_{CB} \frac{\Delta t}{\Delta V_{CB}} = \frac{I_1 DT/2}{\Delta V_{CB}} = 1.7 [\mu F] \quad (32)$$

DC 블로킹 커패시터의 리플 전류성분 I_{Cb} 는 $I_{Cb} = I_1 = 4.9 [A]$ 이다. 따라서 DC 블로킹 커패시터로서 커패시턴스는 $3 [\mu F]$, 리플전류는 $8 [A]$, 전압정격은 $40 [V]$ 이상인 교류 커패시터를 선정한다.

4. 가변전압출력 멀티레벨 컨버터의 제어회로 설계

4.1 전력증폭기용 가변 출력전압 멀티레벨 AC-DC 컨버터의 기동/정지 시퀀스

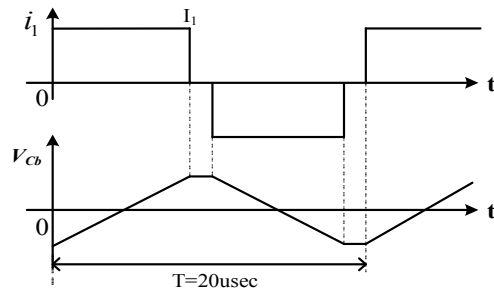


Fig. 11 Transformer primary current i_1 and DC blocking capacitor voltage V_{Cb}

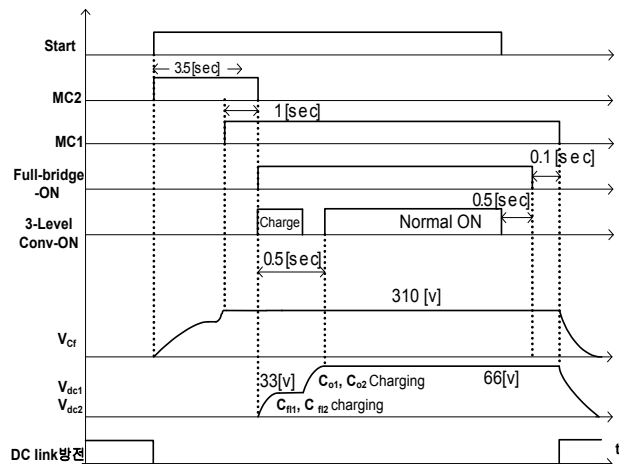


Fig. 12 Start/ stop sequences of the proposed multilevel AC-DC converter

제안하는 멀티레벨 AC-DC 컨버터를 제어하기 위한 기동 및 정지 시퀀스 제어의 타이밍 다이어그램을 그림 12에 나타내었다. 기동 방법은 기동스위치에 의한 기동 신호(Start)로부터 MC2와 MC1의 동작에 의해 DC 링크 커패시터를 충전한다. 이어서 고주파 풀 브리지 인버터가 PWM 스위칭 동작을 개시하여 출력단 DC 링크 전압 V_{dc1} , V_{dc2} , V_{dc3} 을 확립한다. 시간지연 후 3-레벨 컨버터 ON지령에 의해 3-레벨 컨버터가 스위칭 동작을 개시하며, 전체 시스템이 전력증폭기용 AC/DC 컨버터로 동작을 시작한다. 전체 컨버터의 정지 동작은 앞에서 설명한 기동 동작과 반대 순서로 진행된다.

4.2 Phase-shift PWM 풀 브리지 DC-DC 컨버터 제어

최종 출력단에 5-레벨 가변 출력전압을 얻기 위해 3-레벨 컨버터 2세트와 한 세트의 다이오드 정류기를 직렬 연결한다. 이를 위해 서로 전기적으로 절연되어 있으며, 부하와 전원변동에 관계없이 일정한 전압을 유지하는 전압원을 구현하기 위해 본 논문에서는 그림 5와 같은 위상천이 PWM 풀 브리지 DC-DC 컨버터를 사용하며, 변압기 2차측을 3개의 권선으로 구성하여 3개의 전압원을 얻고 있다. 이를 제어하기 위한 전압 제어 블록 다이어그램은 그림 13과 같으며, 전달함수로 모델링한 제어 블록 다이어그램은 그림 14과 같다.

실제 제어되는 전압은 3-레벨 컨버터의 입력전압인 V_{dc2} 이며, 나머지 전압 V_{dc1} , V_{dc3} 는 3개 변압기 출력권선의 크로스 커플링에 의해서 제어된다. 위상천이 PWM 풀 브리지 DC-DC 컨버터의 출력전압을 제어하기 위해 V_{dc2}

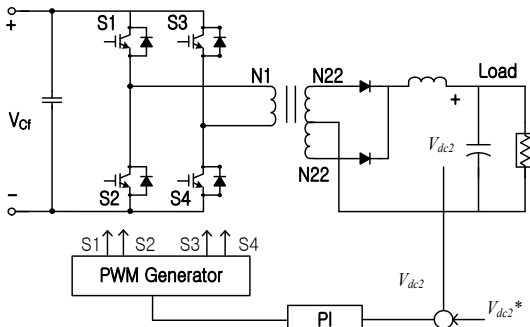


Fig. 13 Control block diagram of phase shift PWM full bridge DC-DC converter

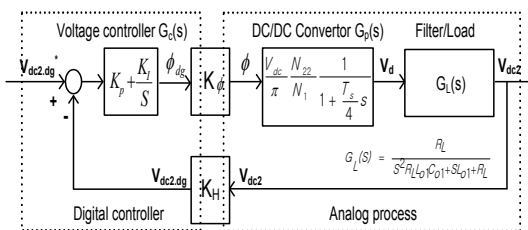


Fig. 14 Transfer function modelled voltage control block diagram of phase-shifted full bridge PWM converter

를 선정 한 이유는 그림 20의 전력균등제어에서 낮은 출력전압 발생 시 레벨1과 레벨 2사이에만 레벨 변화가 있을 시 V_{dc1} 전압은 변동이 없는 반면 V_{dc2} 는 부하상태를 반영하여 전압변동이 있으므로 V_{dc2} 를 대표 변수로 검지하여 출력전압 V_{dc1} , V_{dc2} , V_{dc3} 를 동시에 제어한다.

4.3 5-레벨 가변전압 출력 DC-DC 컨버터 제어

최종출력으로 5-레벨 가변전압을 얻기 위한 2대의 플라잉 커패시터 3-레벨 컨버터의 스위칭 신호 발생 블록 다이어그램은 그림 15와 같다. 그림에서 보는 것처럼 출력전압 명령치 V_{env*} 와 기준전압 V_{ref1} , V_{ref2} , V_{ref3} , V_{ref4} 로부터 비교기(Comparator)에 의해 출력 전압 명령치 레벨을 확인하는 디코드 신호를 표 3과 같이 얻는다. 이 디코드 신호를 입력받아 스위칭 패턴 발생부 (Switching Pattern Generator)에서 그림 16과 같은 동작알고리즘을 사용하여, 그림 18과 같은 컨버터 출력파형을 얻는다.

스위칭 패턴 발생부의 동작 알고리즘은 그림 16의 흐름도에서와 같이 상승/하강모드 동작과 충전/방전모드 동작으로 구성되어 있다. 상승/하강모드 동작은 2대의 플라잉 커패시터 3-레벨 컨버터의 전력균등분담제어를 위해 사용되며, 충전/방전모드 동작은 플라잉 커패시터의 전압 밸런싱 제어를 위해 사용되고 있다.

4.3.1 제안한 전력 균등분담 제어(Power balanced control)

표 1에서 보는바와 같이 플라잉 커패시터 3-레벨 컨버터는 출력전압을 발생시키는 스위치 온/오프상태에 따라 크게 4개 동작 모드로 나눌 수 있다. 출력전압이 입력 DC 전압 과 같은 FV 모드, 입력 DC 전압의 반값을 출력하는 HV모드, 출력전압 이 영인 Zero 모드로 나눌 수 있으며, HV 모드는 플라잉 커패시터(Flying capacitor)를 충전 및 방전하느냐에 따라 HV-Charging 모드와 HV-Discharging 모드로 나눈다.

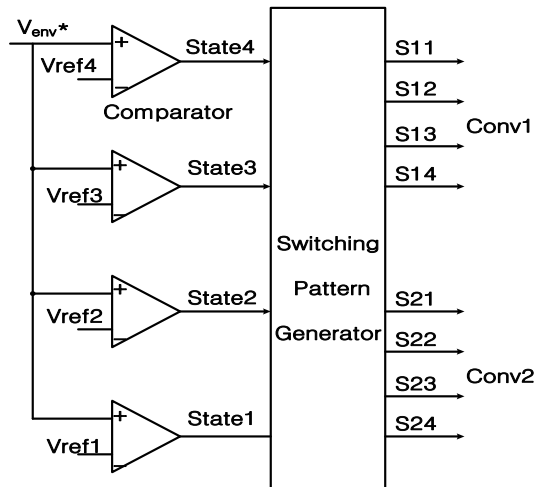


Fig. 15 Switching signal generation block diagram of proposed 5-level DC-DC converter

Table 3 Decoded signals of output levels of 5-level converter according to the magnitude of envelope voltage ($V_{ref4} > V_{ref3} > V_{ref2} > V_{ref1}$)

Comparator outputs	Output voltage levels					Comments
	Level 1	Level 2	Level 3	Level 4	Level 5	
State1 ($V_{env} > V_{ref1}$)	0	1	1	1	1	If ($V_{env} > V_{ref}$) Level*=1 else Level*=0
State2 ($V_{env} > V_{ref2}$)	0	0	1	1	1	
State3 ($V_{env} > V_{ref3}$)	0	0	0	1	1	
State4 ($V_{env} > V_{ref4}$)	0	0	0	0	1	

본 논문에서는 5-레벨 출력을 얻기 위해 2대의 3-레벨 컨버터를 직렬 연결하여 사용하므로 각 컨버터가 갖고 있는 동작모드를 조합하는 방식에 따라 3-레벨 컨버터가 분담해야하는 전력이 결정된다.

출력전압 제어알고리즘이 간단하고 이해가 용이한 방식은 그림 17에서 제안하는 방식으로 각각의 3-레벨 컨버터가 분담하는 전력이 서로 다른 전력불균등제어 방식이다.

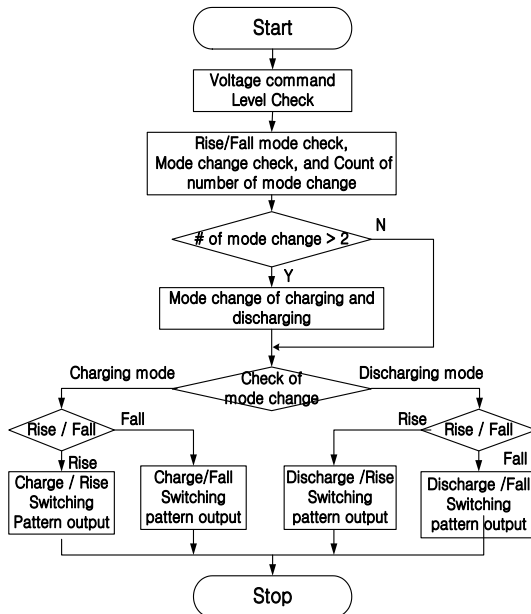


Fig. 16 Operation algorithm of switching pattern generator

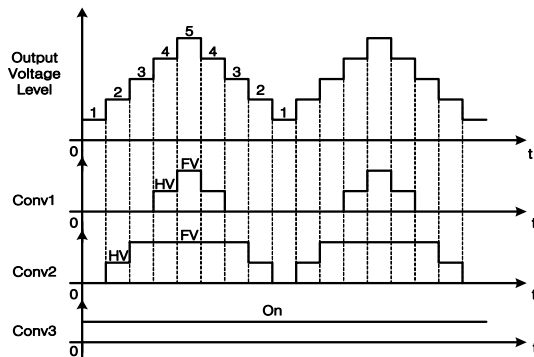


Fig. 17 Converter output voltage waveforms of power unbalanced control method

Table 4 Simulation conditions of proposed multilevel AC-DC converter

Source voltage	$AC\ 220[V],\ 3\phi,\ 60[Hz]$
Output power	$P_{V_{OP}pk} = 2.4[kW],\ P_{V_{OP}av} = 1.2[kW]$
Output voltage	$V_{op} = 160[V_{pk}],\ V_o = 150[V_{pk}]$
Output current	$I_{op} = I_o = 15[A_{pk}]$
Signal freq.	$f_T = 20[kHz]$ (Full-rectified wave)
switching freq.	$f_{sw} = 50[kHz]$

그림 18에서 제안하는 방식은 각 3-레벨 컨버터가 전력을 균등하게 담당하는 방식으로 출력전압제어 알고리즘은 상대적으로 그림 16과 같이 더 복잡하나, 같은 전력용량의 2대의 컨버터를 설계 제작하면 되므로 시스템 설계/제작/운영관점에서는 더 유리하다. 따라서 본 논문에서는 제안하는 전력균등분담제어를 사용하여 5-레벨 가변전압을 출력한다.

4.3.2 제안한 전압 밸런싱 제어(Voltage balancing control)

전력균등분담제어를 하고 있는 상황에서도 플라잉 커패시터의 전압 밸런싱을 위해 HV 모드 선정 시 충전 모드(Charging mode)와 방전 모드(Discharging mode)를 적절히 교대로 선정하여 플라잉 커패시터의 전압을 일정하게 유지해야 한다. 물론 FV 모드와 Zero 모드는 플라잉 커패시터의 충전/방전과 무관하므로 고려 할 필요가 없다. 본 논문에서 제안하는 전압 밸런싱제어 방식은 그림16의 스위칭 패턴 발생부의 동작 알고리즘에서 보는 바와 같이 상승모드에서 하강모드로 모드 변경 혹은 하강모드에서 상승모드로 모드 변경 횟수를 누적 계산하여, 모드 변경 횟수가 2번 일어날 때마다 충전모드와 방전모드를 교대로 변경하는 알고리즘을 사용하여 플라잉 커패시터의 전압 밸런싱을 유지한다.

5. 시뮬레이션

가변전압출력 멀티레벨 AC-DC 컨버터의 시뮬레이션

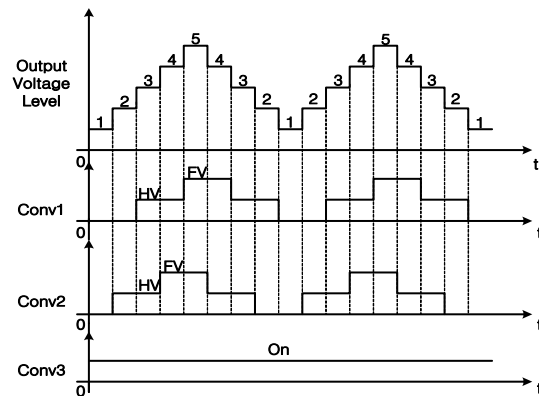


Fig. 18 Converter output voltage waveforms of proposed power balanced control method

조건은 표 4와 같으며, 증폭 신호는 전파 정류된 파형으로 주파수는 $f_T = 20 [kHz]$ 이다.

그림 19는 멀티레벨 컨버터의 출력전압 V_{op} 와 포락선 증폭기의 출력전압 V_o 를 보이고 있다. 또한 그림 20은 멀티레벨 컨버터의 출력전압 V_{op} 와 포락선 증폭기의 출력전압 V_o , 3레벨 컨버터 출력전압 V_{o1} , 3레벨 컨버터 출력전압 V_{o2} , 포락선증폭기의 Drop-out 전압 V_{drop} 를 보이고 있다. 그림19와 20에서 보는 것처럼 제안한 멀티레벨 컨버터와 이를 이용한 포락선 증폭기가 안정적으로 동작하고 있음을 볼 수 있다.

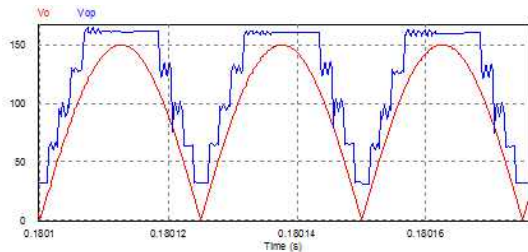


Fig. 19 Output voltage V_{op} (blue) of the multilevel AC-DC converter and V_o (red) of the envelope amplifier

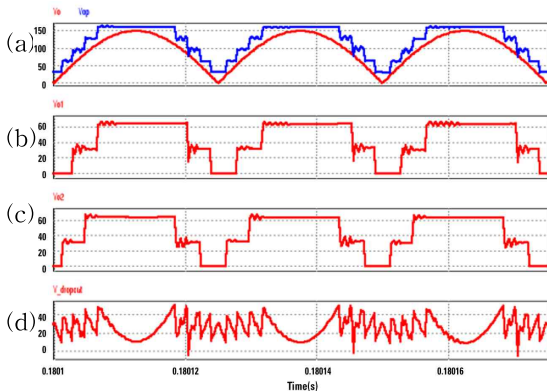


Fig. 20 Output voltages, (a) V_{op} (blue) of the multilevel AC-DC converter and V_o (red) of the envelope amplifier, (b) V_{o1} of the 3-level converter1, (c) V_{o2} of the 3-level converter2, (d) drop-out voltage V_{drop} of the envelope amplifier

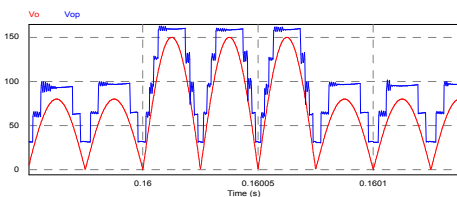


Fig. 21 Output voltage V_{op} (blue) of the multilevel AC-DC converter and V_o (red) of the envelope amplifier during the output voltage command change $80 [V] \rightarrow 150 [V] \rightarrow 80 [V]$ of the envelope amplifier

그림 21과 22는 증폭기 출력전압의 명령치가 $80 [V] \rightarrow 150 [V] \rightarrow 80 [V]$ 와 같이 변동할 시 멀티레벨 컨버터의 출력전압 V_{op} 와 포락선 증폭기의 출력전압 V_o , 3레벨 컨버터 출력전압 V_{o1} , 3레벨 컨버터 출력전압 V_{o2} 를 보이고 있다. 그림에서 보는 바와 같이 출력전압 명령치가 급변하더라도 출력전압이 명령치를 잘 추종함을 볼 수 있으며, 플라잉 커패시터 3-레벨 컨버터 사이에 전력 균등분담 제어 동작이 잘 되고 있을 볼 수 있다.

그림 23은 증폭기 출력전압변동($80 [V] \rightarrow 150 [V]$) 시 멀티레벨 컨버터의 출력전압 V_{op} 와 포락선 증폭기의 출력전압 V_o , 3레벨 컨버터 출력전압 V_{o1} , 3-레벨 컨버터 플라잉 커패시터 전류 I_{fl} , 플라잉 커패시터 전압 V_{fl} 를

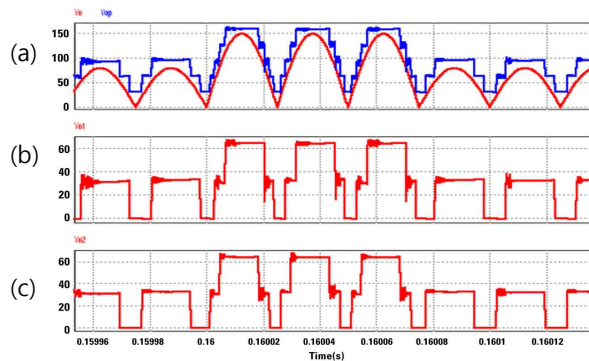


Fig. 22 (a) Output voltage V_{op} (blue) of the multilevel AC-DC converter and V_o (red) of the envelope amplifier during the output voltage command change $80 [V] \rightarrow 150 [V] \rightarrow 80 [V]$ of the envelope amplifier, (b) output voltage V_{o1} of the 3-level converter1, (c) V_{o2} of the 3-level converter2

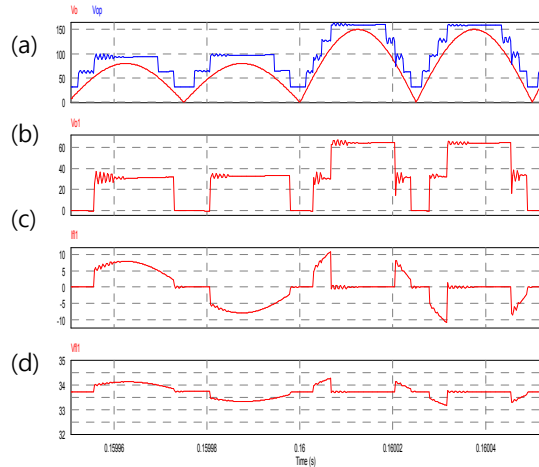


Fig. 23 (a) Output voltage V_{op} (blue) of the multilevel AC-DC converter and V_o (red) of the envelope amplifier during the output voltage command change $80 [V] \rightarrow 150 [V]$ of the envelope amplifier, (b) output voltage V_{o1} of the 3-level converter1, (c) flying capacitor current I_{fl} , (d) flying capacitor voltage V_{fl}

보이고 있다. 그림에서 보는 것처럼 플라잉 커패시터 3-레벨 컨버터 내에 전압 밸런싱 제어 동작이 잘 되고 있음을 볼 수 있다.

그림 24는 가변전압출력 멀티레벨 컨버터를 기동할 시 관련 커패시터 충전전압들로서, DC link 전압 V_{Cf} , 3레벨 컨버터 입력전압 V_{dc1} , 플라잉 커패시터 전압 V_{fl1} , 3-레벨 컨버터 입력전압 V_{dc2} , 플라잉커패시터 전압 V_{fl2} , 멀티레벨 컨버터 출력전압 V_{op} 를 보이고 있다. 그림에서

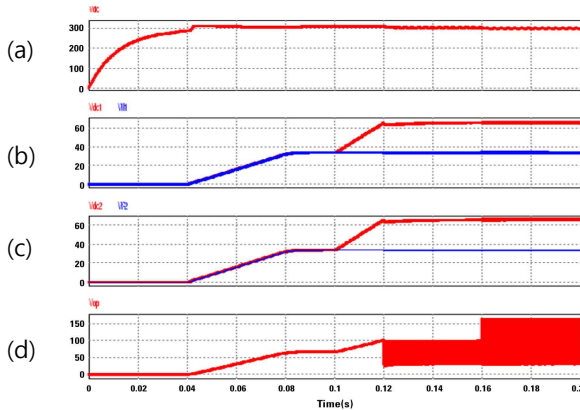


Fig. 24 During the starting time interval, (a) input DC link voltage V_{Cf} , (b) input voltage V_{dc1} (red) and flying capacitor voltage V_{fl1} (blue) of 3-level converter1, (c) input voltage V_{dc2} (red) and flying capacitor voltage V_{fl2} (blue) of 3-level converter2, (d) Output voltage V_{op} of the multilevel AC-DC converter

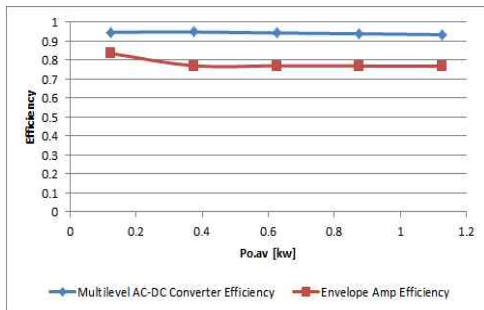


Fig. 25 Efficiencies of multilevel AC-DC converter and overall envelope amplifier as a function of amplifier output power $P_{o,av}$

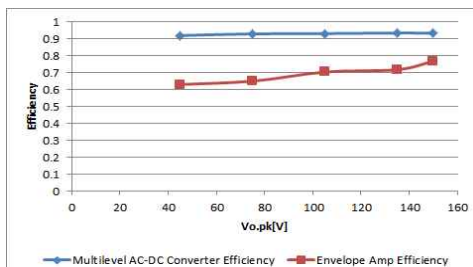


Fig. 26 Efficiencies of multilevel AC-DC converter and overall envelope amplifier as a function of amplifier output voltage $V_{o,pk}$

보는 것처럼 기동 시 커패시터 충전 동작이 잘 일어나고 있음을 볼 수 있다.

그림 25는 출력전력변동에 따른 멀티레벨 AC-DC 컨버터의 효율 및 포락선 증폭기의 전체 효율을 보이고 있으며, 그림 26 출력전압변동에 따른 멀티레벨 컨버터 효율 및 포락선 증폭기 전체 효율을 보이고 있다. 멀티레벨 AC-DC 컨버터의 효율은 입력전력은 3상 전원 입력단자에서 측정하며, 출력전력은 멀티레벨 AC-DC 컨버터의 출력단자에서 측정한다. 포락선 증폭기의 전체 효율은 입력전력은 3상 전원 입력단자에서 측정하며, 출력전력은 포락선 증폭기 출력단자에서 측정한다. 그림에서 보는 것처럼 가변전압전원을 사용하므로 높은 효율 특성을 얻을 수 있다.

5. 결 론

본 논문에서는 수중음향 센서를 위한 전력증폭기용 전원회로인 새로운 멀티레벨 가변전압출력AC-DC 컨버터를 제안한다. 제안하는 가변전압출력 AC-DC 컨버터는 입력단측에서 입출력측 절연 및 멀티 전원전압을 얻기 위한 고효율 위상제어 풀 브리지 DC-DC컨버터와 출력단측에서 응답특성이 빠른 멀티레벨 가변출력전압을 얻기 위한 2개 플라잉 커패시터 3-레벨 컨버터와 1개의 다이오드 브리지로 구성되어 있다. 본 논문에서는 제안하는 AC-DC 컨버터의 상세 토폴로지와 설계 가이드라인을 제시하며, 또한 출력단 3-레벨 컨버터의 취급 전력의 밸런싱(Power Balancing)을 위한 제어방법과 플라잉 커패시터의 전압 밸런싱(Voltage Balancing)을 위한 제어 알고리즘을 제시한다. 본 논문에서 제안하는 컨버터는 수중음향 센서를 위한 전력증폭기용 전원회로로서 유용하게 사용될 것으로 예상된다.

본 연구는 방위사업청과 국방과학연구소의 지원으로 수행 되었으며, 이에 대해 깊이 감사드립니다. (계약번호 : UD070054AD)

참 고 문 헌

- [1] S.-J. Park, S.-H. Park, S.-K. Kim, and C.-H. Kim, "Underwater Communication and Oceanic Sensor Network Technology," *Communications of KIISE*, pp. 79-88, July 2010.
- [2] Jeonghee Han, Chong Hyun Lee, Dong-Guk Paeng, Jinho Bae, and Won-Ho Kim, "Parametric Array Sonar System Based on Maximum Likelihood Detection," *Journal of the Institute of Electronics Engineers of Korea*, Vol. 48, TC-1, pp. 25-31, 2011. 1.
- [3] Yub Je, Haksue Lee, Wonkyu Moon, Wonho Kim,

Cheeyoung Joh, "The optimal design method for parametric array sonar system," *23th Underwater Acoustics Symposium Proceedings*, pp. 107-112, 2008.

- [4] K.-W. Lee, H.-J. So, S.-M. Lim, W.-H. Kim, and U.-H. Cho, "A study of a Wideband Acoustic Transducer for Underwater Communication using 1-3 Type Piezoelectric Transducer," *Journal of the Korean Society of Ocean Engineers*, Vol. 22, No. 2, pp. 65-71, April 2008.
- [5] Robert F. Coughlin, "Operational Amplifiers and Linear Integrated Circuits," Prentice Hall, 6th Edition.
- [6] Miguel Rodriguez, Pablo Fernandez-Miaja, Alberto Rodriguez, and Javier Sebastian, "A Multiple-Input Digitally Controlled Buck Converter for Envelope Tracking Applications in Radio frequency Power Amplifiers," *IEEE Trans. on Power Electronics*, Vol. 25, No. 2, pp. 369-381, Feb. 2010.
- [7] D. Diaz, M. Vasic, O. Garcia, J.A. Oliver, P. Alou, R. Prieto, and J.A. Cobos, "Three-level Cell Topology for a Multilevel Power Supply to Achieve High Efficiency Envelope Amplifier," *IEEE Trans. on Circuits and Systems*, Vol. 59, No. 8, pp. 1-14, April 2012.
- [8] M. Vasic, O. Garcia, J.A. Oliver, P. Alou, D. Diaz, and J.A. Cobos, "Multilevel Power Supply for High-Efficiency RF Amplifiers," *IEEE Trans. on Power Electronics*, Vol. 25, No. 4, pp. 1078-1089, April 2010.
- [9] In-Dong Kim and Eui-Cheol Nho, Heung-Geun Kim, and Jong Sun Ko, "A Generalized Undeland Snubber for Flying Capacitor Multilevel Inverter and Converter," *IEEE Trans. on Industrial Electronics*, Vol. 51, No. 6, pp. 1290-1296, Dec. 2004.
- [10] In-Dong Kim, E. C. Nho and G. H. Cho, "Novel Constant Frequency PWM DC/DC Converter with Zero Voltage Switching for Both Primary Switches and Secondary Rectifying Diodes," *IEEE Trans. on Ind. Elec.*, Vol. 39, No. 5, pp. 444-452, Oct. 1992.
- [11] In-Dong Kim and Eui-Cheol Nho, "Module-Type Switching Rectifier for Cathodic Protection of Underground and Maritime Metallic Structures," *IEEE Trans. on Industrial Electronics*, Vol. 52, No. 1, pp. 181-189, Feb. 2005.
- [12] M. H. Rashid, *Power Electronics Handbook*, Academic Press, 2001.



이창열(李昌烈)

1985년 12월 15일생. 2012년 부경대 공대 전기공학과 졸업. 2012년~현재 부경대 공대 대학원 전기공학과 석사과정.



김인동(金仁東)

1960년 8월 27일생. 1984년 서울대 공대 전기공학과 졸업. 1987년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1991년 동 대학원 졸업(공학). 1991년~1996년 대우중공업 철도차량연구소 책임연구원. 1997년~1998년 미국 Univ. of Tennessee 방문교수. 2004년~2005년 미국 Virginia Tech 방문교수. 1996년~현재 부경대 전기공학과 교수. 당 학회 총무이사.



노의철(魯義哲)

1960년 8월 2일생. 1984년 서울대 공대 전기공학과 졸업. 1986년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1991년 동 대학원 졸업(공학). 1997년~1998년 미국 Univ. of Wisconsin-Madison 방문교수. 2005년~2006년 미국 University of California-Irvine 방문교수. 1995년~현재 부경대 전기공학과 교수. 당 학회 편집위원장.



문원규(文元圭)

1961년 3월 22일생. 1984년 서울대 공대 기계공학과 졸업. 1986년 한국과학기술원 기계공학과 졸업(석사). 1990년 The University of Texas at Austin, Mechanical Engineering 졸업(공학). 1986년~1990년 한국원자력연구소 연구원. 1996년~1998년 삼성종합기술원 전문연구원. 2008년~2009년 미국 존스홉킨스대 전기/컴퓨터 공학과 방문 부교수. 1998년~현재 포항공과대 기계공학과 교수.



김원호(金原浩)

1959년 5월 14일생. 1984년 단국대 전기공학과 졸업. 1993년 부산수산대 대학원 전자통신공학과 졸업(석사). 2003년 부경대 대학원 음향진동공학과 졸업(공학). 1984년~현재 국방과학연구소 음향센서연구원.