

무선 이동통신 단말에 응용 가능한 집적 필터회로 설계

이 광*

Integrated Filter Circuits Design for Mobile Communications

Kwang Lee*

요 약

본 논문에서는 아날로그필터를 위한 새로운 구조의 주파수 제어 방식(frequency tuning scheme)과 트랜스컨덕턴스(gm) 가변 범위가 넓은 트랜스컨덕터(OTA: Operational transconductor amplifier) 회로를 제안하였다. 제안된 주파수 제어 방식은 트랜스컨덕터와 커패시터로 구성된 1차 저역통과필터의 시정수와 커패시터에 일정 전압이 충전되는데 걸리는 시간과의 관계식을 이용한 것으로 전압제어필터 방식과 유사하게 간단한 구조를 가지며, 기준신호로 순수 정현파를 필요로 하지 않고, 시스템 클럭 또는 외부 수정 발진 회로를 통해 쉽게 얻을 수 있는 클럭 펄스를 사용할 수 있다는 장점이 있다. 또한, 클럭 주파수가 고정된 조건에서도 복잡한 구조의 커패시터 어레이를 사용하지 않고 다중 대역 지원을 목적으로 차단 주파수를 가변하면서 제어할 수 있다. 그리고 모의 실험을 통해 제안된 자동 주파수 제어회로의 동작을 확인하였다.

Key Words : gm-c filter, transconductor, analog filter, frequency tuning, direct conversion

ABSTRACT

A new frequency tuning scheme and a transconductor with a wide tuning range and low harmonic distortion is presented. This frequency tuning technique is based on the relationship between the time-constant and the elapsed times in charging a capacitor up to a certain level. Its structure is as simple as that of a conventional tuning scheme using a VCF(Voltage-Controlled Filter) and it does not need a pure sine wave but uses a CLK(Clock) pulse as a reference signal, which is easily obtained from on-chip system clocks or external X-tal oscillators. When a certain reference CLK is given, without complex capacitor arrays the pole frequency of the filter can be controlled continuously in the frequency domain. Simulation results are presented to confirm the operation of the proposed approach.

1. 서 론

이동 단말 시스템의 경박 단순화 및 가격 경쟁력을 위한 노력으로 무선 송수신기(RF Transceiver)의 집적화 기술은 최근 20여 년 동안 급속히 발전하였다. 다양한 표준의 통신방식을 동시에 지원할 수 있는 집적변환방식(Direct conversion)^[1]의 송수신 단일 칩이 활발히 상용화되고 있다. 집적변환방식의

기술 발전과 더불어 집적변환방식에서 채널 선택도 성능을 위해 반드시 필요한 기저대역 아날로그 필터의 집적화 기술도 지속적으로 향상되고 있다. 현재는 주로 능동(active)-RC를 기본 구조로 하는 아날로그 필터를 집적화하고 있다.

1990년대 초부터 활발히 연구되고 있는 트랜스컨덕터-커패시터 필터는 능동-RC 필터에 비해 크기와 전력소모 측면에서 우수하나, 동작 가능 입력 전압

* 본 연구는 2012년 울산과학기술대학교 교내학술연구비 지원에 의해 수행되었습니다.

• First Author : 울산과학기술대학교 전기전자공학부, klee@uc.ac.kr, 정회원

논문번호 : KICS2013-08-350, 접수일자 : 2013년 8월 27일, 심사일자 : 2013년 11월 12일, 최종논문접수일자 : 2013년 12월 10일

범위(input dynamic range)가 좁고, 단말 동작환경 변동에 따른 정확한 주파수 제어가 능동-RC필터에 비해 복잡하다²¹. 이러한 단점이 아직 궁극적으로 극복되지 않아 이동 단말 수신기의 대역선택 필터로 사용하기 어렵다. 본 논문에서는 이동 단말 응용에서 요구하는 크기 및 전력소모 최소화에 적합한 트랜스컨덕터-커패시터(gm-c) 필터의 단점 중 하나인 주파수 제어 문제를 해결할 수 있는 차단 주파수 제어 구조를 제안하였다. 집적화된 아날로그필터의 성능을 보장하기 위해서는, 집적화 과정에서 회로 구성 소자가 원하는 값으로 정확히 구현되어야 하고 또한 동작환경에서 그 값을 유지하여야만 한다. 하지만, 제조공정 오차와 온도를 포함한 동작환경의 변화로 인해 정확한 소자 값을 구현 및 유지할 수 없다. 따라서 집적화된 아날로그 필터는 공정 산포 및 동작환경에 따른 소자 특성 변동에 대응하여 차단 주파수를 자동으로 제어할 수 있어야만 한다.

II장에서는 아날로그 집적회로에서 사용되는 기존 주파수 제어 기술들의 장단점에 대해 언급한 후 새로이 제안된 주파수 제어 방식의 블록도 및 동작원리에 대해 설명하고, III장에서는 제안된 주파수 제어 방식을 검증할 수 있는 3차 버터워스 트랜스컨덕터스-커패시터 저역통과필터 설계에 대해 기술하고자 하고, IV장에서는 설계된 차단주파수 제어부를 포함한 3차 저역통과필터의 모의 실험 결과를 보여 주고 V장에서는 결론에 대해 언급하고자 한다.

II. 자동 차단 주파수 조절기

2.1. 기존의 자동 주파수 조절기 분석

주파수 제어 기술은 지속적으로 개발 되고 있으며, 크게 직접조절(direct tuning)과 간접조절(indirect tuning) 방식으로 나눌 수 있다^{2,31}. 집적조절 방식은 필터의 입력 신호가 불연속적인 시스템에 사용 가능하다. 연속적인 신호가 입력되는 경우는 동일한 두 개의 필터 A와 B가 필요하다. 스위치의 위치에 따라 B가 집적조절 방식으로 주파수 제어 동작이 이루어지는 동안에는 A가 입력신호를 처리하고, 다음에는 A와 B의 역할을 서로 바꾸어 동작시키는 방식으로 신호 처리가 가능하다. 이 경우 자연스러운 역할 천이와 스위칭 잡음(switching feed-through noise)을 최소화 하면서 스위칭 동작이 이루어져야 한다. 스위치를 사용하지 않기 위해 공통신호(common-mode signals)를 이용하는 구조도 제안되

었으나⁴¹, 차동입력(differential input)과 단일출력(single-ended) 트랜스컨덕터로 구성된 동일한 두 개의 필터가 필요하므로 구조가 복잡하고, 제어를 위한 기준신호가 공통신호로 입력되어 정보 신호와 더해지므로 동작 가능한 정보 신호 크기의 범위(dynamic range)가 제한되는 단점이 있다.

앞 소절에서 설명한 집적조절 방식의 단점으로 인해 현재는 주로 간접조절 방식으로 집적화된 아날로그필터의 주파수를 제어하고 있다. 널리 알려진 간접조절 방식은 주파수 제어를 위해 간단히 구성된 마스터 필터와 주 필터(main filter)인 슬레이브 필터로 구성된다. 신호는 주 필터인 슬레이브를 통해 연속적으로 필터링 되며, 마스터필터의 주파수 제어 신호로 슬레이브 필터의 주파수를 제어하는 방식이다. 이 방식은 마스터 필터와 슬레이브 필터에 사용되는 소자의 변동이 동일하다는 가정을 기본 전제로 하고 있다. 현재 무선 이동 단말의 송수신 칩 제조에 주로 사용되는 CMOS 공정은 주의 깊은 소자 크기 선정과 레이아웃을 통해 상대적 정합특성을 매우 우수하게 할 수 있으므로 간접제어 방식으로 주파수 제어가 가능하다. 마스터 필터로 사용되는 기본 구조로는 PLL(phase-locked loop)와 전압제어필터(VCF: voltage controlled filter) 등이 있다.

클럭(clock) 펄스를 기준 신호로 사용하는 PLL 방식은 저주파 응용에서 정밀한 주파수 제어를 할 수 있지만, 마스터 필터로 사용되는 적분기의 90° 이상의 과도 위상 오차로 고주파 응용에는 사용이 어렵다³¹. 또한, 하나의 기준 클럭이 주어진 조건에서 연속적인 차단 주파수의 제어가 불가능하다. 즉, 클럭 펄스의 주기에 의해 차단 주파수는 고정된다. 클럭 주파수가 고정된 조건에서 다중 대역 지원을 목적으로 차단 주파수를 가변하면서 제어하고자 한다면 주파수 합성기(frequency synthesizer)에 사용되는 가변 주파수 분배기(programmable frequency divider)가 필요하므로 구조가 복잡해지므로 크기와 소모 전류가 증가하게 된다⁵¹.

간접 주파수 제어의 또 다른 방식인 전압제어필터를 이용한 구조에서는 특정 주파수의 정현파 기준 입력신호에 대한 주파수 응답 특성(magnitude or phase response)을 이용하여 필터 차단 주파수를 조절 한다⁶⁻⁸¹. 이러한 주파수 제어 루프는 간단하며 쉽게 구현이 가능하며, 전달함수의 주파수 특성인 교류 크기 응답(AC magnitude response)을 이용하는 MLL(magnitude-locked loop)이 대표적인 방법

이다. 이는 간단한 전압제어필터, 피크검출기 그리고 비교기로 구성되며, 잡음 특성이 우수하고 칩 면적과 전력 소모가 작다는 장점이 있다. 하지만, 이 방식은 기준 신호로 정확한 단일 주파수 성분을 가지는 순수 정현파(pure sine wave)가 필요하다. 순수 정현파가 아닌 경우 기준 신호에 포함된 고조파 왜곡(harmonic distortion)으로 인해 주파수 제어 오차가 발생된다. PLL 방식에 사용되는 기준 클럭 펄스는 이동 단말의 경우 디지털 모뎀에서 사용하는 시스템 클럭 또는 외부 수정 발진 회로를 통해 쉽게 얻을 수 있는 반면 순수 정현파 신호를 발생하기 위해서는 복잡한 회로(메모리 셀, 메모리 읽기 회로 그리고 digital-to-analog converter 등)가 필요하게 된다.

2.2. 제안된 주파수 제어기

본 논문에서 기본 구조는 전압제어구조 필터 방식과 유사하나, 기준신호로 순수 정현파가 필요 없고 클럭 펄스를 사용할 수 있고, 클럭 주파수가 고정된 조건에서도 다중 대역 지원을 목적으로 차단 주파수를 가변하면서 제어할 수 있는 차단 주파수 제어 방법을 제안 하였다. 제안된 구조와 유사한 개념으로 능동-RC 필터의 주파수 제어를 하는 방식^[9]은 클럭을 기준신호로 사용할 수 있고, PLL 방식에 비해 구현이 쉬우므로 단말 응용의 수신부 채널선택 필터의 주파수 제어 방식으로 널리 사용되고 있다. 이는 필터의 차단 주파수를 결정하는 저항과 커패시터의 곱인 RC 값의 변동을 다중 커패시터 뱅크를 SAR(successive approximation register) 방식으로 제어하여 커패시턴스를 조절하여 보상하는 구조이다. 차단 주파수가 gm/C인 트랜스컨덕터-커패시터 필터에서는 트랜스컨덕터가 단일 저항이 아니고 여러 개의 트랜지스터로 구성되어 있으므로 바이어스 전류 및 트랜지스터의 파라미터 변동으로 인해 차단 주파수의 변화폭이 능동-RC 필터보다 크다^[10]. 따라서 이러한 구조를 다중 차단 주파수를 갖는 트랜스컨덕터-커패시터 필터에서 적용하기 위해서는 커패시터 뱅크 제어 비트수를 증가시켜야 하며 이로 인해 구현시 회로가 복잡해지고 크기가 증가하게 된다. 그리고 이러한 뱅크를 이용한 SAR 구조는 간접조절 방식이지만 동작시 실시간으로 주파수 변동을 보상할 수 없다. 본 논문에서 제안된 방식은 트랜스컨덕터-커패시터 필터에서도 적용가능하며 실시간으로 차단 주파수가 자동으로 조절되는 구조이다.

그림1. 은 제안된 차단주파수 제어 방식의 블록도로 1차 저역통과필터(LPF: low-pass filter), 피크 검출기(peak detector), 전압비교기(comparator), 그리고 방전 펄스 발생기(DPG: discharging pulse generator)로 구성된다. 클럭 펄스를 이용하여 디지털 논리 게이트로 간단히 구현 가능한 방전 펄스 발생기를 제외하고는 일반적인 MLL과 동일한 구조임을 알 수 있다. 하지만, 제안된 구조의 동작 개념은 전압제어필터와는 다르다. 기존의 전압제어필터 방식은 주파수 영역에서 전달함수의 주파수에 따른 신호크기의 감쇄 특성을 이용하여 차단 주파수를 제어하는 반면, 제안된 구조에서는 전압제어필터의 시간영역 특성을 이용하여 차단 주파수를 제어하는 것으로, 트랜스컨덕터-커패시터 필터에서 트랜스컨덕터와 커패시터로 구성된 적분회로에서 시정수($\tau = c/gm$)와 커패시터에 일정 전압이 충전되는데 걸리는 시간과의 관계식을 이용하는 것이므로 기준 신호로 순수 정현파 대신 클럭 펄스를 사용할 수 있다.

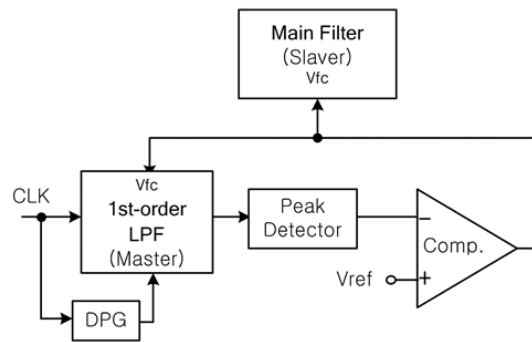


그림 1. 제안된 주파수 제어 방식의 블록도

Fig. 1. The block diagram of the proposed frequency tuning scheme

전압제어필터로 사용되는 것으로 커패시터 방전을 위한 스위치가 포함된 1차 트랜스컨덕터-커패시터 저역통과 필터를 그림 2(a)에 도시하였다. 이러한 필터에 클럭 펄스 전압이 인가되었을 때의 동작 파형은 그림 2(b)와 같다.

입력 펄스의 진폭이 V_A 이고 주기가 T 이며, 커패시터가 완전히 방전된 상태에서 클럭 펄스의 반주기($T/2$) 동안 충전되는 출력 파형의 최대 진폭 V_P 는 널리 알려진 바와 같이 시정수와의 관계식은 식 (1)과 같다. 여기서 gm은 트랜스컨덕터의 트랜스컨덕턴스 이다.

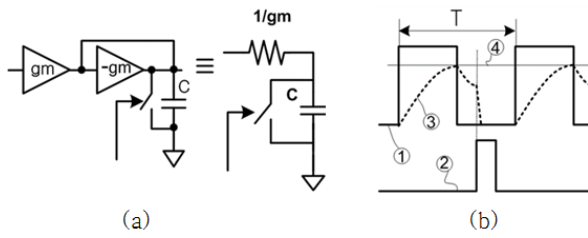


그림 2. (a) 1차 저역필터 블록도 및 등가 회로, (b)그림2(a)의 동작파형(1: 입력 클럭, 2: 방전 스위치 전압, 3: 필터 출력, 4: 필터 출력의 피크 전압)
 Fig. 2. (a) The block diagram of 1st-order LPF and the equivalent circuit, (b)Operations of Fig. 2(a) (1: input clk pulse, 2: discharging pulse, 3: LPF output, and 4: the peak-value of LPF output)

$$V_P = V_A \cdot (1 - e^{-T/2\tau}), \text{ where } \tau = \frac{c}{gm} \quad (1)$$

식(1)을 보면 그림 1 에서 1차 저역통과필터의 시정수(gm/c)는 펄스의 주기(T)와 V_{ref} 의 값에 따라 조절됨을 알 수 있다. 식(1)로 표현되는 그림1의 피크검출기 출력 전압은 부계환 루프로 인해 V_{ref} 전압과 동일한 전압으로 안정화되므로 차단 주파수(f_{3dB})는 식(2)와 같이 전개된다. 따라서 펄스 주기(T)와 V_{ref} 값에 의해 궁극적으로 차단 주파수가 조절됨을 알 수 있다.

$$f_{-3dB} = \frac{1}{2\pi\tau} = \frac{1}{\pi T} \cdot \ln\left(\frac{V_A}{V_A - V_{ref}}\right) \quad (2)$$

$$= \frac{1}{\pi T} \cdot \ln\left(\frac{1}{1 - \alpha}\right), \text{ where } \alpha = \frac{V_{ref}}{V_A}$$

III. 저역통과필터 설계

이번 장에서는 제안된 주파수 제어 방식을 검증할 수 있는 3차 버터워스 다항식의 트랜스컨덕터-커패시터 저역통과필터 설계에 대해 기술하고자 한다. 그림3 은 새로이 설계된 트랜스컨덕터를 보여주고 있다. 이는 완전 차동 구조로 크게 세 개의 기능 블록인 고정 트랜스컨덕턴스 값을 가지는 입력부(M1, M2, R), 네 개의 트랜지스터로 구성된 트랜스컨덕턴스 조절부(M3-M6), 그리고 동상부계환(CMFB: common-mode feedback)과 임피던스 부스팅(boosting)이 포함된 높은 임피던스 값을 가지는 출력부(M7-M10, M11-M18)로 구성되어 있다.

입력 선형성을 개선하기 위한 소스단의 저항

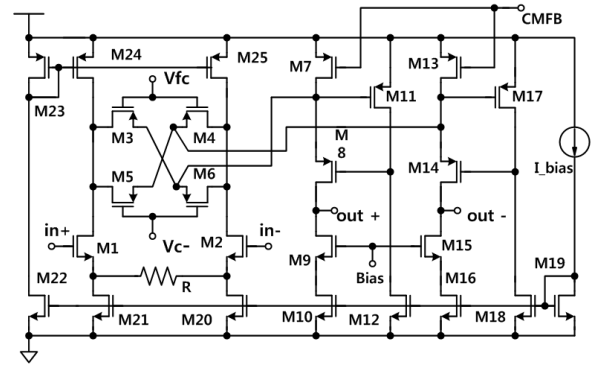


그림 3. 설계된 트랜스컨덕터 회로
 Fig. 3. The schematic of designed transconductor amplifier

(degeneration resistor)을 포함하는 입력단과 큰 출력 임피던스를 얻기 위한 출력단 구조는 널리 알려진 방식을 사용하였다^[11,12]. 트랜스컨덕터-커패시터 필터에서 연속적인 주파수 미세 튜닝을 위한 기존의 트랜스컨덕턴스 조절부는 단일 MOSFET의 선형 전항을 이용한 구조^[13,14], 두 개의 차동 MOSFET을 이용한 전류 조종 구조^[15] 등이 있다. 두 개의 차동 MOSFET을 이용한 방식은 능동-RC 필터의 일종인 MOSFET - C 필터에서 가변 저항 역할을 하는 것^[16]과 잘 알려진 길버트 곱셈기(Gilbert multiplier)와 유사한 동작 특성 구조이다.

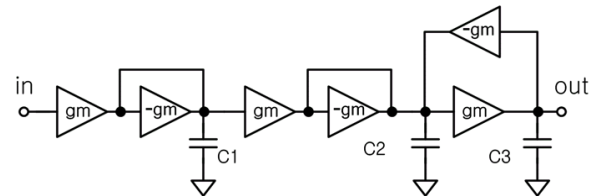


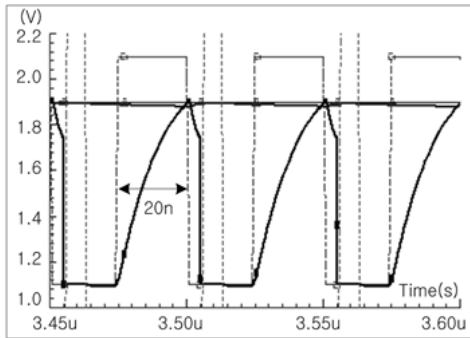
그림 4. 3차 트랜스컨덕터 - 커패시터 저역통과 필터 블록도
 Fig. 4. The block diagram of the 3rd-order LPF

이러한 두 개의 차동 MOSFET 이용한 방식은 단일 선형 저항을 사용한 것 보다 고조파 왜곡 특성이 우수하다. 본 논문에서는 두 개의 차동 MOSFET 또는 길버트 셀과 유사한 구조로 미세 튜닝부를 구성하였다. 이러한 구조는 튜닝부 트랜지스터인 M3-M6는 신호 즉, 직류 바이어스 전류를 제외한 교류 전류만 흐르므로, 기존의 구조^[15]에 비해 고조파 왜곡 특성이 우수하며, 트랜스컨덕턴스 가변 범위가 넓어 참고 논문^[17]에서와 같이 복잡한 커패시터 배열(C-array)을 사용하지 않고도 3세대 통신과 LTE의 1.4M, 3M, 5M, 10M, 15M, 20MHz 대역^[18]을 지원할 수 있다. 그림4는 설계된 트랜스컨덕터를 이용하여 구성한 트랜스컨덕터-커패시터

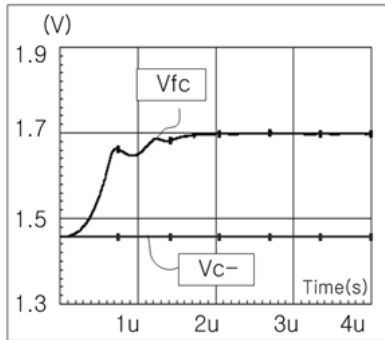
구조의 3차 저역통과필터를 단일 입출력 구조 (single-ended)로 간단하게 표시한 블록도를 보여 주고 있다.

IV. 모 의 실험

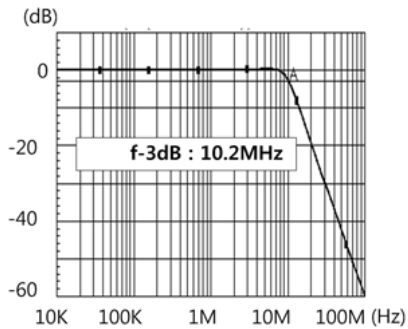
이 장에서는 0.18um CMOS 표준 공정 파라미터를 이용하여 설계된 차단주파수 제어부를 포함한 3차 저역통과필터의 모의 실험 결과를 보여주고자 한다.



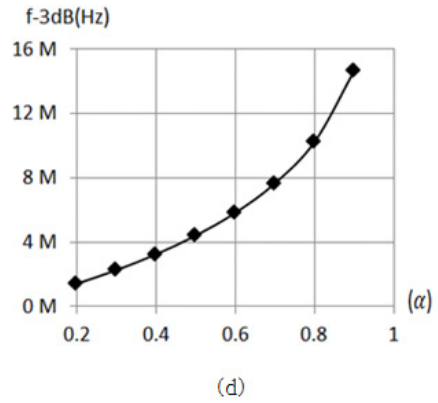
(a)



(b)



(c)



(d)

그림 5. (a) LPF와 peak detector의 입출력 파형, (b) 주파수 제어 신호(Vfc) 파형 (c) 3차 저역통과 필터의 주파수 특성($\alpha=0.8$), (d) α 값에 따른 필터의 차단 주파수

Fig. 5. (a) Input and Output waveform of the master LPF and peak detector in Fig. 1, (b) The waveform of the frequency control signal(Vref), (c)The frequency Response of 3rd-order gm-c LPF, (d) The cut-off frequency according to α

그림 5(a)-(b)는 주파수 제어부의 시간영역 응답 특성(transient response)으로 그림5(a)는 앞서 설명한 그림 2(b)의 클럭 펄스와 커패시터 충전전 전압 파형이며, 그림 5(b)는 주 필터의 주파수 제어를 위한 신호로 사용되는 V_{fc} 파형을 보여 주고 있다. 그림 5(a)는 $V_{ref} (=V_p)$ 는 0.8V, V_A 는 1V, 그리고 펄스 주기는 50ns인 조건에서 모의 실험한 것으로, 부캐환 제어 루프를 통해 차단 주파수가 식(2)와 같이 되게 V_{fc} 전압이 자동 조절된다.

$$f_{-3dB} = \frac{1}{\pi T} \cdot \ln\left(\frac{1}{1-\alpha}\right) = \frac{\ln 5}{\pi T} = 10.2 \text{ MHz} \quad (3)$$

그림 5(c)는 $\alpha=0.8$ 인 조건에서 제어 루프 시간응답이 정상 상태(steady-state)일 때 3차 저역통과필터의 주파수 응답(또는 AC response)을 보여주는 것으로 식(3)으로부터 계산된 값과 일치 하며, 이로 인해 제안된 차단 주파수 제어 방식의 동작을 확인 할 수 있다. 그림 5(d)는 $\alpha=0.2-0.9$ 값에 대해 자동 조절된 차단 주파수를 보여주고 있다. 그림4의 필터에서 각각의 커패시터 구현시 동일한 값의 커패시터 두 개를 병렬로 연결하여 1-bit 제어 신호로 커패시턴스를 제어하면 필터의 차단 주파수를 0.7MHz ~ 10MHz 의 영역에서 가변 가능함을 알 수 있다.

V. 결 론

본 논문에서는 이동 단말 및 유비쿼터스 센서 네트워크 시스템 등에서 요구하는 초소형 저전력 응용에 적합한 트랜스컨덕터-커패시터 필터에 적용 가능한 새로운 구조의 차단 주파수를 제어 방식을 제안하였다. 이는 트랜스컨덕터와 커패시터로 구성된 1차 저역통과필터 시정수와 커패시터에 일정 전압이 충전되는데 걸리는 시간과의 관계식을 이용한 것으로 전압제어필터 방식과 유사하게 간단한 구조를 가지며, 기준신호로 순수 정현파를 필요로 하지 않고, 시스템 클럭 또는 외부 수정 발진 회로를 통해 쉽게 얻을 수 있는 클럭 펄스를 사용할 수 있다는 장점이 있다. 또한, 클럭 주파수가 고정된 조건에서도 다중 대역 지원을 목적으로 차단 주파수를 가변하면서 제어할 수 있으며, 모의 실험을 통해 검증하였다. 1-bit 제어 신호로 커패시터 제어하면 필터의 차단 주파수를 0.7MHz ~ 10MHz 의 영역에서 가변 가능하고, 집적변화 방식에서 I, Q 신호로 분리된 기저대역 아날로그 신호는 각 표준의 사용대역의 0.5배가 되므로 기존의 3세대 통신과 LTE의 1.4M, 3M, 5M, 10M, 15M, 20MHz대역을 지원할 수 있는 넓은 튜닝범위를 가진다.

References

- [1] A. Hadjichristos et al., "Single-chip RF CMOS UMTS/EGSM transceiver with integrated receive diversity and GPS," in *Proc. IEEE Int. Solid-State Circuits Conf. (ISSCC) Digest Tech. Papers*, pp. 118-119, San Francisco, U.S.A., Feb. 2009.
- [2] Y. P. Tsividis, "Integrated continuous-time filter design - an overview," *IEEE J. Solid-state Circuits*, vol. 29, no. 3, pp. 166-176, Mar. 1994.
- [3] Y. Tsividis, M. Banu, and J. Khoury, "Continuous-time MOSFET-C filters in VLSI," *IEEE J. Solid-State Circuits*, vol. 21, no. 1, pp. 15-30, Feb. 1986.
- [4] A. Wyszynski and R. Schaumann, "Frequency and phase tuning of continuous-time integrated filters using common-mode signals," in *Proc. IEEE Int. Symp. Circuits Syst.*, vol. 5, pp. 269-272, London, U.K., June 1994.
- [5] Y. Ding, L. Liu, R. Li, X. Zhang, and L. Liu, "A 5-80MHz CMOS Gm-C low-pass filter with on-chip automatic tuning," in *Proc. IEEE Int. Conf. Digital Manufacturing Automation (ICDMA)*, pp. 1-4, Zhangjiajie, China, Sep. 2011.
- [6] R. Schaumann and M. A. Tan, "The problem of on-chip automatic tuning in continuous-time integrated filters," in *Proc. IEEE Int. Symp. Circuits Syst.*, vol. 1, pp. 106-109, Portland, U.S.A., May 1989.
- [7] C. S. Yoo, S. W. Lee, and W. C. Kim, "A ± 1.5 -V, 4-MHz CMOS continuous-time filter with a single-integrator based tuning," *IEEE J. Solid-State Circuits*, vol. 33, no. 1, pp. 18-27, Jan. 1998.
- [8] D. H. Chiang and R. Schaumann, "Design of a frequency tuning circuit used in IFLF filters," in *Proc. IEEE Int. Symp. Circuits Syst.*, vol. 4, pp. 157-160, Lausanne, Switzerland, May 2000.
- [9] Y. Cho et al., "Fast on-chip tuning circuit for active-RC filters using the SAR scheme," in *Proc. IEEE Midwest Symp. Circuits Syst.*, pp. 1522-1525, Cincinnati, U.S.A., Aug. 2005.
- [10] Q. S. Song and W. C. Song, "Design of a 3V CMOS Gm-C continuous time low pass filter," in *Proc. Korean Inst. Commun. Inform. Sci. (KICS) Conf.*, pp. 1071-1074, Seoul, Korea, Jan. 1996.
- [11] J. E. Kardontchik, *Introduction to the design of transistor-capacitor filters*, Kluwer academic publishers, 1992.
- [12] E. Sackinger and W. Guggenbuhl, "A high-swing, high-impedance MOS cascode circuit," *IEEE J. Solid-State Circuits*, vol. 25, no. 1, pp. 289-298, Feb. 1990.
- [13] A. Kaiser, "A micropower CMOS continuous-time low-pass filter," *IEEE J. Solid-State Circuits*, vol. 24, no. 3, pp. 736-743, June 1989.
- [14] J. M. Khoury, "Design of a 15-MHz CMOS continuous-time filter with on-chip tuning," *IEEE J. Solid-State Circuits*, vol. 26, no. 12, pp. 1988-1997, Dec. 1991.

- [15] J.-Y. Lee, C.-C. Tu, and W.-H. Chen, "A 3 V linear input range tunable CMOS transconductor and its application to a 3.3 V 1.1 MHz Chebyshev low-pass Gm-C filter for ADSL," in *Proc. IEEE Custom Integrated Circuits Conf. (CICC)*, pp. 387-390, Orlando, U.S.A., May 2000.
- [16] M. Ismailet, S. V. Smith, and R. G. Beale, "A new MOSFET-C universal filter structure for VLSI," *IEEE J. Solid-State Circuits*, vol. 23, no. 1, pp. 183-194, Feb. 1988.
- [17] L. Fu, B. Chi, H. Feng, and Z. Wang, "A 5M-50M reconfigurable Gm-C low-pass filter in 130nm CMOS for SDR receivers," in *Proc. 10th IEEE Int. Conf. Solid-State Integrated Circuit Technol. (ICSIT)*, pp. 315-317, Shanghai, China, Nov. 2010.
- [18] 3GPP, *User equipment (UE) radio transmission and reception (Release 8)*, 3GPP Tech. Spec. 36.101 v8.3.0, 2010.

이 광 (Kwang Lee)



1995년 2월 경북대학교 전자공학과 졸업
 1997년 2월 한국과학기술원 전자공학과 석사
 2003년 2월 한국과학기술원 전자공학과 박사
 2003년 12월~2012년 1월 삼성전자 무선사업부 수석 연구원
 2012년 3월~현재 울산과학기술대학교 전기전자공학부 교수
 <관심분야> 아날로그회로설계, 전자회로, RF 송수신 회로설계 등