

# 무변압기형 연료전지/태양광용 PCS의 직류분 보상기법

## DC Offset Current Compensation Method of Transformeless Fuel Cell/PV PCS

박봉희\* · 김승민\*\* · 최주엽\*† · 최익\*\*\* · 이상철\*\*\*\* · 이동하\*\*\*\* · 이영권\*\*\*\*\*  
Park, Bong-Hee\*, Kim, Seung-Min\*\*, Choi, Ju-Yeop\*† ,  
Choy, Ick\*\*\*, Lee, Sang-Chul\*\*\*\*, Lee, Dong-Ha\*\*\*\*, Lee, Young-Kwon\*\*\*\*\*

(Submit date : 2013. 11. 4., Judgment date : 2013. 11. 4., Publication decide date : 2013. 12. 22.)

**Abstract :** This paper proposes DC offset current compensation method of transformerless fuel cell/ PV PCS. DC offset current is generated by the unbalanced internal resistance of the switching devices in full bridge topology. The other cause is the sensitivity of the current sensor, which is lower than DSP in resolution. If power converter system has these causes, the AC output current in the inverter will generate the DC offset. In case of transformerless grid-connected inverter system, DC offset current is fatal to grid-side, which results in saturating grid side transformer.

Several simulation results show the difficulties of detecting DC offset current. Detecting DC offset current method consists of the differential amplifiers and PWM is compensated by the output of the Op amp circuit with integrator controller. PSIM simulation verifies that the proposed method is simpler and more effective than using low resolution current sensor alone.

**Key Words :** 직류분(DC offset), 인버터(Inverter), 무변압기형(Transformerless), 태양광(Photo Voltaic), 연료전지(Fuel Cell)

### 1. 서 론

전력수급 불안에 대한 방안의 하나로 신재

생 에너지를 이용한 발전 시스템에 대한 연구와 산업계의 관심이 꾸준히 증가하고 있으며, 시장에 대한 관심과 규모가 빠른 속도로

\*† 최주엽(교신저자) : 광운대학교 전기공학과  
E-mail : juyeop@kw.ac.kr, Tel : 02-940-5146  
\*박봉희 : 광운대학교 전기공학과  
\*\*김승민 : 광운대학교 임베디드 SW학과  
\*\*최익 : 광운대학교 로봇학과  
\*\*이상철, \*\*이동하 : 대구경북과학기술원  
\*\*이영권 : 금비전자

\*\*\* Kim Mi-Rae(corresponding author) : Department of Electrical Engineering, Kwangwoon University  
E-mail : juyeop@kw.ac.kr, Tel : 02-940-5146  
\*Park Bong-Hee : Department of Electrical Engineering, Kwangwoon University  
\*Kim Seung-Min : Department of Embedded SW Engineering, Kwangwoon University  
\*Choy Ick : Department of Robot Engineering, Kwangwoon University

늘어나고 있다. 그 중에서 태양광, 연료전지, 풍력 등의 자연에너지를 전기에너지로 변화하여 사용하는 경우 일반적으로 그 곳에서 발전하여 소비하는 독립 형과 발전된 전기를 다른 곳에도 사용할 수 있게 계통에 연결하는 계통 연계 형으로 나눌 수 있다. 이때 연료전지용은 낮은 전압을 증압할 수 있도록 하며 태양광은 최대 출력을 낼 수 있는 최대 전력점 추종 제어 방식의 컨버터와 함께 인버터는 안정적인 계통 연계를 위해서 필수적이다.

인버터 시스템에서 직류분을 검출하는 방법은 보통 출력부에 전류 센서를 사용하는데 보통 센서의 측정값에는 오프셋이 포함된다. DSP로 구현된 인버터 제어기에서 전류 센서의 오프셋 제거를 위해서 인버터의 초기 기동시에 출력 전류가 0A일 때 측정값을 여러 번 읽어서 평균을 내고 그 값을 정상 구동 시에 측정되는 전류 값에서 빼줌으로써 오프셋 보정을 한다. 하지만 실제 전류센서의 정밀도는 DSP보다 낮은 수준이어서 제어하는데 어려움이 있고, 온도에 따른 전류센서의 오차 값도 가지고 있다.

이러한 계통 연계형 인버터에서 출력단의 직류분은 설비 기준과 관련하여 매우 중요하며, 특히 연료전지/태양광과 같은 5Kw 미만의 소용량 대규모 병렬운전이 적용되는 곳에서는 증가된 직류 성분은 계통의 주상 변압기 등에 편자 현상 등의 문제를 발생시키기에 이러한 발생원인 및 문제점을 검토, 분석하여 검출 및 보완할 수 있는 방법을 찾아본다.

## 2. DC offset 발생원인

### 2.1 발생원인 및 문제점

연료전지/태양광용 계통 연계형 인버터에 사용하는 빠른 스위칭이 가능한 MOSFET, IGBT와

같은 스위칭 소자를 사용하여 출력전압과 주파수를 동시에 제어할 수 있는 전압형 PWM(Pulse Width Modulation) 인버터가 많이 사용되고 있다.

일반적으로 전압형 PWM 인버터는 회로의 단락을 방지하기 위해 삽입된 데드타임과 스위칭 소자의 전압 강하 및 온-오프 타임 지연 시간 등과 같은 스위칭 소자의 비선형적인 특성에 의해 출력 전류와 출력 전압에 왜곡이 존재한다. 이로 인해 출력 전압의 기본과 성분이 감소하며 전동기 제어 시에는 소음과 진동이 유발되고 계통연계 인버터에서는 출력전류가 증가한다.

이러한 직류분은 계통의 주상 변압기에 유입하는 직류분 전류에 의한 직류 여자에 기인하여, 철심의 교대 자속이 편의하는 현상, 즉, 직류 편자현상에 따라 철심이 포화하며 여자 전류의 증가를 초래하는 문제를 발생시킨다. 이러한 문제점으로 인하여 국내의 경우, “신재생에너지 설비심사세부기준 소형 태양광발전용 인버터(계통 연계형)”의 경우는 상용주파수 변압기를 사용한 인버터를 제외한 모든 인버터에서 표 1과 같은 출력 전류 직류분 검출 시험의 판정기준을 가진다. 이러한 기준은 일본 등의 외국의 경우에서도 동일하게 적용됨을 알 수 있다.

Table. 1 DC offset detecting regulation in PV inverter

실험 방법	교류 전원을 정격 전압 및 정격 주파수로 운전한다. 직류 전원은 인버터 출력이 정격 출력이 되도록 설정한다. 인버터의 출력 전류를 계측하여 출력전류의 직류 분을 측정한다. 해당 시험은 상용 주파 변압기를 사용한 인버터를 제외한 모든 인버터에 적용한다.
판정 기준	직류 전류 성분의 유효분이 정격전류의 0.5% 이내일 것

## 2.2 DC offset의 검출의 어려움

보다 정확한 직류분을 검출하기 위해서는 정밀한 전류센서를 사용하는 것이 필수적이다. 하지만 정밀한 전류센서는 가격이 비싸고, 인버터의 가격은 제품의 경쟁력에서 매우 중요하게 여겨진다. 따라서 실제 구현 시에 상용 제품을 위주로 고려하였고, 소형 모델에 일반적으로 사용되는 전류 센서인 Allegro社의 ACS712 모델을 적용하였다. 전류센서의 정격은 4Kw급으로 고려하였으며 계통전원 220V 대비 18.18 Arms값을 가지며 25.71Apk값을 가진다. 이때 full scale의 여분을 고려하여 정격 30A의 사양을 가진 ACS712ELCTR-30A-T을 적용하였다.

Table. 2 Current Sensor Sensitivity

Character	Test Conditions	Value [mV/A]
Sensitivity	Over full range of $I_p, T_A=25^\circ$	66
	Over full range of $I_p,^*$	64~68

\* -40°C Sensitivity may shift as much as 9% outside of the datasheet limits.

표 2에서 이 모델의 전류 민감도(sensitivity)는 66mV/A이며, 전류센서의 온도에 따른 민감도의 변화를 고려할 경우, 64mV/A의 최소값과 68mV/A의 최대값을 가진다. 이 때, 전류센서는 1A당 25mV를, 1mA에서는 0.025mV를 가지며, 전류센서의 민감도를 고려할 경우, 68mA에서 1.7mV의 값을 가진다. 하지만 DSP의 경우는 ADC 레벨은 0~3V 레벨을 가지며, TI사의 DSP28335의 경우 기준 값을 고려하여 2048의 범위를 가진다. 1bit는 0.7mV의 값을 가지므로, 이 값을 고려하였을 경우, 실제 전류센서의 센싱 값으로는 정밀히 제어하기 어

려움을 알 수 있다.

## 3. DC offset 검출 방법

### 3.1 DC offset 검출 방법 구성

이러한 직류분을 검출하는 회로는 기존에는 값이 비싼 정밀한 전류센서를 사용하거나 듀얼 전류 센서 등을 사용하는 방법이 있지만, 경제성 등을 고려하여 연산증폭기를 이용한 방법을 구성하였다.

이 회로는 인버터의 전류를 검출하는 센서로부터 그림 1의 네 부분으로 구분한다.

1. 상기 검출한 전류를 증폭하기 위한 제1증폭기
2. 상기 검출부로부터 검출한 전류에서 입력 받는 직류분을 제거하기 위한 제2증폭기
3. 상기 제1증폭기 및 제2증폭기로부터 값을 받아 차이를 연산하는 차동 증폭기
4. 차동 증폭기의 출력의 리플을 필터링 하는 저역 통과 필터

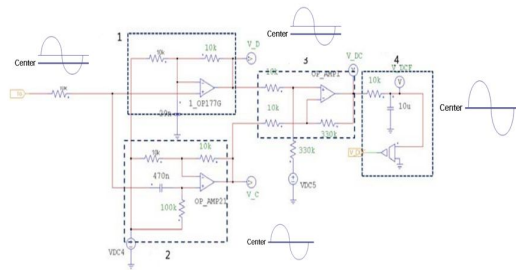


Fig.1 DC offset detecting hardware circuit

그림 1의 회로는 각각의 계통 출력을 고려하여 오프셋 전압을 포함한 경우와 오프셋 전압을 포함하지 않은 경우로 구분하도록 하였다. 이때 각각의 전압은 제1증폭기, 제2증폭기를 통하여 오프셋을 포함한 전압과 오프셋 전압을 캐패시터를 통하여 제거된 상태에서 차동 증폭되게 하였다. 또한, 그림 2와 같이

부하에 따른 서로간의 위상 지연(지상)을 감소시키기 위하여 회로의 접지에 캐패시터를 연결함으로써 그림 3과 같이 서로 간의 위상 지연을 보상할 수 있도록 하였다.

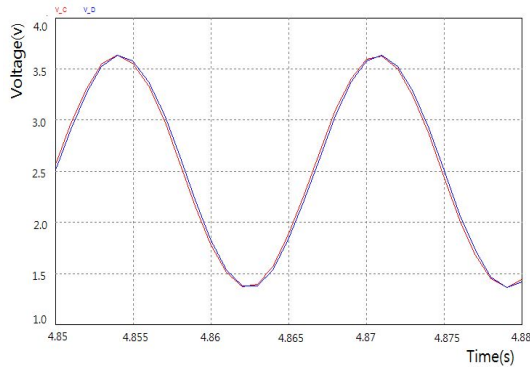


Fig.2 The lagging phase without capacitor

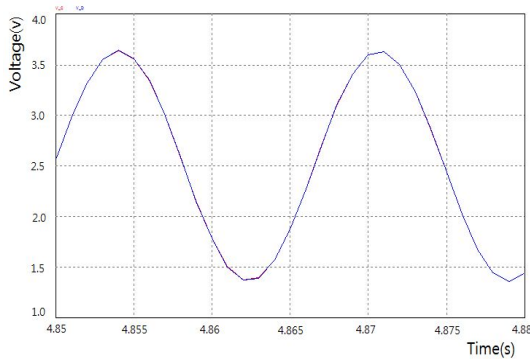


Fig.3 Reducing of the lagging phase with Capacitor

### 3.2 회로 시뮬레이션 결과

그림 4의 시뮬레이션 결과 1~3초, 6~9초 구간은 오프셋을 포함하지 않은 구간으로 1.5V 기준전압에 맞는 것을 볼 수 있고, 3~6초 구간은 오프셋을 포함한 구간으로 비정상적인 오프셋 구간에서는 입력 값 1.7mV의 매우 작은 전류 값이 센싱이 가능한 약 0.11V의 값으로 증폭되어 나타나는 것을 확인할 수 있었다.

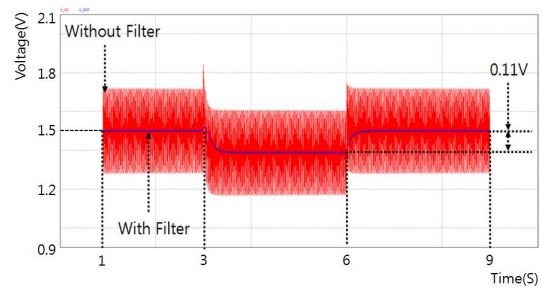


Fig.4 DC offset detection simulation result

또한, 차동 증폭기의 출력 리플을 저역통과 필터인 RC필터를 사용하여 통과한 경우에 그림 4의 그림을 보다 확대하면 그림 5에서와 같이 첨두(Peak to Peak) 값이 0.4V에서 6mV로 리플 성분이 줄어드는 것을 볼 수 있다.

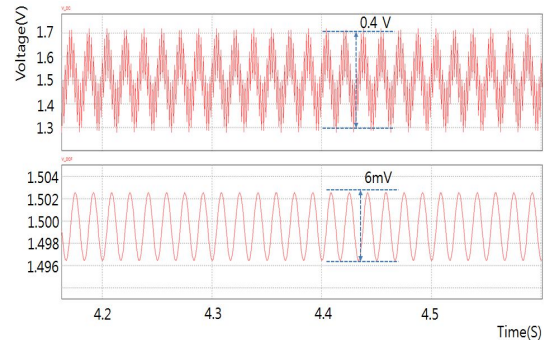


Fig.5 RC filter applied to the output

### 3.3 직류분 반영 결과

그림 6은 단상 계통 연계형 인버터의 출력에서 발생한 직류분 성분을 적분 제어기를 통해 오차 값을 듀티 레퍼런스에 보상하여 직류분 성분을 제거하기 위한 회로도를 나타내고 있으며, 그림 7은 PSIM 시뮬레이션 회로도이다. 이때, 직류분에 대한 오프셋을 발생시키기 위하여 시뮬레이션에서는 IGBT의 스위칭 소자에서 한 레그에 내부저항(Transistor Resistance) 0.5Ω을 주고 나머지 레그에는 0Ω을 주어서 소자의 내부 저항의 불균일성을 주었다.

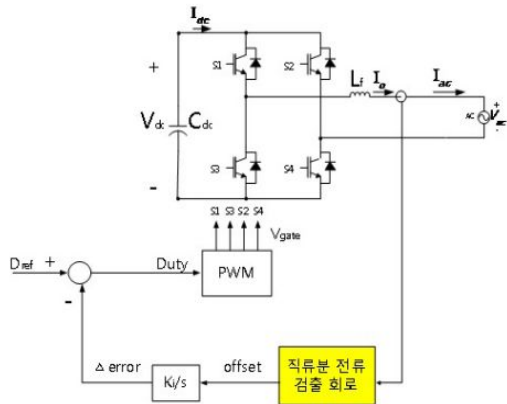


Fig.6 DC offset compensations diagram

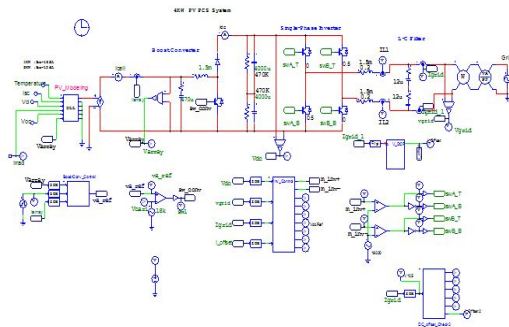


Fig.7 DC offset current compensation method in PSIM simulation

그림 8은 단상 계통 연계형 인버터의 출력에 직류분 성분을 확인할 수 있는 시뮬레이션 결과이다. 이 때 발생된 직류분이 제거가 되지 않았을 경우 시간이 경과함에 따라 위에 표시된 직류분을 나타내는 부분이 0에 수렴하지 않는 것을 확인할 수 있으며, 아래는 출력전류와 함께 직류분에 대한 것을 보여주고 있다. 이에 반해서 그림 9의 시뮬레이션 결과는 검출된 직류분이 적분 제어기를 거쳐 듀티 레퍼런스 값에 그 값만큼 차이를 가지게 하면 시뮬레이션 상에서 직류분이 일정하게 제어되는 것을 보였고, 이 또한 출력전류와 함께 보여주었다.

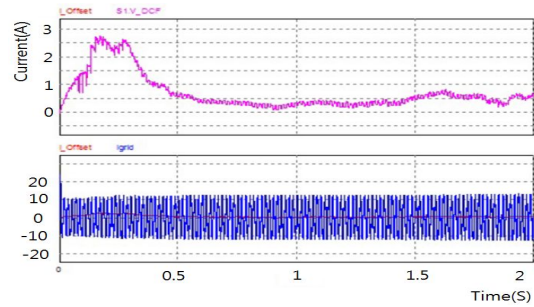


Fig.8 Before the DC offset Compensation simulation

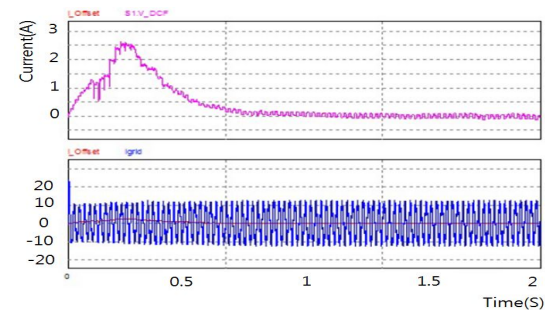


Fig.9 After the DC offset Compensation simulation

## 4 실험 결과

Table.3 Specification of system

PV Inverter	Value
Input Voltage[V]	DC90~500
Input Current	~20A
Output Power[Kw]	4
Output Voltage[V]	220
Frequency[Hz]	60
IGBT	FGH40N60SFD

LOWER: ---		HIGHER: ---		YORIGRAMA Mode	
Uac1	220.89	V	A1	0.9995	
Iac1	18.213	A	FU1	60.018	Hz
Uac2	326.97	V	Xs1	-393.79	mV
Iac2	12.881	A	Q1	0.131	kvar
P2	4.212	kW	Q2	0.429	kvar
P1	4.021	kW	S1	4.023	kVA
L/g	95.46	%	S2	4.234	kVA
I_dc1	0.003	A	I_rms3	0.000	A

Fig.10 Measured value applying the DC offset current compensation method of the PV inverter

실제 실험에 사용한 인버터의 사양은 표 3의 4Kw 계통연계형 인버터를 사용하여 실험하였으며, 직류분은 4Kw 출력기준으로 그림 10의 표시된 Idc1의 측정값을 보면 0.003A가 측정되었고, 실제 기준을 적용할 경우 정격전류 18.213A의 0.5% 이내인 0.016%의 값을 확인할 수 있었다.

실제 인버터 운전 시에는 그림 11의 결과처럼 직류분 오프셋 값에 따라 출력 값이 변하는 것을 볼 수 있었으며, 직류분 검출 회로를 적용하여 측정된 실험 결과를 보면 그림 12와 같이 발생하는 직류분을 보상하여 일정하게 유지되는 것을 확인할 수 있었다. 이때 실제 측정하는 직류분이 매우 작고, 전압 프로브의 최소 측정이 200mV/div여서 그 값의 변화를 볼 수 있는 오프셋 값을 주었다.

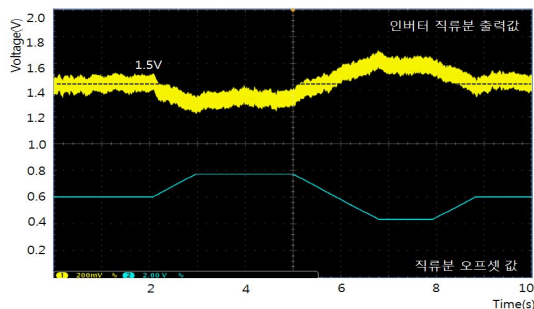


Fig.11 Before the DC offset compensation test in 4kw PV inverter

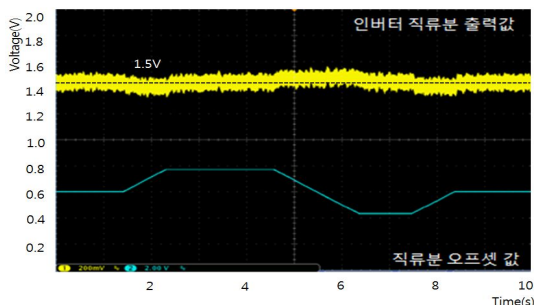


Fig.12 After the DC offset compensation test in 4kw PV inverter

## 5. 결 론

본 논문은 무변압기형 연료전지/태양광 계통 연계형 인버터에서 DC성분을 제거하는 캐패시터의 특성과 연산증폭기(Op-amp)의 차동 증폭 기능을 이용한 회로를 이용하여 직류분을 검출하여 이 출력된 값으로 일정하게 보상하도록 하는 방법을 확인하였고 최종 출력 전류에 직류분이 일정하게 제어되도록 하는 것을 시뮬레이션 및 실험을 통하여 확인하였다.

## 후 기

본 연구는 미래창조과학부에서 지원하는 대구 경북과학기술원 일반사업(13-BD-01) 및 2011년도 지식경제부의 재원으로 한국에너지 기술평가원(20113030010130)의 지원을 받아 수행한 신재생에너지기술개발사업 연구 과제입니다.

## 참 고 문 헌

1. Ahfock and Bowtell, leslie, "DC Offset Elimination in a Single Phase Grid-Connected", AUPEC 2006
2. Hong, Ki-Nam, "Output Current DC Offset Removal Method for Trans-less PV inverter, Journal of the KSES, March. 2012.