

유기반도체 소자 및 회로개발 동향

전 진(삼성디스플레이)

1. 서 론

탄소를 기반으로 하는 유기물은 일반적으로 절연체로 알려져 있으나 π -conjugation 구조를 기반으로 한 일부 유기화합물들은 반도체 또는 도체의 성질을 나타낸다.^[1] 이러한 유기반도체 물질들은 공유결합으로 형성된 무기 반도체와는 달리 van der Waals 분자결합으로 형성되어 상대적으로 약한 결합력을 가진다.^[1] 이러한 차이점은 유기반도체만의 다양한 특징을 가능하게 한다. 일반적으로 유기반도체는 분자량에 따라 저분자와 고분자로 나뉜다. Pentacene, tetracene, C60 등이 저분자 유기반도체에 속하며 열 증착 방식 등으로 박막을 형성한다.^[1] 반면에 polythiophenes, poly(3-hexylthiophene) (P3HT), poly(pphenylenevinylene)(PPV) 등과 같은 고분자 유기반도체는 프린팅, 코팅 등의 증착방식이 가능하지만 저분자 물질에 비해 이동도등 소자특성이 낮다.^[1] 유기반도체 물질은 무기반도체 물질에 비해 몇 가지 다른 특징을 지닌다. 첫째, 유기분자에는 dangling bond 가 존재하지 않는다. 따라서 박막소자의 접합부에 interface state의 영향이 크지 않다. 둘째, 다양한 유기반도체가 화학적인 합성을 통해 설계 가능하다. 30여 년 전 처음으로 전도성 고분자가 개발된 이후 많은 연구를 통해 유기반도체 물질 자체의 특성이 개선되고 있다. 셋째, 무기반도체에 비해 녹는점이 현저히 낮으므로 저온에서 플라스틱 필름, 종이 등 다양한 기판위에 박막형성이 가능하다. 이로 인해 플라스틱 필름과 같은 유연한 기판

위에 가볍고 유연한 형태의 소자개발이 가능하여 유기 발광소자와 유기트랜지스터, 유기태양전지 등 다양한 분야에 유연성을 가지는 응용처가 기대되고 있다.

2. 유기반도체 트랜지스터

유기반도체 트랜지스터는 유기반도체를 채널로 사용하는 3단자 소자이다. 다수캐리어에 따라 N형과 P형이 구분되고, 이는 유기반도체 및 소스 드레인으로 사용되는 도체물질에 따라 결정된다. 대부분의 유기반도체 트랜지스터는 박막형태이며 전계효과를 이용한 MOSFET 형태로 제작된다. 유기반도체 트랜지스터는 유연성과 함께 대면적이 요구되는 전자부품에 사용이 기대되고 있다. RFIDs (radio frequency identification cards),^[2] 몸에 착용할 수 있는 전자기기, 센서 네트워크 등이 대표적인 예이다. 이러한 분야는 고속, 저전력으로 동작하는 트랜지스터 성능이 필요하지만 현재의 유기반도체 트랜지스터의 특성은 아직은 불충분하다. 하지만 최근 유기반도체 및 절연물질의 특성개선에 관한 연구가 활발하게 진행되고 있으므로 이의 개선이 기대된다. 또한 유기반도체 트랜지스터는 재료특성뿐만 아니라 소자구조 및 공정개선을 통해서 특성개선이 가능하다. 본문에서는 이에 관해 상세히 기술하도록 하겠다.

2.1. 트랜지스터 채널 형성법

유기반도체 트랜지스터는 그림 1과 같이 소스 드레인

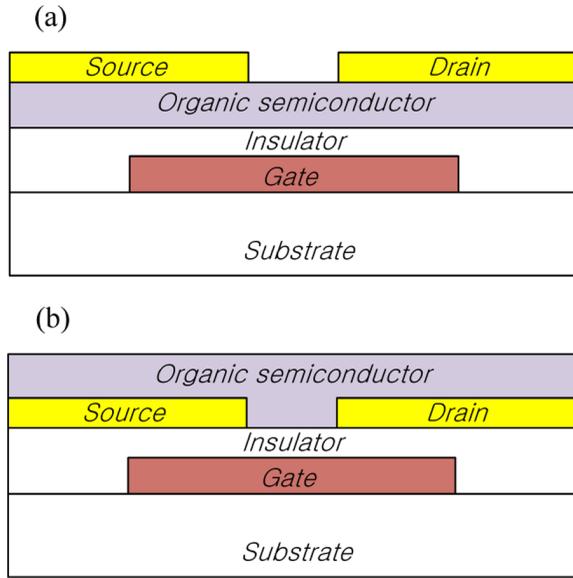


그림 1. (a) Top-contact 트랜지스터, (b) bottom-contact 트랜지스터

이 반도체층 위에 형성되는 top-contact구조와 반도체층 아래에 형성되는 bottom-contact구조가 가능하다. Top-contact 구조는 주로 유기반도체층 위에 소스 드레인을 새도우 마스크를 통해 증착한다. 이 방식은 노광장비를 필요로 하지 않고 공정이 간단하므로 주로 사용되고 있으나 새도우 마스크 자체의 제작한계, 마스크와 기판의 정렬한계 등으로 미세패턴의 형성에 제약이 있다. 이에 비해 bottom-contact구조는 노광장비를 이용하여 소스 드레인을 먼저 패터닝하고 유기반도체층을 그 위에 증착하므로 더 미세한 패턴 형성이 가능하나 도체 위에 형성되는 유기반도체의 경우 결정성장이 불완전하여 접촉저항이 증가하고 전하이동도가 낮은 단점이 있다.

2.2. 프리즘형 채널 형성방법^[3]

앞에서 언급한 바와 같이 top-contact구조는 bottom-contact구조에 비해 공정이 간단하고 유기반도체 결정구조가 우수하여 높은 전하이동도를 구현할 수 있으나 형성 가능한 최소 채널길이에 제한이 있고 소스 드레인 영역과 게이트 영역의 정렬도에 따라 기생 커패시턴스가 크고 변동되는 단점이 있다. 이의 개선을 위해 본 저자는 프리즘형태의 입체구조 기판위에 소자를 형성하는 방식을 제안하였다.^[3]

프리즘형태의 기판은 미리 형성된 마스터 몰드를

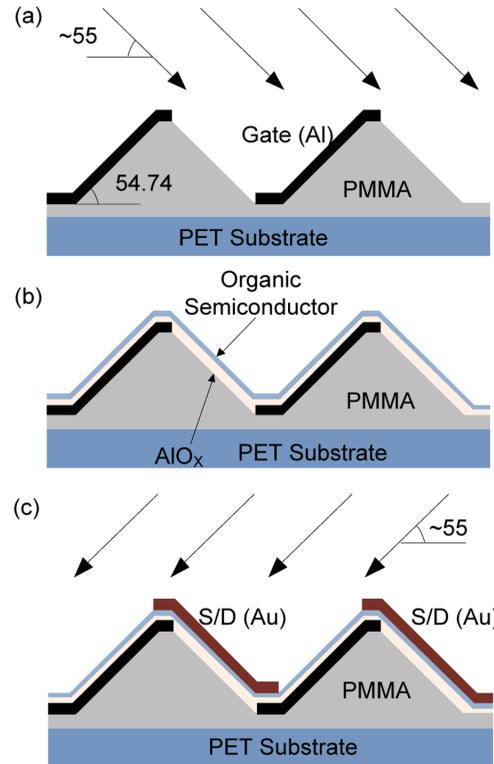


그림 2. 프리즘형 입체 유기반도체 트랜지스터 형성법 (a) 게이트 전극 형성, (b) 절연막 및 유기반도체층 형성, (c) 소스 드레인 전극 형성

PMMA를 재료로 임프린팅 기법을 통해 제작하였다. 이후 순차적으로 게이트 전극, 절연막, 유기반도체, 소스 드레인 전극층을 적층하였다. 게이트 전극 및 소스 드레인 전극은 증착 시 기울기를 가지게 하여 한쪽면에만 형성되도록 하였다. 이 경우 프리즘 구조 자체의 마스크 효과로 채널영역이 형성되며 게이트 전극과 소스 드레인 전극간 자기정렬도 가능하다. 채널길이는 프리즘 구조 한면의 길이와 같으며 임프린팅 공정에 따라 미세화가 가능하다.

2.3. 프리즘형 유기트랜지스터 특성^[3]

프리즘형 유기트랜지스터는 top-contact구조이고, 노광장비를 사용하지 않고도 채널길이의 미세화가 가능하며, 자기정렬로 인해 기생 커패시터를 최소화 할 수 있는 장점이 있다.^[3] 그림 3(a)와 같이 채널길이 8 μm , 채널 폭 100 μm 로 제작된 트랜지스터 소자를 측정된 결과 자기정렬구조로 인해 기생 커패시턴스는 80% 감소하였으며 주파수특성은 약2배 향상되었다.^[3] 상기 소자구조

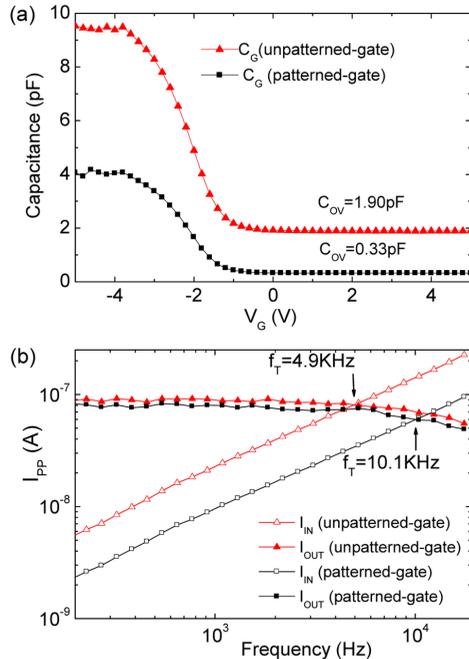


그림 3. 프리즘형 유기트랜지스터 특성 (a) 기생 커패시턴스, (b) 주파수 특성

는 프리즘 기판을 형성하는 임프린팅 공정에 의해 트랜지스터 채널길이등 주요 치수가 결정되므로 향후 임프린팅 공정 개선에 따라 추가적인 트랜지스터 공정 미세화가 가능하리라고 판단된다.

3. 유기반도체 회로

유기반도체 소자의 현실적인 응용을 위해서는 소자들을 회로형태로 집적, 구현되어야 한다. 유기반도체는 낮은 공정 온도에서 유연한 기판위에 제작이 가능하므로 RFID, flexible display, 대면적 센서 등의 응용분야가 거론되고 있다. 이와 같은 대부분의 유기반도체 응용분야를 위해서는 디지털 및 아날로그 회로구현이 필요하다.

3.1. CMOS형 회로

인버터는 가장 간단하며 대표적인 디지털 회로이다. 사용가능한 트랜지스터에 따라 다양한 구현이 가능하지만 CMOS형은 N형과 P형 트랜지스터를 모두 사용하여 구현한다. 유기반도체층으로 pentacene과 C60를 사용하면 각각 P형과 N형 트랜지스터 구현이 가능하다. 그림 4는 플라스틱 기판위에 구현된 CMOS형 인버터의



그림 4. 플라스틱 기판위에 구현된 CMOS형 인버터

예이다.

N형과 P형 트랜지스터 특성이 균형을 이루도록 설계할 경우 그림 5와 같은 인버터 특성 확보가 가능하다. 일반적으로 N형 유기트랜지스터는 pentacene등 P형에 비해 훨씬 낮은 전하 이동도를 가지고, 대기환경

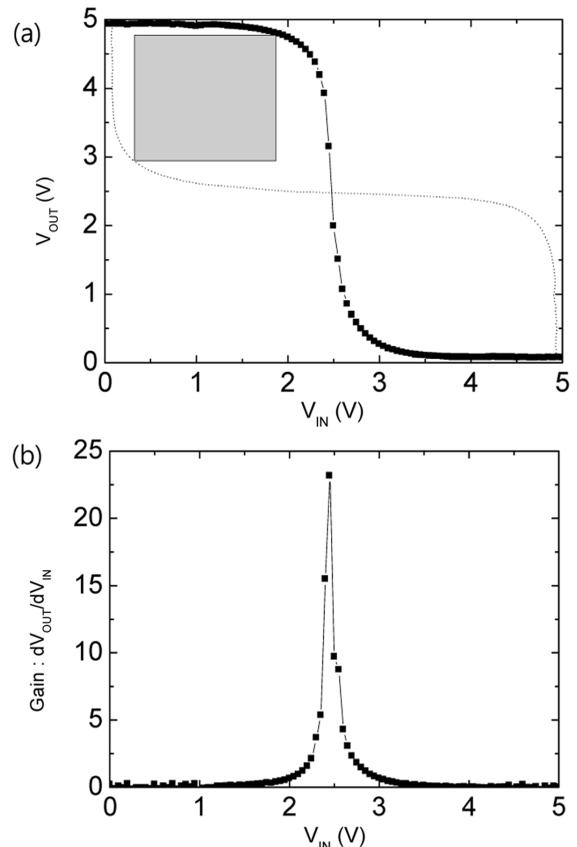


그림 5. (a) 유기트랜지스터 인버터 입출력 특성곡선, (b) 전압이득(질소분위기에서 측정)

에서 안정하지 못하다. 봉지공정을 통해 수명을 연장시키는 기술도 가용하지만 이는 추가적인 고난이도의 공정이 필요하다. 따라서 CMOS형 회로구현을 위해서는 대기중에 안정하며 높은 이동도를 가지는 새로운 N형 유기반도체 물질 개발이 필요하다.

3.2. PMOS형 회로

CMOS형 회로의 DC특성이 우수함에도 불구하고 논문으로 발표된 대부분의 유기트랜지스터 회로는 PMOS형 회로에 기반하고 있다. 이는 PMOS소자가 대기중에 안정적이고 공정이 간단하기 때문이다. 그러나 일반적으로 사용되는 PMOS소자만으로 구성된 다이오드 부하 인버터 회로(그림 6(a))는 낮은 전압이득과 출력영역을 갖는다.

부트스트랩은 커패시터에 저장된 전하를 이용하는 아

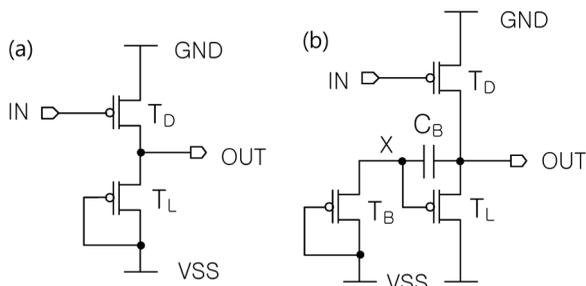


그림 6. (a) 다이오드 부하 인버터, (b) 부트스트랩 인버터^[4]

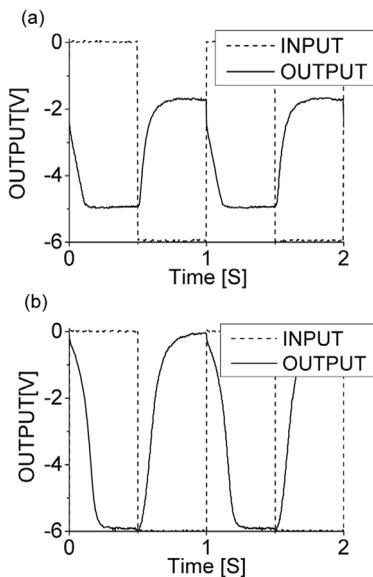


그림 7. (a) 다이오드 부하 인버터 입출력 특성, (b) 부트스트랩 인버터 입출력 특성

날로그 회로기법이다. 그림 6(b)와 같이 PMOS회로에 부트스트랩 설계기법을 사용하여 출력영역을 확대하고 전압이득을 높일 수 있다.^[4]

플라스틱 기판위에 제작된 부트스트랩 인버터 특성은 같은 조건에서 제작된 다이오드 부하 인버터에 비해 4.5배의 전압이득, 3배의 노이즈 마진, 약 2배의 출력전압이 보고되었으며 이 수치는 앞에 언급된 CMOS형 인버터와 유사한 수준이다.^[4]

부트스트랩 회로구조는 인버터뿐만 아니라 NAND, NOR 등 다른 디지털 회로로 확장이 가능하다. 그림 8은 부트스트랩 NAND 회로와 그에 따른 입출력 곡선을 나타내고 있다.^[4] NAND 회로도 인버터와 마찬가지로 확장된 출력과 안정된 동작을 보였다. 위와 같은 회로를 확장할 경우 PMOS회로로도 CMOS회로 수준의 특성과 대기 안정적인 특성을 동시에 얻을 수 있을 것으로 기대된다.

3.3. 유기반도체 회로개발 동향

상기 언급된 회로 이외에도 최근까지 많은 연구기관에서 향상된 유기반도체 소자를 기반으로 다양한 회로 개발이 진행되었다. 아날로그 회로분야에서는 증폭기^[5]

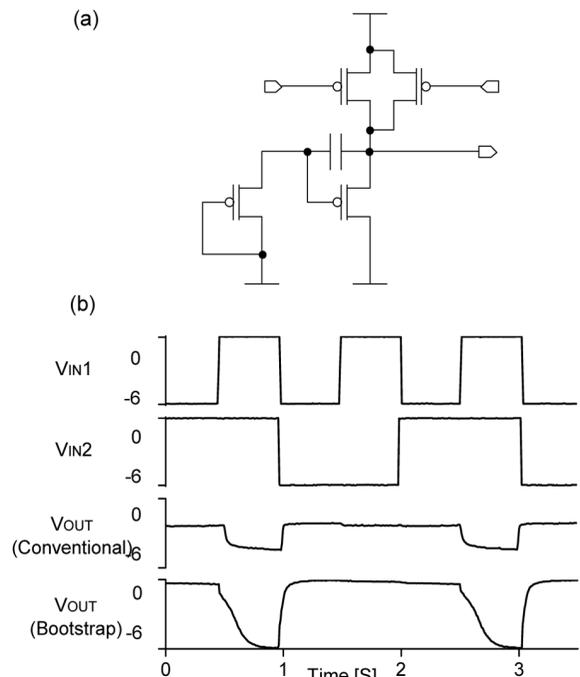


그림 8. (a) 부트스트랩 NAND회로, (b) 입출력 특성

및 디지털 아날로그 변환기, 아날로그 디지털 변환기^[6] 등이 개발되었다. 디지털 회로 분야에서는 표시소자의 픽셀회로 및 스캔라인 구동회로를 비롯하여 RFID를 위한 코드 생성 로직회로,^[2] 그리고 최초의 8비트 마이크로프로세서도 개발되었다.^[7] 유기 반도체 기반 마이크로 프로세서는 플라스틱 필름위에 제작되었으며 약 4000 개의 유기트랜지스터가 집적되었다.^[7] 이는 1970년대 초 개발된 인텔사의 실리콘 마이크로프로세서와 동등한 수준으로 최근까지의 마이크로프로세서의 발전 속도로 미루어 볼 때 향후 유기 마이크로프로세서도 충분한 가능성이 있으리라고 생각된다.

4. 맺음말

지금까지 유기반도체 트랜지스터 소자 및 회로 개발 동향에 대해 살펴보았다. 이미 대표적인 응용소자로 저분자 유기TFT는 소형 표시소자로 각광받고 있으며 유기 TFT의 전하이동도는 비정질 실리콘 트랜지스터를 능가하였다. 향후 유기 반도체가 보다 다양한 응용분야에 적용되기 위해서는 동작속도, 소비전력 등 우수한 회로 동작특성이 필요하고 이를 위해서는 최적화된 회로개발과 함께 우수한 트랜지스터 소자개발이 필요하다. 유기반도체 물질은 아직도 화학적 디자인, 재료 합성 등을 통해 물질특성의 개선 가능성이 있으며, 이에 더해 최적화된 공정, 소자구조, 회로구조 개발을 통해 더 다양한 응용분야에 적용되기를 기대해 본다.

참고문헌

[1] Z. Bao and J. Locklin, Eds., Organic Field-Effect Transistors. Boca Raton, FL: CRC Press, Taylor & Francis Group, 2007.

[2] E. Cantatore, T. Geuns, A. Gruijthuijsen, G. Gelinck, S. Drews, and D. Leeuw, IEEE JSSC 42, 8, 2007.
 [3] J. Jeon, B. Tee, B. Murmann, and Z. Bao, Appl. Phys. Lett. 100, 043301, 2012.
 [4] J. Jeon, B. Murmann, and Z. Bao, IEEE EDL, 31, 1488, 2010.
 [5] M. Kane, J. Campi, M. Hammond, F. Cuomo, B. Greening, C. Sheraw, J. Nichols, D. Gundlach, J. Huang, C. Kuo, L. Jia, H. Klauk, T. Jackson, IEEE EDL, 21, 534, 2000.
 [6] W. Xiong, U. Zschieschang, H. Klauk, B. Murmann, ISSCC Dig. Tech. Papers, 134, Feb. 2010.
 [7] K. Myny, E. Veenendaal, G. Gelinck, J. Genoe, W. Dehaene, P. Heremans, ISSCC Dig. Tech. Papers, 322, Feb. 2011.

저 자 약 력

전 진



- 1997년: 한양대학교 전자공학과 학사
- 1999년: 한양대학교 전기공학과 석사
- 2012년: Stanford Univ. Dept. of EE 박사
- 1999년~2012년: 삼성전자 연구원
- 2012년~현재: 삼성디스플레이 수석연구원
- 관심분야: OLED, LCD, Flexible electronics