

Cylindrical 구조를 갖는 LDMOS의 Drain 역방향 항복전압의 계산 방법

The Calculation Method of the Breakdown Voltage for the Drain Region with the Cylindrical Structure in LDMOS

이 은 구*
(Un Gu Lee)

Abstract - A calculation method of the breakdown voltage for the drain region with the cylindrical structure in LDMOS is proposed. The depletion region of the drain is divided into many smaller regions and the doping concentration of each split region is assumed to be uniformly distributed. The field and potential in each split region is calculated by the integration of the Poisson equation and the ionization integral method is used to compute the breakdown voltage. The breakdown voltage resulted from the proposed method shows the maximum relative error of 2.2% compared with the result of the 2-dimensional device simulation using BANDIS.

Key Words : Breakdown voltage, Cylindrical structure, LDMOS, Drain engineering, Poisson equation

1. 서 론

일반적으로 대 전력을 제어하는 냉장고, 에어컨용 모터 제어 IC와 하이브리드 자동차용 인버터 모듈은 discrete 전력제어부품과 이를 제어하는 고전압 IC로 구성되는 반면에, 음성전력 증폭기는 하나의 칩으로 제작한다[1,2]. 모터 구동 IC, 잉크젯 프린터와 switching regulator는 5[V] 이상의 입출력 interface가 필요하며[3], 신호를 처리하는 저 전압 회로와 높은 전압에서 동작하도록 출력 회로를 분리하여 설계한다. 입력신호를 처리하는 내부 회로는 저전압 CMOS 소자를 이용하고, 출력 회로는 Field Plate 기술[4,5]이 적용된 고 전압 BICMOS 혹은 BCDMOS 공정을 이용하여 만든다.

CMOS 소자의 Drain 영역은 곡률반경이 작은 N⁺ 혹은 P⁺ 공정으로 만들어지므로 고 전압이 인가되면 Drain-기판 간에 역방향 항복이 쉽게 발생된다. 일반적으로 항복전압을 높이기 위해 낮은 농도의 N-well 공정을 적용하고 Drain-기판 간의 금속학적인 접합을 깊게 만들어 N-well 과 기판 간의 역방향 항복전압을 증가시킬 수 있다[6-8]. 전력을 제어하는 제품의 원가 경쟁력을 높이기 위해서는 칩에서 가장 많은 단면적을 차지하는 고 전압 CMOS 혹은 LDMOS의 크기를 줄여야 하므로 이들 소자의 Drain 저항을 줄여야 한다. Drain 저항을 감소시키기 위해서는 N-well의 불순물 농도를 높여야 하지만 N-well의 불순물 농도가 높아지면 역방향 항복전압이 감소한다.

이온주입으로 제작되는 well 공정은 표면에서 최대의 불순물 농도를 나타내며 Silicon 내부로 들어갈수록 농도가 감

소한다. N-well Drain 전극과 P-well 기판 간에 PN 접합이 형성되므로 Drain 전극에 높은 전압이 인가되면 불순물 농도가 높은 표면의 곡률반경이 작은 모서리 영역에서 역방향 항복이 발생된다. N-well의 접합 깊이가 4[μ m]인 조건에서 불순물의 측면 확산을 고려하면 N-well 과 P-well 간 3[μ m]의 곡률반경을 갖는 모서리 영역이 만들어진다[9]. P-well의 표면 불순물 농도가 N-well의 표면 불순물 농도와 유사한 값을 갖는다면 Layout 에 따라 Drain 모서리 영역의 곡률반경을 조절할 수 있으며 최적의 Drain 영역을 설계하기 위해서는 다양한 곡률반경과 불순물 농도를 갖는 조건에서 역방향 항복전압을 정교하게 계산할 수 있어야 한다.

역방향 항복전압을 계산하기 위해 기존에 사용된 수식[6]은 N⁺P 접합 또는 P⁺N 접합 구조에서 불순물 농도가 낮은 영역에서만 공핍영역과 내부 전계가 형성된 것으로 가정하여 식을 유도하였다. Cylindrical 좌표계에서 정의된 포아송 방정식을 적분함[10]으로써 내부전계와 전위에 관한 식을 구하였고 내부 전계가 임계 값[11] 이상이 되는 전위를 역방향 항복전압으로 가정하였다. 그러나 유도된 수식은 Planar 구조에서 근사적으로 유도된 역방향 항복전압 식을 이용하기 때문에 많은 계산오차를 포함하고 있으며[6], N-well과 P-well로 구성된 Drain 영역과 같이 낮은 불순물 분포를 갖는 PN 접합 다이오드 구조에서는 큰 오차를 포함한다. 소자 시뮬레이터를 이용하여 항복전압을 구하는 방법은 계산의 정확도를 높일 수 있고 임의의 구조에 대해서도 계산이 가능하다는 장점[11]을 갖는 반면에 수치해석적인 방법을 이용하므로 많은 계산시간과 컴퓨터 자원이 필요하다.

본 논문에서는 Cylindrical 구조를 갖는 Drain 영역에서 역방향 항복전압을 빠르고 정교하게 계산하는 방법을 제안한다. 불순물 분포가 일정하지 않은 해석영역을 미세하게 분할하여 미세영역 별로 불순물 분포를 일정한 것으로 가정한다. cylindrical 좌표계에서 정의된 포아송 방정식을 적분

* Corresponding Author : Dept. Information & Communication, Bucheon Univ.

E-mail : leg@bc.ac.kr

Received : August 17, 2012; Accepted : November 21, 2012

하여 내부 전계와 전위를 구한 후 역방향 항복전압을 계산한다. 제안한 방법의 정확도를 확인하기 위해 P+N 접합 다이오드와 불순물 농도가 낮은 PN 접합 다이오드에서 BANDIS[12]를 이용한 소자 시뮬레이션을 수행한 결과와 비교한다.

2. Drain 영역에서 역방향 항복전압 계산 방법

Drain 영역에 높은 전압이 인가된 조건하에서 소자가 정상적으로 동작하기 위해서는 N-well Drain과 P-well 기판 간 역방향 항복전압이 인가전압 이상의 값을 가져야 한다. 역방향 항복전압을 높이기 위해 Drain 영역을 불순물 농도가 낮은 N-well로 제작해야 하나 N-well 농도를 낮추면 Drain 저항이 증가하므로 전류 구동능력이 저하되는 단점이 있다. 따라서 Drain 저항을 가급적 낮추면서 역방향 항복전압 조건을 만족하도록 N-well과 P-well 농도를 결정해야 한다. 그림 1과 그림 2는 각각 출력 단에 사용되는 비대칭 고전압용 n-MOS 소자의 Layout과 수직 구조이다.

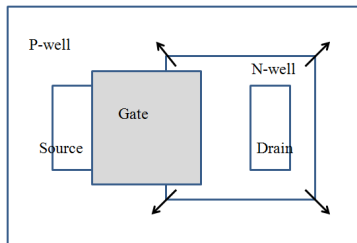


그림 1 고 전압용 n-MOS 소자의 Layout
 Fig. 1 The Layout of n-MOS for the high voltage device

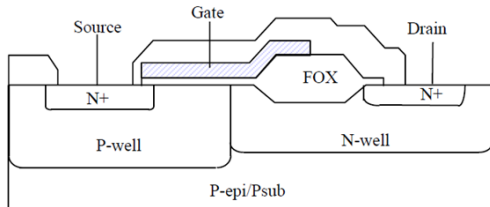


그림 2 고 전압용 n-MOS 소자의 수직 구조
 Fig. 2 The vertical structure of n-MOS for the high voltage device

그림 1의 Layout 도면에서 P-well이 N-well을 감싸는 구조를 갖는다. 그림 2의 수직 단면도에서 깊이방향으로 들어갈수록 well의 불순물 농도가 감소하므로 N-well의 바닥영역에서는 역방향 항복이 발생하지 않는다. N-well과 P-well은 표면 영역에서 불순물 농도가 가장 높고, N-well의 모서리 영역에서 접합면의 곡률반경이 가장 작기 때문에 그림 1에서 화살표로 표시한 Drain 영역의 4개의 모서리에 전계가 집중되어 다른 영역에 비해 쉽게 역방향 항복이 발생된다. 따라서 N-well의 곡률반경과 불순물 분포를 고려하여 역방향 항복전압을 정확하게 예측할 수 있어야 한다.

식 (1)은 Cylindrical 구조를 갖는 그림 1의 4 모서리 영역에서 역방향 항복전압을 계산하기 위해 기존에 사용된 계

산식이다[6]. P⁺N 접합을 가정하면 N 영역에만 공핍영역이 존재하고, 금속학적 접합에서부터 N 공핍 영역까지 이온화된 불순물 농도를 적분하면 전계를 계산할 수 있으며 전계의 최대 값이 임계치를 넘는 인가전위가 역방향 항복전압이다.

$$\frac{BV_{CYL}}{BV_{PP}} = \frac{1}{2} \left\{ \left(\frac{r_j}{W_c} \right)^2 + 2 \left(\frac{r_j}{W_c} \right)^{\frac{6}{7}} \right\} \ln \left\{ 1 + 2 \left(\frac{W_c}{r_j} \right)^{\frac{8}{7}} \right\} - \left(\frac{r_j}{W_c} \right)^{\frac{6}{7}} \quad (1)$$

여기서 BV_{CYL}는 cylindrical 구조에서 역방향 항복전압이고 BV_{PP}는 planar 구조에서 근사된 역방향 항복전압[6]이다. W_c는 planar 구조에서 근사된 공핍영역의 폭이고 r_j는 곡률반경이다.

2.1 Cylindrical 좌표계에서 내부전계 및 내부전위

그림 1의 Drain 모서리의 표면 영역에서 반도체 방정식을 해석하기 위해서는 Cylindrical 좌표계에서 미분 방정식을 해석해야 한다. 식(2)는 전계와 불순물 농도의 관계를 나타내며 식(3)은 식(2)를 적분한 결과 식이다.

$$\frac{d}{dx}(xE) = -\frac{qN_{pw}}{\epsilon_s} x \quad (2)$$

$$E(x) = \frac{qN_{pw}}{2\epsilon_s} \left(\frac{x_d^2 - x^2}{x} \right) \quad (3)$$

식(4)는 전위와 불순물 농도의 관계인 포아송 방정식을 나타내고 있으며 식(5)는 식(4)에 대해 적분한 결과 식으로 공핍영역의 내부 전위이다.

$$\frac{d}{dx} \left(x \frac{dV}{dx} \right) = \frac{qN_{pw}}{\epsilon_s} x \quad (4)$$

$$V(x) = \frac{qN_{pw}}{2\epsilon_s} \left\{ \left(\frac{x_j - x^2}{2} \right) + x_j^2 \ln \left(\frac{x}{x_j} \right) \right\} \quad (5)$$

여기서 x_j는 곡률 반경이고 x_d는 공핍영역의 폭을 나타낸다. N_{pw}은 P-well 영역의 이온화된 불순물 농도이다. 공핍영역 내에서 미소 전계는 미소 전하량을 적분하여 구할 수 있다. Cylindrical 구조에서는 중점에서부터 반경이 증가할수록 적분 영역의 넓이가 증가하므로 적분하는 미소 전하량이 증가한다. 미소 전하량이 증가하면 미소 전계 또한 증가하므로 planar 구조에 비해 전계 값이 크며 역방향 항복전압이 감소하는 결과를 보인다.

그림 3은 Cylindrical 구조를 갖는 Drain의 4개 모서리 영역을 나타낸다. 금속학적 접합면은 곡률 반경이 x_j이고 실선으로 표시한다. 공핍영역은 N-well 영역의 x_n에서부터 P-well 영역의 x_p까지 분포하고 점선으로 표시한다. N-well 영역의 불순물 분포는 Gaussian 분포를 따르고 있으며 영역을 2개 이상의 미소 영역으로 나누어 영역별로 일정한 값을 갖는 것으로 가정한다. P-well의 표면 영역에서 불순물 농

도는 일정한 값 N_{pw} 를 갖는다. 영역 A는 공핍영역에서 Cylindrical 구조로 정의된 미소 적분영역이다. Cylindrical 구조에서 미소 적분영역이 중심에서 멀어질수록 적분영역의 단면적이 증가함을 나타낸다. 이는 중심점에서 멀수록 불순물의 유효 농도가 증가하는 것과 같은 효과를 갖는다.

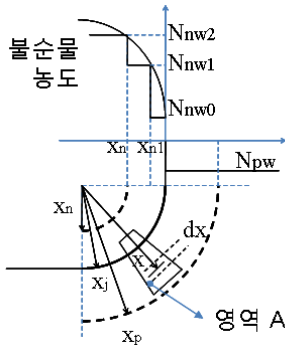


그림 3 Drain 모서리 영역의 Cylindrical 구조
Fig. 3 The Cylindrical structure of the drain corner region

공핍 영역 내의 전하량을 적분하면 내부전계를 구할 수 있다. N-well 영역과 P-well 영역에서 내부전계와 불순물 분포의 관계를 나타내는 식(2)을 대입한 후 적분을 수행한다. 식(6a)는 P-well 영역의 내부전계이고 식(6b)와 식(6c)는 2개의 미소영역으로 나누어진 N-well 영역의 내부전계이다.

$$E(x) = -\frac{qN_{pw}}{2\epsilon_s} \left(\frac{x_p^2 - x^2}{x} \right) \quad x_j < x < x_p \quad (6a)$$

$$E(x) = -\frac{qN_{nw1}}{2\epsilon_s} \left(\frac{x_n^2 - x^2}{-x} \right) \quad x_n < x < x_{n1} \quad (6b)$$

$$E(x) = -\frac{qN_{nw1}}{2\epsilon_s} \left(\frac{x_n^2 - x_{n1}^2}{-x} \right) - \frac{qN_{nw0}}{2\epsilon_s} \left(\frac{x_{n1}^2 - x^2}{-x} \right) \quad x_{n1} < x < x_j \quad (6c)$$

공핍 영역 내에서 전계를 적분하면 내부전위를 구할 수 있다. 식(6)을 포아송 방정식 (4)에 대입한 후 적분을 수행한다. 식 (7a)는 P-well 영역에서 내부전위이고 식(7b)와 식(7c)는 미소영역으로 나누어진 N-well 영역의 내부전위이다.

$$\phi(x) = \phi_{pw} - \frac{qN_{pw}}{2\epsilon_s} \left\{ x_p^2 \ln \left(\frac{x_p}{x} \right) - \left(\frac{x_p^2 - x^2}{2} \right) \right\} \quad x_j < x < x_p \quad (7a)$$

$$\phi(x) = \phi_{nw} + \frac{qN_{nw1}}{2\epsilon_s} \left\{ x_n^2 \ln \left(\frac{x}{x_n} \right) - \left(\frac{x^2 - x_n^2}{2} \right) \right\} \quad x_n < x < x_{n1} \quad (7b)$$

$$\begin{aligned} \phi(x) = & \phi_{nw} + \frac{qN_{nw1}}{2\epsilon_s} \left\{ x_n^2 \ln \left(\frac{x_{n1}}{x_n} \right) - \left(\frac{x_{n1}^2 - x_n^2}{2} \right) \right\} \\ & + \frac{qN_{nw0}}{2\epsilon_s} \left\{ x_{n1}^2 \ln \left(\frac{x}{x_{n1}} \right) - \left(\frac{x^2 - x_{n1}^2}{2} \right) \right\} \\ & + \frac{qN_{nw1}}{2\epsilon_s} (x_n^2 - x_{n1}^2) \ln \left(\frac{x}{x_{n1}} \right) \end{aligned} \quad x_{n1} < x < x_j \quad (7c)$$

$x = x_j$ 인 지점에서 식 (6a)와 식 (6c)는 동일한 내부전계 값을 갖는다는 조건으로부터 식 (8)을 유도할 수 있다.

$$\frac{qN_{pw}}{2\epsilon_s} \left(\frac{x_p^2 - x^2}{x} \right) = -\frac{qN_{nw1}}{2\epsilon_s} \left(\frac{x_n^2 - x_{n1}^2}{x} \right) - \frac{qN_{nw0}}{2\epsilon_s} \left(\frac{x_{n1}^2 - x^2}{x} \right) \quad (8)$$

$x = x_j$ 에서 식(7a)와 식(7c)는 동일한 내부전위 값을 갖는다는 조건으로부터 식(9)를 유도할 수 있다. 식(10)은 P-well과 N-well의 전위장벽이고 전하 중성영역의 불순물 농도로부터 계산 가능하다.

$$\phi_{pw} - \frac{qN_{pw}}{2\epsilon_s} \left\{ x_p^2 \ln \left(\frac{x_p}{x} \right) - \left(\frac{x_p^2 - x^2}{2} \right) \right\} \quad (9)$$

$$= \phi_{nw} + \frac{qN_{nw1}}{2\epsilon_s} \left\{ x_n^2 \ln \left(\frac{x_{n1}}{x_n} \right) - \left(\frac{x_{n1}^2 - x_n^2}{2} \right) \right\}$$

$$+ \frac{qN_{nw0}}{2\epsilon_s} \left\{ x_{n1}^2 \ln \left(\frac{x}{x_{n1}} \right) - \left(\frac{x^2 - x_{n1}^2}{2} \right) \right\}$$

$$+ \frac{qN_{nw1}}{2\epsilon_s} (x_n^2 - x_{n1}^2) \ln \left(\frac{x}{x_{n1}} \right)$$

$$\phi_{pw} - \phi_{nw} = \frac{KT}{q} \left(\ln \frac{N_{pw}N_{nw2}}{n_i^2} + 2V_n \right) \quad (10)$$

식(8), 식(9)와 식(10)을 연립하면 공핍 폭인 x_p 와 x_n 를 구할 수 있고 이 값을 식(6)과 식(7)에 대입하면 각 영역의 내부전계와 전위를 계산 할 수 있다.

2.2 역방향 항복전압 계산 식

식(6)을 이용하여 내부전계를 구한 후 식(11a)와 식(11b)을 이용하여 각각 전자 및 정공에 대한 Ionization Integral을 수행한다. 전자 또는 정공의 Ionization Integral 값이 1이 되는 인가전압 조건에서 역방향 항복현상이 발생한다[11]. 식(11c)와 식(11d)는 전자 및 정공에 대한 이온화 계수이다.

$$I_n = \int_{x_p}^{x_n} \alpha_{n,ii} e^{-\int_x^{x_j} (\alpha_{nii} - \alpha_{nii}) dv} dw \quad (11a)$$

$$I_p = \int_{x_p}^{x_n} \alpha_{p,ii} e^{-\int_x^{x_j} (\alpha_{p,ii} - \alpha_{p,ii}) dv} dw \quad (11b)$$

$$\alpha_{n,ii} = A_n e^{-\frac{E_{cn}}{|E|}} \quad (11c)$$

$$\alpha_{p,ii} = A_p e^{-\frac{E_{cp}}{|E|}} \quad (11d)$$

여기서 E_{cn} 과 E_{cp} 는 각각 전자와 정공의 critical 전계이고 1.231×10^6 [V/cm], 2.036×10^6 [V/cm]이다. A_n 과 A_p 는 각각 7.03×10^5 [1/cm], 1.528×10^6 [1/cm]이다.

3. 결과 및 고찰

제안된 방법의 정확도를 검증하기 위해 기존에 사용된 식(1)의 계산 결과 및 BANDIS를 이용한 소자 모의실험 결과 [12]와 비교한다. 이온화계수와 임계전계는 식(11)에서 정의한 값을 이용한다. 그림 4는 N-well의 sheet 저항이 220[ohm/sq]이고 P-well의 불순물 농도가 $1.56 \times 10^{15} [\text{cm}^{-3}]$ 인 시료1과 동일한 N-well 조건에서 P-well의 불순물 농도 $4.84 \times 10^{15} [\text{cm}^{-3}]$ 인 시료2에 대해 곡률반경을 1.5[μm]에서부터 5.0[μm]까지 변화시킨 조건에서 역방향 항복전압을 계산한 결과이다.

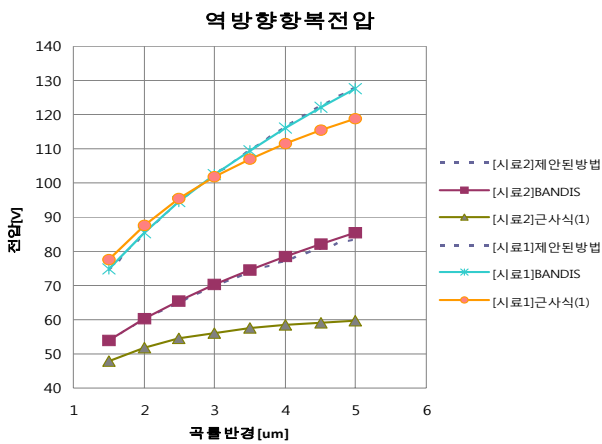


그림 4 역방향 항복전압 비교
Fig. 4 The comparison of the breakdown voltage

시료1에 대해 제안된 방법과 BANDIS를 비교한 결과 0.9% 이하의 상대오차를 보이는 반면 기존에 사용된 계산식(1)과 BANDIS를 비교한 결과 7.5%의 상대오차를 보이고 있으며 곡률반경이 증가할수록 오차가 증가한다. 시료1에 비해 P-well 영역의 불순물 분포가 높은 시료 2에 대해 제안된 방법과 BANDIS를 비교한 결과 2.2% 이하의 상대오차를 보이는 반면 기존에 사용된 계산식(1)과 BANDIS를 비교한 결과는 큰 차이를 보이고 있으며 곡률반경이 증가할수록 오차가 증가한다. 그림 5와 그림 6은 역방향 항복특성이 발생했을 때 시료 1과 시료 2에 대해 곡률반경이 1.5[μm]와 5.0[μm]인 조건에서 제안된 방법과 BANDIS에서 계산된 내부전계와 내부전위를 비교한다.

제안된 방법과 BANDIS를 비교한 결과 내부 전계의 최대 값은 시료 1과 시료 2에서 각각 2%와 1.8% 이내의 상대오차를 나타낸다. 동일한 방법으로 내부전위를 비교한 결과 내부전위 절대 값의 최대 값은 시료 1과 시료 2에서 각각 1.6%와 3% 이내의 상대오차를 나타낸다. 그림 5와 그림 6에서 곡률반경이 작은 조건에서 전계의 최대 값이 크게 나타나며 P-well의 불순물 농도가 높은 시료 2의 공핍 폭은 작게 나타난다.

표 1은 N-well의 불순물 농도가 낮고 곡률반경이 3.0[μm]인 조건에서 역방향 항복전압을 계산한다. P-well과 N-well의 불순물 농도는 일정한 값을 갖는 것으로 가정한다. 표의 값은 제안된 방법으로 계산한 결과를 나타내고 있으며 괄호

내부전계

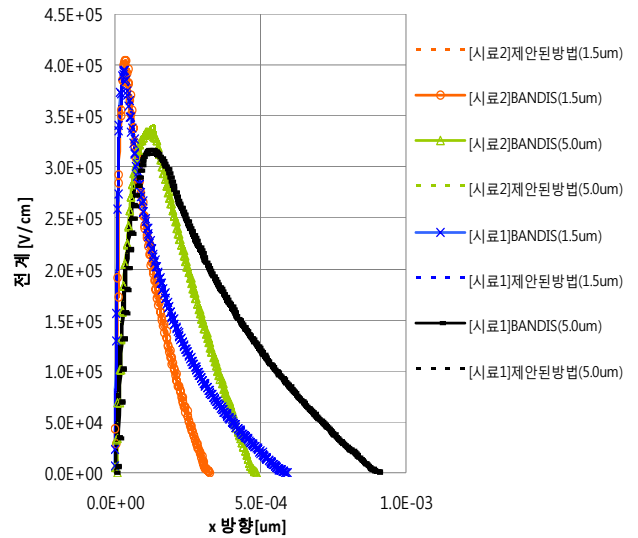


그림 5 내부전계 비교
Fig. 5 The comparison of the field

내부전위

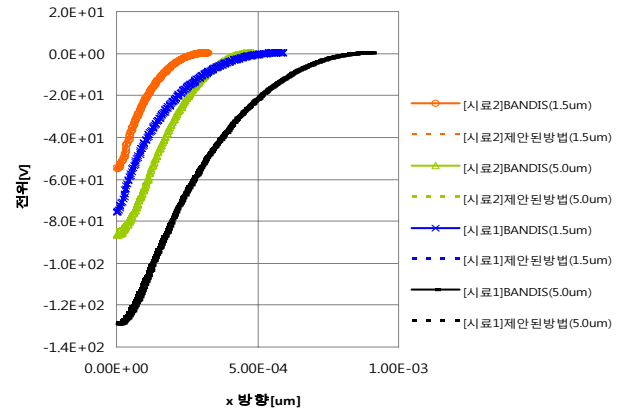


그림 6 내부전위 비교
Fig. 6 The comparison of the potential

표 1 다양한 well 농도에 대해 역방향 항복전압 비교
Table 1 The comparison of the breakdown voltage for various well doping concentrations

불순물농도 [cm^{-3}]	N-well= 4×10^{15}	N-well= 4×10^{15}	N-well= 4×10^{15}
P-well= 2×10^{15}	42.7(42.6)[V]	38.0(38.2)[V]	35.7(36.0)[V]
P-well= 4×10^{15}	35.2(34.8)[V]	30.4(30.4)[V]	27.9(28.2)[V]
P-well= 6×10^{15}	32.1(31.6)[V]	27.2(27.0)[V]	24.8(24.6)[V]

안에 값은 BANDIS 결과 값을 나타낸다. P-well 공정 조건을 설정하는 과정에서 역방향 항복전압이 최대 인가전압 이상이 되기 위해서는 표 1의 결과로부터 역방향 항복전압 조건을 만족하는 불순물 분포를 선택하면 된다. 만약 역방향 항복 전압이 30[V] 이상이 되는 조건이라면 표 1에 어둡게 표시한 well 불순물 분포 조건을 이용해야

한다. 제안된 방법과 BANDIS를 비교한 결과 1.6% 이내의 상대오차를 보이고 있어 제안된 방법의 타당성을 확인하였다.

4. 결 론

Cylindrical 구조를 갖는 Power MOS Drain 표면 영역의 역방향 항복전압을 정교하게 계산 하는 방법을 제안한다. Gaussian 분포를 갖는 Drain 영역의 불순물 분포를 고려하기 위해 공핍영역을 2개 이상의 미소구간으로 나누고 미소구간 별로 불순물 분포는 상수 값을 갖는 것으로 가정한다. 포아송 방정식을 해석하기 위해 Cylindrical 좌표에서 유도된 미분 식을 미소구간 별로 적분을 수행한 후 경계조건을 대입하여 공핍 폭과 내부전계를 구한다. 계산된 내부전계를 이용하여 Ionization Integral을 수행하고 값이 1이 되는 조건에서 역방향 항복전압을 구한다. 제안된 방법의 타당성을 확인하기 위해 BANDIS를 이용한 소자 모의실험 결과와 비교하였다. N-well 영역의 sheet 저항이 220[ohm/sq]이고, P-well 영역의 불순물 농도가 $1.56 \times 10^{15} [\text{cm}^{-3}]$ 및 $4.84 \times 10^{15} [\text{cm}^{-3}]$ 인 시료에 대해 곡률반경이 1.5[μm]에서부터 5.0[μm]까지 다양한 조건에서 역방향 항복전압을 비교한 결과 2.2% 이내의 상대 오차를 보이고 있으며, 내부전계와 내부전위의 최대 값은 각각 2%와 3% 이내의 상대오차를 보이고 있다. N-well과 P-well의 불순물 농도가 낮은 시료에 대해 동일한 실험을 반복한 결과 1.6% 이내의 오차를 보이므로 제안한 방법의 타당성을 확인할 수 있다. 또한 본 논문이 제안한 방법을 활용하여 Drain 영역의 역방향 항복전압이 최대 인가전압 이상이 되기 위한 N-well 공정조건을 설계할 수 있음을 확인하였다.

References

[1] Fairchild Semiconductor, *Automotive Solutions Guide*, Fairchild Semiconductor, USA, 2012.
 [2] Infineon, ICE3BR0665JF: *Off-line SMPS Current Mode Controller with Integrated 650V Cool MOS and Start-Up Cell (Frequency Jitter Mode) in FullPak*, Infineon, Germany, 2008
 [3] Rhom, *3-Phase Motor Driver for CD-ROMs*, Rohm Japan, 2001.
 [4] A. S. Grove, O. Leistiko, W. W. Hooper, "Effect of Surface Fields on the Breakdown Voltage of Planar Silicon p-n Junctions", *IEEE Trans. Elec. Dev.*, Vol. ED-14, NO. 3, March 1967, pp. 157-162.
 [5] F. Conti, M. Conti, "Surface Brakdown in Silicon Planar Diodes Equipped with field-plate", *Solid State Electronics*, Vol. 15, pp. 93-105, 1972.
 [6] B. J. Baliga, *Power Semiconductor Devices*, PWS Pub. comp. Boston, pp. 66-77, pp. 82-90, 1996.
 [7] L.L.Spina, V.d'Alessandro, S.Russo, N.Rinaldi, L.K. Nanver, "Influence of Concurrent Electrothermal and Avalanche Effects on the Safe Operating Area of

Multifinger Bipolar Transistors," *IEEE Trans. on Electron Devices*, Vol. 56, No. 3, pp.483-491, 2009

[8] C.P.Lee, F.H.F.Chau, W.Ma,N.L.Wang, "The Safe Operating Area of GaAs-based Heterojunction Bipolar Transistor," *IEEE Trans. on Electron Devices*, Vol. 53, No. 11, pp.2681-2688, 2006
 [9] S. Wolf, *Silicon Processing for the VLSI Era Volme 3 - The Submicron MOSFET*, Lattice Press, California, pp. 523-558, 1995.
 [10] R.S.Muller, T.I.Kamins, *Device Electronics for Integrated Circuits*, John Wiley & Sons, New York, pp. 174-191 2003.
 [11] Avanti, *MEDICI manual version 4.1*, Avanti Corporation, California, pp. 2-85~2-97, 1998.
 [12] Ungu Lee, *A Study on the Integrated BJT Process Development for CDP Motor Drive IC Using BANDIS and MODIS Program*, Graduate School of Electronic Engineering, Inha University, August 2003.

저 자 소 개



이 은 구 (李 恩 九)

1972년 6월 11일생. 1995년 2월 인하대학교 전자공학과 졸업(공학사). 1997년 2월 동 대학원 전자공학과 졸업(공학석사). 2003년 동 대학원 전자공학과 졸업(공학박사). 현재 부천대학교 정보통신과 부교수 재직.

E-mail : leg@bc.ac.kr