[논문] 한국태양에너지학회 논문집
Journal of the Korean Solar Energy Society

Vol. 32, No. 5, 2012
ISSN 1598-6411
http://dx.doi.org/10.7836/kses.2012.32.5.102

선택적 에미터 결정질 실리콘 태양전지 제작을 위한 할로겐 램프 장치 개발

한규민*·**, 최성진***, 이희덕*, 송희은***

*충남대학교 대학원 전자·정보통신공학과(n-0909@hanmail.net, hdlee@cnu.ac.kr),
**DMS CO,. LTD
***한국에너지기술연구원(sjchoi@kier.re.kr, hsong@kier.re.kr)

Equipment Manufacturing of Lamp Heating to Fabricate Selective Emitter Silicon Solar Cell

Han, Kyu-Min*·**, Choi, Sung Jin***, Lee, Hi-Deok*, Song, Hee-eun***

*Dept. of Electronic Eng, Chungnam National University(han-0909@hanmail.net, hdlee@cnu.ac.kr),
**DMS CO,. LTD
***Korea Institute of Energy Research(sjchoi@kier.re.kr, hsong@kier.re.kr)

Abstract

Halogen lamp was applied to fabricate the selective emitter crystalline silicon solar cell. In selective emitter structure, the recombination of minority carriers is reduced with heavily doped emitter under metal grid, consequently improving the conversion efficiency. Laser selective emitter process which is recently used the most generally induces the damage on the silicon surface. However the lamp has enough heat to form heavily doped emitter layer by diffusing phosphorus from PSG without surface damage. In this work, we have studied to find the design and the suitable condition for halogen lamp such as power, time, temperature and figured out the possibility to fabricate the selective emitter silicon solar cell by lamp heating. The sheet resistance with 100Ω/□ was lower to 50Ω/□ after halogen lamp treatment. Heat transfer to lightly doped emitter region was blocked by using the shadow mask.

Keywords : Crystalline silicon solar cell, Selective emitter, Halogen Lamp, Shading Mask

Submit date : 2012년 09월 17일, Judgment date : 2012년 09월 18일, Publication decide date : 2012년 10월 25일
Communication author : Song, Hee-eun(hsong@kier.re.kr)

기 호 설 명

R_s : 면저항(Ω/□)
Lifetime : 반송자수명(μs)

1. 서 론

현재 결정질 실리콘 태양전지가 전체 태양전지 시장의 86%정도를 점유하고 있다[1]. 최근 결정질 태양전지 기술 개발은 발전 단가를 낮추는 저가형 태양전지 개발 연구와 변환 효율을 높이는 고효율 태양전지 개발 연구가 주로 진행되고 있다.[2] 고효율 태양전지는 1%의 변환효율을 증가시킬 경우 6%의 생산단가를 감소시키기[3] 때문에 고효율화 및 저가화를 위한 기술의 하나로서 선택적 에미터 형성 기술이 적용되고 있다.

현재 고효율을 위해 가장 많이 적용되고 있는 선택적 에미터 구조는 균일한 에미터를 갖는 태양전지와 비교하여 dead layer[4]의 감소로 인해 재결합 확률이 낮아져 광에 의해 생성된 캐리어의 Lifetime을 증가시키고, 기존 공정인 단일 Emitter 와 달리 전극부위에 Heavily Doped 영역 을 형성하고 비 전극 부위에는 Lightly Doped 영역을 형성하여 도핑 농도를 다르게 하는 구조이다. 전극 아래 부분은 deep junction을 형성하여 Si 기판과 금속 전극 간의 ohmic contact을 통해 직렬저항을 감소시켜 fill factor를 향상시킬 수 있으며, 적절한 junction depth를 확보할 경우 전극 형성 중 발생 할 수 있는 shunt 발생 확률을 줄일 수 있다. 반면, 빛을 받는 부분인 shallow junction은 blue response 향상으로 인한 단파장 영역에서의 양자효율 증가 효과를 얻을 수 있고, 결과적으로 단락전류의 상승을 기대할 수 있다.

대표적인 결정질 실리콘 태양전지 도핑 방법은 퍼니스를 이용하여 도펀트를 실리콘 안으로 주입하는 방식이다[7]. Laser 도핑은 H_3PO_4와 H_3PO_3를 Si 웨이퍼에 도포한 후 레이저의 순간적인 열로 도펀트를 Si 안으로 주입하는 방식이다.[5] 후면의 polishing과 LCP 및 도금 공정을 inline으로 수행한다. 전면 전극은 니켈과 은을 이용한 도금 공정으로 형성한다.[6] 이 방식은 선택적 에미터를 형성하기 위해 공정시간이 길고 복잡한 공정이 추가 된다는 단점이 있다.

이 실험에서는 선택적 에미터 형성을 위해 일반적 사용되는 Laser 방식과 다른 에너지원을 활용하여 선택적 에미터 형성함으로써 앞에서 언급된 단점들을 보완하고자 하였다.

본 논문에서는 Lamp를 이용한Micro-Lens Diffusion system을 이용하여, 기판 표면에 국부적으로 에너지를 주입하는 장치를 제작하였고, 일반적으로 $POCl_3$ 도핑 후 기판 표면에 PSG (phosphosilicate glass)층을 형성하게 되는데, 이 층은 phosphorus(P)를 포함하고 있다. 따라서 PSG층을 dopant source로 사용하였으며, Lamp의 열에너지를 이용하여 국소적으로 도펀트를 기판 안으로 확산시켜 전극 형성 부분에 deep junction을 형성하였다. 한번의 공정으로 선택적 에미터 구조를 형성할수 있는 장점이 있으며, Lamp 방식의 선택적 에미터 형성을 적용하여, 장치 및 에미터 형성을 제작 및 특성을 관찰해 보았다.

2. 장치 구성

그림 1. 는 마이크로 렌즈(Micro-Lens)의 모식도이다. 램프를 이용해서 확산 공정을 진행할 때는 wafer의 접촉 계면에 일정깊이의 N^{++}층을 형성하는 것이 중요하며, 이를 구현하기 위해 전극이 형성되는 특정 위치에 광에너지를 집중시키는 마이크로 렌즈가 장착되어 있다.

램프를 이용한 선택적 에미터를 형성하기 위한 핵심 공정을 담당하는 것이 마이크로 렌즈이며, 고효율화의 핵심공정 중 광포획 이후

생성되는 전하들의 추출을 용이하게 만들기 위한 N^{++}층을 형성하는 공정을 담당한다.

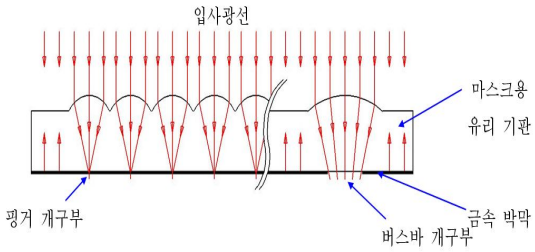

Fig. 1 Schematic diagram of micro-lens

그림 2는 1개의 halogen lamp와 반사판을 사용하여 집광된 빛을 실리콘 기판에 주사하는 것을 보여준다.

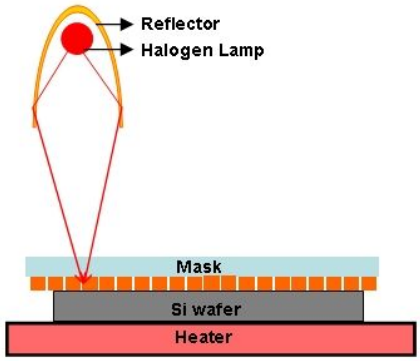

Fig. 2 Micro-lens diffusion system

집광에 사용한 반사판은 한 초점에서 나온 빛을 다른 초점에 모이게 하는 타원형의 반사판 원리를 이용하여 고안되었으며 그림 3과 같은 시스템 구조를 가진다.

반사판으로 구성되어 열전달 파장영역인 적외선 파장을 효과적으로 반사시킬 수 있도록 표면에 gold coating 처리를 하였다.

그림 3은 마이크로 렌즈를 이용한 실제 장치의 사진을 보여주며, 이는 상단 부분에 램프의 광원을 렌즈로 모아주고 표면에 국부적으로 광 에너지를 주입시켜 도펀트의 확산을 진행시킴으로써 선택적 에미터를 형성하는 공정시스템을 구성되었다 (그림 4).

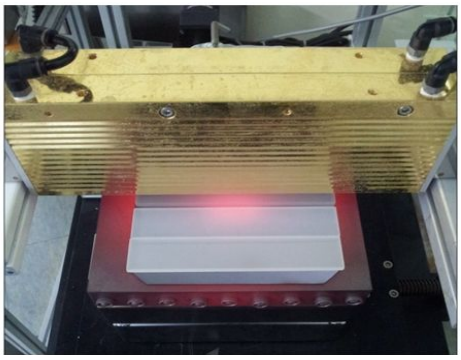

Fig. 3 Experimental equipment for micro-lens diffusion

3. 실험 방법

실험에 사용된 기판은 p-type의 단결정 실리콘 웨이퍼에 비저항이 0.5~3Ω·cm인 200μm 두께, 156×156mm^2 의 면적을 사용하였다. 결정질 실리콘 웨이퍼의 표면 조직화공정은 KOH 2%의 알칼리 용액과 iso-propanol (IPA)를 혼합하여 85℃의 온도에서 피라미드 구조를 형성하였다. 양면의 식각된 양은 약 10μm였다.

기판의 표면 조직화 후 p-n 접합을 형성하기 위해 batch 타입의 확산로를 이용하여 도핑 공정을 진행하였다. 선 증착 과정은 공정온도 780도에서 12분간 진행하였고 도핑 소스인 인(P)이 포함된 $POCl_3$와 O_2를 2:1의 비율로 주입하였다. 캐리어 가스인 질소 가스(N_2)는 일정하게 주입하였다.

본 논문의 중점인 전극이 배선되는 부위만 상대적으로 고농도의 에미터를 형성하여 인위적으로 전위계단을 만들어 주기 위해 기판 전면적에 100Ω/□의 면저항을 갖는 에미터층을 형성한 후 PSG (phosphorus silicate glass)에 남아 있는 인(P) 성분을 이용하기 위해 제거하지 않았다. 면저항은 4 point probe를 사용하여 측정하였다.

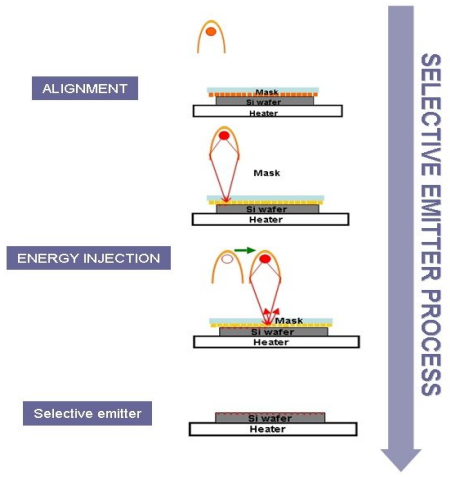

Fig. 4 Experimental procedure for c-Si solar cell using micro lens diffusion

4. 실험결과 및 고찰

선택적 에미터 구조의 태양전지를 위한 고농도로 도핑된 영역을 확보하기 위해서는 국부적인 열처리가 필요하다. 그림 5에서는 집광 영역의 파워에 의한 열 온도를 측정한 집광 특성을 나타낸 그래프이다.

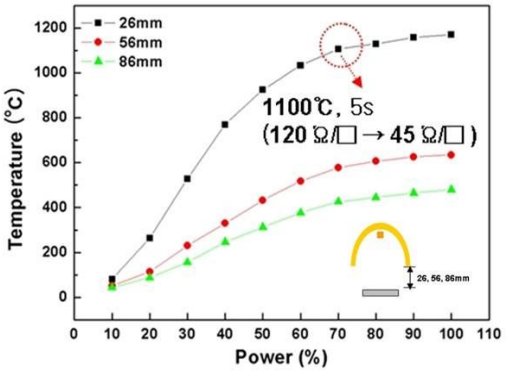

Fig. 5 Condensed temperature and sheet resistance as a function of lamp power

웨이퍼와 램프 간의 거리는 2.6cm~8.6cm까지 가변하였고, focal-length는 30mm이며 focal-width는 3~4mm로 고정하였다.

Power에 따른 focal temperature의 측정 결과 웨이퍼와 램프의 거리가 2.6cm에서 최대 온도는 약 1100℃까지 측정되었다. 따라서 국부적 열처리에 대한 온도는 확보되었다고 여겨진다.

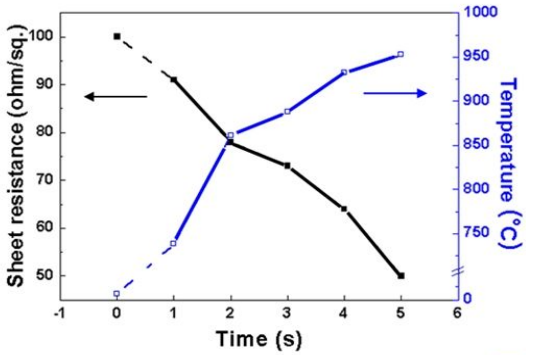

Fig. 6 Graph for sheet resistance and temperature versus lamp exposure time

그림 6는 국부적으로 열을 가한 후 면저항의 변화를 측정하였다. 램프 파워 70%, 웨이퍼의 면저항 100Ω/□을 사용하여 시간에 따라 면저항을 측정하였을 때 시간이 증가함에 따라 면저항이 낮아지는 것을 확인할 수 있었다. 또한 5초 내에 집광 온도는 1100℃ 이상이 되며, 웨이퍼 면저항은 100Ω/□에서 45Ω/□ 이하로 낮아졌다. 이로써 국부 주사 방식을 활용하여 낮은 면저항 영역을 형성할 수 있음을 확인할 수 있었다.

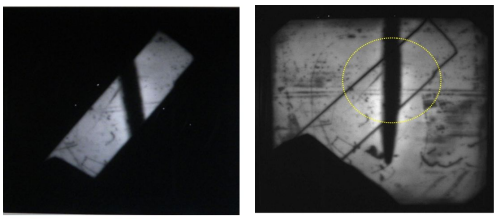

Fig. 7 PL(Photoluminescence) measurement for finger region in Si wafer after doping by micro lens

선택적 에미터 형성 후에는 4 point probe으로 이용하여 면저항을 측정하기 어렵기 때문에 동일한 조건으로 넓은 면적으로 확산시킨 후

면저항을 측정하여 형성될 선택적 에미터 각 부분의 면저항을 예측할 수 있었다. 고농도로 도핑된 영역인 finger 부분을 확인하기 위해 그림7에서 보여주듯이 맥사이언스의 장치를 이용하여 PL(Photoluminescence) 를 측정하였다.

전체 웨이퍼 크기의 해상도가 낮아 시료의 크기를 작게 하여 그림 7에서 finger 부분의 발광부분이 짙은 어두운 색으로 다른 빛을 내기 때문에 도핑된 부분으로 생각되어 진다.

도핑 이후 국부적으로 에너지를 주입해서 선택적 에미터를 형성하는 레이저의 경우 웨이퍼의 표면에 damage를 형성해 sludge가 발생한다.[8] 하지만 램프를 사용한 국부 주사 방식은 그림 8과 같이 표면에 damage가 형성되지 않았음을 확인할 수 있다.

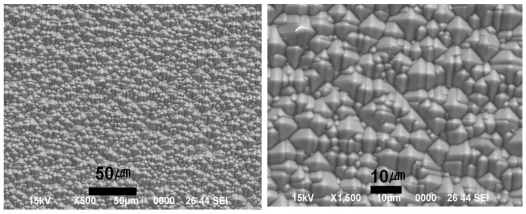

Fig. 8 SEM image for Si wafer surface after lamp heating (X 500, 1500)

하지만 램프를 이용한 방식이 선택적 에미터를 형성하기에 충분한 열을 가지고 있어도 5초 내에 그 열이 주변으로 확산되어, 전극이 배선되는 부분 이외의 영역에서도 면저항이 낮아지게 되어 국부적으로 형성이 되지 않는다. 국부적인 열처리를 위해 집광 영역에 제작한 shadow mask를 이용하여 실험을 진행하였다.

그림 9은 lamp power에 따른 집광영역과 mask 효과를 확인하기 위해 1mm내 빛을 가린 부분의 온도 차를 보여주고 있다.

그림 9과 10에서 확인할 수 있듯이 집광 영역 1mm내에 온도는 집광 영역과 200℃이상 차이가 나며 이에 따라 면저항도 40Ω/□이상 차이나는 것을 확인할 수 있다.

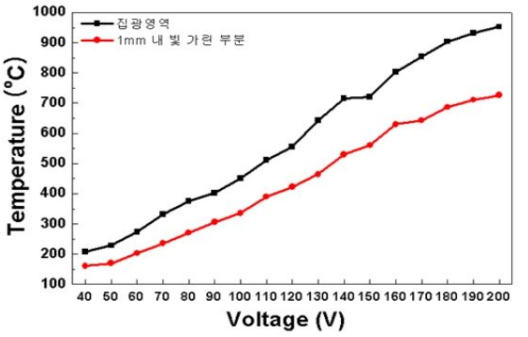

Fig. 9 Surface temperature difference with light induced region (black) and shadow region(red)

따라서 shadow mask를 활용해서 열이 주변으로 확대되는 문제점을 해결할 수 있었고, 전극이 배선되는 부분에서만 낮은 면저항의 에미터층을 형성할 수 있게 되었다.

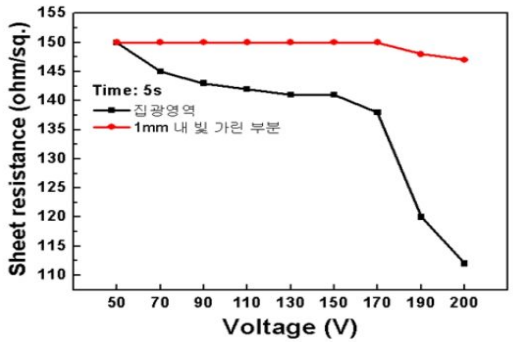

Fig. 10 Sheet resistance difference with light induxed region (black) and shadow region (red)

램프를 이용한 선택적 에미터 형성에서는 램프 파워를 사용해서 고온 처리를 하는데 이때 기판에 추가적인 열을 공급할 수 있는 장치를 이용한다면 좀 더 적은 파워를 이용해서도 낮은 면저항을 형성할 수 있을 것으로 여겨진다. 또한 그림 11에서 보여주듯이 집광 영역 시에 웨이퍼가 국부적으로 열을 받아 웨이퍼의 휨 현상이 발생하는 것을 확인할 수 있었는데, 기판의 열처리와 병행된다면 열을 분산시켜 이런 휨 현상도 해결할 수 있을 것으로 여겨진다. 이는 추가 실험을 통해서 후에 보고될 예정이다.

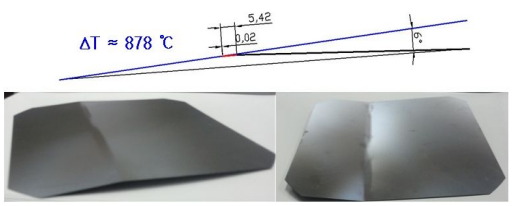

Fig. 11 Wafer bowing occurred during condensing lens process

5. 결 론

본 연구에서는 Halogen Lamp을 이용하여 단결정 실리콘 태양전지 제조 공정 중 선택적 에미터 구조를 형성하고자 하였다. 이는 기존의 선택적 에미터 형성 방법을 벗어나 일차 도핑 공정 후에 새로운 공정방식을 적용하여 선택적 영역에서만 고농도 도핑을 진행하였으며 결론은 다음과 같다.

(1) Focal-length 30mm, focal-width 3~4mm의 조건으로 고정하여 power에 따른 focal - temperature를 측정한 결과 최대 온도는 약 1100℃까지 측정되었고, 따라서 국부적 열처리에 대한 온도가 확보되었다.

(2) 국부적으로 열을 가하여 면저항 변화를 측정한 결과, 램프파워 70%의 조건에서 시간에 따라 면저항이 비례적으로 낮아지는 것을 확인할 수 있었다.

(3) 기존의 국부적 에너지를 주입하는 laser를 이용한 선택적 도핑은 laser에 의한damage를 받아 sludge가 발생하지만 램프 방식으로 형성된 선택적 에미터는 damage가 발생되지 않음을 확인할 수 있었다.

(4) 본 논문에서 제시한 램프 방식의 선택적 에미터 공정 장치는 기존 방식과 차별화된 새로운 방법이며, 이는 대부분의 태양전지 양산장비가 해외 업체의 장비와 기술에 의지하는 현시점에서 국내 장비를 이용한 새로운 방식의 선택적 에미터 공정을 제안함으로서 국내기술을 통한 저가·고효율 태양전지의 생산을 기대할 수 있게 되었다. 본 논문에서는 새로운 기술을 적용한 선택적 에미터 구조 형성의 가능성을 확인하였으며, 추후 공정 최적화를 통해 이를 적용한 결정질 실리콘 태양전지를 제조하고 이의 특성에 대해서 연구를 진행하고자 한다.

References

1. Solar & Energy, 「차세대 고효율 결정질 Si 태양전지 기술 및 시장전망 (2008~2015)」, p.10, 2011
2. 한원석, 김현수, 최병석, 오대곤 「차세대 고효율 태양전지 기술 동향」, 전자통신동향분석, 22권, 5호, p.86, 2007
3. S. K. Chunduri, Photon International, November, p.108, 2009
4. M. A. Green, Solar Cells(Operating Principles, Technology, and System Applications), Prentice-Hall, Englewood Cliffs, New Jersey, p.150, 1982
5. CarlssonC, Esturo-Bretón A, Ameto -wobla M, Köhler JR, Werner JH. 21st EU-PVSEC. p. 938, 2006
6. Solar & Energy, 「차세대 고효율 결정질 Si 태양전지 기술 및 시장전망(2008~2015)」, pp.166~168, 2011
7. Ching-Hsi Lin, Chien-Hua Lung, Yang-Fang Chen, Yu-WeiTai, Wei-Chih, Hsu, "Fabrication of single diffusion step selective emitter solar cells, "Photovoltaics International journal 2010
8. Zheren Du, Natalia Palina, Jia Chen, Minghui Hong, Bram Hoex. Rear-Side Contact Opening by Laser Ablation for Industrial Screen-Printed Aluminium Local Back Surface Field Silicon Wafer Solar Cells., PV Asia Pacific Conference, p19~27, 2012