

---

# 이중게이트 MOSFET의 스켈링 이론에 대한 문턱전압이하 스윙분석

정חק기\*

Analysis of Subthreshold Swings Based on Scaling Theory for Double Gate MOSFET

Hakkee Jung\*

## 요 약

본 연구에서는 이중게이트 MOSFET에서 스켈링 이론에 대한 문턱전압이하 스윙을 분석하였다. 포아송방정식의 해석학적 진위분포를 구하기 위하여 가우스 전하분포를 이용하였다. 문턱전압이하 스윙의 저하와 같은 단채널 효과를 분석하기 위하여 스켈링이론이 사용되었으며 이중게이트 MOSFET의 특성상 두 개의 게이트 효과를 포함하기 위하여 일반적인 스켈링 이론을 수정하였다. 게이트길이에 대한 스켈링인자가 일반적인 스켈링인자의 1/2일 때 문턱전압이하 스윙의 저하현상이 매우 빠르게 감소하였으며 가우스함수의 이온주입범위 및 분포편차도 문턱전압이하 스윙에 영향을 미치는 것을 알았다.

## ABSTRACT

This study has presented the analysis of subthreshold swings based on scaling theory for double gate MOSFET. To solve the analytical potential distribution of Poisson's equation, we use Gaussian function to charge distribution. The scaling theory has been used to analyze short channel effect such as subthreshold swing degradation. These scaling factors for gate length, oxide thickness and channel thickness has been modified with the general scaling theory to include effects of double gates. We know subthreshold swing degradation is rapidly reduced when scaling factor of gate length is half of general scaling factor, and parameters such as projected range and standard projected deviation have greatly influenced on subthreshold swings.

## 키워드

DGMOSFET, 스켈링 이론, 문턱전압이하 스윙, 단채널효과

## Key word

DGMOSFET, scaling theory, subthreshold swing, short channel effect

---

\* 종신회원 : 군산대학교(교신저자,hkjung@kunsan.ac.kr)

접수일자 : 2012. 08. 20

심사완료일자 : 2012. 08. 29

## I. 서 론

10nm이하 채널길이를 갖는 CMOSFET는 다양한 분야에서 적용될 수 있는 미래 전자산업분야의 궁극적인 소자일 것이다. 반도체 국제 기술로드맵(International Technology Road map for Semiconductors;ITRS)에서 가까운 미래에 CMOS기술은 물리적인 한계에 다다를 것이라고 지적했다[1]. 그러므로 기존의 CMOSFET가 10nm이하 급으로 감소하기 위하여 문턱전압이동, 드레인유도장벽감소, 문턱전압이하 스윙저하 등과 같은 단채널효과와 장벽에 부딪치게 될 것이다. 이러한 문제점을 해결하기 위하여 즉, 단채널효과를 감소시키기 위하여 게이트제어능력을 향상시킨 다중게이트 FET가 연구되고 있다.

이 가운데 대칭적 이중게이트 MOSFET(Double Gate MOSFET ; DGMOSFET)는 두 개의 게이트를 가지므로 기존의 MOSFET보다 거의 두배의 전류를 유도할 수 있으며 채널 내 전도중심과 게이트간의 전하커플링이 효과적으로 나타나고 있다. 또한 DGMOSFET는 저도핑 채널이나 순수반도체의 채널을 이용하므로 불순물산란을 감소시켜 매우 빠른 속도의 전하이동을 구현할 수 있다 [2]. 디지털용 소자에서 특히 중요한 단채널효과는 문턱전압이하 스윙이다. 문턱전압이하 스윙은 문턱전압이하 영역에서 드레인전류가 1승변화할 때 게이트전압의 변화로서 정의된다. 문턱전압이하 영역의 특성은 저전력, 고속동작에 중요한 영향을 미친다. Tiwari 등[3]은 비선형 채널도핑분포를 이용한 유용한 전위분포모델을 제시하였다. 그러나 그들은 소자크기에 따른 상세한 문턱전압이하 영역에서의 분석을 제시하지 않았다. 이에 이 연구에서는 Tiwari의 전위분포모델을 이용하여 스캘링이론에 따른 DGMOSFET의 문턱전압이하 스윙 의존성을 분석할 것이다.

MOSFET의 스위칭속도는 MOSFET로부터 유도된 전류와 부하의 총방전에 의존한다. 이와같은 전류와 커패시턴스는 채널길이에 따라 변화한다. 스캘링인자  $S$ 에 따라 감소된 채널길이는 셀면적을 감소시켜 결과적으로 커패시턴스를 감소시키며 전류를  $S$ 배 증가시킨다. 궁극적으로 스위칭속도는  $S^2$ 배 까지 향상된다. 즉, 스캘링이론은 소자의 크기가 감소할 때 출력특성의 변화를 분석하기 위하여 사용된다. 스캘링이론에 따라 감소

된 소자는 단채널효과를 변화시키기 때문에 단채널효과와 스캘링이론의 관계는 소자동작에 중요한 역할을 한다. 이에 본 연구에서는 스캘링이론이 문턱전압이하 스윙에 어떻게 영향을 미치는지를 Tiwari의 전위모델을 이용하여 분석할 것이다.

2장에서는 Tiwari의 문턱전압 모델 및 스캘링 이론을 이용하여 해석학적 전위분포 및 문턱전압이하 스윙 모델을 설명할 것이며 3장에서 스캘링 이론을 적용하였을 때 문턱전압이하 스윙의 변화를 분석할 것이다. 4장에서 결론 및 향후 개발방향을 제시할 것이다.

## II. 문턱전압이하 스윙 모델

가우스분포함수에 의하여 이온주입된 불순물의 수직방향 분포는 다음과 같이 표현된다.

$$n(x) = \frac{A}{\sqrt{2\pi}\sigma_p} \exp\left(-\left\{\frac{x-R_p}{\sqrt{2}\sigma_p}\right\}^2\right) \quad (1)$$

여기서  $A$ 는 단위변적당 도즈량이며  $A/\sqrt{2}\pi\sigma_p$ 는  $N_p$ 이다. 이온주입 후 주행한 총거리를  $R$ 이라 하며 수직방향에 따라 진행한 거리를 이온주입범위  $R_p$ 라 한다. 또한 이온주입 범위에 대한 통계적인 분포편차를  $\sigma_p$ 로 나타낸다.

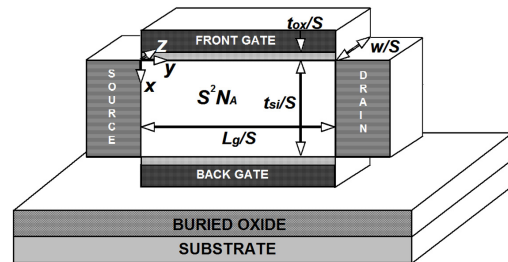


그림 1. DGMOSFET의 개략도  
Fig. 1 Schematic view of DGMOSFET

그림 1은 상하단에 각각 게이트를 제작하여 두 개의 게이트를 갖도록 만든 DGMOSFET의 개략도이다. 채널

폭방향 즉,  $z$  방향에 대한 전위분포변화는 거의 없으므로 다음과 같은 포아송방정식을 이용하여  $x, y$  방향에 대해서만 전위분포를 구한다.

$$\frac{\partial^2 \phi(x, y)}{\partial x^2} + \frac{\partial^2 \phi(x, y)}{\partial y^2} = \frac{qn(x)}{\epsilon_{si}} \quad (2)$$

여기서  $\epsilon_{si}$ 는 실리콘의 유전율이다. 식 (1)과 (2)를 풀기 위하여 다음과 같은 경계조건을 이용하였다.

$$\begin{aligned} \phi(x, y) \Big|_{x=0} &= \phi_s(y) \\ \frac{\epsilon_{ox}}{t_{ox}} [V_G - V_{fb} - \phi(0, y)] &= -\epsilon_{si} \frac{\partial \phi}{\partial x} \Big|_{x=0} \\ \phi(0, 0) &= V_{bi} \\ \phi(0, L_g) &= V_{bi} + V_D \end{aligned} \quad (3)$$

여기서  $\phi_s$ 는 표면전위이며  $V_{fb}$ 는 평탄전위,  $V_{bi}$ 는 전위장벽을 나타내며  $V_G$ 와  $V_D$ 는 각각 게이트 및 드레인 전압이다. 식 (1), (2), (3)을 풀기위하여 Tiwari 등 [3]의 방법을 이용하면 전위분포는 다음과 같이 구할 수 있다.

$$\begin{aligned} \phi(\eta, y) &= V_G - V_{fb} + (E - D\eta + \eta \operatorname{erf}(\eta) + \exp(-\eta^2)/\sqrt{\pi}) \\ &\times \left( \frac{\phi_s - V_G + V_{fb}}{E - D\eta + \operatorname{Berf}(B) + \exp(-B^2)/\sqrt{\pi}} \right) \end{aligned} \quad (4)$$

여기서  $\eta = (x - R_p)/\sqrt{2}\sigma_p$ 이며  $\operatorname{erf}$ 는 오차함수를 의미한다. 또한  $B, D, E$ 는 참고문헌 [4]에 표시하였다.  $\phi_s = \phi_s(y_{\min})$ 는  $\phi_s(y)$ 의 최소값을 나타낸다.  $y_{\min}$ 은  $d\phi_s(y)/dy|_{y=y_{\min}}$ 로부터 다음과 같이 유도할 수 있다.

$$y_{\min} = \frac{\lambda}{2} \ln(G/F) \quad (5)$$

여기서  $G, F$ 는 참고문헌 [4]에 표시하였다.

문턱전압이하 스윙은 문턱전압이하 영역에서 드레인전류가 10배 변화할 때 게이트전압의 변화로 정의된다. 드레인전류가 가상 음극에서의 전자 양에 비례한다

고 가정하면 볼츠만분포에 의하여 전자농도는

$$n_m(x) = (n_i^2/N_p) \exp(q\phi(\eta, y_{\ominus m})/kT) \quad (6)$$

이며 여기서  $n_i$ 는 순수반도체의 전자농도,  $k$ 는 볼츠만 상수,  $T$ 는 절대온도이다. 이때 문턱전압이하 스윙을 구하면 다음과 같다.

$$\begin{aligned} SS &= \frac{\partial V_G}{\partial \log I_D} = \frac{kT}{q} \ln 10 \left( \frac{\partial \phi(\eta, y_{\min})}{\partial V_G} \right)^{-1} \\ &= \frac{kT}{q} \ln 10 \left( 1 + I \left( \frac{d\phi_{s\min}}{dV_G} - 1 \right) \right)^{-1} \\ &= \frac{kT}{q} \ln 10 \left( 1 + I \left( \frac{2HKV_G - (HP + KN)}{\sqrt{FG}} \right) \right)^{-1} \\ \Gamma &= \frac{E - D\eta + \eta \operatorname{erf}(\eta) + \exp(-\eta^2)/\sqrt{\pi}}{E - D\eta + \operatorname{Berf}(B) + \exp(-B^2)/\sqrt{\pi}} \end{aligned} \quad (7)$$

여기서  $F, H, K, N, P$  등은 참고문헌[4]에 표시되어 있다.

스켈링이론은 트랜지스터의 출력특성에 영향을 미친다. 그러므로 단채널효과 역시 스켈링이론에 의하여 변화될 것이다. 그러나 식 (7)의 상수값들은 스켈링인자에 따라 변하지 않는다. 문턱전압이하 스윙값이 스켈링인자에 따라 일정한 값을 유지할지라도 채널길이, 채널두께, 산화막두께 및 도핑농도에 따라 변화하게 된다. 특히 DGMOSFET는 두 개의 게이트를 가지므로 수정된 스켈링이론을 적용하여야만 한다. 이 연구에서는 DGMOSFET의 경우 두 개의 게이트에 의한 효과가 어떻게 스켈링이론에 포함되어야 하는지를 설명하였다. DGMOSFET의 경우 기존의 CMOSFET보다 약 2배의 전류를 유도하므로 채널길이에 대한 스켈링인자는 1/2값이 적용되어야 할 것이다.

즉, 기존의 CMOSFET와 동일한 출력을 얻기 위하여 DGMOSFET의 채널길이는 1/2로도 충분할 것이다. 이와같은 장점 때문에 DGMOSFET를 이용한 집적회로의 캐패시턴스값은 감소할 것이며 스위칭 속도는 증가할 것이다. 채널길이의 감소는 상대적으로 채널두께의 증가와 동일한 효과를 나타낸다. 그러므로 이 연구에서는 채널길이 및 채널두께에 대한 수정된 스켈링인자를 사용할 것이다.

### III. 문턱전압이하 스윙

스케일링인자가 1에서 10까지 변화할 때 채널길이, 채널두께 그리고 게이트 산화막두께의 변화에 대한 문턱전압이하 스윙의 변화를 그림 2에 도시하였다.

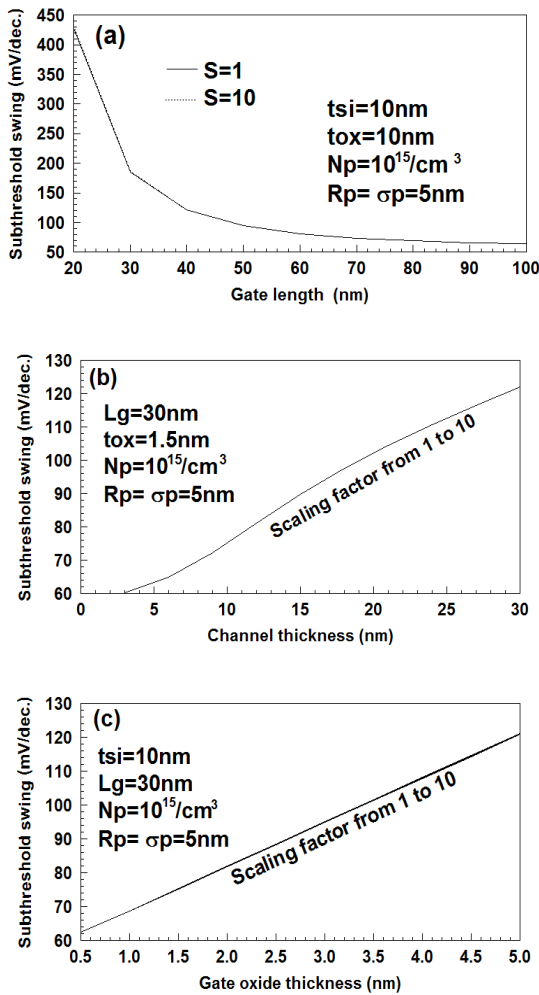


그림 2. (a) 채널길이와 (b) 채널두께 그리고 (c) 게이트산화막두께의 변화에 따른 스케일링인자에 대한 문턱전압이하 스윙값의 변화  
 Fig. 2 Subthreshold swings for scaling factors with change of (a) gate length (b) channel thickness (c) gate oxide thickness

식 (7)에서 알 수 있듯이 문턱전압이하 스윙은 스케일링 인자에 따라 변하지 않는다. 그러나 그림 2(a)에서 알 수 있듯이 채널길이 감소하면 단채널효과가 나타난다. 또한 그림 2(b)에서 알 수 있듯이 채널두께 및 게이트산화막두께가 증가할수록 문턱전압이하 스윙값의 증가현상이 나타난다. 즉, 문턱전압이하 스윙의 증가현상은 채널길이와 채널두께 및 게이트산화막두께에 상호역상관계가 있음을 알 수 있다. 문턱전압이하 스윙에 대한 채널두께 및 게이트산화막두께에 대한 영향은 거의 동일하며 문턱전압이하 스윙값은 스케일링인자에 관계없이 선형적으로 비례하는 것을 그림 2(b)와 2(c)에서 알 수 있다. 그림 2(a)의 내부에 표시한 조건하에서 100mV/dec 이하의 문턱전압이하 스윙값을 유지하기 위하여 채널길이는 50nm 이하를 유지하여야만 한다.

이온주입범위 및 분포편차에 대한 문턱전압이하 스윙의 변화를 조사하기 위하여 스케일링인자에 대한 문턱전압이하 스윙의 변화를 그림 3에 도시하였다.

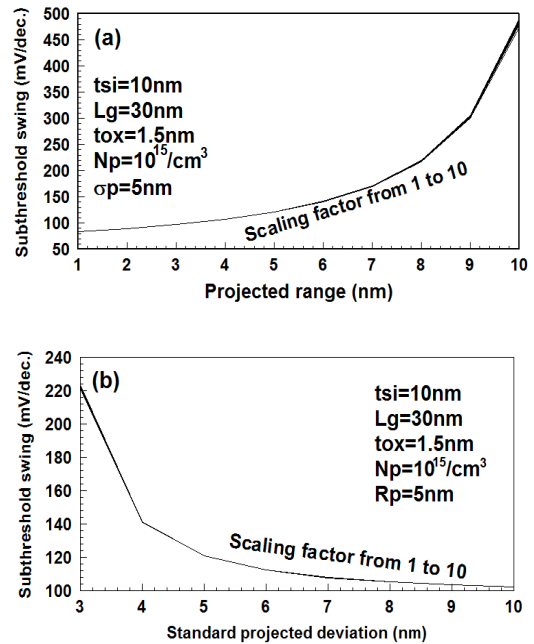


그림 3. (a) 이온주입범위와 (b) 분포편차의 변화에 따른 스케일링인자에 대한 문턱전압이하 스윙값의 변화  
 Fig. 3 Subthreshold swings for scaling factors with change of (a) projected range (b) standard projected deviation

식 (7)에서 알 수 있듯이 문턱전압이하 스윙은 스켈링 인자에 따라 변하지 않는다. 그러나 그림 3에서 알 수 있듯이 이온주입범위가 큰 영역에서는 스켈링인자에 따라 작으나마 문턱전압이하 스윙값의 변화를 관찰할 수 있다. 또한 그림 3에서 알 수 있듯이 이온주입범위의 증가 또는 분포편차의 감소와 함께 문턱전압이하 스윙값이 증가한다. 그림 3(a)와 3(b)를 비교해 보면 문턱전압이하 스윙에 대한 이온주입범위와 분포편차의 영향은 상호 반대라는 것을 알 수 있다.

DGMOSFET는 두개의 게이트단자를 가지므로 일반적인 스켈링이론을 DGMOSFET의 출력에 적용할 수 없다. 그러므로 CMOSFET의 스켈링이론을 수정해야만 한다. 채널길이나 채널두께에 대한 스켈링인자에 가중치를 적용하여 구한 문턱전압이하 스윙값을 그림 4(a)와 4(b)에 도시하였다. 게이트산화막두께에 대한 가중치는 채널두께에 대한 가중치와 동일한 값을 사용하였다.

그림 4(a)에서 알 수 있듯이 문턱전압이하 스윙은 스켈링인자에 대한 가중치가 증가할수록 감소하였으며 가중치가 4이상에서 이상적인 문턱전압이하 스윙값을 나타냈다.

채널길이의 경우, 그림 4(b)에서 알 수 있듯이 스켈링인자에 대한 가중치가 감소할수록 문턱전압이하 스윙값이 감소하여 가중치가 0.5 근처에서 이상적인 문턱전압이하 스윙인 60mV/dec를 갖는다. 채널길이에 가중치를 적용할 때 채널두께에 대하여 가중치를 적용할 때보다 문턱전압이하 스윙의 변화가 더욱 크게 나타났다. 그러므로 채널길이에 대하여 가중치를 적용할 때 보다 신중해야 할 것이다.

결과적으로 DGMOSFET는 채널두께에 대하여 가중치 4이상일 때 그리고 채널길이에 대하여 가중치 0.5이하일 때 이상적인 문턱전압이하 스윙값을 갖는다.

#### IV. 결론

본 연구에서는 이중게이트 MOSFET에 대하여 스켈링 이론에 기반을 두고 문턱전압이하 스윙을 분석하였다. 포아송방정식에서 해석학적 전위분포를 구하기 위하여 가우스전하분포함수를 이용하였다. 결론적으로 문턱전압이하 스윙은 채널길이, 채널두께 및 게이트산화막두께에 대한 스켈링인자에 대하여 거의 일정한 값을 보였다.

또한 이온주입범위 및 분포편차의 변화에 대한 문턱전압이하 스윙의 변화를 스켈링인자에 따라 분석하였다. 그러나 문턱전압이하 스윙이 스켈링인자에 대하여 어떠한 변화도 보이지 않았다. DGMOSFET에서 두개의 게이트 효과를 포함하기 위하여 채널길이, 채널두께 그리고 게이트산화막두께에 대한 스켈링이론을 수정하였다.

여기서 채널길이에 대한 스켈링인자는 0.5배 이하에서 그리고 채널두께에 대한 스켈링인자는 4배로 증가할 때 이상적인 문턱전압이하 스윙값을 보이는 것을 알 수 있었다.

이상의 결과는 DGMOSFET의 스켈링 이론에 대한 기초자료로 사용될 수 있으리라 사료된다.

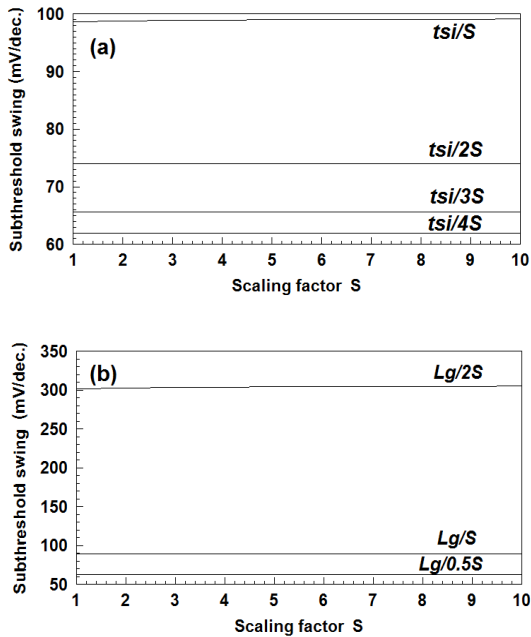


그림 4. (a) 채널두께와 (b) 채널길이의 스켈링인자에 가중치를 적용하였을 때 문턱전압이하 스윙값의 변화  
Fig. 4 Subthreshold swings with impact factors for scaling factors of (a) channel thickness (b) channel length

### 참고문헌

- [1] Technology Roadmap on Semiconductors, 2007 edition, Semiconductor Industry Association. URL: <http://public.itrs.net>.
- [2] A.Kranti, T.M.Chung, D.Flandre and J.P.Raskin, "Analysis of quasi double gate method for performance prediction of deep submicron double gate SOI MOSFETs," Semicond. Sci. Technol, vol.20, pp.423-429, 2005.
- [3] P.K.Tiwari, S.Kumar, S.Mittal, V.Srivastava, U.PandeyK and S.Jit, "A 2D Analytical Model of the Channel Potential and Threshold Voltage of Double-Gate(DG) MOSFETs With Vertical Gaussian Doping Profile," IMPACT-2009, pp.52-55, 2009.
- [4] H.K.Jung, "Analysis of Doping Profile Dependent Threshold Voltage for DGMOSFET Using Gaussian Function," International Journal of KIMICS, vol.9, no.3, pp.310-314, 2011.

### 저자소개



정학기(Hak Kee Jung)

1983.3 아주대학교 전자공학과  
B.S.

1985.3 연세대학교 전자공학과  
M.S.

1990.8 연세대학교 전자공학과 Ph.D

1995.8 일본 오사카대학 교환교수

2005.8 호주 그리피스대학 교환교수

1990.3-현재 군산대학교 전자공학과 교수

2011.1-현재 한국정보통신학회 총무부회장

※ 관심분야: 반도체소자 시뮬레이션, 몬테칼로 시뮬레이션, 회로 및 시스템 해석 등