The Transactions of the Korean Institute of Electrical Engineers Vol. 61, No. 11, pp. 1606~1610, 2012
http://dx.doi.org/10.5370/KIEE.2012.61.11.1606

고효율 스위칭을 위한 개선된 히스테리시스 전류제어기

Improved Hysteresis Current Control Regulator for High-efficiency Switching

홍 선 기† · 박 진 호*
(Sun-Ki Hong · Jin-Ho Park)

Abstract - Hysteresis current regulator has been used widely because of its simple principle and structure. However, when the current band width is too narrow or the applied voltage is relatively too high, the switching frequency may increase abruptly and it generates a large amount of heat. Thus, this study will suggest a better and simple method to reduce the switching frequency. For single phase current control, the proposed hysteresis current control is executed by adding 0 mode state and comparing the slope of the current reference. This simple method decreases the generated switching frequency and significantly reduces the generated heat. This proposed method was proved with simulations and experiments comparing with the classical hysteresis current control method.

Key Words : Hysteresis current control, 0 mode, Slope of reference, Switching frequency

1. 서 론

히스테리시스 전류 제어방식은 원리와 구조가 간단하여 널리 사용되었다. 그러나 단점으로 전류 오차 허용 밴드폭이 너무 작거나, 전원 전압이 상대적으로 큰 경우 등에 스위칭 주파수가 급격히 증가하는 단점이 있다. 이러한 히스테리시스 전류 제어방식의 단점을 보완하려는 많은 노력들이 있었으며, 개선된 알고리즘을 제시하였지만[1-4], 시스템이 복잡해지고 구현이 용이하지 않은 경우가 많았다. 이들 연구에서 기준전류의 기울기를 이용하는 경우는 비교적 알고리즘이 단순하고 구현이 용이한 장점을 갖고 있다[5]. 즉, 전류의 기울기가 증가 또는 감소함에 따라 다른 히스테리시스 오퍼레이터를 사용하여, 전류 증가시 허용 밴드폭을 넘어서면 반대 방향의 전압을 인가하지 않고, 전원을 차단시켜 환류가 흐를 수 있도록 하고, 전류 감소시는 그 반대로 수행함으로써, 스위칭 주파수를 크게 감소시킬 수 있는 알고리즘이 제시되었다[5].

이에, 본 연구에서는 고효율 스위칭을 위한 개선된 히스테리시스 알고리즘에 대하여 하드웨어를 고려한 시뮬레이션을 통하여 기존의 히스테리시스 전류 제어방식과 비교하여 스위칭 효율의 가능성을 확인한다. 즉, 두 히스테리시스 전류제어 방식을 DSP TMS320F28335를 활용하여 하드웨어로 구성하여 실험 한다. 기존의 히스테리시스 전류제어와 개선된 히스테리시스 전류제어를 같은 조건에서 실험하여 한 주기에 대하여 밴드폭 안에서 스위칭 횟수를 비교한다. 횟수의 차이가 즉 스위칭 효율과 비례하기 때문에 다양한 조건에서 두 히스테리시스 즉 기존의 히스테리시스 전류제어 방식과 개선된 히스테리시스 전류제어 방식의 스위칭 횟수차를 비교하여 개선된 히스테리시스 전류제어의 스위칭 효율을 비교 및 확인한다.

† 교신저자, 정회원 : 호서대학교 시스템제어공학과 교수
E-mail : skhong@hoseo.edu
* 준 회 원 : 호서대학교 시스템제어공학과 석사과정
접수일자 : 2012년 6월 18일
최종완료 : 2012년 10월 15일

2. 전류제어 시뮬레이션

Psim은 하드웨어, 특히 DSP 중 TI사의 TMS320 F28335의 기능을 고려한 시뮬레이션이 가능하여, 전력전자회로, 전동기 구동 및 다이나믹 제어기의 해석에 최적화된 시뮬레이션 프로그램이다. 본 연구에서는 PSim 시뮬레이션을 통하여 기존의 히스테리시스 전류제어 방식과 개선된 히스테리시스 전류제어 방식의 결과를 예측 및 분석 한다. 이를 바탕으로, 실제 하드웨어로 구성된 전류제어 회로의 실험 결과를 예측할 수 있다.

2.1 기존의 히스테리시스 전류제어

기존의 히스테리시스 전류제어 방식은 기준 전류파형을 기준으로 허용 밴드 폭을 주고 R-L 부하에 흐르는 전류 값을 측정하여 기준 전류파형의 값과 측정값을 비교하여 오차값을 측정한다. 이때 오차 값이 밴드 값과 같거나 크면 스위치를 스위칭하여 실제 전류가 밴드 폭 안에 들오도록 유도한다. 즉, 실제 전류가 기준 전류파형에 설정한 밴드를 넘지 않고 기준전류파형을 따라가는 방식이 기존의 히스테리시스 전류 제어 방식이다. 아래 그림 1은 이 방식으로 제어될 때 1 [A] 정현파 전류의 시뮬레이션 파형이다.

그림 1에서 알 수 있듯이, 전류는 밴드폭 내에서 증가, 감소를 반복하면서, 정현파를 유지하고 있음을 알 수 있다. 즉, 실제 전류가 상위 밴드를 넘어서려고 할 때는 음의 전압을 인가하여 전류를 감소시키고, 이 전류가 하위 밴드 이하로 내려가려고 할 때는 다시 양의 전압을 인가하여 증가하게 함으로써, 밴드폭 내에서 전류가 제어되도록 한다. 그림 2는 이와 같은 전류제어가 되는 회로를 구현한 모습이며, 단상

인버터에 R-L 부하가 걸려 있고, 1-4번과 2-3번 게이트에 스위칭 신호를 번갈아 인가하여, 그림 1과 같은 결과를 얻게 된다.

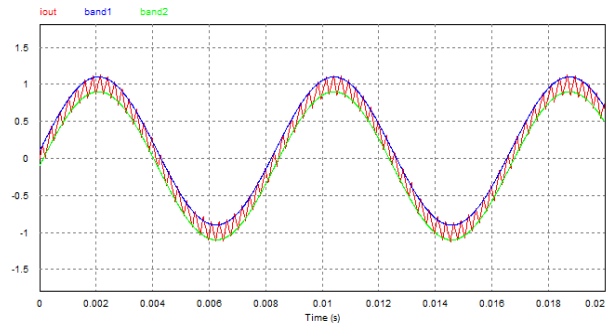


그림 1 기존의 히스테리시스 전류제어
Fig. 1 Classical hysteresis current control.

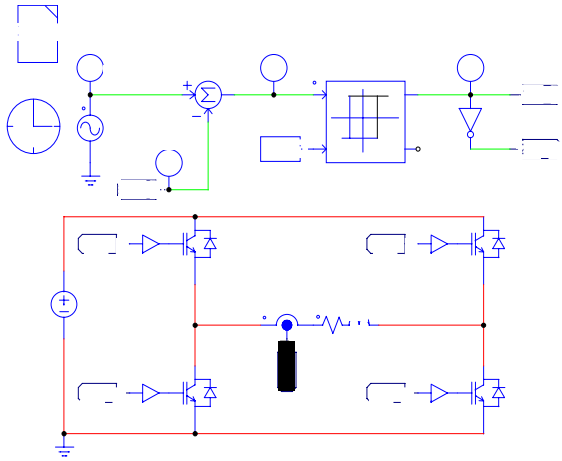
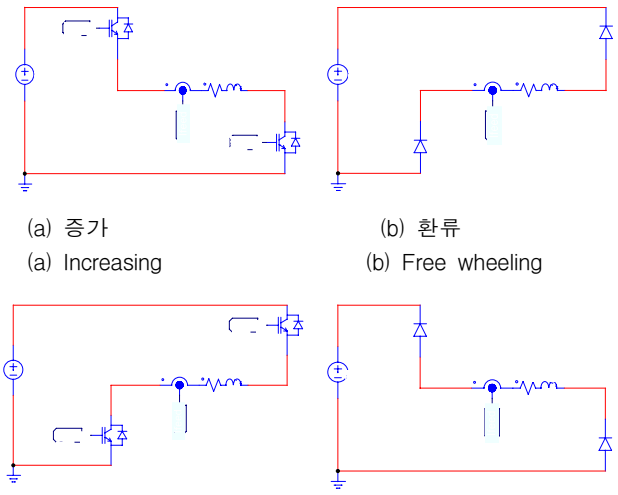


그림 2 기존의 히스테리시스 전류제어 회로
Fig. 2 Classic hysteresis current control circuit



(a) 증가 (b) 환류
(a) Increasing (b) Free wheeling

(c) 감소 (d) 환류
(c) Decreasing (d) Free wheeling

그림 3 기존 전류제어 4가지 상태
Fig. 3 4 kinds of classical current control states

그림 2에서 알 수 있듯이, 부하에 흐르는 전류를 피드백 받아, 기준전류와 비교하고, 이 오차가 허용 밴드폭 이내에 들어오도록 제어하는 것이다. 그림에서는 이 알고리즘이 블록으로 표현되어 있다. 그림 3은 이 알고리즘이 인버터에서 어떻게 구현되는지를 설명한 것이다. 즉, 그림 3(a)는 1-4번 스위치를 켜서 전류가 증가할 때 동작 회로이며, 전류가 +(왼쪽에서 오른쪽)로 흐른다. 이제 전류가 증가하여 그림 1에서처럼 상위 밴드에 닿으면, 1-4번 스위치는 꺼지고 2-3번 스위치를 켜는 신호를 보낸다. 그러나, 아직 전류가 -가 될 때 까지는 전류는 그림 3(b)처럼 환류하게 된다. 이 때 전류의 방향과 전원 전압의 방향이 반대이기 때문에 전류는 급격히 감소한다. 순방향 전류가 0이 되고 나면 스위치 2-3번이 동작하여 그림 3(c)와 같이 - 전류가 흐르게 되고, 전류가 하위 밴드를 만다면 다시 1-4번 스위치를 켜게 된다. 그림 3(b)의 경우와 마찬가지로 전류가 0이 될 때까지 그림 3(d)처럼 환류하다가 전류가 0가 되면 그림 3(a)처럼 흐르게 되고 이러한 과정을 반복하게 된다. 이로부터 그림 1이 얻어진다.

2.2 개선된 히스테리시스 전류제어

그림 4는 목표로 하는 개선된 히스테리시스 전류제어 파형의 모습이다[5]. 이것은, 기준 전류가 증가시 실제 전류도 증가하지만, 상위 밴드를 만났을 때 - 전압이 걸리는 기존 방법과는 달리 환류 모드(0 모드)로 들어가게 하여 전류의 감소를 지연시킨다. 여기서 환류는 그림 3에서와는 달리 전원 쪽으로 환류하는 것이 아니라, 부하 내부에서 환류하게 하여 전류가 급격히 감소하지 않고 부하에서 에너지를 소비하는 대로 서서히 감소하게 된다.

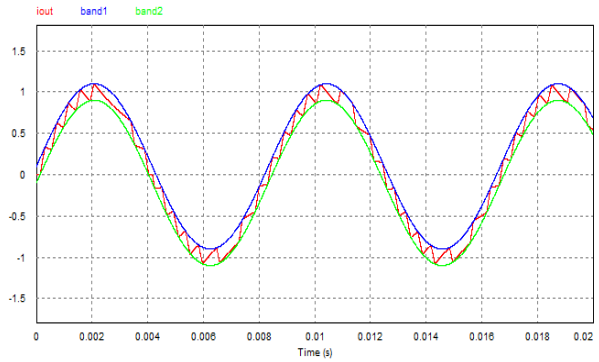
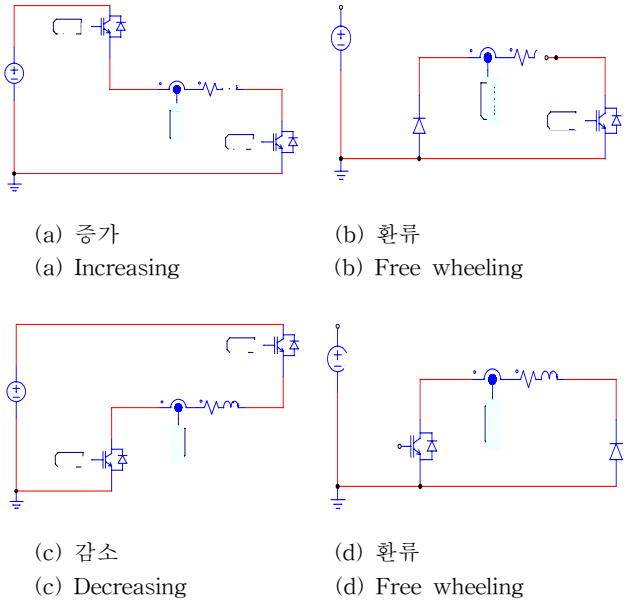


그림 4 개선된 전류 파형
Fig. 4 Improved current waveform

그림 5(a)는 그림 3(a)와 마찬가지로 1-4번 스위치가 켜지고 전류가 증가하는 상태이다. 이 때는 기준 전류가 증가하는 상태이다. 이제 실제 전류가 상위 밴드를 만나면, 스위치 1번을 끈다. 이 경우 전류는 전원 측으로 환류하지 않고, 그림 5(b)에서와 같이 부하를 통해 내부에서 환류하게 된다. 이 경우는 그림 4에서처럼 전류가 상위밴드를 만난 후 다시 감소할 때 천천히 감소하게 되어, 하위 밴드를 그림 2에서보다 늦게 만나게 된다. 즉, 스위칭 주파수를 늦출 수 있게 된다. 그림 5(c)는 기준전류가 감소할 때, 전원도 그림 3(c)에

서와 마찬가지로 - 전압을 가하여 빨리 기준 전류를 추종하게 한다. 이제 실제 전류가 하위 밴드를 만나면 스위치 2를 꺼서 전류가 천천히 증가하게 하여 상위 밴드를 그림 2의 경우보다 늦게 만나게 한다. 즉, 이 때도 스위칭 주파수가 그림 2 경우보다 늦춰지게 된다.

그림 6은 이를 구현한 회로의 모습이다. 인버터의 구성은 기존 방법과 동일하지만, 각 스위치를 켜는 알고리즘에 다르기 때문에 이 알고리즘은 그림에서 블록에 구성되어 있고, C로 프로그래밍 되어 있다. 여기에, 입력 조건으로 기준 전류의 기울기 파라미터가 추가된다. 기준 전류 기울기에 따라, 증가 감소시 어떤 스위치를 켜고 끌 것인가를 그림 5와 같이 판단하여 수행하면 그림 4와 같은 결과를 얻게 된다. 이것은 실험을 통하여 그 타당성을 확인할 수 있다.



(a) 증가 (b) 환류
(a) Increasing (b) Free wheeling

(c) 감소 (d) 환류
(c) Decreasing (d) Free wheeling

그림 5 개선된 전류제어 4가지 상태
Fig. 5 4 kinds of improved current control states

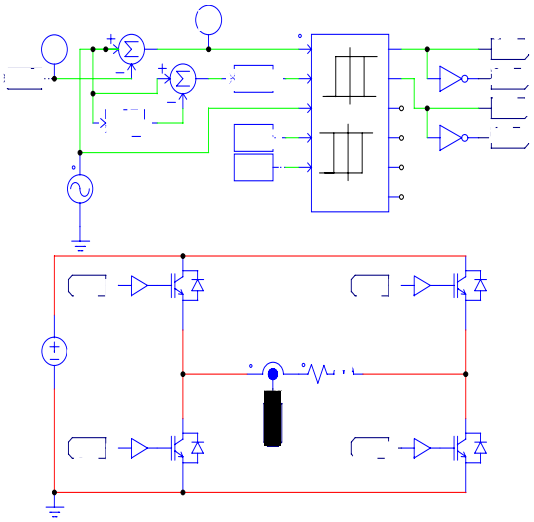


그림 6 개선된 히스테리시스 전류제어회로
Fig. 6 Improved hysteresis current control circuit

3. TMS320F28335를 활용한 실험

지금까지의 Psim을 활용한 시뮬레이션을 통하여 개선된 히스테리시스 전류제어 방식의 가능성을 검증 및 확인하였다. 이제는 시뮬레이션을 통하여 검증된 개선된 히스테리시스 전류제어의 알고리즘을 실제로 구현하여 R-L 부하에 흐르는 전류를 측정하고 기존의 히스테리시스 전류제어와 동일한 조건에서 실험하여 스위칭 효율을 비교한다. 하드웨어는 고성능 DSP TMS320F28335를 활용하여 구축하였다. 그림 7은 구축한 하드웨어인 인버터와 제어용 프로세서 및 부하를 나타내고 있다.

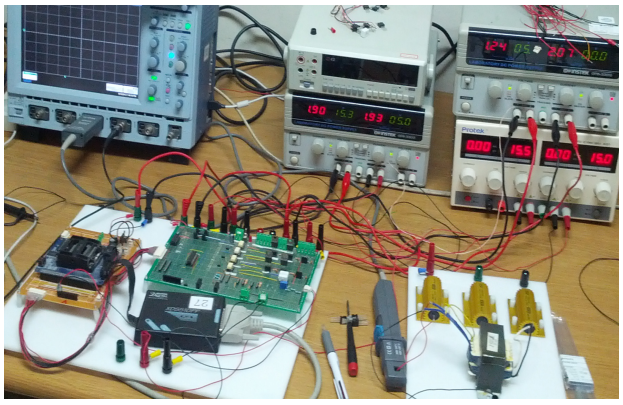


그림 7 제어장치 및 인버터와 부하
Fig. 7 Controller, inverter and load

그림 8은 그림 7에서 제어용 프로세서인 DSP와 이를 PC에서 제어할 수 있도록 하는 에뮬레이터 및 인버터를 보여주고 있다. 3상도 실험할 수 있도록 3상 인버터를 구성하였고, 여기서는 단상 바이폴라 제어를 위해 4개의 FET를 이용하였다. DSP에서 나온 온/오프 신호는 인버터 상하단 절연을 위해, 각각 포토 커플러를 통해 FET 게이트 단에 신호가 전달되도록 하였다. 이로부터 4개의 FET를 온/오프 시켜 기존 히스테리시스 전류제어 방식과 개선된 히스테리시스 전류제어방식을 R-L 부하에 대하여 실험하였다.

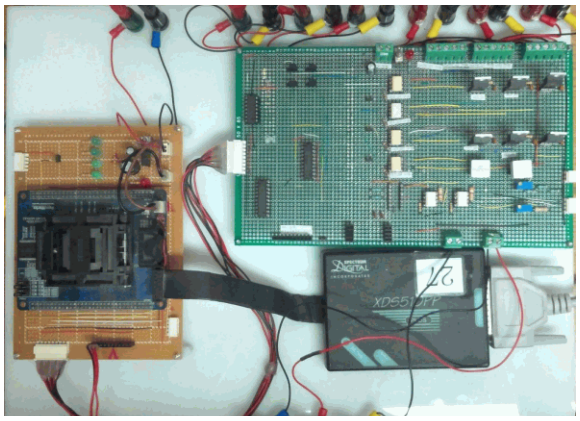


그림 8 컨트롤러, 에뮬레이터 및 인버터
Fig. 8 Controller, emulator and inverter

이러한 실험 과정을 거쳐, 좀 더 안정한 실험을 위하여 인버터 PCB를 제작하였다. 그림 8은 이 실험을 위하여 제작된 인버터 사진이다. PC에서 에뮬레이터를 통해 DSP에 프로그램을 업로드하여 제어 프로그램을 수행하고, 이로부터 전류제어를 수행하였다.

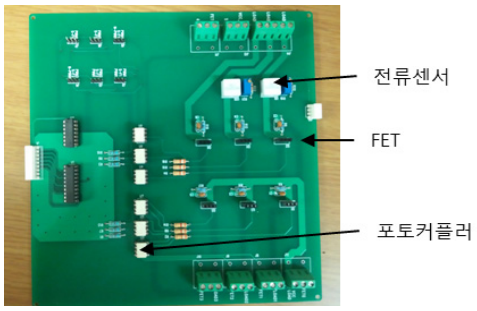


그림 9 실험을 위해 제작된 인버터
Fig. 9 Inverter for experiments

그림 10은 부하 1.5 Ω, 6.5 mH, 기준파형 120Hz 크기1 A, 밴드 0.05 A, 입력전압 13V 일 때의 기존 히스테리시스 전류파형과 개선된 히스테리시스 전류파형에 대한 실험 파형이다. 기존 파형은 정현파 기준 전류가 증가하거나 감소하거나 전류가 스위칭되면서 나타나는 증감 기울기가 같지만, 개선된 파형은 기준전류 상승 시는 스위칭된 전류가 감소할 때는 완만한 기울기로 감소되고, 특히 그림에서 화살표가 나타난 부분에서 알 수 있듯이 기존 방식의 전류 파형보다 스위칭 횟수가 급격히 줄어들고 있음을 볼 수 있다.

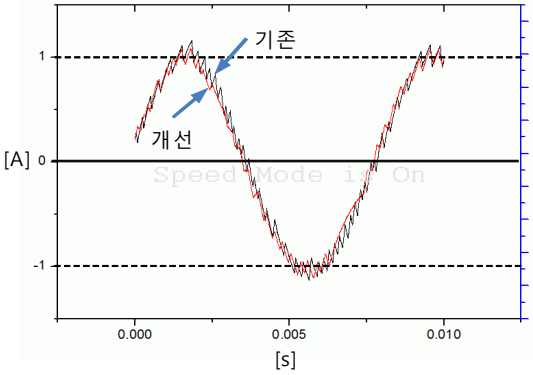


그림 10 기존 및 개선된 실제 전류 파형
Fig. 10 Classical and improved current wave form

그림 11은 개선된 전류 파형에 대한, 측정치와 계산치를 같이 표시한 것이다. 그림 10에서 언급한 바와 같이 개선된 알고리즘에 의한 전류 파형은 기준전류가 증가 시는 밴드폭 내에서 전류가 증가할 때 상한 밴드를 만날 때까지는 기울기가 크게 상승하지만, 다시 감소하여 하한 밴드까지 갈 때에에는 전류가 환류에 의해서 감소하기 때문에 천천히 감소하게 된다. 실험과 시뮬레이션과 비교적 잘 일치하지만 어느 정도 오차가 발생하는 것은, 스위칭 시점, 부하 조건들이 이상적이지 않기 때문이라 생각되지만 큰 문제는 없다.

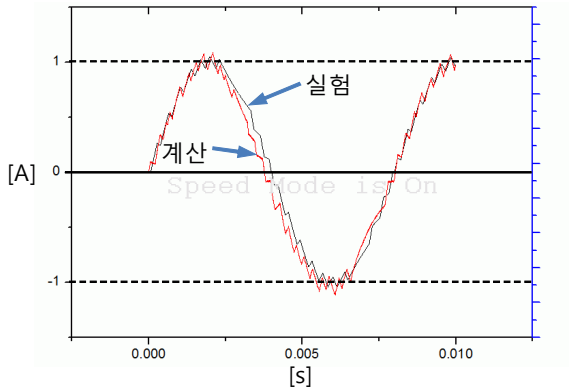


그림 11 개선된 전류 시뮬레이션과 실제 파형
Fig. 11 Improved current simulation and experiment waveform

표 1은 이러한 실험 결과로부터 두 전류제어방식의 스위칭 횟수를 한 주기에 대하여 표시하였다. 첫 행의 결과는 그림 9에 대한, 한 주기에 대한 스위칭 횟수로 스위칭 횟수가 기존 방법보다 상당히 감소한 것을 알 수 있다. 둘 째 행부터 넷 째 행까지 밴드폭과 인가 주파수를 변경하면서 스위칭 횟수를 측정하였으며, 상당히 스위칭 횟수가 감소함을 알 수 있다. 즉, 약 30 ~ 40 %의 스위칭이 감소하였음을 확인할 수 있다.

표 1 히스테리시스 알고리즘 비교
Tabel 1 Comparison of Hysteresis algorithm

비교조건	기준값	스위칭 횟수[회]		스위칭감소율 [%]
		기존기법	제안된 기법	
밴드폭	0.05	89	56	37.1
	0.1	44	26	40.9
주파수	60Hz	181	105	42.0
	240Hz	28	20	28.6

3. 결 론

히스테리시스 전류 제어방식은 원리와 구조가 간단하여 쉽게 이용할 수 있지만, 몇가지 단점으로 인하여 그동안 다른 제어 방식으로 대처 되어 왔다. 그러나 이 단점을 보완한 고효율 스위칭을 위한 개선된 히스테리시스 알고리즘을 PSim의 시뮬레이션과 DSP TMS320F28335를 활용한 실험을 통하여 그 타당성을 확인하였다. 고효율 스위칭을 위한 개선된 히스테리시스 알고리즘은 기존의 방식에 비하여 한 주기를 기준으로 스위칭 횟수가 30% 혹은 그 이상 줄어들어 스위칭 효율을 높이였다는 것을 표 1을 통하여 확인 할 수 있었다. 또한 기존의 히스테리시스 전류제어와 개선된 히스테리시스 전류제어의 실제 전류 파형을 비교하여 개선된 히스테리시스 전류제어가 스위칭이 감소된 것을 가시적으로 확인 할 수 있었으며, 개선된 히스테리시스 전류제어의 시뮬레이션 파형과 실제 전류파형을 비교하여 그 타당성을 확인 할 수 있었다. 이와 같이 개선된 히스테리시스 전류제어 방식은 스위칭 효율을 높일 수 있고 이 알고리즘을 활용

하여 스위칭 과정에서 일어나는 스위칭 손실을 저감할 수 있어 전류제어가 필요한 곳에 스위칭 손실을 상당히 저감시켜 고효율로 운전할 수 있을 것으로 기대 된다.

감사의 글

본 연구는 2011년도 지식경제부의 재원으로 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구과제입니다. (No. 20111020400040)

참 고 문 헌

[1] C. Pan and T. Chang, "An improved Hysteresis Current Controller for Reducing Switching Frequency", IEEE Trans. on Power Electronics, pp.97-104, Vol. 9, No. 1, Jan 1994.

[2] P. Loh, G. Bode, D. Homes and T Lipo, "A Time-Based Double-밴드 Hysteresis Current Regulation Strategy for Single-Phase Multilevel Inverters", IEEE Trans. on IA, Vol. 39, No. 3, pp.883-892, May/Jane 2003.

[3] E. Aldabas, L.Romeral, J. Llaquet and A. Arias, "Current controller for low switching frequency by means of increasing the null vectors time application," IECON02, Vol. 2, pp.1277-1281, Nov., 2002.

[4] G.H.Bode and D.G.Holmes, "Load independent hysteresis current control of a three level single phase inverter with constant switching frequency", IEEE PESC, pp.14-19, Vol1, June 2001.

[5] Sun-Ki Hong, "A Study of Single Phase Hysteresis Current Control Using Reference Current Slope for Reducing Switching Loss", Journal of KIIEE, pp.150-155, Vol. 23, No. 1, Jan 2009.

저 자 소 개

홍 선 기 (洪 瑄 基)

1965년 1월 24일생, 1987년 서울대학교 전기공학과 졸업, 1989년 서울대학교 대학원 전기공학과(석사), 1993년 서울대학교 대학원 전기공학과(박사), 1993~1995 ㈜렉스산전 선임연구원, 1995~현재 호서대학교 시스템제어공학과 교수

박 진 호 (朴 鎭 浩)

1986년 2월 24일생, 2011년 호서대학교 시스템제어공학과 졸업, 2011년 ~ 현재 호서대학교 대학원 정보제어공학과 석사과정