

# 커패시터의 ESR을 고려한 Quasi Z-소스 인버터의 임피던스 네트워크 설계

양종호<sup>1</sup>, 전태원<sup>†</sup>, 이흥희<sup>1</sup>, 김흥근<sup>2</sup>, 노의철<sup>3</sup>

## Designing Impedance Network at Quasi Z-Source Inverters by Considering ESR in the Capacitor

Jong-Ho Yang<sup>1</sup>, Tae-Won Chun<sup>†</sup>, Hong-Hee Lee<sup>1</sup>, Heung-Geun Kim<sup>2</sup>, and Eui-Cheol Nho<sup>3</sup>

**Abstract** - This paper proposes the method to design the parameters of an impedance network at three-phase QZSI(quasi Z-source inverter) by considering an equivalent series resistance (ESR) in the capacitor. The equations of both two capacitor voltages and two inductor currents are derived at three operating modes of the QZSI. The capacitor voltage ripples caused by the ESR in the capacitor at the transition state of operating modes are calculated. Based on the ripples of both the capacitor voltages and inductor currents, the optimal values of capacitor and inductor are designed. The simulation studies using PSIM and experimental results with DSP are carried out to verify the performance of design method.

**Keywords:** quasi z-source inverter (QZSI), impedance network, equivalent series resistance (ESR), capacitor voltage ripple, inductor current ripple

### 1. 서 론

ZSI (Z-Source Inverter)는 암단락시간을 제어하여 추가적인 DC/DC 컨버터가 필요 없이 입력 직류전압을 승압할 수 있으며, 인버터의 암단락 방지를 위한 데드시간이 필요 없으므로 신뢰성을 향상시킬 수 있는 장점을 가지고 있다.<sup>[1],[2]</sup> 그런데 이 ZSI의 입력전류가 불연속이기 때문에 태양광의 최대전력 제어 (MPPT: Maximum Power Point Tracking)를 수행하기에 어려움이 있다. 따라서 QZSI (Quasi Z-Source Inverter)는 ZSI의 변형된 형태로 ZSI의 장점을 가지면서 입력단과 출력단이 공통접지이며 입력전류가 연속이기 때문에 태양광 발전 시스템의 PCS (Power Conditioning System)용으로 사용할 수 있다.<sup>[3],[4]</sup>

이 QZSI는 크기와 비용절감을 위해 임피던스 네트워크의 두 커패시터와 두 인덕터의 최적 설계가 필요하다.

먼저 ZSI의 암단락시간 동안 커패시터 전압과 인덕터 전류의 파형을 근사화하고 커패시터 전압 및 인덕터 전류리플을 고려하여 임피던스 네트워크를 설계하는 방법이 발표되었다.<sup>[5]</sup> 그리고 교류전압/교류전압 변환용인 QZSI에서 네트워크의 모든 변수를 상태방정식으로 정리한 뒤, 암단락시간 동안 커패시터 전압 및 인덕터 전류리플을 고려하여 설계하는 방법이 제시하였다.<sup>[6]</sup> 또한 인덕터 전류리플성분과 함께 공진주파수와 스위칭주파수의 비를 이용하여 QZSI의 커패시터 및 인덕터의 값을 설계하는 방법이 제시되었다.<sup>[7]</sup> 그러나 기존 논문에서는 임피던스 네트워크내의 파라미터 설계 시 커패시터의 내부저항의 영향은 고려되지 않으므로 커패시터 전압 리플성분 계산에 심각한 오차가 발생하는 문제가 있다.

본 논문에서는 QZSI의 3개 동작모드에서 유도한 임피던스 네트워크내의 두 개의 커패시터와 인덕터 식과 커패시터의 내부저항에 의해 발생하는 커패시터 전압 리플을 고려하여 두 개의 커패시터와 인덕터를 설계하는 방법을 제시하였다. 먼저 각 동작모드별 QZSI 등가회로 해석을 통해 커패시터 전압식과 인덕터 전류식을 유도하고, 커패시터 전압에 대한 커패시터 내부저항 즉 ESR (Equivalent Series Resistance)에 의한 커패시터 전압 리플의 영향을 분석한다. 다음은 커패시터 전압과 인덕터 전류파형을 선형화하여 두 커패시터와 인덕터 설계

Paper number: TKPE-2012-17-5-11 ISSN: 1229-2214

<sup>†</sup> Corresponding author: twchun@mail.ulsan.ac.kr, Dept. of Electrical Engineering, University of Ulsan  
Tel: +82-52-259-2188 Fax: +82-52-259-1686

<sup>1</sup> Dept. of Electrical Eng., University of Ulsan

<sup>2</sup> Dept. of Electrical Eng., Kyungpook University

<sup>3</sup> Dept. of Electrical Eng., Pukyong University

Manuscript received July 18, 2012; accepted Sept. 13, 2012

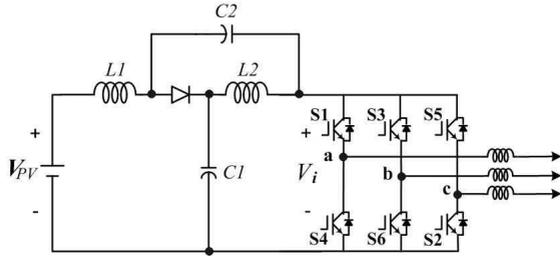


Fig. 1 Structure of three-phase QZSI

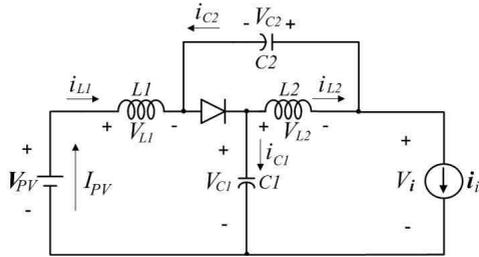


Fig. 2 Equivalent circuit at active state mode

식을 유도한다. PSIM을 이용한 시뮬레이션과 DSP를 사용한 실험을 통해 그 설계방법의 타당성을 검증한다.

## 2. QZSI의 동작모드별 해석

그림 1은 3상 QZSI 회로를 나타낸 것이다. 3상 QZSI는 2개의 커패시터 \$C1\$, \$C2\$와 2개의 인덕터 \$L1\$, \$L2\$ 및 1개의 다이오드로 구성된 임피던스 네트워크와 3상 인버터로 구성된다. 이 QZSI의 동작모드는 6개 활성전압벡터를 출력하는 활성상태 모드 (Active state mode), 상위 또는 하위 3개의 스위칭소자를 동시에 도통할 시 인버터가 개방되어 영전압을 출력하는 제로상태 모드 (Zero state mode), 3상 중 한 상을 암단락시키는 암단락상태 모드 (Shoot-through state mode) 등 3개의 동작모드로 구성된다.

본 장에서는 3개 동작모드별 등가회로를 그린 후, 두 커패시터 전압 식 및 인덕터 전류 식을 각각 유도한다.

### 2.1 활성상태 모드

3상 인버터에서 6개 전압벡터를 출력하는 동작모드이다. 그림 2는 활성상태 모드에서 QZSI를 등가시킨 회로이고, 임피던스 네트워크 내의 다이오드는 도통된다.

그림 2에서 인버터 입력전류 \$i\_i = I\_i\$로 일정하다고 가정할 경우, 커패시터 \$C1\$, \$C2\$의 전압식과 인덕터 \$L1\$, \$L2\$의 전류식은 다음과 같이 유도된다.

$$V_{C1} = V_{PV} + X_{1A} \sin(\omega_{1A}t + \theta_{1A}) \quad (1)$$

$$V_{C2} = X_{2A} \sin(\omega_{2A}t + \theta_{2A}) \quad (2)$$

$$i_{L1} = i_{C1} + I_i = I_i + X_{1A} \omega_{1A} C_1 \cos(\omega_{1A}t + \theta_{1A}) \quad (3)$$

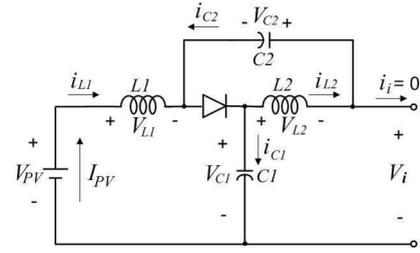


Fig. 3 Equivalent circuit at zero state mode

$$i_{L2} = i_{C2} + I_i = I_i + X_{2A} \omega_{2A} C_2 \cos(\omega_{2A}t + \theta_{2A}) \quad (4)$$

$$\omega_{1A} = \frac{1}{\sqrt{L_1 C_1}}, \quad \omega_{2A} = \frac{1}{\sqrt{L_2 C_2}}$$

$$X_{1A} = \sqrt{(V_{C1A}(0) - V_{PV})^2 + [(i_{L1A}(0) - I_i)/(C_1 \omega_{1A})]^2} \quad (5)$$

$$X_{2A} = \sqrt{(V_{C2A}(0))^2 + [(i_{L2A}(0) - I_i)/(C_2 \omega_{2A})]^2} \quad (6)$$

$$\theta_{1A} = \tan^{-1}[(V_{C1A}(0) - V_{PV}) \omega_{1A} C_1 / (i_{L1A}(0) - I_i)] \quad (7)$$

$$\theta_{2A} = \tan^{-1}[V_{C2A}(0) \omega_{2A} C_2 / (i_{L2A}(0) - I_i)] \quad (8)$$

여기서, \$V\_{C1A}(0)\$와 \$V\_{C2A}(0)\$는 활성상태모드에서 \$C1\$ 전압과 \$C2\$전압의 초기값, \$i\_{L1A}(0)\$와 \$i\_{L2A}(0)\$는 같은 모드에서 \$L1\$전류와 \$L2\$전류의 초기값, \$V\_{PV}\$는 입력 직류전압이다. 그리고 식 (7)과 식 (8)에서 \$i\_{L1A}(0)\$와 \$i\_{L2A}(0)\$는 대부분 \$I\_i\$보다 크기 때문에 두 위상각 \$\theta\_{1A}\$과 \$\theta\_{2A}\$는 \$0 \sim \pi/2\$의 범위가 되므로, 이 활성상태모드에서는 두 커패시터 전압은 증가하고 두 인덕터 전류는 감소하게 된다.

### 2.2 제로상태 모드

3상 인버터에서 상위 또는 하위 3개의 스위칭소자가 동시에 도통될 시 인버터가 개방되어 영전압이 출력되는 동작모드이다. 그림 3은 제로상태 모드에서 QZSI의 등가회로이며, 인버터 입력전류는 0이 된다.

제로상태 모드에서 커패시터 \$C1\$, \$C2\$의 전압식과 인덕터 \$L1\$, \$L2\$의 전류식은 다음과 같이 유도된다.

$$V_{C1} = V_{PV} + X_{1Z} \sin(\omega_{1Z}t + \theta_{1Z}) \quad (9)$$

$$V_{C2} = X_{2Z} \sin(\omega_{2Z}t + \theta_{2Z}) \quad (10)$$

$$i_{L1} = i_{C1} = X_{1Z} \omega_{1Z} C_1 \cos(\omega_{1Z}t + \theta_{1Z}) \quad (11)$$

$$i_{L2} = i_{C2} = X_{2Z} \omega_{2Z} C_2 \cos(\omega_{2Z}t + \theta_{2Z}) \quad (12)$$

$$\omega_{1Z} = \frac{1}{\sqrt{L_1 C_1}}, \quad \omega_{2Z} = \frac{1}{\sqrt{L_2 C_2}}$$

$$X_{1Z} = \sqrt{(V_{C1Z}(0) - V_{PV})^2 + [i_{L1Z}(0)/(C_1 \omega_{1Z})]^2} \quad (13)$$

$$X_{2Z} = \sqrt{(V_{C2Z}(0))^2 + [i_{L2Z}(0)/(C_2 \omega_{2Z})]^2} \quad (14)$$

$$\theta_{1Z} = \tan^{-1}[(V_{C1Z}(0) - V_{PV}) \omega_{1Z} C_1 / i_{L1Z}(0)] \quad (15)$$

$$\theta_{2Z} = \tan^{-1}[V_{C2Z}(0) \omega_{2Z} C_2 / i_{L2Z}(0)] \quad (16)$$

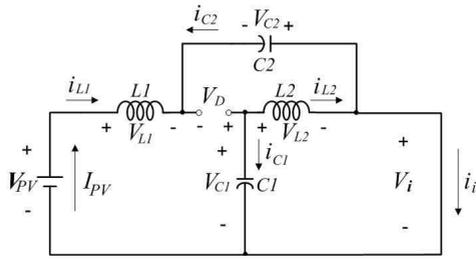


Fig. 4 Equivalent circuit at shoot-through state mode

여기서,  $V_{C1Z}(0)$ 와  $V_{C2Z}(0)$ 는 제로상태모드에서  $C1$ 전압과  $C2$ 전압 초기값,  $i_{L1Z}(0)$ 와  $i_{L2Z}(0)$ 는  $L1$ 전류와  $L2$ 전류의 초기값이다. 그리고 제로상태 모드에서 식 (15)와 식 (16)의  $i_{L1Z}(0)$ 과  $i_{L2Z}(0)$ 는 0보다 크기 때문에, 활성상태모드와 마찬가지로 두 커패시터 전압은 증가하고 두 인덕터 전류는 감소한다.

한편, 활성상태 모드와 제로상태 모드에서의 두 커패시터 전압식 및 두 인덕터 전류식을 비교하면, 제로상태에서 인버터 입력전류  $I_i = 0$ 이라는 것을 제외하고 동일하다.

### 2.3 암단락상태 모드

이 동작모드에서는 3상 인버터에서 한 상의 상위 스위칭소자와 하위 스위칭소자를 동시에 도통시켜 암단락시킨다. 그림 4는 암단락상태 모드에서 QZSI를 등가시킨 회로이고, 인버터 입력전압  $V_i = 0$ 이 되며 다이오드는 오프상태가 된다.

암단락상태 모드에서 두 커패시터  $C1$ ,  $C2$ 의 전압식과 인덕터  $L1$ ,  $L2$ 의 전류식은 다음과 같이 유도된다.

$$V_{C1} = X_{1S} \sin(\omega_{1S}t + \theta_{1S}) \quad (17)$$

$$V_{C2} = -V_{PV} + X_{2S} \sin(\omega_{2S}t + \theta_{2S}) \quad (18)$$

$$i_{L2} = -i_{C1} = -X_{1S} \omega_{1S} C_1 \cos(\omega_{1S}t + \theta_{1S}) \quad (19)$$

$$i_{L1} = -i_{C2} = -X_{2S} \omega_{2S} C_2 \cos(\omega_{2S}t + \theta_{2S}) \quad (20)$$

$$\omega_{1S} = \frac{1}{\sqrt{L_2 C_1}}, \quad \omega_{2S} = \frac{1}{\sqrt{L_1 C_2}}$$

$$X_{1S} = \sqrt{(V_{C1S}(0))^2 + [-i_{L2S}(0)/(C_1 \omega_{1S})]^2} \quad (21)$$

$$X_{2S} = \sqrt{(V_{C2S}(0) + V_{PV})^2 + [-i_{L1S}(0)/(C_2 \omega_{2S})]^2} \quad (22)$$

$$\theta_{1S} = \tan^{-1}[-V_{C1S}(0) \omega_{1S} C_1 / i_{L2S}(0)] \quad (23)$$

$$\theta_{2S} = \tan^{-1}[-(V_{C2S}(0) + V_{PV}) \omega_{2S} C_2 / i_{L1S}(0)] \quad (24)$$

여기서,  $V_{C1S}(0)$ 와  $V_{C2S}(0)$ 는 암단락상태 모드에서  $C1$ 전압과  $C2$ 전압의 초기값,  $i_{L1S}(0)$ 와  $i_{L2S}(0)$ 는 암단락상태모드에서  $L1$ 전류와  $L2$ 전류의 초기값이다. 그리고 식 (23)과 식 (24)의  $i_{L1S}(0)$ 과  $i_{L2S}(0)$ 는 항상 0보다 크

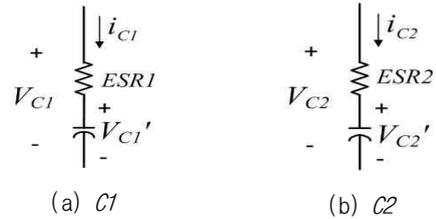


Fig. 5 Equivalent circuit of  $C1$  and  $C2$  including ESR

기 때문에, 두 위상각  $\theta_{1S}$ 과  $\theta_{2S}$ 는  $\pi/2 \sim \pi$ 의 범위가 된다. 따라서 이 동작모드에서는 활성 및 제로 상태모드와 달리 두 커패시터 전압은 감소하고 두 인덕터 전류는 증가한다.

### 3. 커패시터의 ESR 영향 해석

임피던스 네트워크내의 두 커패시터의 내부저항  $ESR$ 이 각 동작모드별 커패시터 전압에 주는 영향을 분석한다. 그림 5는 두 커패시터  $C1$ 과  $C2$ 의 내부저항  $ESR1$ 과  $ESR2$ 를 고려한 등가회로를 나타낸 것이다. 여기서, 2장에서 커패시터의 ESR를 무시하였을 경우 3개 동작모드별 유도한 두 커패시터 전압  $V_{C1}$ 과  $V_{C2}$ 을 각각  $V_{C1}'$ 과  $V_{C2}'$ 라고 정의한다.

QZSI의 두 커패시터  $C1$ 과  $C2$ 의 ESR을 고려한 전압식을 인덕터 전류의 함수로 유도하고자 한다.

먼저 활성상태 모드에서의 두 커패시터 전압을  $V_{C1(A)}$ ,  $V_{C2(A)}$ 로 정의하고, 식 (3)과 식 (4)를 사용하면 다음과 같이 유도된다.

$$V_{C1(A)} = V_{C1}' + ESR1 \cdot (i_{L1} - I_i) \quad (25)$$

$$V_{C2(A)} = V_{C2}' + ESR2 \cdot (i_{L2} - I_i) \quad (26)$$

제로상태 모드에서는 두 커패시터 전압을  $V_{C1(Z)}$ ,  $V_{C2(Z)}$ 라고 정의하고, 식 (11)과 식 (12)를 사용하면 다음과 같이 유도된다.

$$V_{C1(Z)} = V_{C1}' + ESR1 \cdot i_{L1} \quad (27)$$

$$V_{C2(Z)} = V_{C2}' + ESR2 \cdot i_{L2} \quad (28)$$

암단락상태 모드에서의 두 커패시터 전압  $V_{C1(sh)}$ ,  $V_{C2(sh)}$ 은 식 (19)와 식 (20)을 사용하여 다음과 같이 유도된다.

$$V_{C1(sh)} = V_{C1}' - ESR1 \cdot i_{L2} \quad (29)$$

$$V_{C2(sh)} = V_{C2}' - ESR2 \cdot i_{L1} \quad (30)$$

3개 동작모드에서 ESR의 영향을 분석하면 제로상태 모드에서는 커패시터 전압이 증가되며 암단락상태 모드에서는 커패시터 전압이 감소되고, 활성 상태모드에서는 제로상태모드에서 보다 커패시터 전압이 작게 증가됨을

알 수 있다. 그리고 인덕터 전류가 증가하면 커패시터 전압의 증가폭 및 감소폭이 더 늘어나므로 ESR의 영향이 더 커진다.

한편, 인덕터 전류는 커패시터 내부저항에 큰 영향을 받지 않는다.

### 4. QZSI의 네트워크 파라미터 설계

#### 4.1 네트워크 파라미터 설계 식

그림 6은 3상 QZSI에서 삼각과 비교방식을 이용할 경우 3상 기준전압 및 암단락 전압에 대한 PWM신호를 나타낸 것이다.<sup>[1]</sup> 여기서 활성상태 모드에서 출력되는 전압에 영향을 끼치지 않도록 암단락은  $V_P$ ,  $V_N$ 을 사용하여 영전압 상태시간 내에서 암단락시간을 발생시킨다. 한 주기  $T_s$ 시간은 암단락시간  $T_{sh1}$ , 영전압시간  $T_{Z1}$ , 유효상태시간  $T_{a1}$ , 영전압시간  $T_{Z2}$ , 암단락시간  $T_{sh2}$ , 영전압시간  $T_{Z3}$ , 유효상태시간  $T_{a2}$ , 영전압시간  $T_{Z4}$  등으로 구성된다.

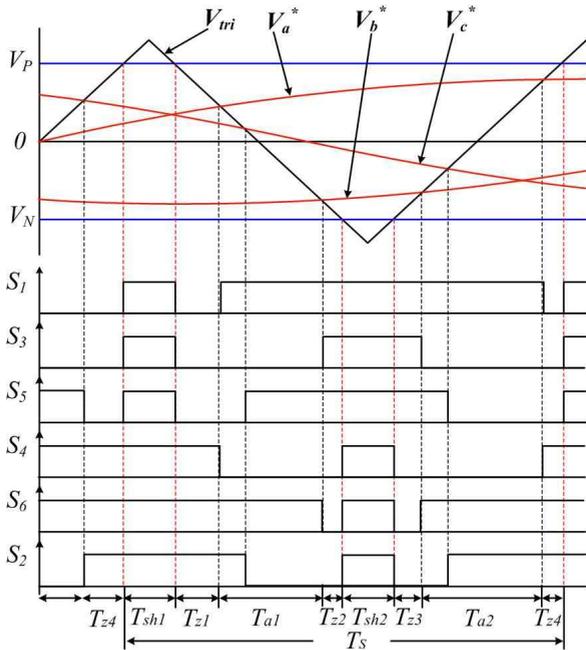


Fig. 6 PWM signals of QZSI

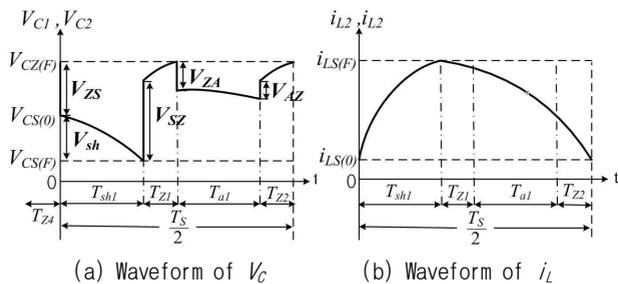


Fig. 7 Waveform of  $V_C$  and  $i_L$  of QZSI considering ESR

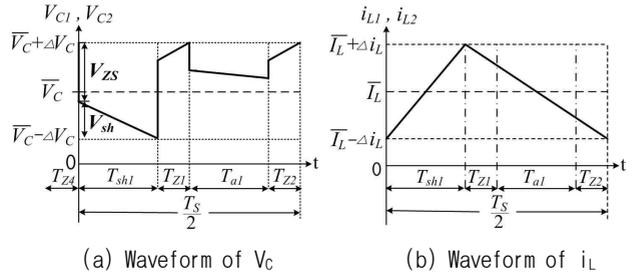


Fig. 8 Linearized waveform of  $V_C$  and  $i_L$  of QZSI considering ESR

그림 7은 2장에서 유도한 커패시터 전압 및 인덕터 전류 식과 3장에서 커패시터 내부저항을 고려한 커패시터 전압에 대한 해석을 바탕으로 커패시터 전압과 인덕터 전류 파형을 보인 것이다. 여기서 그림 6의 한주기 동안 스위칭 패턴이 두 번 반복되므로 해석을 간단히 하기 위해 앞의 반주기만을 표시하였다. 여기서  $V_{ZS}$ 는 제로상태에서 암단락상태로 모드변환 시,  $V_{SZ}$ 는 암단락상태에서 제로상태로 모드변환 시,  $V_{ZA}$ 는 제로상태에서 활성상태로 모드변환 시,  $V_{AZ}$ 는 활성상태에서 제로상태로 모드변환 시 커패시터 전압변화의 크기를 나타내며,  $V_{sh}$ 는 암단락시간 동안 커패시터 전압변화의 크기를 나타낸다.

커패시터와 인덕터 값을 설계하기 위하여 커패시터 전압 및 인덕터 전류를 그림 8과 같이 선형화시킨다.

그림 8(a)에서 보는바와 같이 커패시터 리플전압은 제로상태 모드에서 암단락 모드로 전환되기 직전 시점에서 최대가 되고, 암단락상태 모드가 끝나는 시점에서 최소가 된다. 즉, 제로상태에서 암단락상태로 변환시 두 커패시터  $C1, C2$ 의 전압변동량  $V_{ZS1}, V_{ZS2}$ 와 암단락 시간동안 변하는 전압  $V_{sh1}, V_{sh2}$ 를 각각 더해질 때 커패시터 리플전압은 최대가 된다. 그러므로 두 커패시터 최대 리플전압  $\Delta V_{C1}$ 과  $\Delta V_{C2}$ 는 다음과 같이 정의한다.

$$\Delta V_{C1} = \frac{|V_{ZS1} + V_{sh1}|}{2}, \quad \Delta V_{C2} = \frac{|V_{ZS2} + V_{sh2}|}{2} \quad (31)$$

그림 8(b)에서 보는바와 같이 암단락 구간 중 인덕터 전류변동량에 대한 평균 인덕터 전압식은 다음과 같다.

$$\overline{V_{L1}} = L_1 \frac{T_{sh} \Delta i_{L1}}{4}, \quad \overline{V_{L2}} = L_2 \frac{T_{sh} \Delta i_{L2}}{4} \quad (32)$$

그리고 암단락상태 모드에서  $\overline{V_{L1}} = \overline{V_{C2}} + V_{PV}$ ,  $\overline{V_{L2}} = \overline{V_{C1}}$ 이므로, 두 인덕터 리플전류  $\Delta i_{L1}$ 과  $\Delta i_{L2}$ 는 다음과 같이 커패시터 전압 및 입력전압으로 표현할 수 있다.

$$\Delta i_{L1} = \frac{4(\overline{V_{C2}} + V_{PV})}{T_{sh} L_1}, \quad \Delta i_{L2} = \frac{4\overline{V_{C1}}}{T_{sh} L_2} \quad (33)$$

한주기 동안 인덕터 전압의 평균값과 커패시터 전류의 평균값은 0이라는 것을 이용하면, 입력 직류전압 및 인버터 입력전류에 대한 두 커패시터 평균전압  $\overline{V_{C1}}$ ,  $\overline{V_{C2}}$  및 두 인덕터 평균전류  $\overline{I_{L1}}$ ,  $\overline{I_{L2}}$ 의 비는 다음과 같이 유도된다.<sup>[3]</sup>

$$\frac{\overline{V_{C1}}}{V_{PV}} = \frac{T_S - T_{sh}}{T_S - 2T_{sh}} = \frac{1 - M_{sh}}{1 - 2M_{sh}} \quad (34)$$

$$\frac{\overline{V_{C2}}}{V_{PV}} = \frac{T_{sh}}{T_S - 2T_{sh}} = \frac{M_{sh}}{1 - 2M_{sh}} \quad (35)$$

$$\frac{\overline{i_{L1}}}{I_i} = \frac{\overline{i_{L2}}}{I_i} = \frac{T_a}{T_S - 2T_{sh}} = \frac{M_a}{1 - 2M_{sh}} \quad (36)$$

여기서  $M_{sh}(=T_{sh}/T_S)$ 는 암단락 변조비,  $M_a(=T_a/T_S)$ 는 활성상태 변조비이다.

QZSI의 두 커패시터  $C1$ ,  $C2$  및 두 인덕터  $L1$ ,  $L2$ 를 설계한다. 먼저,  $C1$ ,  $C2$ 의 평균전압에 대한 리플전압의 비  $R_{V1}$ 과  $R_{V2}$ 와  $L1$ ,  $L2$ 의 평균전류에 대한 리플전류의 비  $R_{C1}$ ,  $R_{C2}$ 를 다음과 같이 정의한다.

$$R_{V1} = \frac{\Delta V_{C1}}{V_{C1}}, \quad R_{V2} = \frac{\Delta V_{C2}}{V_{C2}} \quad (37)$$

$$R_{C1} = \frac{\Delta i_{L1}}{i_{L1}}, \quad R_{C2} = \frac{\Delta i_{L2}}{i_{L2}} \quad (38)$$

먼저, 식 (27)~(30)과 식(36) 및 (38)을 사용하여 제로 상태모드에서 암단락 모드로 변환 시점에서의 두 커패시터  $C1$ ,  $C2$ 의 전압변동량  $V_{ZS1}$ ,  $V_{ZS2}$ 을 각각 다음 식과 같이 유도된다.

$$\begin{aligned} V_{ZS1} &= V_{C1(sh)} - V_{C1(Z)} = -ESR1(i_{L1} + i_{L2}) \\ &= -ESR1 \cdot \frac{M_a \cdot I_i}{1 - 2M_{sh}} (2 - R_{C1} - R_{C2}) \end{aligned} \quad (39)$$

$$\begin{aligned} V_{ZS2} &= V_{C2(sh)} - V_{C2(Z)} = -ESR2(i_{L1} + i_{L2}) \\ &= -ESR2 \cdot \frac{M_a \cdot I_i}{1 - 2M_{sh}} (2 - R_{C1} - R_{C2}) \end{aligned} \quad (40)$$

다음은 암단락시간  $T_{sh}=T_S/2$ 동안 두 커패시터 전압의 변화량  $V_{sh1}$ 과  $V_{sh2}$ 식을 유도한다. 그림 5의 커패시터의 등가회로에서 이 암단락시간 중 두 커패시터 전압 변화량 식은 다음과 같다.

$$\begin{aligned} V_{sh1} &= ESR1 \cdot \Delta i_{C1} + \Delta V_{C1}' \\ &= ESR1 \cdot \Delta i_{C1} + \frac{M_{sh} T_S}{2C_1} i_{C1} \end{aligned} \quad (41)$$

$$\begin{aligned} V_{sh2} &= ESR2 \cdot \Delta i_{C2} + \Delta V_{C2}' \\ &= ESR2 \cdot \Delta i_{C2} + \frac{M_{sh} T_S}{2C_2} i_{C2} \end{aligned} \quad (42)$$

암단락 시간동안  $i_{c1} = -i_{L2}$ ,  $i_{c2} = -i_{L1}$ 이며 식(36)과 (38)을 사용하면 다음과 같이  $V_{sh1}$ 과  $V_{sh2}$ 을 변조비 및 인버터 입력전류로 표현할 수 있다.

$$V_{sh1} = -\frac{M_a I_i}{(1 - 2M_{sh})} (R_{C2} ESR1 + \frac{M_{sh} T_S}{2C_1}) \quad (43)$$

$$V_{sh2} = -\frac{M_a I_i}{(1 - 2M_{sh})} (R_{C1} ESR2 + \frac{M_{sh} T_S}{2C_2}) \quad (44)$$

식 (39)의  $V_{ZS1}$ 과 식 (43)의  $V_{sh1}$ 을 식(31)의  $\Delta V_{C1}$ 에 대입하고, 식 (40)의  $V_{ZS2}$ 와 식 (44)의  $V_{sh2}$ 을 식(31)의  $\Delta V_{C2}$ 에 대입하여 두 커패시터 전압 변화량 식을 각각 유도한다. 그리고 두 커패시터 전압 변화량 식에 식 (34), (35), (37)을 사용하여 정리하면 두 커패시터  $C1$ ,  $C2$ 의 식은 다음과 같이 유도된다.

$$C_1 = \frac{M_{sh} M_a T_S I_i}{4(1 - M_{sh}) V_{PV} R_{V1} - 2M_a I_i ESR1 (2 - R_{C1})} \quad (45)$$

$$C_2 = \frac{M_{sh} M_a T_S I_i}{4M_{sh} V_{PV} R_{V2} - 2M_a I_i ESR2 (2 - R_{C2})} \quad (46)$$

한편 두 인덕터  $L1$ 과  $L2$ 는 식 (34)와 식 (35)를 식 (33)에 대입하고, 식 (36)과 식 (38)을 사용하면 다음과 같이 유도된다.

$$L_1 = \frac{(1 - M_{sh}) M_{sh} T_S V_{PV}}{4R_{C1} I_i M_a} \quad (47)$$

$$L_2 = \frac{(1 - M_{sh}) M_{sh} T_S V_{PV}}{4R_{C2} I_i M_a} \quad (48)$$

## 4.2 네트워크 파라미터 설계 예

위의 커패시터  $C1$ ,  $C2$ 의 식과 두 인덕터  $L1$ 과  $L2$ 의 식에서 커패시터 전압 및 인덕터 전류 허용리플성분비  $R_{V1}$ 와  $R_{V2}$ ,  $R_{C1}$ 와  $R_{C2}$ 를 결정하고, 입력 직류전압  $V_{PV}$ , 암단락비  $M_{sh}$ , 활성상태비  $M_a$  및 인버터 입력전류  $I_i$  등 동작상태가 결정되면 두 인덕터  $L1$ 과  $L2$ 를 설계할 수 있다. 그러나 두 커패시터  $C1$ 과  $C2$ 의 설계 시는 커패시터 내부저항  $ESR1$ ,  $ESR2$ 까지 고려하여야 한다.

이 설계 식을 사용하여 네트워크 파라미터 값을 결정하는 예를 기술한다. 3상 Y-결선의 RL부하에 입력전압  $V_{PV}$ 는 100V이고, QZSI는 5kHz 스위칭주파수에 샘플링 구간  $T_S = 200\mu s$ .  $M_{sh} = 0.2$ ,  $M_a = 0.72$ ,  $I_i = 4A$ 의 상태로 동작한다.

먼저 두 커패시터의 리플전압 비를  $R_{V1} = 0.008$ ,  $R_{V2} = 0.07$ 로 결정하고, 커패시터  $C1$ 의  $ESR1$ 을 0.2 $\Omega$ 일 경우 식(45)로 계산된 커패시터  $C1$ 값은 260 $\mu F$ 가 되며, 커패시터  $C2$ 의  $ESR2$ 을 0.4 $\Omega$ 일 경우 식(46)로 계산된 커패시터  $C2$ 값은 88 $\mu F$ 가 된다. 이 설계식을 통해 계산된 값에 근접한 상용 커패시터  $C1 = 220\mu F$  ( $ESR1 = 0.18\Omega$ ),  $C2$

= 100 $\mu$ F ( $ESR2 = 0.4\Omega$ )을 사용하며, 이 때 다시 계산된 전압 리플성분비는  $R_{V1} = 0.0077$ ,  $R_{V2} = 0.068$ 로 원하는 리플성분비와 비교하면 약간만의 차이가 있다.

다음은 두 인덕터의 리플전류 비를 동일하게  $R_{C1} = R_{C2} = 0.15$ 로 결정하여 식 (47)과 (48)을 이용하여 계산된 인덕터 값은 1.85mH이다. 여기서 이 계산된 값에 근접한 인덕터 값 즉  $L1 = L2 = 2$ mH로 결정하고, 이 인덕터 값으로 다시 계산된 전류 리플성분비는  $R_{C1} = R_{C2} = 0.139$ 가 된다.

### 5. 시뮬레이션 및 실험 결과

#### 5.1 시뮬레이션 결과

본 논문에서 제시한 설계식의 타당성을 검증하기 위하여 PSIM를 사용하여 시뮬레이션을 수행하였다.

그림 9는  $I_i = 4$ A일 경우 두 커패시터 전압 및 인덕터 전류 파형의 시뮬레이션 결과를 보인 것이다. 커패시터  $C1$ 과  $C2$ 의 평균전압은 각각 131V, 30V이며, 커패시터의 리플전압 비  $R_{V1} = 0.0083$ ,  $R_{V2} = 0.070$ 이다. 그리고  $L1, L2$  인덕터의 평균전류는 각각 4.91A, 4.88A이며 리플전류비는  $R_{C1} = 0.132$ ,  $R_{C2} = 0.134$ 가 된다.

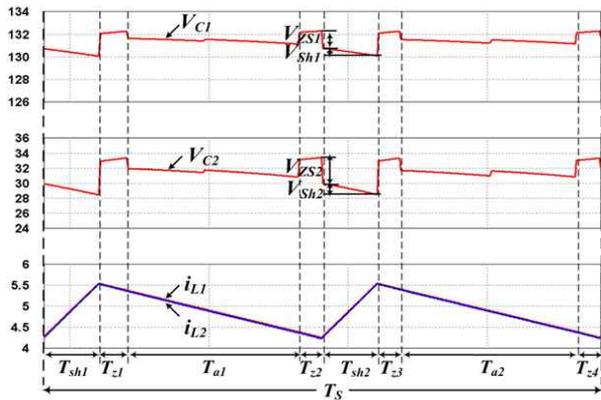


Fig. 9 Simulation result of QZSI at  $I_i = 4$ A

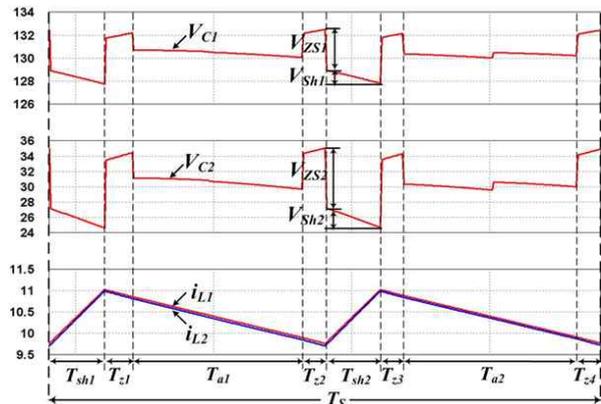


Fig. 10 Simulation result of QZSI at  $I_i = 8$ A

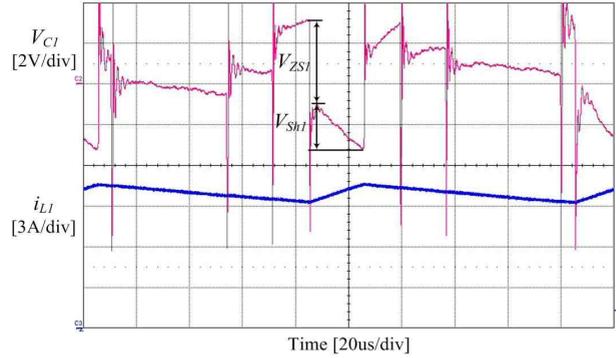


Fig. 11 Experimental result of QZSI at  $C_i=150\mu$ F,  $i_{L1} = 10$ A

그림 10은 그림 9와 동일한 커패시터 및 인덕터를 사용하고 인버터 입력전류를  $I_i = 8$ A로 증가시켰을 경우 시뮬레이션 결과이다. 이 경우에 계산된 리플성분비  $R_{V1} = 0.0158$ ,  $R_{V2} = 0.140$ ,  $R_{C1} = R_{C2} = 0.068$ 이다. 시뮬레이션 결과를 보면, 두 커패시터의 평균전압은 그림 9와 거의 같으나 리플전압은 증가되어, 커패시터 전압의 리플비는  $R_{V1} = 0.0183$ ,  $R_{V2} = 0.156$ 로 2배 이상 증가됨을 알 수 있다. 그리고,  $L1, L2$  인덕터의 평균전류는 각각 10.39A, 10.35A이며 그림 9에 비하여 거의 2배로 증가되었으나 전류리플은 거의 비슷하여, 인덕터 전류 리플비는  $R_{C1} = 0.061$ ,  $R_{C2} = 0.062$ 로 약 1/2로 감소되었다.

#### 5.2 실험결과

실험장치는 설계한 값으로 구성된 임피던스 네트워크, I 32비트 DSP TMS320F28335 제어보드, IGBT 스위칭소자를 사용한 3상 PWM인버터 등으로 구성하였다.

먼저 기존 논문에서는 QZS 커패시터의 내부저항의 영향은 고려되지 않고 인덕터 전류가 40A, 스위칭주파수가 10kHz시 전압리플을 1%로 하여 설계한 커패시터 값이 310 $\mu$ F이다.<sup>[4]</sup> 따라서 인덕터 전류는 10A, 스위칭주파수는 5kHz할 경우 위의 논문과 같이 커패시터  $C1$ 의 전압리플을 1%로 하기 위한 커패시터 값을 150 $\mu$ F로 하여 실험한 결과는 그림 11과 같다. 커패시터  $C1$ 의 평균전압이 180V에서 ESR의 영향까지 포함한 리플전압이 약 7V이므로 전압 리플이 약 3.8%가 된다. 따라서 커패시터 ESR을 고려하지 않는 임피던스 네트워크 내 커패시터 설계방법에는 오차가 있음을 확인하였다.

다음은 시뮬레이션과 동일한 값의 커패시터 및 인덕터를 사용하며 같은 운전 조건에서 실험을 수행하였다. 그림 12는 그림 9의 시뮬레이션결과와 같이  $I_i = 4$ A일 경우 실험을 수행한 결과이다. 두 커패시터 평균전압은 각각 134V와 33V이며, 두 커패시터의 리플전압  $V_{zs1} = 1.6$ V,  $V_{zs2} = 3.6$ V,  $V_{sh1} = 0.6$ V,  $V_{sh2} = 1.6$ V로 측정되어 두 커패시터의 전압 리플비는 각각  $R_{V1} = 0.0083$ ,  $R_{V2} = 0.078$ 이 된다. 그리고 두 인덕터 전류가 거의 같은 파형이므로 인덕터  $L1$  전류만 보였다. 이 인덕터 평균전류는

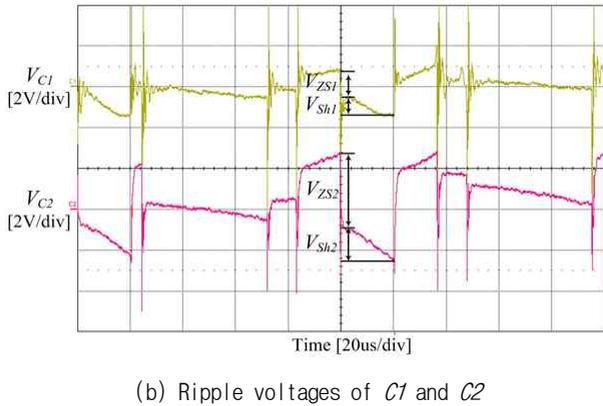
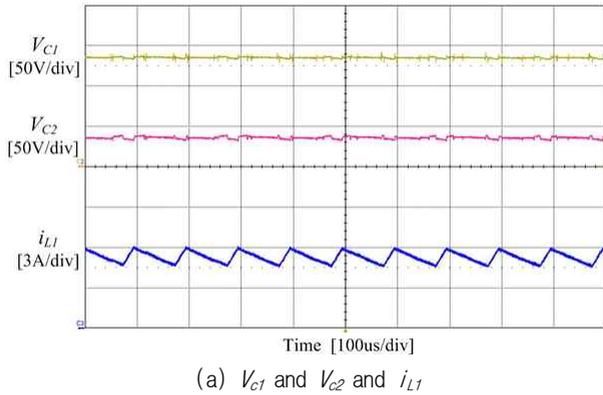


Fig. 12 Experimental result of QZSI at  $I_i = 4A$

5.26A이며 전류리플  $\Delta i_{L1} = 0.76A$ 로 인덕터 전류리플 비  $R_{C1} = 0.145$ 가 되었다.

그림 13은 인버터 입력전류  $I_i = 8A$ 로 증가시켰을 경우 실험을 수행한 결과이다. 두 커패시터 평균전압은 각각 134V과 33V이며, 두 커패시터의 리플전압  $V_{zs1} = 3.3V$ ,  $V_{zs2} = 6.3V$ ,  $V_{sh1} = 1.3V$ ,  $V_{sh2} = 2.8V$ 로 측정되어 두 커패시터의 전압리플 비  $R_{V1} = 0.0173$ ,  $R_{V2} = 0.144$ 로 된다. 그리고 이 인덕터 평균전류는 10.52A, 전류리플  $\Delta i_{L1} = 0.74A$ 로 인덕터 전류리플 비  $R_{C1} = 0.07$ 이 된다. 그림 12의 실험결과와 비교하면 커패시터 전압리플 비는 2배 이상 증가되었고 인덕터 전류리플 비는 약 1/2로 감소되었다.

설계시 계산한 두 개 커패시터 전압 및 인덕터 전류의 리플 비와 시뮬레이션 및 실험 결과로 측정된 리플 성분비를 비교한 결과 커패시터  $C1$ 과  $C2$  전압 리플성분비 오차는 각각 약 8.5%, 8.9% 정도이며, 인덕터  $L1$ 과  $L2$  전류 리플성분비 오차는 약 2.9%정도로 상당히 낮은 값을 알 수 있다.

## 6. 결 론

본 논문에서는 QZSI의 3개 동작모드에서 유도한 임피던스 네트워크내의 두 개의 커패시터와 인덕터 식과 커패시터의 내부저항에 의해 발생하는 커패시터 전압 리플을 고려하여 두 개의 커패시터와 인덕터를 설계하는

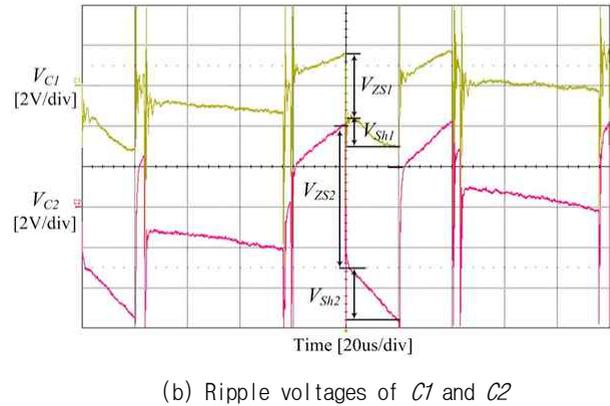
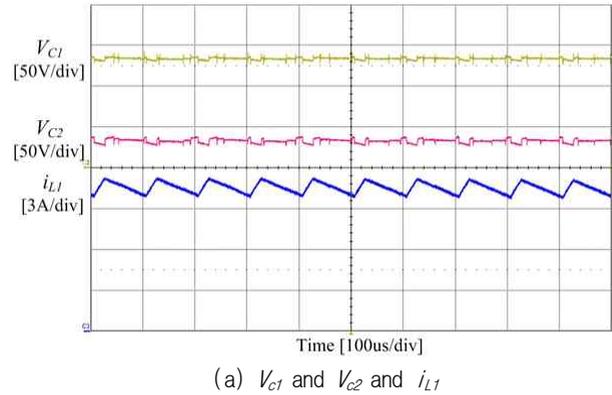


Fig. 13 Experimental result of QZSI at  $I_i = 8A$

방법을 제시하였다. 동작모드가 전환 시 커패시터의 내부저항에 의한 커패시터 전압리플의 영향을 분석하였다. 임피던스 네트워크 설계 시 계산된 커패시터 전압과 인덕터 전류의 리플 비를 시뮬레이션 결과 및 실험결과로 측정된 리플비와 비교한 결과 커패시터  $C1$ 과  $C2$  전압 리플성분비 오차는 각각 약 8.5%, 8.9%이며, 인덕터  $L1$ 과  $L2$  전류 리플성분비 오차는 약 2.9% 정도로 설계치가 비교적 정확함을 확인하였다.

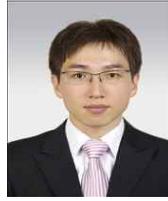
본 연구는 2010년도 지식경제부의 재원으로 한국에너지기술평가원 (KETEP)의 지원을 받아 수행한 연구과제입니다. (No. 2010T100100465)

## 참 고 문 헌

- [1] Fang Zheng Peng, "Z-Source Inverter," *IEEE Trans. Ind. Appl.*, Vol. 39, No.2, pp. 504-510, Mar/Apr. 2003.
- [2] T. W. Chun, Q. V. Tran, and H. G. Kim, "Control of Single-Phase Grid-Connected Photovoltaic System Using a Z=Source Inverter," *Trans. of Korean Institute of Power Electronics*, Vol. 13, No. 5, pp. 369-375, Oct. 2008.
- [3] J. Anderson and F. Z. Peng, "Four Quasi-Z-Source

Inverters," in *Proc. IEEE-PESC*, pp. 2743-2749, Jun. 2008.

- [4] Yuan Li, J. Anderson, F. Z. Peng, Dichen Liu, "Quasi-Z-Source Inverter for Photovoltaic Power Generation Systems," in *Proc. IEEE-APEC*, pp. 918-924, Feb. 2009.
- [5] S. Rajakaruna, and L. Jayawickrama, "Steady-State Analysis and Designing Impedance Network of Z-Source Inverters," *IEEE Trans. Ind. Electron.*, Vol. 57, No.7, pp. 2483-2491, July 2010.
- [6] M. K. Nguyen, Y. G. Jung and T. C. Lim, "Single-Phase AC-AC Converter Based on Quasi-Z-Source Topology," *IEEE Trans. Power Electron.*, Vol. 25, No. 8, pp. 2200-2210, Aug. 2010.
- [7] K. Beer and B. Piepenbreier, "Properties and Advantages of the Quasi-Z-Source Inverter for DC-AC Conversion for Electric Vehicle Applications," in *Proc. EPT*, pp. 1-6, Nov. 2010.



#### **양종호(梁宗昊)**

1983년 3월 1일생. 2010년 울산대 전기공학과 졸업. 2012년 8월 울산대 대학원 전기공학과 졸업(석사).



#### **전태원(全泰園)**

1959년 1월 30일생. 1981년 부산대 전기공학과 졸업. 1983년 서울대 대학원 전기공학과 졸업(석사). 1987년 동 대학원 전기공학과 졸업(공학박). 2005년 버지니아공대 방문교수, 현재 울산대 전기공학부 교수.



#### **이홍희(李弘熙)**

1957년 10월 15일생. 1980년 서울대 공대 전기공학과 졸업. 1982년 동 대학원 전기공학과 졸업(석사). 1990년 동 대학원 전기공학과 졸업(공학박). 1994년~1995년 Texas A&M 방문교수. 현재 울산대 전기공학부 교수.



#### **김홍근(金興根)**

1956년 4월 24일생. 1980년 서울대 공대 전기공학과 졸업. 1982년 동 대학원 전기공학과 졸업(석사). 1988년 동 대학원 전기공학과 졸업(공학박). 현재 경북대 전기공학부 교수.



#### **노의철(魯義哲)**

1960년 8월 2일생. 1984년 서울대 공대 전기공학과 졸업. 1986년 한국과학기술원 전기 및 전자공학과 졸업(석사). 1991년 동 대학원 졸업(공학박). 1997년~1998년 미국 Univ. of Wisconsin-Madison 방문교수. 2005년~2006년 미국 University of California-Irvine 방문교수. 1995년~현재 부경대 전기공학과 교수. 당 학회 편집위원장.