
스켈링이론에 가중치를 적용한 DGMOSFET의 문턱전압이하 특성 분석

정학기*

Analysis of Subthreshold Characteristics for Double Gate MOSFET using Impact Factor based on Scaling Theory

Hakkee Jung*

요 약

본 연구에서는 이중게이트(Double Gate; DG) MOSFET에 스켈링이론을 적용할 때 두 개의 게이트에 의한 효과를 반영하기 위하여 스켈링인자에 가중치를 적용하여 문턱전압이하 특성을 해석하였다. 포아송방정식에 의한 전위분포를 구하기 위하여 전하분포는 가우스분포함수를 이용할 것이며 이의 타당성은 이미 여러 논문에서 입증하였다. 이 전위분포를 이용하여 단채널효과 중 문턱전압이동, 문턱전압이하 스윙, 드레인유도장벽감소 등을 스켈링인자에 대한 가중치의 변화에 따라 관찰하였다. 이중게이트 MOSFET의 구조적 특성상 채널길이에 대한 가중치는 0.1에서 1까지 사용하였으며 채널두께에 대한 가중치는 1에서 2까지 가중치를 사용하였다. 결과적으로 문턱전압이하 스윙은 스켈링인자에 따라 거의 변화가 없었으나 가중치에 따라 변화하였으며 문턱전압이동 및 드레인유도장벽감소 등은 스켈링인자에 따라 그리고 가중치에 따라 큰 변화를 보이는 것을 알 수 있었다.

ABSTRACT

The subthreshold characteristics has been analyzed to investigate the effect of two gate in Double Gate MOSFET using impact factor based on scaling theory. The charge distribution of Gaussian function validated in previous researches has been used to obtain potential distribution in Poisson equation. The potential distribution was used to investigate the short channel effects such as threshold voltage roll-off, subthreshold swings and drain induced barrier lowering by varying impact factor for scaling factor. The impact factor of 0.1~1.0 for channel length and 1.0~2.0 for channel thickness are used to fit structural feature of DGMOSFET. The simulation result showed that the subthreshold swings are mostly effected by impact factor but are nearly constant for scaling factors. And threshold voltage roll-off and drain induced barrier lowering are also effected by both impact factor and scaling factor.

키워드

DGMOSFET, 스켈링, 가중치, 포아송방정식, 문턱전압이하특성, 단채널효과

Key word

DGMOSFET, scaling, impact factor, Poisson equation, subthreshold characteristics, short channel effect

* 종신회원 : 군산대학교 (교신저자,hkjung@kunsan.ac.kr)

접수일자 : 2012. 05. 01

심사완료일자 : 2012. 05. 12

I. 서 론

반도체소자의 개발은 초소형화가 궁극적인 목표이다. 반도체소자가 소형화되면 될수록 소비전력의 감소 및 고속동작이 가능하므로 세계적인 메이저 반도체업체들은 반도체소자의 소형화에 막대한 연구비를 투자하고 있다. 뿐만 아니라 반도체소자의 소형화는 결과적으로 집적회로의 소형화를 유도하여 생산성향상 및 가격경쟁력 제고로 이어질 수 있다. 우리나라 역시 명실공히 반도체메모리분야에서 세계적인 중심에 서 있으며 스마트폰 및 태블릿 PC 등 모바일 장치의 확산에 따라 모바일 CPU 등 경쟁력있는 상품의 개발에 주력하고 있다. 그 중에서도 트랜지스터의 크기감소는 메모리용량이 기가바이트, 테라바이트 등 기하급수적으로 증가하면서 필연적인 사항이 되었다. 진술한 바와같이 트랜지스터의 크기감소는 트랜지스터의 성능을 향상시키면서 생산성을 증대시킨다는 장점이 있지만 단채널효과와 증가라는 단점도 도출되고 있다. 단채널효과는 트랜지스터가 소형화되면 필연적으로 나타나는 현상으로써 문턱전압이하 스윙특성의 저하, 문턱전압의 변화, 드레인유도장벽감소 현상 등 다양한 형태로 나타나고 있다. 단채널효과를 감소시키기 위하여 여러 가지 구조를 개발하여 연구하고 있으며 이에 부응하기 위하여 개발되고 있는 소자가 이중게이트(Double Gate; DG) MOSFET이다[1,2]. DG MOSFET은 2개의 게이트에서 채널 내 캐리어들을 제어하므로 게이트의 전류제어 능력이 증가하여 채널크기를 상대적으로 감소시키는 효과를 보인다.

DG MOSFET은 CMOS와 달리 상하단에 게이트를 2개 제작하는 구조로서 DG MOSFET에 대한 이론적인 연구는 포아송방정식을 풀어 해석학적 전위분포모델 등을 구하여 문턱전압이나 문턱전압이하 스윙 등을 해석하는데 집중하고 있다[3]. 본 연구에서는 Tiwari 등의 검증된 전위분포모델[4]을 이용하여 문턱전압이하 특성을 분석할 것이다. 그들은 해당 논문에서 전위분포에 대한 해석학적 모델을 구하고 문턱전압에 대한 모델까지만 제시하였으나 더 이상의 전송특성에 대해서는 언급하지 않았다. 이에 본 연구에서는 Tiwari 등의 전위분포모델을 이용하여 문턱전압이하 특성을 관찰할 것이며 스켈링인자에 가중치를 적용한 변형된 스켈링이

론을 DG MOSFET에 적용할 것이다. 스켈링이론은 채널크기의 변화에 따라 출력특성값의 변화를 규칙성있게 유도할 수 있는 이론으로써 CMOS의 경우 매우 우수한 이론적 배경에 의하여 정립되어 있다. 그러나 DG MOSFET의 경우 아직 스켈링이론을 적용한 논문이 없어 DG MOSFET의 소형화에 걸림돌이 되고 있다. 이에 본 연구에서는 변형된 스켈링 이론을 DG MOSFET에 적용해서 문턱전압이하 특성 등 단채널효과와 변화를 관찰하고자 한다. 두 개의 게이트를 가진 특성 때문에 채널길이 및 채널두께의 스켈링인자에 가중치를 적용할 것이며 이 가중치에 대한 변화를 관찰하고 고찰할 것이다.

2장에서는 Tiwari의 전위분포 모델 및 스켈링이론에 대하여 설명할 것이며 3장에서 문턱전압이하 영역에서 단채널효과 중 문턱전압의 이동, 문턱전압이하 스윙 및 드레인유도장벽감소 현상에 대하여 스켈링인자의 가중치에 대한 영향을 관찰하고 고찰할 것이다. 4장에서 결론 및 향후 개발방향을 제시할 것이다.

II. 전위분포모델과 단채널효과들

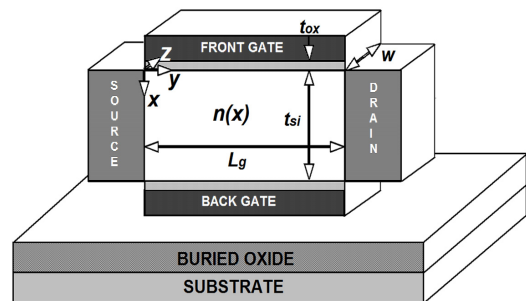


그림 1. DG MOSFET의 개략도
Fig. 1 Schematic view of DG MOSFET

그림 1은 이 논문에서 사용한 DG MOSFET의 개략도이다. 도시한 바와같이 다음과 같은 포아송방정식에 의하여 x, y 방향에 대해서만 전위분포를 구할 것이다.

$$\frac{\partial^2 \phi}{\partial x^2} + \frac{\partial^2 \phi}{\partial y^2} = \frac{qn(x)}{\epsilon_{si}} \quad (1)$$

여기서 $n(x)$ 는 채널내 도핑분포함수로서 식(2)와 같은 가우시안 분포함수를 이용하였다.

$$n(x) = N_p \exp\left\{-\frac{(x - R_p)^2}{2\sigma_p^2}\right\} \quad (2)$$

여기서 N_p 는 최대 도핑 분포값이며 R_p 와 σ_p 는 각각 이온주입범위 및 분포편차를 나타낸다. 식 (1)과 (2)를 풀기 위하여 Tiwari 등의 전개방법을 이용하면 전위분포를 구할 수 있다[4]. 이미 발표한 논문에서 전위분포 관련식에 관하여 검증하였다[5]. 이때 구한 전위분포함수를 이용하여 문턱전압이하 스윙(Subthreshold Swing ; SS)을 구하면 다음과 같다.

$$SS = \frac{\partial V_G}{\partial \log I_D} = \frac{kT}{q} \ln 10 \left(1 + \Gamma \left(\frac{2HKV_G - (HP + KN)}{\sqrt{FG}} \right) \right)^{-1} \quad (3)$$

여기서 V_G 는 게이트 인가전압이며 F, G, H, K, N, P, Γ 등은 참고문헌[6]에 표시되어 있다. 문턱전압이하 스윙은 OFF시 차단전류의 크기를 나타내는 척도로써 최소값은 60mV/dec이며 디지털소자로 사용하기 위하여 가능하면 작은 값을 가져야만 한다.

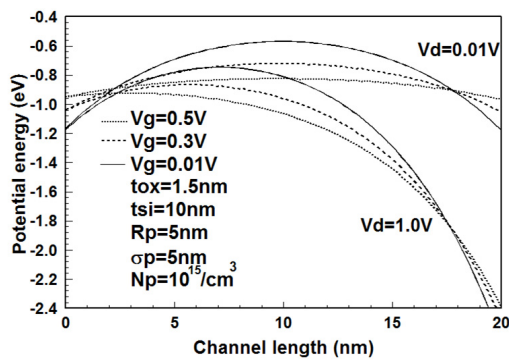


그림 2. 드레인과 게이트 전압에 의한 전위분포의 변화
Fig. 2 The change of potential distribution for drain and gate voltages

표면전위의 최소값이 페르미전위의 2배가 될 때 게이트 전압을 문턱전압으로 정의한다. 이와같은 정의를 이용하여 구한 문턱전압은 다음과 같다.

$$V_{th} = \frac{R - \{R^2 - 4(4HK - 1) \times (4NP - Q^2)\}^{1/2}}{8HK - 2} \quad (4)$$

여기서 R, Q 는 참고문헌[6]에 표시되어 있다.

단채널일 때 드레인전압은 소스단의 전위장벽에 영향을 미치며 이와 같은 영향에 의하여 문턱전압은 변화하게 된다.

Tiwari의 전위분포모델을 이용하여 구한 드레인전압에 따른 소스단의 전위장벽의 변화를 관찰하기 위하여 그림 2에 전위분포를 도시하였다. 즉 드레인유도장벽감소(Drain Induced Barrier Lowering; DIBL)는 다음과 같이 구할 수 있다.

$$DIBL = V_{th}(V_D = 0V) - V_{th}(V_D = 1V) \quad (5)$$

본 연구에서는 식(3)(4)(5)의 스켈링인자에 따른 변화를 관찰하고자 한다. 특히 2개의 게이트단자를 가진 DG MOSFET의 경우 기존의 CMOS와 같은 스켈링인자에 가중치를 사용하여 가중치의 필요성을 관찰할 것이다. 가중치는 DG MOSFET의 구조적 특성상 채널길이 및 채널두께에 대해서만 사용하였다. 즉, 채널길이 L_g 에 대한 스켈링은 스켈링인자 S 에 대하여 일반적으로 L_g/S 이나 가중치 m 을 이용하면 L_g/mS 와 같다.

또한 채널두께 t_s 에 대한 스켈링은 스켈링인자 S 에 대하여 일반적으로 t_s/S 이나 가중치 m 을 이용하면 t_s/mS 와 같다. 2개의 게이트효과를 첨가하기 위하여 채널길이에 대한 가중치는 0.1에서 1.0까지 사용하여 게이트길이가 상대적으로 증가하는 효과를 포함하였으며 채널두께에 대한 가중치는 1.0에서 2.0까지 사용하여 총 채널두께에 대하여 각 게이트아래의 채널두께만을 고려한 즉, 상대적으로 채널두께가 감소하는 효과를 포함하였다.

III. 가중치가 단채널효과에 미치는 영향

본 연구에서는 단채널효과 중 문턱전압이하 스윙, 문턱전압이동 및 드레인유도장벽감소 등에 대하여 스켈링인자의 가중치에 대한 변화를 관찰하였다. 그림 3에 채널길이에 가중치를 적용하였을 때 문턱전압이하 스윙, 문턱전압이동 및 드레인유도장벽감소 현상 등 단채널효과 변화의 변화를 도시하였다.

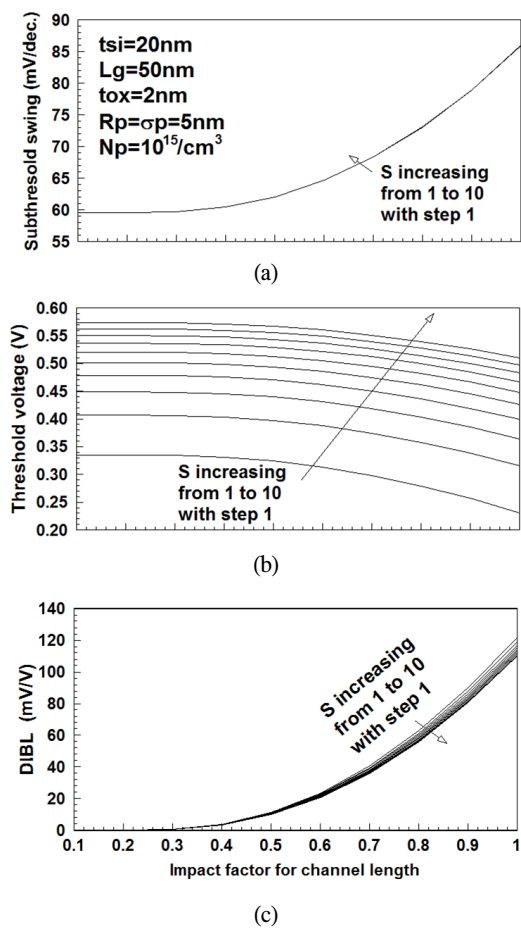


그림 3. 채널길이의 스켈링인자에 가중치를 부여했을 때
 (a)문턱전압스윙 (b)문턱전압이동 및
 (c)드레인유도 장벽감소의 변화

Fig. 3 The change of (a)subthreshold swing, (b)threshold voltage and (c)drain induced barrier lowering when scaling factor of channel length has been multiplied by impact factor

그림 3(a)에서 알 수 있듯이 문턱전압이하 스윙은 스켈링인자의 크기에 거의 영향을 받지 않는다. 그러나 가중치에 따라 큰 변화를 나타내고 있다. 즉, 가중치가 감소할수록 문턱전압이하 스윙도 감소하는 것을 알 수 있다. 채널길이에 대한 가중치의 감소는 결국 채널길이의 증가효과를 유발하므로 문턱전압이하 스윙값이 감소하는 것을 알 수 있다. 스켈링은 전류에 커다란 영향을 미치므로 문턱전압에 매우 큰 영향을 미친다. 이와같은 효과를 관찰하기 위하여 그림 3(b)에 문턱전압의 변화를 도시하였다.

예상한 바와같이 문턱전압은 스켈링인자에 따라 큰 변화를 보이고 있다. 즉, 스켈링인자가 증가함에 따라 문턱전압도 크게 증가하고 있다. 그러나 증가율은 감소하고 있다는 것을 관찰할 수 있다. 또한 가중치가 증가하면서 감소하고 있다는 것을 알 수 있다. 가중치가 증가할수록 채널길이가 감소하는 효과를 나타내므로 단채널효과에 따라 문턱전압도 감소하고 있는 것이다. 문턱전압이 이와 같이 스켈링인자에 따라 크게 변화하는 것은 전위장벽 및 페르미전위의 증가 때문이다[7]. 드레인전압의 변화가 소스단의 전위장벽에 미치는 영향을 관찰하기 위하여 드레인유도장벽감소 현상을 그림 3(c)에 도시하였다.

스켈링인자에 따라 큰 변화를 보이지 않고 있으나 스켈링인자가 증가할수록 드레인유도장벽감소 현상은 약간씩 감소하고 있다는 것을 관찰할 수 있다. 가중치에 대한 변화를 고찰해보면 가중치가 작을 때 즉, 채널길이가 상대적으로 클 때는 드레인유도장벽감소 현상의 스켈링인자에 대한 변화가 거의 발생하고 있지 않지만 가중치가 증가할수록 즉, 채널길이가 상대적으로 작을 때 드레인유도장벽감소 현상은 크게 증가하면서 스켈링인자에 대한 변화도 관찰되고 있다. 이상에서 살펴본 바와같이 채널길이에 가중치를 적용함에 따라 단채널효과에 영향을 미치고 있다는 것을 알 수 있다. 가중치효과를 더욱 자세히 관찰하기 위하여 채널두께에 가중치를 부여하였을 때 문턱전압이하 스윙, 문턱전압이동 및 드레인유도장벽감소 현상 등과 같은 단채널효과 변화의 변화를 그림 4에 도시하였다.

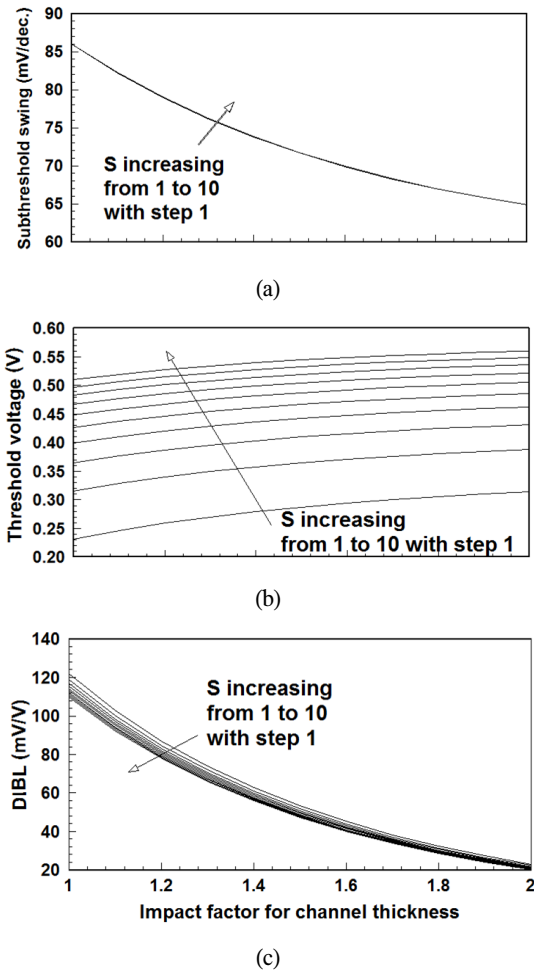


그림 4. 채널두께의 스켈링인자에 가중치를 부여했을 때 (a)문턱전압스윙 (b)문턱전압이동 및 (c)드레인유도장벽감소의 변화

Fig. 4 The change of (a)subthreshold swing, (b)threshold voltage and (c)drain induced barrier lowering when scaling factor of channel thickness has been multiplied by impact factor

그림 4(a)에서 알 수 있듯이 스켈링인자에 따른 문턱전압이하 스윙의 변화는 거의 나타나고 있지 않았다. 그러나 가중치의 변화에 대한 문턱전압이하 스윙의 변화가 관측되고 있다. 즉, 가중치가 증가할수록 문턱전압이하 스윙은 감소하고 있다. 가중치의 증가는 채널두께의 감소효과가 있으므로 결국 문턱전압이하 스윙 값이 감소하는 것을 알 수 있다.

그림 3(a)와 비교해 보면 채널길이에 대한 가중치 증가는 채널두께의 가중치 감소와 동일한 효과를 보이고 있다는 것을 알 수 있다. 이러한 현상은 그림 4(b)의 문턱전압이동 현상에서도 관측되고 있다. 그림 4(b)에서 알 수 있듯이 스켈링인자에 대한 문턱전압의 이동현상은 그림 3(b)와 유사하게 나타나고 있다. 그러나 채널두께의 가중치가 증가할수록 문턱전압은 상승하고 있다. 즉, 채널두께에 대한 가중치의 증가는 채널두께 감소효과를 나타내며 이는 채널길이의 증가에 상응하므로 결국 문턱전압은 증가하게 된다. 그러므로 채널길이에 대한 가중치 증가는 채널두께에 대한 가중치 감소에 상응하는 결과가 유도되고 있는 것이다. 이와같은 현상은 그림 4(c)의 드레인유도장벽감소 현상에서도 나타나고 있다. 채널두께에 가중치증가는 결국 채널두께의 감소현상을 더욱 가속시키므로 채널길이가 상대적으로 증가하는 현상을 보인다. 그러므로 드레인유도장벽감소 현상이 가중치증가에 따라 감소하는 경향을 보이는 것을 관찰할 수 있다.

그러므로 그림 3(c)에서 언급한 바와 같이 채널길이에 대한 가중치감소와 동일한 효과를 나타내고 있는 것이다. 그림 3과 그림 4를 비교해보면 가중치증가에 대하여 반대의 결과가 도출되고 있다. 결국 채널길이와 채널두께에 가중치를 적용하여 스켈링할 때는 이와 같은 특성을 고려하여 스켈링이론을 적용하여야 할 것이다.

IV. 결 론

본 연구에서는 이중게이트(Double Gate; DG) MOSFET에 스켈링이론을 적용할 때 두 개의 게이트에 의한 효과를 반영하기 위하여 스켈링인자에 가중치를 적용하여 단채널효과 중 문턱전압이하 스윙, 문턱전압이동 및 드레인유도장벽감소 현상을 해석하였다. 이미 검증된 전위분포를 이용하였으며 DG MOSFET의 구조적 특성상 채널길이에 대한 가중치는 0.1에서 1까지 사용하였으며 채널두께에 대한 가중치는 1에서 2까지 가중치를 사용하였다. 결과적으로 문턱전압이하 스윙은 스켈링인자에 따라 거의 변화가 없었으나 가중치에 따라 변화하였으며 문턱전압은 스켈링인자 및 가중치에 따라 크게 변화하였다. 또한 드레인유도장벽감소 현상은 스켈링인

자보다는 가중치에 따라 큰 변화를 보이는 것을 알 수 있었다. 채널길이와 채널두께에 대한 가중치효과는 서로 상반되어 나타나고 있다는 것을 관찰하였다. 이와 같은 결과는 향후 DG MOSFET의 스켈링 연구에 기초자료로 활용될 수 있으리라 사료된다.

참고문헌

- [1] J.Kim, P.M.Solomon and S.Tiwri, "Adaptive Circuit Design Using Independently Biased Back-Gated Double Gate MOSFETs," IEEE Trans. on Circuits and Systems, vol.59, no.3, pp.1-14, 2012.
- [2] H.Agnihotri, A.Ranjan, P.K.Tiwari and S.Jit, "An Analytical Drain Current Model for Short-Channel Triple-Material Double-Gate MOSFETs," 2011 IEEE Computer Society Annual Symposium on VLSI, pp.327-328, 2011.
- [3] S.Jandhyala and S.Mahapatra, "An Efficient Robust Algorithm for the Surface-Potential Calculation of Independent DG MOSFET," IEEE Trans. on Electron Devices, vol.58, no.6, pp.1663-1671, 2011.
- [4] P.K. Tiwari, S. Kumar, S. Mittal, V. Srivastava, U. Pandey and S. Jit, "A 2D Analytical Model of the Channel Potential and Threshold Voltage of Double-Gate(DG) MOSFETs with Vertical Gaussian Doping Profile," IMPACT-2009, pp.52-55, 2009.
- [5] 정학기, "이중게이트 MOSFET에서 채널내 도핑분포에 대한 드레인유기장벽감소의존성," 한국해양정보통신학회논문지, Vol.15, No.9, pp.2000-2006, 2011.
- [6] H.K.Jung, "Analysis of Doping Profile Dependent Threshold Voltage for DG MOSFET Using Gaussian Function," 한국해양정보통신학회 영문지, vol.9, no.3, pp.310-314, 2011.
- [7] 정학기, "DG MOSFET의 문턱전압과 스켈링이론의 관계", 한국정보통신학회 논문지, 게재대기.

저자소개



정학기(Hak Kee Jung)

1983.3 아주대학교 전자공학과 B.S.
1985.3 연세대학교 전자공학과 M.S.
1990.8 연세대학교 전자공학과 Ph.D
1995.8 일본 오사카대학 교환교수

2005.8 호주 그리피스대학 교환교수
1990.3-현재 군산대학교 전자공학과 교수
2011.1-현재 한국정보통신학회 총무부회장
※관심분야: 반도체소자 시뮬레이션, 몬테칼로 시뮬레이션, 회로및 시스템 해석 등