
슬라이딩 상관기를 적용한 디지털 직접대역확산 송수신기의 설계 및 성능분석

김성철* · 진고환**

Design and Performance Analysis of sliding correlator digital DS-SS Transceiver

Seong-Cheol Kim* · Go-Whan Jin**

요 약

본 논문에서는 sliding상관기를 적용한 단문 메시지 서비스를 위한 대역확산 송수신기를 설계하고 대역확산 수신기에서 필수적인 PN코드 동기회로에 대한 성능을 분석하였다. 대역확산 시스템에 대한 이론적인 분석과 대역확산 수신기에 있어서 중요한 PN 코드 동기 회로에 대한 분석을 토대로 PN 코드 발생기, 클럭 발생을 위한 분주회로, 수신기에서의 PN 코드의 상관을 위한 슬라이딩 상관기 등을 Altera사의 칩 EPM7064 SLC44-10을 사용하여 FPGA화하였으며 디지털 설계가 용이하지 않은 주변회로인 슬라이딩 상관기에 필요한 PN코드 지연 클럭 발생회로, 동기 스위치제어회로, 데이터복조회로를 설계하여 전체적인 송수신기회로를 설계하였다. 설계된 회로를 실험을 통하여 송수신기의 성능을 평가 관찰하였다. 특히, 수신기에 있어서 역 확산을 위한 PN 신호의 동기과정의 성능 즉, 동기가 이루어 졌을 때의 동기 탐색/유지신호와 동기가 이루어지지 않았을 때의 게이트 지연시간으로 인한 동기 탐색/유지신호등의 결과를 통해 성능을 평가하였다. 슬라이딩 상관기의 경우 코드 동기를 위한 시간이 송수신 PN 코드의 불확정성이 클 경우 상당히 큼을 알 수 있었다.

ABSTRACT

In this paper, we design the sliding correlator SS transceiver which supports short message service. We also analyze the PN code acquisition circuit that is essential for spread spectrum receiver. Using Maxplus II tool provided by altera Co., Ltd, we have designed PN code generator, and sliding correlator for PN code acquisition. Then, they have been made into FPGA by way of EPM7064SLC44-10 - a chip of Altera Co., Ltd. Additionally, we have designed delay clock circuit which is faster than the clock of Tx PN clock, designed switching circuit to control the clock rate and data demodulation circuit. The performance of the transceiver is evaluated from the experimental results. Especially, the performance of PN code acquisition accomplished by sliding correlator which is very important to evaluate spread spectrum receiver is evaluated with the comparison of the lock states.

키워드

슬라이딩 상관기, 동기회로, 스위칭 제어, 의사잡음 시퀀스, 재밍신호

Keyword

sliding correlator, code acquisition, switching control, pseudo random sequence, jamming signal

* 정회원 : 우송대학교 철도전기시스템학과 교수 (kmin@wsu.ac.kr)

접수일자 : 2012. 07. 09

** 정회원 : 우송대학교 IT경영학부 교수

심사완료일자 : 2012. 07. 19

I. 서 론

최근 사회적 이슈로 대두되고 있는 2.4GHz 대역 무선 홈 네트워킹 시스템 기술은 유무선 상에서 정보를 빠른 시간 내에 더 정확하게 얻기 위해 많은 연구와 표준화가 진행되고 있다. 여러가지 무선 홈 네트워킹 중 가장 활발한 성장을 거듭해온 기술은 WLAN (Wireless Local Area Network) 시스템과 Bluetooth로 불리는 WPAN (Wireless Personal Area Network) 시스템이다. WLAN과 WPAN은 동일한 비허가ISM(Industrial, Scientific and Medical)대역을 이용하여 다양한 서비스를 제공한다. ISM 대역에서의 간섭의 영향을 줄이기 위한 기술로 대역확산시스템이 도입되었다. 대역 확산은 데이터를 전송하는데 필요한 최소한의 대역폭보다 많은 대역폭을 통하여 전송하는 방식이다. 이는 전송 전에 데이터 열과 독립적인 의사 잡음코드를 사용함으로써 달성되어질 수 있다. 이와 같은 대역 확산 시스템의 대표적인 방식으로는 직접 확산 방식과 주파수 도약 방식이 있다[1,2]. 직접 시퀀스 대역 확산 방식이 높은 주파수 선택도와 다중경로 페이딩을 보완하기 위해서는 광대역 신호를 요구하는 반면, 주파수 도약 대역 확산 방식은 여러 주파수에 신호를 실어 보내며 각각의 도약 주파수는 협대역 시스템과 같다[3]. 이러한 시스템의 수신기에 있어서의 중요한 측면은 수신된 PN 신호와 수신기에서 국부적으로 발생된 신호와의 동기화에 의한 역 확산을 통한 데이터의 복구에 있다[4]. 이러한 PN 부호의 동기는 크게 두 단계로 이루어진다. 첫 번째 단계는 수신기를 처음 동작시키는 순간에 수신된 PN 부호와 국부적으로 발생된 PN 부호와의 위상차를 추적이 가능한 범위 내로 줄이는 과정인 초기동기(acquisition)단계이고, 두 번째 단계는 두 PN 부호의 위상차를 더욱 줄이고 통신이 계속되는 동안 그 동기를 유지시켜주는 과정인 추적(tracking) 단계이다[5]. 초기동기 장치는 상관기를 어떤 종류를 사용하는가에 따라 그 성능과 특징이 달라지는데, 슬라이딩 수동 상관기를 사용하면 탐색율은 다소 떨어지나 구현이 용이하다[6,7].

한편 전자공학의 급격한 발달로 인해 집적회로에서 컴퓨터분야에 이르는 눈부신 성장을 이룩하게 되었다. 특히 반도체의 발달로 수만 개의 트랜지스터를 집

적할 수 있는 집적회로(IC: Integrated Circuit), 주문형 반도체(ASIC: Application Specific Integrated Circuit)등이 개발되어 그 수요는 날로 증가되고 있는 실정이다. 디지털 회로설계에 있어서 집적화를 위한 방법으로 VHDL을 이용한 설계가 점점 증가하는 추세로 이를 위한 다양한 소프트웨어들이 개발되고 사용되어지고 있다[8].

본 논문에서는 대역확산기술의 기초가 되는 대역확산 방식의 BPSK 송수신기를 ALTERA사에서 제공하는 MAX-PLUS II tool을 이용하여 설계하고 주변회로를 구성하여 구현하고자 한다. 이를 위하여 II장에서는 대역확산 시스템에 대한 기본적인 이론을 다루고 대역확산수신기에서의 성능을 결정하는 주요 기술인 PN 코드 동기방법에 대해 논하며 III장에서는 전체 구현된 회로의 실험 측정결과를 고찰하며 IV장에서는 결론을 맺는다.

II. 대역 확산 시스템

2.1. 개요

대역확산 변조의 주요한 성질은 외부에서 발생하는 유한한 전력을 가진 간섭신호에 영향을 적게 받는다는 것이다. 재밍신호는 다소 강력한 광대역 잡음이나 수신기에서 통신을 방해하려는 목적으로 발생되어지는 다중음조 파형으로 구성되어 있다. 재밍에 대한 보호는 정보를 가진 신호를 전송에 필요한 최소 대역폭보다 훨씬 큰 대역폭을 차지하게 함으로써 가능하다. 이것은 전송신호를 배경과 섞이게 만들게 하기 위하여 마치 잡음처럼 보이게 한다. 따라서 전송신호는 혹시 들을 수 있는 어떠한 사람에게도 탐지되지 않은 채로 채널을 통해 전송되어질 수 있다. 간단히 말해서 스펙트럼 확산 시스템이란 원하는 신호 전송시 필요한 대역폭보다 훨씬 넓은 대역에 걸쳐 신호를 전송하는 방식이다[7]. 그림 1은 직접확산방식과 주파수도약방식의 주파수 형태를 나타내며 10~100kHz 범위 내의 대역 제한된 신호에 비해 수십~수백 MHz의 주파수 대역을 갖게 된다.

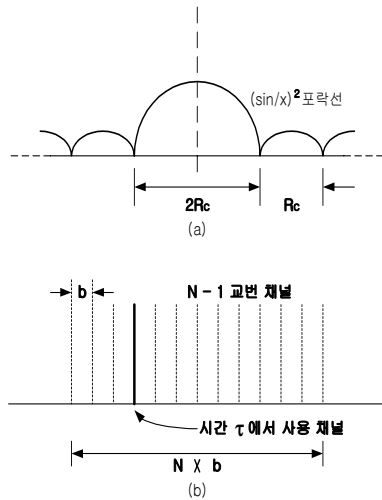


그림 1. 일반적인 스펙트럼 확산 신호
 (a) 직접 확산 방식의 신호 스펙트럼, (b) 주파수 도약 방식의 신호 스펙트럼
 Fig. 1 spread spectrum signal
 (a) direct spread spectrum (b) frequency hopping spectrum

그림 2는 협대역의 메시지신호가 PN코드에 의해 확산되는 과정을 주파수 스펙트럼을 통해 고찰한 것이다. 결국 대역확산 시스템에서 그림 2(a)와 같이 메시지신호는 확산이 되어 그림 2(b)와 같이 확산된 신호로 잡음에 섞이게 되어 잡음과 신호의 식별이 어렵게 되도록 한다. 때문에 외부에서 간섭을 덜 받게 된다.

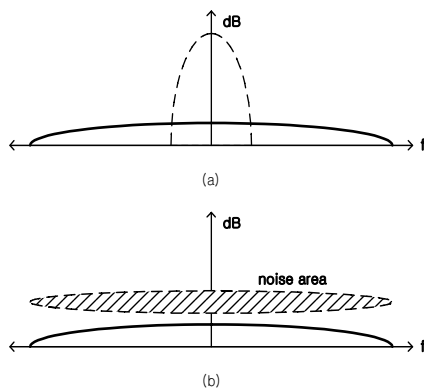


그림 2. 확산된 신호
 (a) 대역폭이 넓어진 신호, (b) 잡음과 섞인 신호
 Fig. 2 spreaded signal
 (a) wideband signal (b) signal with noise

신호 대역의 확산, 확산 신호의 전송 및 수신된 확산 대역에서 원래의 정보 대역으로 변환하여 요구되는 신호의 재생 등이 스펙트럼 확산 통신의 필수 요건들이다. 결국 일련의 대역폭 변환 과정을 수행함에 있어 그 최종 목적은 잡음신호가 존재하는 환경 하에서 오차가 없는 정보를 전송하기 위한 시스템 구성인 것이다. 대역통과 전송에 사용하기 위해서는 그림 3과 같은 코히어런트 BPSK 방법을 사용할 수 있다.

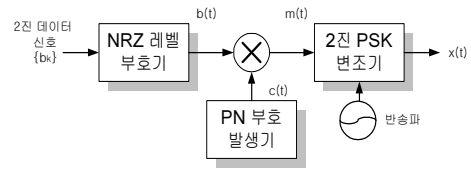


그림 3. 직접시퀀스 대역확산 코히어런트 BPSK 송신기
 Fig. 3 direct sequence spread spectrum coherent BPSK transmitter

그림 3의 송신기에서 입력데이터는 NRZ 파형 $b(t)$ 로 변환되고, 이어서 두 단계의 변조가 뒤따르게 된다. 첫 번째 단은 데이터 신호 $b(t)$ 와 PN 신호 $c(t)$ 가 입력이 되는 곱 변조기나 곱셈기로 구성되어진다. 둘째 단은 BPSK 변조기로 구성되어진다. 그림 4는 송신기의 각 부분에서의 파형을 보여주고 있다.

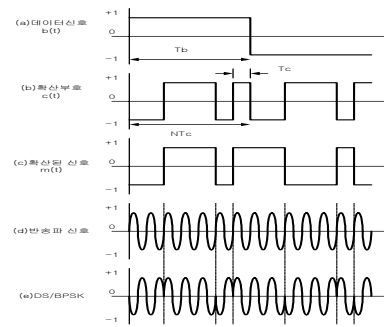


그림 4. 송신기 각 부분에서의 파형
 Fig. 4 Waveform of each part of transmitter

직접대역확산 수신기는 그림 5와 같다. 이 수신기는 두 단의 복조기로 구성된다. 첫 번째 단에서 수신신호 $y(t)$ 와 국부적으로 발생된 반송파가 곱셈기에 가해진

다음, $m(t)$ 의 대역폭과 같은 크기의 저역통과 여파기를 거친다. 이러한 복조과정은 입력받은 BPSK 전송된 신호를 바꾸어준다. 두 번째 단의 복조는 저역통과 여파기의 출력과 PN 신호 $c(t)$ 를 곱함으로써 역 확산시킨 다음, 비트 지속시간 $0 \leq t \leq T_b$ 동안 적분을 한다.

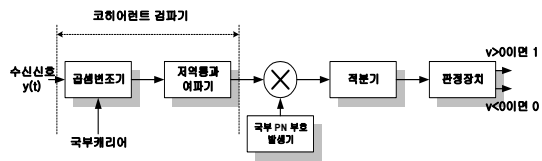


그림 5. 직접시퀀스 대역확산 코히어런트 위상전이 키잉 수신기

Fig. 5 direct sequence spread spectrum coherent BPSK receiver block diagram

2.2. PN 부호

PN 부호는 케환 전이 레지스터를 통해 보통 발생되어 지는 잡음 같은 주기적인 2진 시퀀스이면서 전이 레지스터의 길이 m 과 초기치, 그리고 케환 논리회로에 의해 결정되어진다. PN 발생기의 블록도는 그림 6과 같다. 발생되어진 PN 부호는 $2^m - 1$ 의 주기를 가지는 주기함수가 된다.

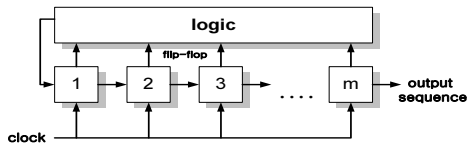


그림 6. PN 부호의 구성 블록도
Fig. 6 PN code block diagram

2.3. PN 부호 동기

양호한 동기란 부호화되어 수신된 신호는 부호 패턴의 위치 및 chip 발생속도의 양자에 대해 수신기의 기준 신호와 정확히 동기를 이루는 것을 의미한다. 그림 7은 수신기의 블록 다이어그램으로써 PN 초기동기, PN 동기 추적, 스펙트럼 역 확산 그리고 신호의 복조를 수행한다.

이러한 PN 부호의 동기는 크게 두 단계로 이루어진다. 첫 번째 단계는 수신기를 처음 동작시키는 순간에 수신된 PN 부호와 국부적으로 발생된 PN 부호와의 위상차를 추적이 가능한 범위 내로 줄이는 과정인 초기동기

단계이고, 두 번째 단계는 두 PN 부호의 위상차를 더욱 줄이고 통신이 계속되는 동안 그 동기를 유지시켜주는 과정인 추적 단계이다. 즉 PN 신호의 초기동기가 이루어지면 $c(t+\tau)$ 의 신호를 발생시킨다.

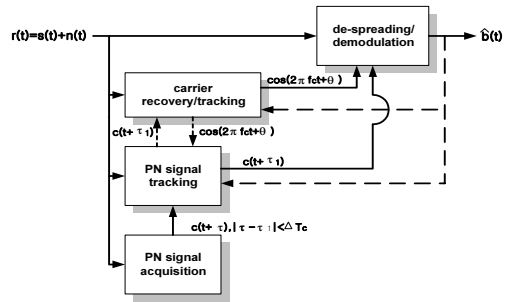


그림 7. DS/SS 수신시스템의 블록도
Fig. 7 Block diagram of DS/SS receiver

이때 Δ 는 상수이고 $|\tau - \tau_1| < \Delta T_c$ 이다.

$(\tau_1 - \Delta T_c, \tau_1 + \Delta T_c)$ 범위에서 위상 τ 를 유지하기 위해 일련의 위상 상태를 찾아가며 결국 들어오는 PN 신호와 최대 상관 값을 갖는 상태를 선택한다. 일단 수신신호와 국부발생신호의 위상차가 ΔT_c 이내로 들어오면 동기 추적 상태로 들어간다. 스펙트럼 확산 수신기는 일단 동기 포착에 성공한 후에는 국부 기준 신호가 입력 신호를 정확히 추적하는 것에 따라 클럭 (clock) 상태를 유지해야만 한다. 즉, 입력 부호 계열과 국부 기준 부호 계열의 시간적 정합이 얻어진 후에는 국부 계열의 부호 속도는 입력 계열의 부호 속도에 가능한 한 정확히 일치해야 한다. 국부 부호 속도가 입력 신호의 부호속도를 추적하도록 하지 않으면 양자의 동기는 유지되지 않는다.

2.4. 슬라이딩 상관기

상관 기술 중에 가장 간단한 기술은 슬라이딩 상관기를 이용하는 것이다. 슬라이딩 상관기의 명칭은 동기 과정에서 수신 시스템의 부호 계열 발생기를 송신기의 것과 다른 속도에서 동작되도록 하는 것에서 유래되었다. 슬라이딩 상관기의 동작을 위한 흐름도를 그림 8에 나타내었다. 동작원리는 다음과 같다. 즉 수신된 PN 신호와 국부발생 PN 신호의 상대 위상이 어긋나게 되면 지연 클럭이 발생하고 동기가 맞을 때까지 탐색을 계속 한다. 수

신 PN 신호와 국부 PN 신호의 위상이 한 칩 이내로 들어 오면 송신 PN 클럭과 같은 클럭을 발생하여 국부 PN 코드발생기를 구동하게 된다. 그리고 수신기의 부호 계열과 수신되는 신호가 동기를 이루었을 때 복조기는 이 출력 신호와 반송파를 일치시키는 일을 하게 된다.

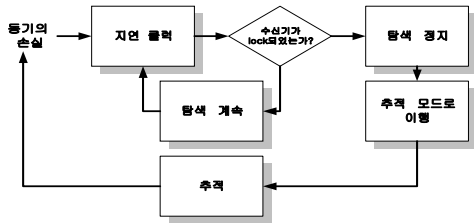


그림 8. 슬라이딩 상관기 동기장치의 흐름도
Fig. 8 flow chart for sliding correlator

슬라이딩 상관기의 이점은 구성의 간단함에 있으며, 명령에 의해 수신기의 부호 클럭을 변화시키는 임의의 수단 이외의 것을 필요로 하지 않는다는 것이다. 단순한 슬라이딩 상관기를 동기에 사용하는 것의 결점은 불안정성이 큰 경우, 가능한 모든 부호 위상 위치를 파악하는데 시간이 많이 걸리기 때문이다. 슬라이딩을 멈추거나 탐색 과정을 종료하기 위해서는 동기에 도달한 것을 식별하는 것이 필요하지만 그 응답 시간은 시스템의 사후 상관 수신기의 대역폭에 의해 제약된다.

III. 시스템의 설계 및 실험 결과

그림 9는 설계된 전체 송수신기의 블록도를 나타낸다.

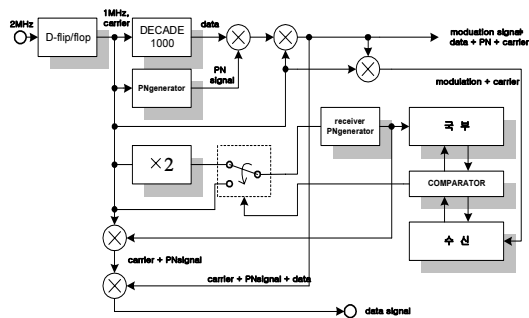


그림 9. 송수신기의 전체 블록도
Fig. 9 Block diagram of Transceiver

3.1. 송신부 실험 및 결과

그림 10은 설계된 송신부의 블록도이다.

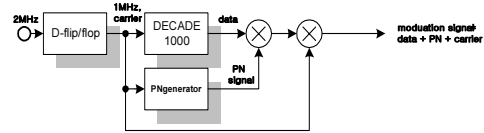


그림 10. 송신부 블록도
Fig. 10 Block diagram of transmitter

2MHz의 발진기로부터 1MHz의 신호로 나누어진 신호는 반송파로 사용되며, 또한 PN 발생기를 구동하기 위한 클럭으로도 사용된다. 1000분주된 데이터 신호에 PN 신호가 더 하여지면서 신호는 확산이 된다. 그리고 1MHz의 반송파가 실리면서 최종 송신부의 BPSK 신호가 생성이 된다. 그림 11은 2MHz의 발진기로부터 발생되는 주파수를 나타내고 있으며 D-flip/flop 을 통과하여 1MHz의 분주된 신호를 얻었고 다시 1MHz의 신호를 데이터신호를 위한 1000분주된 1KHz의 신호를 볼 수가 있다.

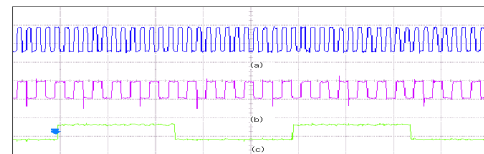


그림 11. 2MHz에 의한 클럭 및 데이터 신호
(a) 2MHz 클럭 (b) 2분주된 클럭 (c) 1KHz 신호
Fig. 11 clock and data signal
(a) 2MHz clock (b) divided by2 clock (c) 1kHz clock

그림 12는 2MHz 발진기 신호로부터 2분주된 1MHz 클럭과 이 클럭에 의해 구동된 PN 발생기의 출력파형을 측정할 결과이다.

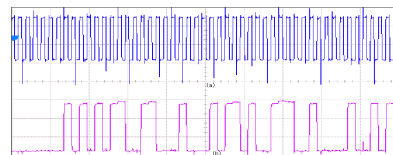


그림 12. PN 발생기의 출력
(a) 입력 클럭펄스 (b) 출력 PN 신호
Fig. 12 PN generator output
(a) input clock (b) output PN signal

그림 12의 결과로 나타난 송신 PN신호와 데이터 신호 $1kHz$ 가 더하여지면서 신호가 확산이 된 것을 그림 13을 통해 관찰 할 수 있다.

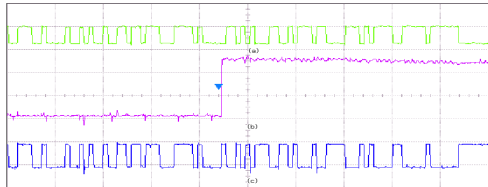


그림 13. 확산된 신호 (a) PN 신호
(b) 1kHz 데이터신호 (c) 확산된 신호
Fig. 13 spread signal (a) PN signal
(b) 1kHz data (c) spread signal

그림 14는 확산된 신호에 반송파 $1MHz$ 가 더하여지면서 BPSK 변조가 되는 것을 알 수 있다

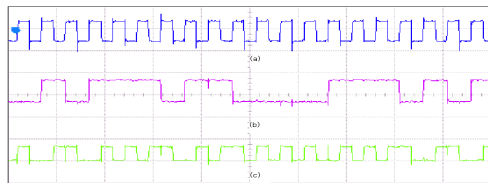


그림 14. BPSK 신호 (a) 반송파 신호
(b) 확산된 신호 (c) BPSK 변조된 신호
Fig. 14 BPSK signal (a) carrier
(b) spread signal (c) BPSK signal

3.2. 수신부 실험 및 결과

그림 15는 상관기, 스위칭 제어기 등으로 구성된 설계된 수신기의 전체 블록도이다.

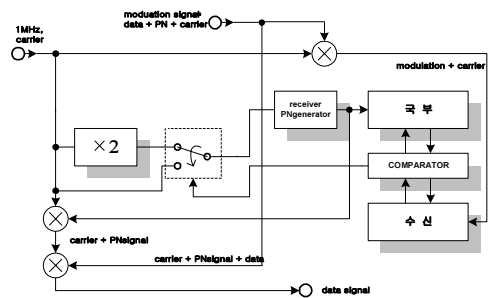


그림 15. 수신부 블록도
Fig. 15 Block diagram of Receiver

그림 16은 슬라이딩 상관기의 결과 동기가 이루어지지 않았을 경우 국부 PN발생기를 구동하는 지연 클럭인 $2MHz$ 신호가 스위칭회로로부터 발생되는 결과를 보여 준다.

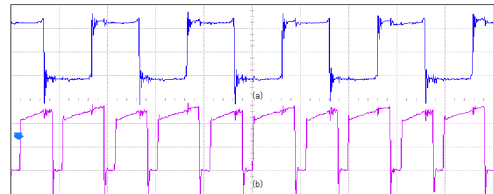


그림 16. 지연 클럭
(a) 1MHz 클럭 (b) 지연 클럭(2MHz)
Fig. 16 delayed clock (a)1MHz (b) 2MHz

그림 17은 수신된 PN신호와 국부 발진 PN신호가 일치하지 않으면 상관기의 출력의 제어를 받아 스위치에 의해 수신된 PN 신호를 발생시키는 클럭 보다 빠른 지연된 $2MHz$ 신호가 선택이 되어 국부발진 PN 클럭 펄스로 사용되는 것을 알 수 있다. 그때의 비교기 출력은 그림 18에서 처럼 '1'을 나타낸다.

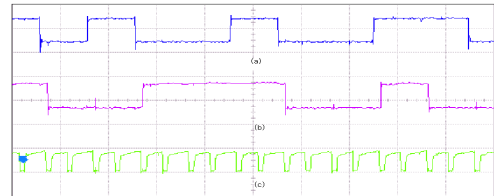


그림 17. 동기가 안 맞을 경우 (a) 수신 PN신호
(b) 국부 PN 신호 (c) 지연클럭
Fig. 17 Not in lock state (a) received PN signal
(b) local PN signal (c) delayed clock

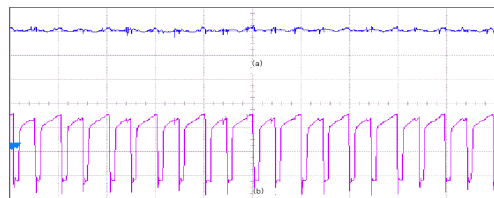


그림 18. 동기가 이루어지지 않았을 때의
(a) 상관기 출력 (b) $2MHz$ 지연클럭
Fig. 18 Not in lock state
(a) correlator output (b) delayed clock

그림 19는 수신된 PN 신호와 수신국부 PN 발생기 신호가 동기가 이루어 졌을 경우의 결과를 나타내었다. 결과를 보면 알 수 있듯이 동기를 계속 유지하기 위해 송신기 PN 신호 발생 클럭으로 사용된 1MHz 클럭이 수신기에서도 사용됨을 볼 수 있다. 또한 이때의 비교기의 출력은 '0'을 나타내었으며, 이 신호는 상관기의 스위칭회로의 출력을 1MHz를 통과시키는 것을 그림 20을 보면 알 수 있다.

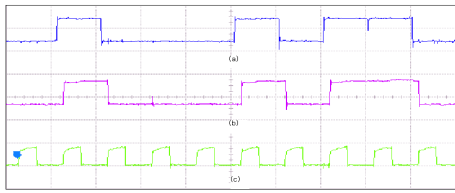


그림 19. 동기가 되었을 경우 (a) 수신 PN신호
(b) 국부 PN신호 (c) 1MHz 클럭
Fig. 19 In lock state (a) Received PN signal
(b) local PN signal (c) 1MHz clock

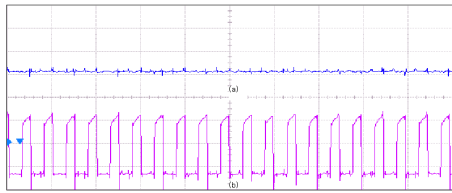


그림 20. 동기가 되었을 경우
(a) 상관기 출력 (b) 1MHz 클럭펄스
Fig. 20 In lock state
(a) correlator output (b)1MHz clock

IV. 결론

본 논문에서는 CDMA 기술의 기초가 되는 대역확산 방식의 DS/SS-BPSK 송수신기설계를 위해 대역확산 시스템에 대한 이론적인 분석과 대역확산 수신기에 있어서 중요한 PN 코드 동기 회로에 대한 분석을 토대로 PN 코드발생기, 클럭 발생을 위한 분주회로, 수신기에서의 PN 코드의 상관을 위한 슬라이딩상관기 등을 Altera사에서 제공하는 Maxplus II tool을 사용하여 설계하고 이를 Altera사의 칩 EPM7064 SLC44-10을 사용하여 FPGA화 하였으며, 디지털 설계가 용이하지 않은 주변회로인

슬라이딩 상관기에 필요한 PN코드 지연클럭 발생회로, 동기 스위치제어회로, 데이터복조회로를 설계하여 전체적인 송수신기회로를 설계하였다. 설계된 회로를 실험을 통하여 송수신기의 성능을 평가 관찰하였다. 특히, 수신기에 있어서 역 확산을 위한 PN 신호의 동기과정의 성능을 동기가 이루어지지 않았을 때와 동기가 이루어지는 과정에 대한 실험 결과를 토대로 분석하였다. 즉, 동기가 이루어 졌을 때의 동기 탐색/유지신호와 동기가 이루어지지 않았을 때의 게이트 지연시간으로 인한 동기 탐색/유지신호등의 결과를 통해 성능을 평가하였다. 슬라이딩 상관기의 경우 코드 동기를 위한 시간이 송 수신 PN 코드의 불확정성이 클 경우 상당히 크음을 알 수 있었다. 반면 회로의 구성에 있어서는 성능에 비해 간단하였다. 향후는 주파수도약방식의 시스템과 반송파 주파수를 RF 주파수 대역으로 변환하여 전체시스템을 설계하여 성능을 평가하는 연구가 이루어 질 수 있을 것이다.

참고문헌

- [1] Jonathan S. Min and Henry Samuelli, "Analysis and Design of Frequency-Hopped Spread-Spectrum Transceiver for Wireless personal Communications," IEEE Trans. On Vehicular Tech. Vol.49, No.5, pp 1719-1731, Sep. 2000.
- [2] Robert C. Dixon, "Spread Spectrum Communication System", March 1984.
- [3] Jack, K. Homes, "Coherent Spread Communication", Wiley interscience, Inc. 1982.
- [4] G. F. Sage, "Serial Synchronization of Pseudonoise Systems," IEEE Trans. Comm. Tech., December 1964.
- [5] Weihua Zhuang, Member "Noncoherent Hybrid Parallel PN Code Acquisition for CDMA Mobile Communications", IEEE Transactions on Vehicular Technology. vol.45.NO.4., November 1996.
- [6] R. W. Mifflin and J. P. Wheeler, "Transmitted Reference Synchronization System," U.S. Patent 3,641,433, February 8, 1972.

- [7] W. C. Lindsey, Synchronization Systems in Communication and Control, Prentice-Hall, Englewood Cliffs, New Jersey, 1972.
- [8] Luca Fanucci, Riccardo De Gaudenzi, Filippo Giannetti "VLSI Implementation of a Signal Recognition and Code Acquisition Algorithm for CDMA Packet Receivers", IEEE Journal on selected areas in communications. vol.16.NO.9., December 1998

저자소개



김성철(Seong-cheol Kim)

1987년 고려대학교 전자공학과
학사

1989년 고려대학교 전자공학과
석사

1989년~1994년: 삼성전자(주) 근무
1997년 고려대학교 전자공학과 박사
1997년~현재: 우송대학교 철도전기시스템학과
부교수

※ 관심분야: CDMA 이동통신, 통신이론, 차세대
광대역 이동 멀티미디어 시스템



진고환(Go-Whan Jin)

1990년 한국과학기술원
산업공학과 석사

1999년 한국과학기술원
테크노경영 대학원 박사

2002년~현재: 우송대학교 IT경영학부 교수
※ 관심분야: 이동통신, 기술경영, 통신최적화, LBS,
센스네트워크