

트랜스콘덕터 기반 추아회로의 온도변화에 따른 카오스 다이내믹스

신봉조¹, 송한정^{2,a}

¹ 충북대학교 산학협력단부설 유비쿼터스바이오정보기술연구센터

² 인제대학교 나노공학부

Chaotic Dynamics of a Transconductor-based Chua's Circuit According to Temperature Variation

Bongjo Shin¹ and Hanjung Song^{2,a}

¹ Research Institute of Ubiquitous Bio-Information Technology of Joint Technology Research Center

Chungbuk National University, Cheongju 361-763, Korea

² Department of Nano Engineering Inje University, Gimhae 621-749, Korea

(Received June 18, 2012; Revised August 24, 2012; Accepted August 24, 2012)

Abstract: In this paper, we designed a Chua's chaotic circuit using transconductor based nonlinear resistor. Proposed chaotic circuit consist of L, C, R and transconductor based Chua's diode. We performed SPICE simulation for chaotic dynamics such as time seriesform, frequency analysis and phase plane of the circuit. Chaotic dynamics of the circuit was analysed according to MOS size variation of the operational transconductance amplifier. Also, we performed SPICE circuit analysis for temperature dependance of the circuit. SPICE results showed that chaotic dynamics of the circuit varied according to the temperature variation and chaotic signals were generated in specific temperature conditions.

Keywords: Chua's chaos circuit, Chua's diode, Transconductor, MOS transistor, Temperature

1. 서 론

프랑스의 수학자이며, 천체 물리학자인 앙리 푸앵 까레가 외부의 영향으로부터 단절된 상태에서만 풀리는 고전 물리학에 이의를 제기한 이래 카오스 현상에 대한 연구는 각 분야에서 꾸준히 연구되어 왔다 [1]. “결정론적 비선형 동적시스템으로부터 생성되는 복잡하고 잡음과 같은 현상”으로 정의되는 [1,2] 카오스 현상은 1975년 수리생물학자 R. May가 생물의 개체

수 변동에 대한 수학적 모델에 대한 연구를 계기로 각 분야에서 지속적인 연구가 진행되어 왔다 [3-5]. 카오스 현상을 이해하는 시스템으로서 추아회로를 들 수 있다. 최근, 추아회로에 대한 많은 연구가 수학적 모델링 및 하드웨어 구현 형태로 이루어져 왔다 [6]. 추아회로 구현의 관건은 어떻게 부정저항 특성을 갖는 비선형 저항을 구현하느냐에 있다 [7,8]. 최근 여러 가지 형태의 비선형 저항 구현이 이루어져 왔으나 일반적으로 연산 증폭기를 이용하는 형태라 할 수 있다. 비선형 동력계의 복잡한 카오스 현상을 전자회로로 구현해 보려는 시도는 그동안 계속되어 왔다. 그 결과 비선형 저항, 다이오드, 인덕터 등의 이산소자로

a. Corresponding author; hjsong@inje.ac.kr

카오스 회로를 구성하여 구현된 카오스 회로에 대한 여러 가지 연구결과가 발표된 바 있고 [9], 본 논문에서 다루는 추아 (Chua) 회로가 그 대표적인 예다. R, C, L의 선형소자와 추아다이오드라고 하는 비선형저항 등으로 이루어지며 적절한 조건하에서 회로의 상태변수, 즉 전류, 전압에 대한 미분방정식의 해를 통하여 카오스 신호를 얻을 수가 있게 된다. 저항, 콘덴서 및 인덕터 등으로 이루어진 전자회로가 카오스 현상을 나타내기 위해서는 비선형 소자가 하나 이상 포함된 3차 이상의 시스템이어야 한다 [7]. 본 논문에서는 부성저항을 갖는 비선형 추아 다이오드를 트랜스콘덕터를 이용하여 새로운 추아회로를 구현한다. 2장에서 본 논문에서 제안하는 트랜스콘덕터 증폭회로 (transconductance amplifier) 기반 추아회로의 구성을 언급한다. 3장에서 제안하는 추아회로에서, 비선형 저항인 추아다이오드의 소자 크기에 따른 카오스 다이내믹스 변화를 확인한다. 또한 온도변화에 따른 특성변화를 SPICE 모의실험으로, 상태전압의 시간과형과 위상 특성을 살펴보고 마지막으로 4장에서 결론은 내린다.

2. 실험 방법

2.1 제안하는 트랜스콘덕터 기반 추아 카오스 회로

본 논문에서는 종래의 op-amp로 이루어지는 비선형저항 (추아 다이오드) 대신에 트랜스콘덕터 (transconductor)를 기반으로 하는 새로운 추아다이오드와 MOS트랜지스터 기반 가변저항으로 이루어지는 추아 카오스 회로를 제안한다. 그림 1에 추아회로의 블록도를 나타내었다. 그림에 나와 있듯이, 2개의 커패시터와 1개의 인덕터를 포함하며, 1개의 저항, 추아다이오드라 불리는 트랜스콘덕터 기반 비선형 저항으로 구성된다. 주요 회로 요소의 값들은, L=7 mH, R=1.6 kΩ, C₁=47 nF, C₂=4.7 nF으로 설정하였다.

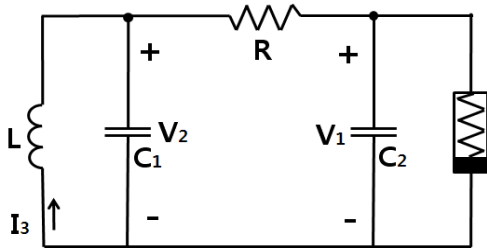


Fig. 1. Transconductor based Chua's chaotic circuit.

상태변수, 커패시터 양단에 걸리는 전압 V1, V2 및 인덕터에 흐르는 전류 I3로 정의하면 이 회로는 아래와 같이 3개의 상미분 방정식으로 표현되며 이로부터 카오스 신호를 얻을 수 있게 된다 [8].

$$C_1 \frac{dV_1}{dt} = G(V_2 - V_1) - g(V_R)$$

$$C_2 \frac{dV_2}{dt} = G(V_1 - V_2) + I_3 \tag{1}$$

$$L \frac{di_L}{dt} = -V_2$$

부성저항을 갖는 비선형 저항은 추아 다이오드라고 부르기도 하는데, 일반적으로 연산증폭기와 선형저항의 적절한 조합을 통하여 구현할 수가 있다. 본 논문에서는 집적회로에 유리하도록 전압-전류 증폭회로인 트랜스콘덕터를 사용하여 추아 다이오드를 구현하였다. 트랜스콘덕터 기반 추아 다이오드는 부성저항을 갖도록 정궤환 트랜스콘덕터 형태로 이루어진다. 트랜스콘덕터의 NMOS 트랜지스터 크기를 조정함으로 인하여 서로 다른 비선형 저항 곡선을 갖도록 하였다. 이때 M1, M2, M3, M4의 트랜지스터 W/L (폭/길이)는 각각 60 um/2 um, 60 um/2 um, 100 um/2 um, 100 um/2 um이고 전류원의 크기는 800 uA이다.

그림 2에 트랜스콘덕터 기반 비선형 저항인 추아 다이오드 회로도를 나타내었다.

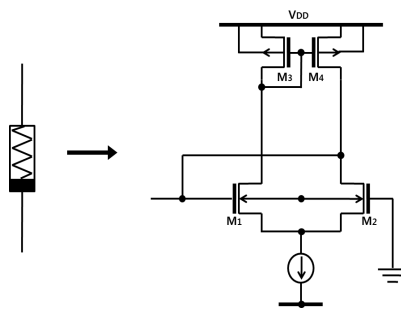


Fig. 2. Schematic of the transconductor based Chua's diode.

2.2 추아 카오스 회로의 SPICE 해석 결과

본 논문에서 제안하는 추아회로의 SPICE 회로해석을 실시하여 카오스 특성을 분석하였다. 추아다이오드의 트랜지스터 크기 변화에 따른 특성변화를 보았고 마지막으로 제안하는 회로에 대한 온도해석을 실시하여 카오스 특성의 변화를 확인하였다.

3. 결과 및 고찰

3.1 추아 다이오드의 소자 크기에 따른 카오스 다이나믹스

추아다이오드는 비선형 저항의 I-V 특성을 갖는 소자로 카오스 신호생성의 핵심 소자가 된다. 추아 다이오드 트랜지스터 소자 크기 변화에 따른 카오스 특성을 보기 위해 M3와 M4의 W/L (폭/길이)의 값은 100 $\mu\text{m}/2 \mu\text{m}$ 로 고정시키고 M1과 M2의 트랜지스터 W/L의 크기를 표 1에 나타낸 바와 같이 3가지로 변화시켜 특성을 보았다.

Table 1. Conditions of MOS size for Chua's diode.

Conditions		1	2	3
w/L	M ₁	60/2	30/2	15/2
(μm)	M ₂	60/2	30/2	15/2

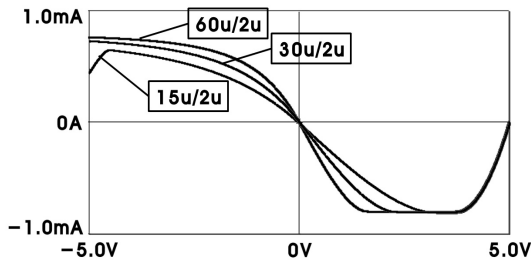


Fig. 3. I-V curves of the transconductor based Chua's diode according to the variation of MOS sizes.

그림 3에서 나타낸 바와 같이 추아다이오드 트랜지스터 소자인 M1과 M2의 W/L에 따라 추아다이오드의 비선형성이 변하게 된다. 그림 3에 3가지 I-V 특성이 소자크기 변화에 따라 나타나 있다.

그림 4는 M1과 M2의 W/L이 60 $\mu\text{m}/2 \mu\text{m}$ (조건 1)일 때 SPICE 결과이다. 그림 4(a)에서는 시간에 따른 V_1 과 V_2 의 특성, 그림 4(b)에서는 V_1 에 대한 V_2 의 위상 특성을 나타내었는데 카오스 특성을 보이고 있다.

그림 5는 M1과 M2의 W/L이 30 $\mu\text{m}/2 \mu\text{m}$ (조건 2)일 때 SPICE 결과이다. 그림 5(a)에서는 시간에 따른 V_1 과 V_2 의 특성을 나타내었다. 그림 5(b)에서는 V_1 에 대한 V_2 의 위상특성을 나타내고 일정한 주기가 나타나는 것을 볼 수 있다.

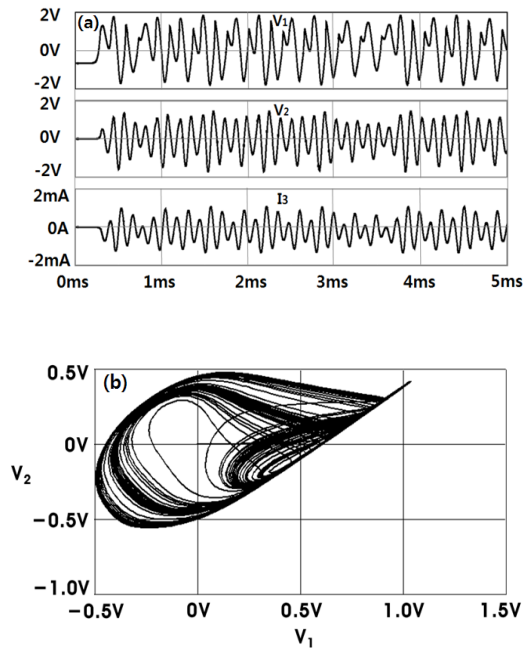


Fig. 4. Chaotic dynamics according to the variation of the Chua's diode (M₁, M₂ W/L= 60 $\mu\text{m}/2 \mu\text{m}$). (a) time waveform (V_1 , V_2 , I_3), (b) phase plane (V_1 , V_2).

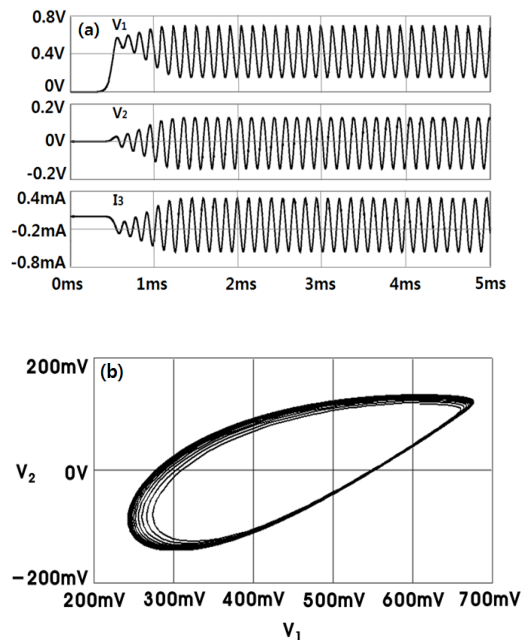


Fig. 5. Chaotic dynamics according to the variation of the Chua's diode (M₁, M₂ W/L= 30 $\mu\text{m}/2 \mu\text{m}$). (a) time waveform (V_1 , V_2 , I_3), (b) phase plane (V_1 , V_2).

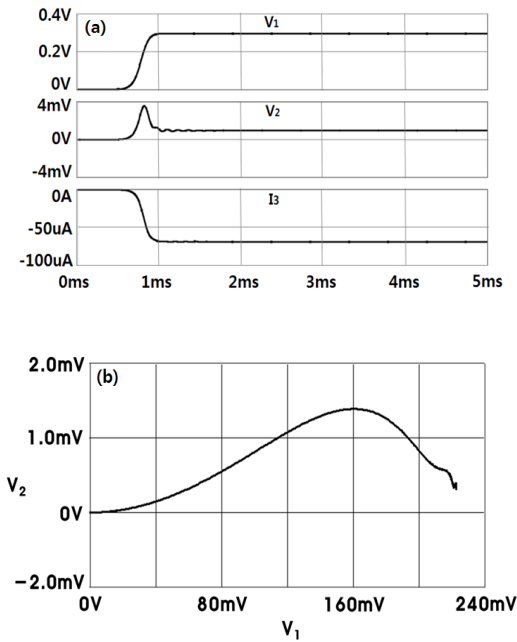


Fig. 6. Chaotic dynamics according to the variation of the Chua's diode (M_1, M_2 W/L= 15 $\mu\text{m}/2 \mu\text{m}$). (a) time waveform (V_1, V_2, I_3), (b) phase plane (V_1, V_2).

그림 6은 M_1 과 M_2 의 W/L이 15 $\mu\text{m}/2 \mu\text{m}$ (조건 3) 일 때 SPICE 결과이다. 그림 6(a)에서는 시간에 따른 V_1 과 V_2 의 특성, 그림 6(b)에서는 V_1 에 대한 V_2 의 위상특성을 나타내었는데 평형상태를 보이고 있다.

3.2 온도변화에 따른 추아회로의 카오스 다이내믹스

본 논문에서 제안하는 추아회로는 기본적으로, 1개의 저항, 1개의 인덕터, 2개의 커패시터로 이루어지는 수동소자와 추아다이오드로 불리는 비선형저항으로 구성된다. 대부분의 경우, 수동소자는 온도변화에 따라, 큰 변화를 보이지 않는다, 그러나, 추아다이오드는 MOS 트랜지스 회로로 이루어지기 때문에, 반도체의 온도특성변화를 고려하지 않을 수 없다. 이에 본 논문에서는 추아다이오드의 온도특성 변화에 따른, 카오스 특성의 변화를 구하였다. 표 2에 6가지 온도 조건을 나타내었다.

그림 7에 6가지 온도변화에 따른 추아다이오드의 I-V 특성변화를 나타내었다. 그림에서 보듯이, 온도 조건을 -50°C 에서 200°C 까지 변화시켜 감에 따라, 트랜스컨덕터 기반 추아 다이오드의 I-V 특성 그래프가

Table 2. Temperature conditions for circuit analysis.

Conditions	1	2	3	4	5	6
Temperature ($^\circ\text{C}$)	-50	0	27	50	100	200

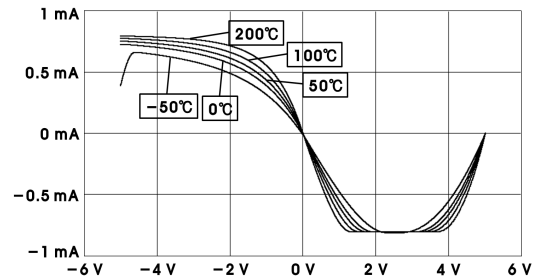


Fig. 7. I-V curves of the transconductor based Chua's diode according to the variation of the temperature dependence.

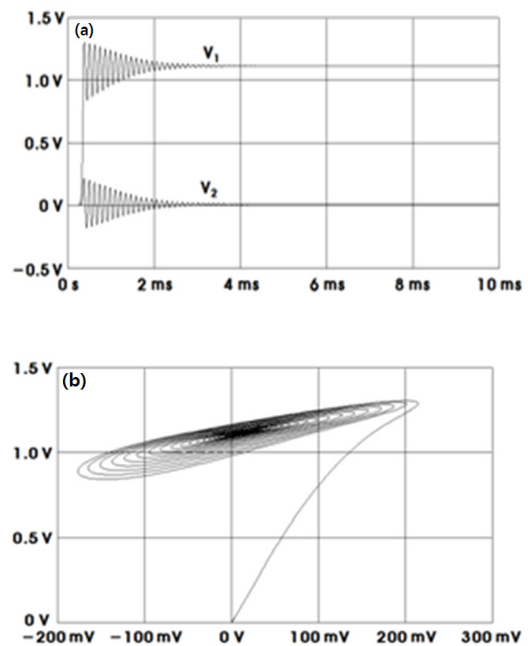


Fig. 8. Phase plane of V_1 and V_2 in condition -50°C (a) time waveform (V_1, V_2), (b) phase plane (V_1, V_2).

바뀌어 감을 볼 수 있다.

따라서, 온도변화에 따라, 추아회로의 카오스 다이내믹스가 변화될 것을 예측할 수 있다. 그림 8은 온도 조건 1 (-50°C) 일 때의 SPICE 해석결과이다. 시간과 형과, V_1 에 대한 V_2 의 위상특성이 시간이 지나면서 평형상태로 수렴하는 것을 보인다.

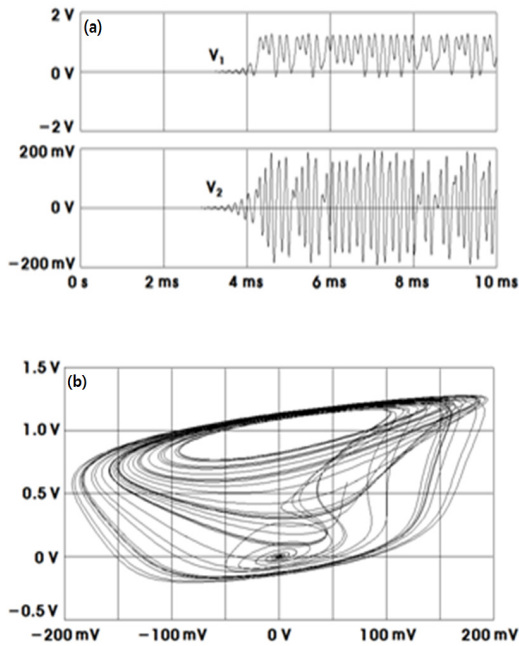


Fig. 9. Phase plane of V1 and V2 in condition - 0°C. (a) time waveform (V1, V2), (b) phase plane (V1, V2).

그림 9는 온도조건 2 (0°C)일 때의 SPICE 해석결과이다. 초기 과도시간을 거친 후, 상태전압 V_1 과 V_2 는 시간에 따라, 불규칙한 카오스 신호를 만들어 내고 있음을 알 수 있다. 그림 9(b)에서는 V_1 에 대한 V_2 의 위상특성이 각각 - 200 mV에서 200 mV, - 100 mV에서 1.3 V 정도의 전압진폭으로 카오스 신호가 생성됨을 볼 수 있다.

그림 10은 온도조건 3 (27°C)일 때의 SPICE 해석결과이다. 그림 10(a)에서 보듯이, 온도조건 3에서와 같이 초기 과시시간이 지난 후 카오스 특성의 시간과형이 발생하는 것을 확인할 수 있다. 그림 10(b)에서 V_1 에 대한 V_2 의 위상특성이 각각 - 150 mV에서 180 mV, - 200 mV에서 1 V의 전압진폭으로 카오스 신호가 생성됨을 알 수 있다.

그림 11은 온도조건 4, 즉 50°C일 때의 SPICE 모의 실험 실험 결과로, 초기 과도상태를 지나서 2 주기성을 지닌 시간패턴이 생성됨을 보인다. 그림 11(b)에서 V_1 과 V_2 의 위상특성 역시, 과도상태를 지나, 각각 - 1.2 V에서 1 V 사이, - 0.5 V에서 2 V 사이에서 2 주기적 패턴의 주기적 특성을 나타내고 있다.

그림 12는 온도조건 5, 즉 100°C일 때의 SPICE 모의 실험 실험 결과로, 그림 11과 유사하게 2 주기성

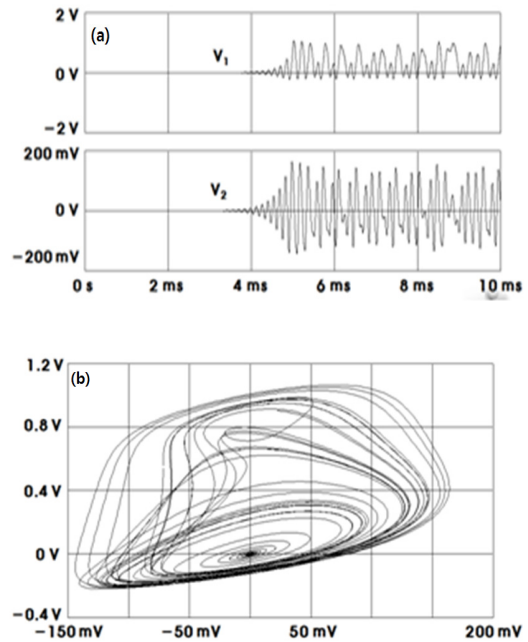


Fig. 10. Phase plane of V1 and V2 in condition 27°C. (a) time waveform (V1, V2), (b) phase plane (V1, V2).

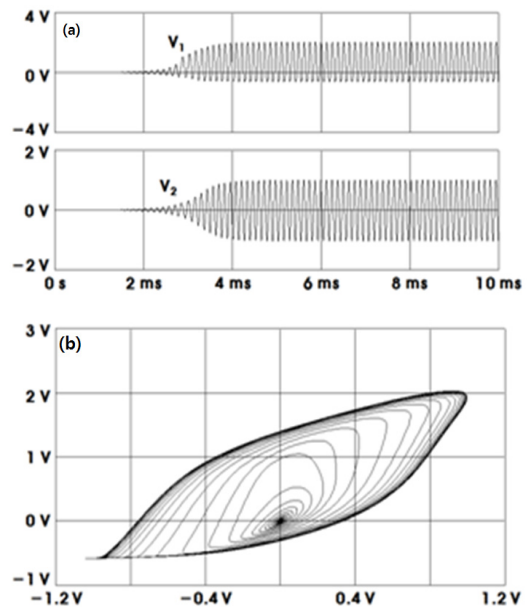


Fig. 11. Phase plane of V1 and V2 in condition 50°C. (a) time waveform (V1, V2), (b) phase plane (V1, V2).

특성을 지닌 시간패턴이 생성됨을 보인다. 위상 특성 역시, 각각 - 0.8 V에서 0.8 V 사이, - 0.5 V에서 1.8 V

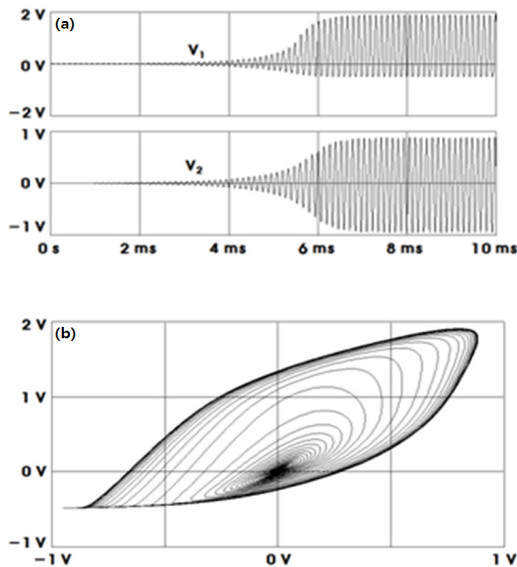


Fig. 12. Phase plane of V1 and V2 in condition 100°C. (a) time waveform (V1, V2), (b) phase plane (V1, V2).

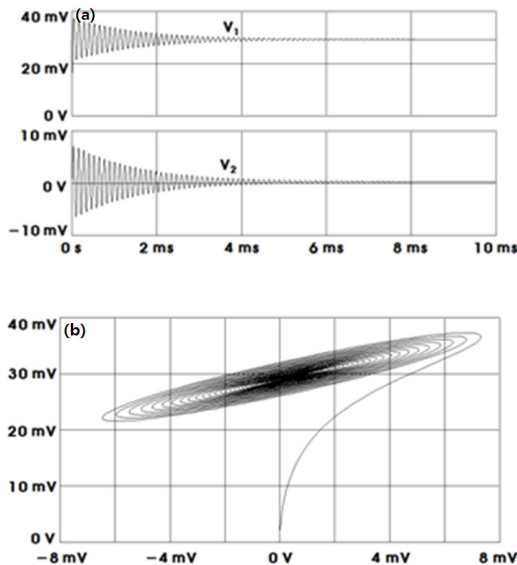


Fig. 13. Phase plane of V1 and V2 in condition 200°C. (a) time waveform (V1, V2), (b) phase plane (V1, V2).

사이에서 2 주기적 패턴을 보이고 있으나, 신호 진폭이 다소 감소하는 것으로 나타난다.

그림 13은 온도조건 6, 즉 200°C일 때의 SPICE 모의실험 실험 결과로, 시간패턴이 평형상태로 수렴됨을 보인다. 또한 V1에 대한 V2의 위상 특성으로부터,

차츰 과도상태를 지나, 각각 최종적으로 0 V, 30 mV로 수렴되는 평형상태를 보이고 있다. 이러한 모의실험결과를 종합할 때, 카오스 회로는 온도에 따라 민감한 반응을 보이며, 카오스 신호 생성은 특정조건인 온도에서만 이루어짐을 알 수 있다.

4. 결론

본 연구에서는 기존의 추야회로를 바탕으로 새로운 추야 카오스 회로를 제안하였다. SPICE 해석 프로그램을 이용하여 기존의 연산증폭기 (op-amp) 기반 추야다이오드 대신 트랜스콘덕터 기반 추야다이오드를 제시하고 추야다이오드의 소자 크기변화에 따른 결과를 나타내었다. 또한 온도변화에 따른 카오스 특성의 변화도 해석하였다. 해석결과 온도에 따라 카오스 다이내믹스가 변화되며 특정 온도 범위에서만 카오스 신호가 생성됨을 확인하였다.

감사의 글

본 논문은 IDEC (IC Design Education Center)의 지원 및 2012년도 정부 (교육과학기술부)의 재원으로 한국연구재단의 기초연구사업 지원을 받아 수행된 것임. (2012-0002777)

REFERENCES

- [1] A. A. Tsonis, *Chaos From Theory to Applications* (Plenum Press, New York, 1992).
- [2] G. L. Baker and J. P. Gollub, *Chaotic Dynamics an Introduction* (Cambridge University Press, Cambridge, 1990).
- [3] R. May, *Nature*, **261**, 459 (1976).
- [4] H. J. Song and K. D. Kwack, *ISCAS 2002*, **3**, 73 (2002).
- [5] E. N. Lorenz, *J. Atmos. Sciences*, **20**, 1301 (1963)
- [6] T. S. Parker and L. O. Chua, *Proc. IEEE*, **75**, 982 (1987).
- [7] L. O. Chua, C.W. Wu, A. Huang, and G. Q. Zhong, *IEEE Trans. Circuits and Syst.*, **40**, 732 (1993).
- [8] L. O. Chua, *Int. J. Circuit Theory Appl.*, **22**, 279 (1994).
- [9] E. Tlelo-Cuautle and M. A. Duarte-Villasenor, *Appl. Math. Comput.*, **184**, 715 (2007).