
BICM기반의 DVB-T2 수신기 성능분석

서정욱* · 강민구** · 우용제***

Performance Analysis of BICM based DVB-T2 Receiver

Jeongwook Seo* · Min-goo Kang** · Yong-je Woo***

이 논문은 2012년도 한신대학교 연구비와 지식경제부 산업원천기술개발사업의 지원받았음

요 약

본 논문에서는 차세대 유럽형 지상파 TV 표준으로 제정된 DVB-T2(Digital Video Broadcasting-the 2nd Generation Terrestrial) 수신기 설계를 위해 USB 기반 윈도우 환경에서 DVB-T2용 MPEG2-TS 스트림의 수신결과를 분석한다. DVB-T2 수신기의 수신 성능분석으로 파일 모드 및 이더넷 모드에서 수신한 스트림의 기저대역 프레임 분석하고, BICM(Bit Interleaved Coding and Modulation) 수신모듈의 PLP(Physical Layer Pipe)와 L1(Layer 1) 신호에 대해 성능을 분석한다.

ABSTRACT

In this paper, a DVB-T2(Digital Video Broadcasting-the 2nd Generation Terrestrial) receiver is designed under a USB-type windows environment, and the baseband frames for MPEG2-TS stream(File or Ethernet Modes) are analyzed for verifying the receiver. In addition, the performance of the BICM(Bit Interleaved Coding & Modulation) module in the receiver is analyzed in terms of PLP(Physical Layer Pipe) and L1(Layer 1) signals.

키워드

DVB-T2, 수신기 스트림 분석, BICM, PLP, L1 신호, MPEG2-TS 스트림

Key word

DVB-T2, Receiver stream analysis, BICM, PLP, L1 signal, MPEG2-TS Stream

* 종신회원 : 전자부품연구원 모바일융합플랫폼연구센터(제1저자)

접수일자 : 2012. 04. 02

** 종신회원 : 한신대학교 정보통신학부(교신저자, kangmg@hs.ac.kr)

심사완료일자 : 2012. 05. 03

*** 정회원 : 한신대학교 정보통신학부

I. 서론

차세대 유럽형 디지털 지상파 TV 표준인 DVB-T2는 ASO(Analog Switch Off) 이후의 방송 환경을 위해 DVB 프로젝트에 의해 개발되었으며, 256QAM, MISO 다이버시티, 성상회전, LDPC 디코딩과 같은 최신의 변조 및 코딩 기술을 채택하고 있다[1].

본 논문에서는 DVB-T2 표준안을 기반으로 한 수신 시스템을 구현하여, 파일 모드와 이더넷 모드를 통해 수신된 기저대역 프레임을 분석하고 실제 전송된 방송 콘텐츠를 재생함으로써 수신기의 성능을 분석한다[2]. 또한, DVB-T2 물리계층의 송수신 블록을 기반으로 BICM(Bit Interleaved Coding and Modulation) 모듈과 BICM 모듈의 PLP (Physical Layer Pipe) 및 프레임의 구성정보를 담고 있는 L1 신호에 대한 성능을 분석하고자 한다.

II. DVB-T2 시스템 구조분석

2.1. DVB-T2 송신기 분석

DVB-T2 송신기의 입력 방식은 MPEG2-TS와 DVB-GSE가 사용되며, 입력된 스트림은 단일 혹은 다수의 PLP 서비스 입력 스트림으로 전환된다. DVB-T2의 PLP는 독립적인 형태로 처리되며, 서로 다른 변조 지수 및 부호화율을 적용할 수 있다.

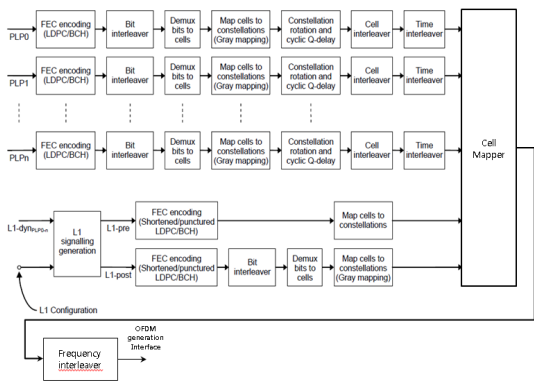


그림 1. DVB-T2 송신 BICM 모듈 구조분석
Fig. 1 Analysis of Tx-BICM for DVB-T2

[그림 1]은 DVB-T2 송신 블록의 BICM 모듈의 구조이며, [그림 2]는 OFDM 변조 모듈의 구조이다.

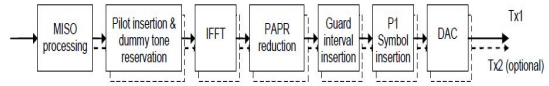


그림 2. DVB-T2 송신 블록의 OFDM 구조
Fig. 2 OFDM Structure of DVB-T2 Tx Block

2.2. DVB-T2 수신기 분석

[그림 3]은 DVB-T2 수신 BICM 모듈의 구조이며, 데이터와 공통의 PLP를 처리하는 모듈과 L1-전신호(Pre-Signal)를 처리하는 모듈, L1-후신호(Post-Signal)를 처리하는 모듈로 구성되어 있다[3].

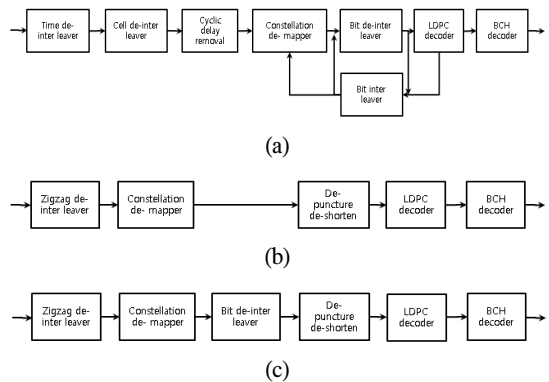


그림 3. DVB-T2용 수신블록의 BICM 모듈 구조분석
(a) DVB-T2 수신 BICM 모듈 : 데이터와 공용 PLP 분석
(b) DVB-T2 수신 BICM 모듈 : L1-pre-signaling 분석
(c) DVB-T2 수신 BICM 모듈 : L1-post signaling 분석
Fig. 3 BICM Analysis of Rx Block for DVB-T2
(a) Common PLP Analysis of Rx-BICM for DVB-T2
(b) L1-pre-signaling Analysis of Rx-BICM for DVB-T2
(c) L1-post-signaling Analysis of Rx-BICM for DVB-T2

2.3. BICM(Bit-interleaved coding & modulation) 모듈

2.3.1. 이너부호화(LDPC 부호화) 분석

LDPC 입력비트 $I = (i_0, i_1, \dots, i_{K_{ldpc} - 1})$ 이고 출력 $A = (i_0, i_1, \dots, i_{K_{ldpc} - 1}, p_0, p_1, \dots, p_{N_{ldpc} - K_{ldpc} - 1})$ 이다. LDPC 인코더는 $N_{ldpc} - K_{ldpc}$ 크기의 패리티 비트를 발생시키는데, 발생 과정은 다음과 같다.

- 첫째: 패리티비트 초기화

$$p_0 = p_1 = p_2 = \dots = p_{N_{ldpc} - K_{ldpc} - 1} = 0$$

- 둘째: 첫 번째 입력 비트 i_0 을 패리티 비트 주소의 첫 번째 행을 따라 누진시킨다.

표 1. 코딩 파라미터 ($N_{ldpc}=64800$)
Table. 1 Coding parameter ($N_{ldpc}=64800$)

LDP Code Code	BCH Uncoded Block K_{bch}	BCH coded block N_{bch} LDP Uncoded Block K_{ldpc}	BCH t-error correction	$N_{bch} \cdot K_{bch}$	LDP Coded Block N_{ldpc}
1/2	32 208	32 400	12	192	64 800
3/5	38 688	38 880	12	192	64 800
2/3	43 040	43 200	10	160	64 800
3/4	48 408	48 600	12	192	64 800
4/5	51 648	51 840	12	192	64 800
5/6	53 840	54 000	10	160	64 800

표 2. 코딩 파라미터 ($N_{ldpc}=16800$)
Table. 2 Coding parameter ($N_{ldpc}=16800$)

LDP Code identifier	BCH Uncoded Block K_{bch}	BCH coded block N_{bch} LDP Uncoded Block K_{ldpc}	BCH t-error correction	$N_{bch} \cdot K_{bch}$	Effective LDP Rate $K_{ldpc}/16\ 200$	LDP Coded Block N_{ldpc}
1/4 (see note)	3 072	3 240	12	168	1/5	16 200
1/2	7 032	7 200	12	168	4/9	16 200
3/5	9 552	9 720	12	168	3/5	16 200
2/3	10 632	10 800	12	168	2/3	16 200
3/4	11 712	11 880	12	168	11/15	16 200
4/5	12 432	12 600	12	168	7/9	16 200
5/6	13 152	13 320	12	168	37/45	16 200

NOTE: This code rate is only used for protection of L1-pre signalling and not for data.

2.3.2 비트 인터리버 (Bit inter-leaver) 분석

비트 인터리버는 16-QAM, 64-QAM, 256-QAM 에 대해서 수행한다. QPSK에 대해서는 비트 인터리빙을 수행하지 않는다. 비트 인터리버는 패리티 비트 인터리빙과 칼럼 트위스팅 인터리빙으로 구성된다. 패리티 비트 인터리빙은 다음과 같다.

$$u_i = \lambda_i \text{ for } 0 \leq i < K_{ldpc}$$

$$u_{K_{ldpc}+300+s} = \lambda_{K_{ldpc}+Q_{ldpc} \cdot s + t} \text{ for } 0 \leq s < 360, 0 \leq t < Q_{ldpc}$$

여기서 Q_{ldpc} 는 [표 2]에 정의되어 있다. 칼럼 트위스팅 인터리빙은 변조지수에 [표 3]와 같이 다르게 설정이 된다[4].

표 3. 변조지수에 따른 비트 인터리버 파라미터 설정
Table. 3 Modulation index based bit inter-leaver parameter setting

Modulation	Rows N_r		Columns N_c
	$N_{ldpc} = 64\ 800$	$N_{ldpc} = 16\ 200$	
16-QAM	8 100	2 025	8
64-QAM	5 400	1 350	12
256-QAM	4 050	-	16
	-	2 025	8

칼럼 트위스팅 인터리버는 기본적으로 블록 인터리버와 같은 구조를 갖는다. 즉, 인터리버 입력 비트는 칼럼을 따라 메모리에 저장되고, 출력은 행을 따라 출력이 된다. [그림 4]처럼 매 칼럼마다 저장이 될 때, t_c 만큼 트위스팅이 되어 저장된다.

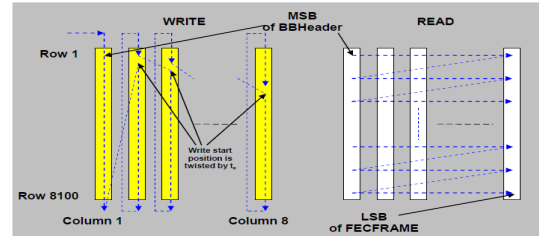


그림 4. 16-QAM, $N_{ldpc}=64800$ 에서 비트 인터리빙 분석
Fig. 4 Bit interleaving analysis at 16-QAM, $N_{ldpc}=64800$

다음의 수식에 따라서 칼럼 트위스팅 인터리버가 수행이 된다. 먼저 입력 비트 $u_i, 0 \leq i < N_{ldpc}$ 는 다음의 칼럼 c_i 와 행 r_i 에 저장이 된다. t_c 에 관한 파라미터는 [표 4]에 정의되어 있다.

$$c_i = i \text{ div } N_r, r_i = i + t_c \text{ mod } N_r$$

그리고 출력 비트 $v_j, 0 \leq j < N_{ldpc}$ 는 다음의 칼럼 c_i 와 행 r_i 으로부터 출력이 된다.

$$r_i = j \text{ div } N_c, c_j = j \text{ mod } N_c$$

표 4. 변조 지수에 따른 트위스팅 파라미터 t_c
Table. 4 Modulation index based twisting parameter t_c

Modulation	Columns N_c	N_{ldpc}	Twisting parameter t_c															
			Col. 0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
16-QAM	8	64 800	0	0	2	4	4	5	7	7	-	-	-	-	-	-	-	-
		16 200	0	0	0	1	7	20	20	21	-	-	-	-	-	-	-	-
64-QAM	12	64 800	0	0	2	2	3	4	4	5	5	7	8	9	-	-	-	-
		16 200	0	0	0	2	2	2	3	3	3	6	7	7	-	-	-	-
256-QAM	8	64 800	0	2	2	2	3	7	15	16	20	22	22	27	27	28	32	-
		16 200	0	0	0	1	7	20	20	21	-	-	-	-	-	-	-	-

예를 들어 64-QAM $N_{ldpc}=64800$ 에 대해서는 칼럼 트 위스팅 인터리버의 수행은 다음과 같다.

$$(v_0, v_1, v_2, \dots, v_{64799}) = (u_0, u_{5400}, u_{16198}, \dots, u_{53992}, u_{59231}, u_{64790})$$

2.3.3. 비트-셀워드(cell-word)의 역다중화 분석

비트 인터리버의 출력 비트 v_{di} 는 $N_{substream}$ 개의 서브-스트림으로 역다중화 된다([그림 5] 참조). 역다중화는 v_{di} 가 $b_{e,do}$ 로 매핑되는 과정으로 첨자에 대한 정의는 다음과 같다[5].

$$do = di \div N_{substream}$$

e :역다중화되는 서브-스트림 개수

v_{di} :역다중화의 입력 비트

di :역다중화의 입력 비트 인덱스

$b_{e,do}$:역다중화의 출력 비트

do :주어진 서브-스트림에 대한 출력 비트 인덱스

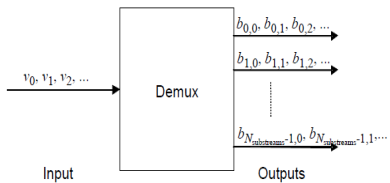


그림 5. 비트-셀워드 역다중화기의 구조분석
Fig. 5 Analysis of bit cell-word demux.

2.3.4. 매퍼(Mapper)분석

비트-셀워드역다중화 출력 $[y_{0,do}, \dots, y_{\eta_{mod}-1,do}]$ 는 QPSK의 성상점(constellation point) z_q 로 매핑 된다. $y_{e,q}$ 와 z_q 의 실수와 허수인 $Re(z_q)$ 와 $Im(z_q)$ 의 매핑관계는 [표 5]에 정의되어 있다.

표 5. (a) BPSK 매핑 분석
Table. 5 (a) Mapping analysis of BPSK

$y_{0,q}$	1	0
$Re(z_q)$	-1	1
$Im(z_q)$	0	0

표 5. (b) QPSK 매핑(실수부)
Table. 5 (b) Mapping(Real No.) QPSK

$y_{0,q}$	1	0
$Re(z_q)$	-1	1

표 5. (c) QPSK 매핑(허수부)
Table. 5 (c) Mapping(Imag. No.) QPSK

$y_{1,q}$	1	0
$Im(z_q)$	-1	1

III. DVB-T2 수신기의 설계 및 결과분석

3.1. DVB-T2 수신기 모듈설계 및 결과분석

DVB-T2 수신기는 파일모드, 또는 이더넷 모드를 통해 수신한 기저대역 프레임으로부터 MPEG2-TS를 추출하도록 설계한다. 기저대역 프레임으로부터 추출된 MPEG2-TS 스트림은 DVB-Piping 방식을 통해 전송됨에 따라 입력된 MPEG2-TS으로부터 T2MI 패킷을 추출하여 재구성한다[6].

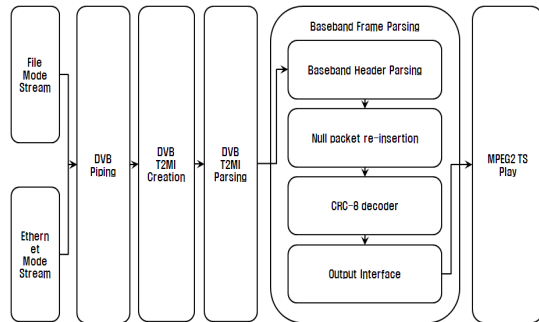


그림 6. DVB-T2 수신기 SW 설계도
Fig. 6 SW Design of DVB-T2 Receiver

3.2. DVB-T2 수신기 분석 S/W의 결과분석

DVB-T2 수신기 분석 SW는 Visual Studio 2008 MFC 기반으로 구현되었으며, 기저대역 프레임의 헤더를 분석해서 T2 프레임의 구성 정보 및 PLP의 BICM 정보를 추출하였다. 또한, PLP를 통하여 전송되는 콘텐츠 서비스의 정보를 추출하였다.

[그림 7]은 추출된 기저대역 프레임의 구성정보 및 헤더 정보를 표출하였고, 실질적으로 전송된MPEG2-TS 콘텐츠의 비디오, 오디오 정보를 분석한 결과를 보여주고 있다.

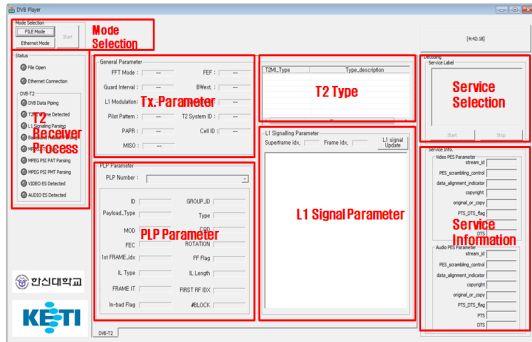


그림 7. DVB-T2 수신기 SW 구현 결과화면
Fig. 7 SW result of DVB-T2Receiver

IV. DVB-T2 수신기 BICM의 성능평가

4.1. DVB-T2 수신기의 BICM시뮬레이션 분석

본 논문에서는 DVB-T2 수신기 BICM 모듈의 PLP와 L1 신호의 파라미터 정의는 다음과 같다.

- 1) 채널모델: AWGN 채널
- 2) 변조지수
 - PLP : QPSK, 16QAM, 64QAM, 256QAM
 - L1-pre 신호 : BPSK
 - L1-post 신호 : BPSK, 16QAM, 256QAM
- 3) 부호율
 - PLP : 1/4, 1/2, 2/3, 5/6
 - L1-pre 신호 : 1/4
 - L1-post 신호 : 1/2
- 4) FEC 형태 : Normal(64K), Short(16K)

4.2. DVB-T2 수신기의 BICM 모듈 성능평가 분석

[그림 8,9,10]처럼 DVB-T2 BICM 모듈의 PLP와 L1 신호의 성능분석으로 E_b/N_0 [dB]에 대한 최적의 LDPC 프레임 오류율 분석하였다[7].

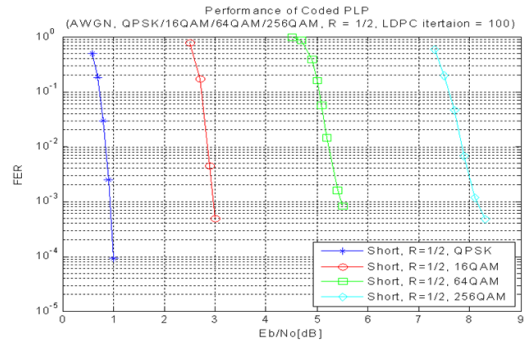


그림 8. 변조 지수에 따른 PLP 성능분석
Fig. 8 PLP analysis due to modulation index

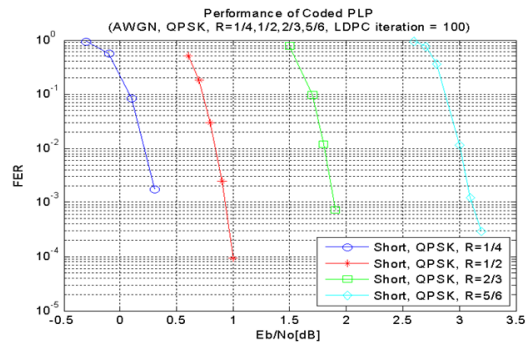


그림 9. 부호율에 따른 PLP 성능분석
Fig. 9 PLP analysis due to coding rate

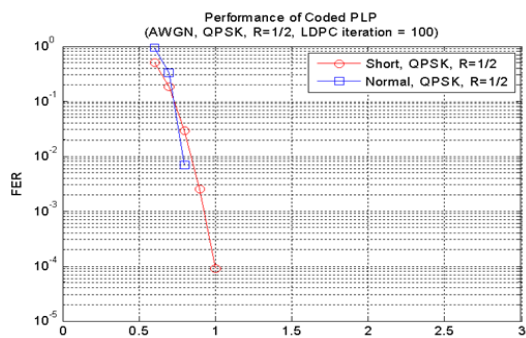


그림 10. FEC 형태에 따른 PLP 성능분석
Fig. 10 PLP analysis due to FEC mode

V. 결 론

본 논문에서는 DVB-T2 수신기를 USB 형태의 윈도우 환경에서 설계하였다. DVB-T2 수신 시스템은 파일모드와 이더넷모드에 수신한 스트림의 기저대역 프레임을 분석하고 콘텐츠를 재생함으로써 성능을 평가하였다. 또한, DVB-T2 수신기 BICM 모듈의 PLP와 L1 신호의 수신 성능을 검증하기 위해 LDPC 프레임 오류분석을 통해 변조지수와 부호율 및 FEC 형태에 따른 최적의 성능을 분석하였다.

감사의 글

본 연구는 2012년도 한신대학교 연구비와 2012년도 지식경제부 산업원천기술개발사업 지원에 의하여 이루어진 연구로서, 관계부처에 감사드립니다.

참고문헌

- [1] 서정욱, 김현식, 진원기, 백종호, 김동구, "ASO 시대를 위한 차세대 지상파 TV 표준 DVB-T2 기술 소개", 한국통신학회지 제 25권 제 8호, pp. 55-61, 2008년 7월.
- [2] ETSI EN 302 755, "Digital Video Broadcasting (DVB); Frame structure channel coding and modulation for a second digital terrestrial television broadcasting system(DVB-T2)", September 2009.
- [3] DVB Document A133, "Implementation guidelines for a second generation digital terrestrial television broadcasting system(DVB-T2), Feb. 2009.
- [4] J. Bigeni. "The New Terrestrial Television Standard DVB-T2," KOBA2008 Conference, May 2008.
- [5] 우용제, 권기원, 서정욱, 박경원, 강민구, "차세대 유럽형 디지털 TV 표준 Modulator Interface (T2-MI) 분석기 설계," 한국통신학회지, 2010.
- [6] 강민구의, "메모리공유 기반의 DVB-T/T-DMB 통합 TS의 역다중화기," 한국인터넷방송통신학회논문지 10권6호, 2010-12-31.
- [7] 강민구의, "DVB-C2 시뮬레이터 설계 연구," 한국인터넷정보학회지 11권2호, 2010-06-30.

저자소개



서정욱(Jeongwook Seo)

1999년 한국항공대학교
통신정보공학과(공학사)
2001년 한국항공대학교
통신정보공학과(공학석사)

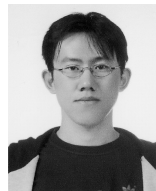
2010년 연세대학교 전기전자공학과(공학박사)
2001년~현재, 전자부품연구원 모바일융합플랫폼
연구센터 선임연구원
※관심분야: 통계적 신호처리, 방송통신시스템설계,
WoT 시스템 설계



강민구(Min-goo Kang)

1986년 연세대학교
전자공학과(공학사)
1989년 연세대학교
전자공학과(공학석사)

1994년 연세대학교 전자공학과(공학박사)
1985년~1987년 삼성전자 연구원
1997년~1998년 일본 오사카대학 Post Doc.
2000년~현재 한신대학교 정보통신학부교수
※관심분야: 디지털방송, 방송통신융합기술



우용제(Yong-je Woo)

2009년 한신대학교
정보통신학과(공학사)
2009년~현재 한신대학교
정보통신학과
(석박사통합과정)

2009년~현재, 전자부품연구원모바일융합 플랫폼
연구센터 위촉연구원
※관심분야: 차세대방송, 방송통신융합서비스