

Long Electrode Gap을 가진 Macro Cell에서의 고효율 PDP 특성 연구

High Efficacy Plasma Display Utilizing Macro Discharge Cell Structure with Long Electrodes Gap

김민태* · 허준* · 김윤기** · 김동현*** · 이해준§ · 이호준†
(Min-Tae Kim · Jun Heo · Yun-Gi Kim · Dong-Hyun Kim · Hea June Lee and Ho-Jun Lee)

Abstract - Recently, applications of plasma display to the large public display and transparent display gain much attention. With this background, we report characteristics of opposite electrodes discharge cell with long electrode gap in comparison with conventional co-planar surface discharge. The cell size of test panel is 2950 μm x 840 μm , which corresponds to that of the display having diagonal size of 130" with XGA resolution. Electrode gap of co-planar and opposite electrode structure are 240 μm and 500 μm respectively. These gap dimensions provide similar driving voltage windows. Experimental results show that opposite discharge provides approximately four fold higher luminous efficacy compared with that of the surface discharge. Resulting efficacy is found to be higher than 19 lm/W in green phosphor with 10 KHz continuous pulse operation.

Key Words : AC-PDP, Macro cell, Opposite discharge, High efficacy display, PID system

1. 서 론

최근 AC-PDP(AC-Plasma Display Panel), OLED(Organic Light Diode), LCD(Liquid Crystal Display) 등과 같은 평면 디스플레이 소자의 기술 개발이 활발히 이루어지고 있다. PDP는 우수한 화질과 빠른 응답속도 특성을 가지고 있어 3차원 디스플레이, 투명 디스플레이를 비롯한 차세대 대화면 평판 디스플레이로서 성장 가능성이 크기 때문에 지속적인 효율개선, 구동전압 감소, 생산비용절감을 위한 새로운 셀 구조, 구동 기술, 가스 조성 최적화 기술 개발이 필요하다. 형광등이나 BLU(Back Light Unit) 같이 전극간 거리 및 공간 폭이 수 mm 이상으로 큰 positive column을 사용하는 dimension에서는 수 십 lm/w의 고효율을 달성하고 있지만 기존 미소 방전 PDP는 방전공간에 제약이 많고 이에 따른 플라즈마 손실과 방전 path의 한계가 있으며 전극간 거리가 증가함에 따른 방전전압 상승으로 인해 고효율을 기대하기 어렵다.

본 논문에서는 기존 미소방전 PDP의 문제점으로 지적되고 있는 낮은 효율 문제를 개선하고자 Long electrode gap을 가지는 cell pitch 2.59mm급 대형 macro cell에 관한

연구를 수행하였다. 또한, 기존의 3전극 면 방전 구조에서 Long electrode gap의 단점인 높은 방전전압 문제를 해결하고자 직선형의 방전 경로를 가진 2전극 상대향 방전 구조를 제안하여 낮은 방전전압 및 고 효율을 가지는 대형 macro cell의 최적화된 구조를 연구하였다. 이러한 고 효율을 가진 대형 macro cell 구조를 화소 크기의 제약을 덜 받는 옥외용 초대형 광고 디스플레이에 적용 시 시장에 유리할 것으로 판단된다.

2. 본 론

2.1 실험방법

그림 1은 현재 널리 이용되고 있는 AC-PDP의 개략도를 나타내고 있다. AC-PDP는 상판과 하판 2장의 유리로 구성되어 있다. 상판에는 투과도 향상을 위해 투명전극인 ITO(Indium Tin Oxide)를 Sustain 전극으로 사용했고, ITO의 전압강하를 보상하기 위해 Ag를 Bus 전극으로 사용했다. 이 전극을 보호하기 위해 투명 유전층이 전극을 덮고 있으며, 방전 시 이온 충격으로부터 유전층을 보호하기 위한 MgO 박막이 E-Beam 증착 기법에 의해 유전층 위에 증착되어 있다. 그리고 하판에는 방전을 제어하기 위한 Ag 성분의 address 전극과 흰색 유전층, 인접 cell과의 구분을 위해 격벽이 형성되어 있으며, 이 격벽 사이에 표면 방전에서 발생하는 자외선을 가시광으로 변화시키기 위해 Red, Green, Blue 삼원색의 형광체가 도포되어 있다. 하판 유리에 지름 1mm 정도의 구멍에 배기용 유리관을 부착하고, 이 유리관을 통해서 기판을 가열함으로써 고온진공 배기를 한다. 그리고 Ne-Xe 혼합가스를 주입 후 봉착한다.

† 교신저자, 정회원 : 부산대학교 전기공학과 교수

E-mail : hedo@pusan.ac.kr

* 준 회원 : 부산대 공대 전기공학과 석사

** 정 회원 : 부산대 공대 전기공학과 박사과정

*** 정 회원 : 부산대학교 PDP연구소 연구원

§ 정 회원 : 부산대 공대 전기공학과 부교수

접수일자 : 2012년 6월 20일

최종완료 : 2012년 7월 24일

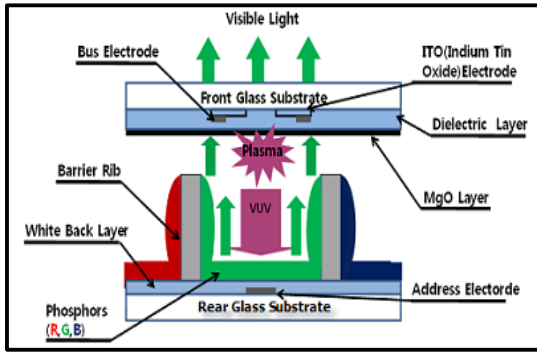


그림 1 AC-PDP의 개략도
Fig. 1 Schematic diagram of AC PDP

그림 2는 본 실험에 사용된 test panel의 구조를 나타낸 것이다. 그림 2(a)는 기본적인 3전극 면 방전 구조에서 전극 간격에 따른 특성을 알아보기 위해 제작된 셀의 구조이다. 그림 2(b)는 ITO를 사용하지 않은 2전극 상하대향 방전 구조이다. 면 방전 구조에 비해 직선형의 방전경로를 가지는 2전극 상하대향 방전 구조는 동일 갭에서 더 낮은 방전 전압을 가져 long electrode gap 및 high Xe 방전에 유리한 구조이다. 그림 2(c)는 상판 및 하판 ITO를 대각선 방향으로 배치한 상하대각 구조로서 상하대향 구조에 비해 긴 방전 경로와 넓은 전극 면적으로 인한 플라즈마의 부피를 증가시켜 효율을 상승시키고자 하는 구조이다.

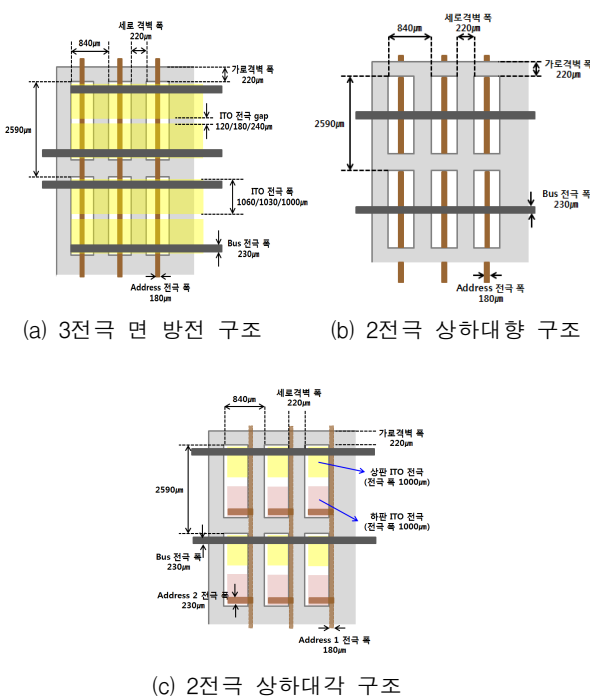


그림 2 제시된 구조의 개략도
Fig. 2 Schematic diagram of the suggest structures

실험에 사용된 test panel의 사양은 표 1과 같다. 본 실험에서는 Xe 30%의 working gas를 사용하였고, test panel 내 gas 압력은 400Torr를 사용하였다. 그리고 구동전원은 구형파 펄스를 사용하였으며 duty ratio는 25%이며, 10kHz

의 구동주파수를 이용하였다. Test panel의 방전 특성 변화를 분석하기 위해 방전 개시전압, 방전 유지전압, static margin, 방전전류 파형, 소비전력, 휘도 및 효율을 측정하였고, 상세한 방전특성 분석을 위해 ICCD(Intensified Charge Coupled Device)를 이용하여 IR image를 촬영하였다.

표 1 테스트 패널의 사양
Table 1 The specification of test panel

Working gas : (Xe 8%) + Ne (base), 400Torr				
Driving frequency 10KHz				
		3전극 면 방전 구조	2전극 구조	
			상하 대향	상하 대각
상판	전극 간격	120µm, 180µm, 240µm	500µm	500µm
	유전체 두께	25 µm		
	MgO 보호막 두께	5000Å		
하판	유전체 두께	25 µm		
	격벽 높이	500 µm		
	형광체 두께	20~30 µm		

그림 3은 완성된 패널의 전기-광학적 특성을 분석하기 위한 실험장치의 구성도이다. 실험 장치는 크게 신호발생부분(Time98), 파워서플라이, 구동회로부분 그리고 오실로스코프(LeCroy, LT224)로 구성되어 있다. 본 실험에서 전압과 전류를 측정하기 위해 오실로스코프를 사용하였고, 휘도측정기(BM-7)는 휘도를 측정하기 위해 사용하였다. 실험 시 휘도 측정과 전류 측정을 동시에 함으로써 각 조건에서의 소비전력 및 발광효율을 다음과 같이 구하였다.

$$\text{소비전력}[W] = \frac{1}{T} \int_0^T i(t)v(t)dt \quad (1)$$

$$\text{발광효율}[lm/w] = \frac{\pi \times \text{휘도}[cd/m^2] \times \text{면적}[m^2]}{\text{소비전력}[W]} \quad (2)$$

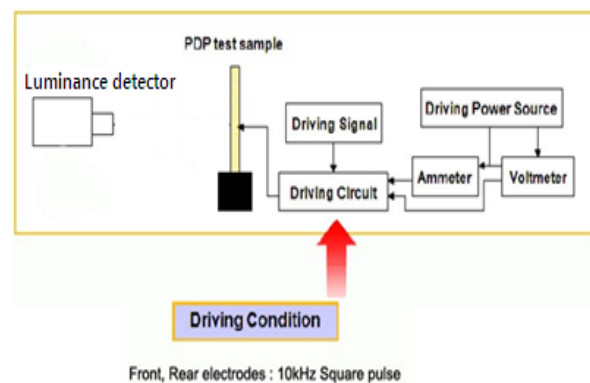


그림 3 실험 장치 구성도
Fig. 3 Schematic diagram of the experimental system

3. 실험결과 및 고찰

3.1 3전극 면 방전 구조의 전기 광학적 특성 분석

그림 5는 본 연구에 사용되었던 기본구조의 전기 광학적 특성을 보여준다. 그림 (a)에서 전극 간격이 늘어남에 따라 방전전압이 상승하게 되는 것을 보여주는데 이것은 전극 간격이 멀어질수록 전기장의 세기가 감소하여 플라즈마를 발생시키기 위한 전압이 상승하기 때문이다. 그림 (b)는 소비전력 특성을 보여주고 있는데 전극 간격이 멀어질수록 구동 전압이 높아지므로 소비전력은 높아지지만 동일 전압에서는 거의 동등한 소비전력을 나타내었다. 그림 (c)는 휘도특성을 보여준다. 이 때, 전극 간격이 멀어질수록 휘도가 증가하는 경향을 보이게 되는데 이것은 전극의 간격이 멀어질수록 한 주기 동안 이온이나 전자들의 이동 경로가 길어짐에 따라 충돌 횟수가 많아지게 되고 따라서 여기 종을 만들 확률이 높아지기 때문이다. 그림 (d)는 전극 갭에 따른 효율 특성을 보여준다. 전극 갭이 멀어질수록 동일 전압에서 효율이 상승하게 되는데 이것은 앞서 언급한 바와 같이 전극 간격이 멀어지게 되면 방전 공간이 약한 전기장의 긴 방전 경로를 갖게 되고 전자나 이온이 반대 극성의 전압이 인가된 전극에 도달할 때 까지 Xe원자나 분자와 충돌하여 UV의 여기원이 되는 여기 종을 만들 확률이 높으므로 전류 량 대비 UV 발생 효율이 높기 때문이다.

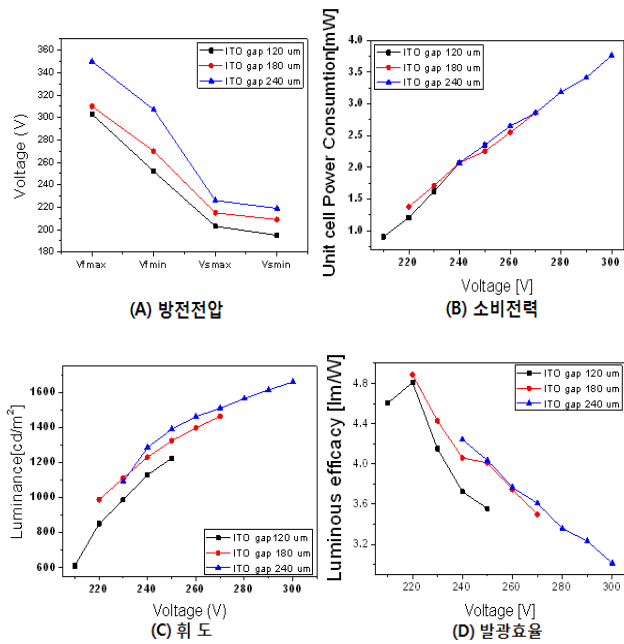


그림 5 3전극 면 방전 구조의 전기-광학적 특성
Fig. 5 Electro-optical characteristics of surface structure

그림 6은 상하 대향 및 상하 대각 방전의 ICCD에서의 IR emission을 보여주고 있다. 3가지 구조 모두 약 200ns의 비슷한 방전 유지 시간을 가졌으며 플라즈마의 부피가 커져 wall에서의 플라즈마 확산 loss가 크게 일어남을 볼 수 있었다.

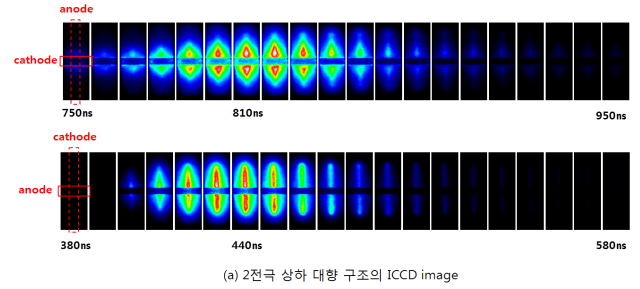


그림 6 3전극 면 방전 구조의 ICCD image
Fig. 6 ICCD image of surface structure

3.2 2전극 상하대향 및 상하대각 구조의 전기 광학적 특성 분석

그림 7은 2전극 상하대향 및 상하대각 전극 구조의 전기 광학적 특성을 보여준다. 그림 (a)는 방전 전압을 나타낸다. 상하 대향 구조에 비해 상하 대각 구조의 전극 간격이 멀어짐에 따른 방전 전압 상승이 예상 되었으나 상하 대향 구조 대비 상하 대각 구조의 넓은 전극 면적으로 인한 wall charge 가 증가하여 두 구조의 방전 개시 및 유지 전압에서 거의 동등한 결과를 보임을 알 수 있다. 그림 (b)는 소비전력에 관한 그림이다. 상하 대각 구조가 상하 대향 구조에 비해 소비전력이 높은 경향을 보였는데 이는 상하 대각 구조의 ITO 전극 면적의 증가로 인해 capacitance가 증가하고 첨두 전류치가 증가하였기 때문이다. 그림 (c)는 휘도특성을 보여준다. 상하 대향 구조에 비해 상하 대각 구조의 휘도 특성이 동일 전압 300V에서 비교해 보았을 경우 약 43%가량 증가함을 볼 수 있는데 이는 상하 대향 구조에 의한 개구율 감소로 인해 휘도가 저하되고 또한 상대적으로 상하 대각 구조의 넓은 전극 면적으로 인한 플라즈마의 부피가 증가하여 Xe 여기종의 밀도가 상승하였기 때문이다. 그림 (d)는 발광 효율에 관한 그림이다. 동일전압 300 V에서 상하 대각 구조가 상하 대향 구조에 23% 가량 효율이

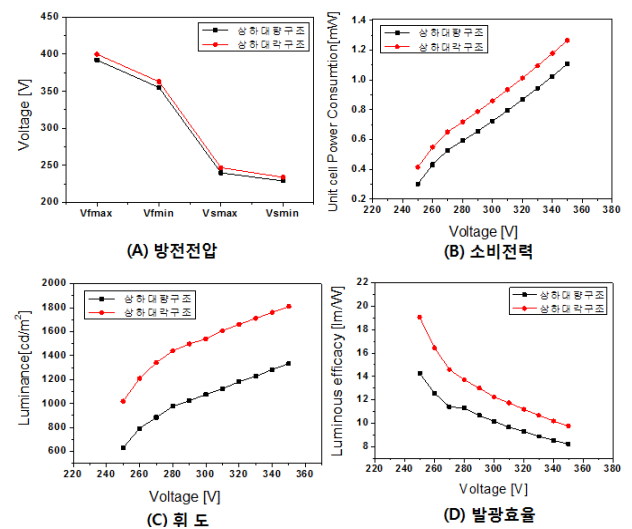


그림 7 상하 대향 및 상하 대각 구조의 전기-광학적 특성
Fig. 7 Electro-optical characteristics of facing and diagonal structure

증가 하였는데 이 또한 상하 대각 구조의 넓은 전극 면적으로 인해 상대적으로 긴 방전 경로를 가짐으로써 Xe 여기종의 여기효율을 증가시켰기 때문이다.

그림 8은 상하 대향 및 상하 대각 방전의 ICCD에서의 IR emission을 보여주고 있다. 그림 (a)는 상하 대향 구조의 ICCD image를 나타낸 것으로 상판 전극이 cathode 조건일 경우가 하판 전극 cathode 조건일 경우보다 방전 개시 시점이 약 20ns 빠르고 플라즈마의 intensity가 높게 형성됨을 확인 할 수 있다. 이는 상판에 도포된 MgO 보호막층의 2차 전자 방출에 의해 플라즈마가 빠르게 발생하고 밀도 또한 증가했기 때문이라 볼 수 있다. 하판이 cathode 조건일 경우 상판 cathode 조건에 비해 플라즈마가 길게 형성되는 것을 볼 수 있는데 이는 하판 전극의 영향으로 인해 상판에서 시작한 방전이 하판의 긴 전극을 따라 확산하기 때문이다. 그림 (b)는 상하 대각 구조의 ICCD image를 나타낸 것으로 역시 상판 cathode 조건일 경우 플라즈마의 intensity가 높은 것을 확인 할 수 있었다. 상판 cathode 조건일 경우 높은 플라즈마 intensity로 인해 상대편 전극의 끝까지 플라즈마가 확산이 되지만 하판 cathode 조건일 경우 전극의 gap 부분에서 방전이 소멸되는 것을 확인 할 수 있었다. 상하 대향 및 상하 대각 두 가지 구조 모두 3전극 면 방전에 비해 상대적으로 wall로 가는 플라즈마의 확산 손실이 줄어들어 효율이 우수한 경향을 보임을 알 수 있었다.

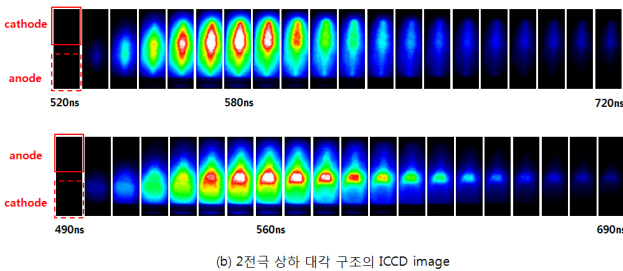


그림 8 상하 대향 및 상하 대각 구조의 ICCD image
Fig. 8 ICCD image of facing and diagonal structure

4. 결 론

본 연구에서는 기존 미소방전 cell을 가진 AC PDP의 문제점으로 지적되고 있는 낮은 효율 문제를 개선하고자 옥외용 대형 PDP 시장에 적용 가능한 macro cell 구조에 long gap 고 효율화 개념을 취하여 기존 3전극 면 방전 구조 및 2전극 대향 방전 구조에 대한 특성을 연구하였다. 실험 결과 3전극 면 방전 구조의 경우 기존 FHD급 면 방전 구조 효율에 비해 200% 이상 향상된 4 [lm/w]이상의 결과를 얻었으나 long gap으로 인한 방전 전압 상승 및 하전 입자의 wall loss로 인해 cell의 크기가 증가하여도 효율 향상에 한계가 있음을 알 수 있었다. 이에 따라 면 방전 구조 대비 전극 간격이 2배 이상 되는 500um의 long gap을 취하면서도 직선형의 방전 경로를 가져 방전전압의 상승이 상대적으로 낮은 2전극 상하 대향 구조에 대한 실험을 진행하였다. 실험 결과 직선형의 긴 방전 경로를 가져감으로써 macro

cell 내부 방전 공간의 활용이 효율적이며 wall에서의 플라즈마 확산 손실이 줄어들었고 기존 macro cell 면 방전 구조 대비 300% 이상의 고효율을 나타내었다. 또한 ITO전극을 사용한 2전극 상하 대각 구조의 경우 250V에서 최대 19[lm/w]의 고효율을 나타내었는데 이는 방전이 전극 gap쪽에서 발생하여 그 위치에 벽 전하로 인해 방전 경로상의 전기장이 약해지면서 방전 경로를 길게 가져가기 때문에 상하 대향 구조에 비해 약 23%의 효율이 증가 하였다. 고효율을 위한 여러 가지 구조의 실험 결과 3전극 면 방전 구조의 경우 같은 평면상의 유전체 내부에 전극이 존재하게 되므로 유전체 내부에서 전기장의 손실이 커지고 따라서 방전전압의 상승폭이 커 long gap 고효율 구조에 적합하지 못하지만 2전극 상하 대향 구조의 경우 long gap을 취하더라도 낮은 전압에서 구동이 가능하며 방전 공간의 효율적 활용이 가능하여 고효율에 적합한 구조라 할 수 있다.

감사의 글

이 논문은 부산대학교 자유 과제 학술연구비(2년)에 의해 이루어진 연구로써 관계부처에 감사드립니다.

참 고 문 헌

- [1] J. W. Ok at el, IMID'08 Digest, pp65-68(2008)
- [2] D.W. Kim at el, Korea-Japan Joint Symposium on electrical Discharge and High Voltage Engineering, 16p-27(2007)
- [3] M. Yoshinari at el, SID 14/8(2006)
- [4] L.F. Weber, SID. Vol. 16, no. 12, p. 16-20(2000)
- [5] T.Kuria, H.Murakami, SID'00 Digest, pp70-73 (2000)
- [6] H. W. Nam at el, IMID'09 Digest, pp721-724(2009)
- [7] H. M. Cho at el, Korea-Japan Joint Symposium on electrical Discharge and High Voltage Engineering, pp138-141, 2009
- [8] J. P. Boeuf, "Plasma display panel: physics, recent development and key issues", J. Phys. D: Appl. Phys 36, R53-R69, 2003.
- [9] T. shinoda, "High Level Gray Scale for AC Plasma Display Panels Using Address-Display Period Separated Sub-Field Method", Trans. Of IECE no. 3, pp. 349-355, 1998
- [10] Display System Division / LED Program Material & Packging Group / ASTRI "Public Information Display (PID) System" Nov. 28, 2008. Retrieved from <http://www.pshk.org.hk/Activity%20DOC/2008/Display%20Technologies/04peng18112008.pdf>

저 자 소 개



김민태 (金民泰)

1984년 8월 18일생. 2004년 동아대 공대 전자공학과 졸업, 현재 부산대 대학원 전자전기공학과 석사과정

Tel : 051-510-2746

Fax : 051-510-1498

E-Mail : kmtzzang@nate.com



허준 (許濬)

1985년 3월 28일생. 2010년 경성대 공대 전기전자공학과 졸업, 2012년 부산대 대학원 전자전기공학과 졸업(석사)

Tel : 051-510-2746

Fax : 051-510-1498

E-Mail : buddy85@pusan.ac.kr



김윤기 (金允基)

1978년 2월 18일생. 2000년 부산대 공대 전기공학과 졸업, 2002년 동 대학원 전기공학과 졸업(석사) 현재 동 대학원 전자전기공학과 박사과정

Tel : 051-510-1544

Fax : 051-510-1498

E-Mail : yungi@pusan.ac.kr



김동현 (金東鉉)

1961년 1월 9일생. 1984년 부산대 공대 전기공학과 졸업. 1998년 동 대학원 전기공학과 졸업(석사), 2001년 동 대학원 전기공학과 졸업(공학박). 현재 부산대 PDP 연구소연구원

Tel : 051-510-1544

Fax : 051-510-1498

E-Mail : dhkim11@pusan.ac.kr



이해준 (李海準)

1972년 2월 25일생. 1994년 서울대 공대 원자핵 공학과 졸업. 1996년 포항공대 대학원물리학과 졸업(석사), 1998년 포항공대 대학원 물리학과졸업(이박). 현재 부산대 공대 전자전기공학부 부교수

Tel : 051-510-3516

Fax : 051-513-0212

E-Mail : haejune@pusan.ac.kr



이호준 (李晔駿)

1966년 10월 14일생. 1989년 서울대공대 전기공학과 졸업. 1991년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학부 졸업(공학박). 현 부산대 공대 전자전기공학부 교수

Tel : 051-510-2301

Fax : 051-513-0212

E-Mail : hedo@pusan.ac.kr