문턱전압이하 영역에서 이중게이트 MOSFET의 스켈링 이론과 단채널효과의 관계

정학기*

Relation of Short Channel Effect and Scaling Theory for Double Gate MOSFET in Subthreshold Region

Hakkee Jung*

요 약

본 연구에서는 문턱전압이하 영역에서 이중게이트 MOSFET에서 스켈링 이론이 단채널효과에 미치는 영향을 관찰하였다. 기존 MOSFET의 경우 출력특성을 일정하게 유지하기 위하여 스켈링 이론을 적용하여 전류 및 스위칭 주파수를 해석하였다. 이중게이트 MOSFET에서 단채널효과에 대한 스켈링 이론의 적용 결과를 분석하기 위하여 문턱전압, 드레인유기장벽감소 및 문턱전압이하 스윙 등을 스켈링 인자에 따라 관찰하였다. 이를 위하여 이미 검증된 포아송방정식의 해석학적 전위분포를 이용하였다. 분석결과 단채널효과 중 문턱전압이 스켈링 인자에 가장 큰 영향을 받는다는 것을 관찰하였다. 특히 채널길이에 스켈링 이론을 적용할 때 가중치를 이용한 변형된 스켈링 이론을 적용함으로써 이중게이트 MOSFET에 가장 타당한 스켈링 이론에 대하여 설명하였다.

ABSTRACT

This paper has presented the influence of scaling theory on short channel effects of double gate(DG) MOSFET in subthreshold region. In the case of conventional MOSFET, to preserve constantly output characteristics,current and switching frequency have been analyzed based on scaling theory. To analyze the results of application of scaling theory for short channel effects of DGMOSFET, the changes of threshold voltage, drain induced barrier height and subthreshold swing have been observed according to scaling factor. The analytical potential distribution of Poisson equation already verified has been used. As a result, it has been observed that threshold voltage among short channel effects is grealty changed according to scaling factor. The best scaling theory for DGMOSFET has been explained as using modified scaling theory, applying weighting factor reflected the influence of two gates when scaling theory has been applied for channel length.

키워드

DGMOSFET, 스켈링 이론, 문턱전압, 드레인유기장벽감소, 문턱전압이하 스윙, 단채널효과

Keyword

DGMOSFET, scaling theory, threshold voltage, drain induced barrier lowering, subthreshold swing, short channel effect

* 종신회원 : 군산대학교(교신저자,hkjung@kunsan.ac.kr)

접수일자 : 2012. 03. 02
심사완료일자 : 2012. 03. 21

Open Access http://dx.doi.org/10.6109/jkiice.2012.16.7.1463

ⓒThis is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License(http://creativecommons.org/li-censes/by-nc/3.0/) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

Ⅰ. 서 론

최근 모바일기기의 보급 활성화에 부응하면서 집적회로의 기능 및 응용범위가 확대되고 있다. 모바일 기기의 가장 큰 장점은 휴대성이다. 이에 집적회로의 크기 감소는 필연적인 사항이 되었다. 메모리소자 뿐만이 아니라 모바일 CPU에서도 트랜지스터 크기감소는 생산성 향상과 가격경쟁력 제고에 근본이 된다. 또한 동일한 면적에 방대한 수의 트랜지스터를 집적시키기 위하여 집적기술 개발과 더블어 트랜지스터의 개별소자 크기의 감소에 대한 연구가 활발히 진행 중이다.그러나 트랜지스터의 크기는 단순히 설계시 크기를 감소시키는 문제가 아니며 이로 인해 발생하는 수많은 기생효과를 분석하고 해결해야만 가능할 것이다.

트랜지스터의 크기가 작아져도 전기적 출력특성을 일정하게 유지하기 위하여 스켈링 이론이 적용되어야 한다. 스켈링 이론에 의하면 채널길이와 폭 그리고 게이트산화막 두께 등 채널크기와 관계된 파라미터를 스켈링 인자 S배로 감소시켰을 때 도핑농도는 S^2 배로 증가시켜야만 드레인전류, 입력커패시턴스, 스위칭주파수 등 전기적 출력특성이 스켈링 인자 S와 관계된다는 이론이다[1]. 이러한 스켈링 이론은 기존에 유도된 각 출력특성의 수식에서 기인된 것이다. 출력 특성에 대한 수식뿐만이 아니라 문턱전압이하의 기생현상에도 채널크기 및 채널도핑농도에 대한 값이 영향을 미친다. 이는 문턱전압이하 특성 역시 채널크기 및 채널도핑농도 등에 매우 큰 영향을 받으며 변화한다는 것을 나타낸다. 트랜지스터의 크기가 감소할수록 단채널효과라 불리우는 기생현상은 더욱 심화될 것이다.

단채널효과 중에 채널길이에 따라 문턱전압이 이동하는 현상, 문턱전압이하 스윙(Subthreshold Swing)의 저하 현상 그리고 드레인전압이 소스 단의 전위장벽에 영향을 미치는 드레인유기장벽감소 현상(Drain Induced Barrier Lowering ; DIBL) 등이 매우 중요한 기생현상이라 할 수 있다[2]. 이러한 단채널효과 역시 채널크기 및 채널도핑의 함수이므로 스켈링 이론에 의한 영향을 받는다.

단채널 효과는 채널크기가 감소하면서 발생하는 기생현상으로써 결국 감소시켜야만 한다. 기존의 CMOSFET의 경우 채널크기 감소에 따른 단채널 효과는 매우 심각하게 나타나고 있어 새로운 구조의 트랜지스터 개발이 절실해 지고 있다. 이 중 연구가 활발히 진행되고 있는 소자로는 구조를 개선하여 게이트의 갯수를 증가시키는 다중게이트 MOSFET가 있다. 2개 이상의 게이트를 갖도록 트랜지스터를 설계함으로써 동일한 크기의 CMOSFET보다 우수한 전류제어 능력을 갖게 되므로 채널의 크기가 상대적으로 감소하는 효과를 나타낼 수 있다. 다중게이트 구조 중에 상하에 2개의 게이트를 가진 이중게이트(Double Gate; DG) MOSFET소자[3]는 제작이 용이하며 가장 간단한 소자로 수많은 반도체 제조사에서 차세대 트랜지스터소자로 개발 중에 있다[4]. DGMOSFET에 대한 연구는 포아송방정식의 해석학적 해를 이용하여 문턱전압이하 특성을 해석하고 단채널 효과를 분석하는데 집중되고 있다[5]. 본 연구에서는 가장 기본이 되는 이중게이트 MOSFET소자를 이용하여 해석할 것이다.

본 연구에서는 DGMOSFET의 단채널 효과 중 문턱전압이동, 드레인유기장벽감소, 문턱전압이하스윙을 채널길이에 따라 스켈링 이론을 적용하여 분석, 고찰할 것이다. 이 때 이미 타당성이 입증된 Tiwari의 해석학적 전위분포 모델[6]을 이용할 것이며 특히 가우스함수의 파라미터인 이온주입범위 및 분포편차의 스켈링 이론 적용에 대해서도 고찰할 것이다. 또한 게이트가 두 개이므로 채널길이에 대하여 스켈링 인자 S에 가중치(weighting factor)를 적용하는 변형된 스켈링 이론을 DGMOSFET에 적용하므로써 단채널 효과에 대하여 최적의 스켈링 이론을 유도하도록 분석하였다.

2장에서는 Tiwari의 문턱전압 모델 및 스켈링 이론에 대하여 설명할 것이며 3장에서 스켈링 이론을 적용하였을 때 문턱전압의 변화, 드레인유기장벽감소 현상 및 문턱전압이하 스윙의 변화를 채널길이에 따라 분석할 것이다. 4장에서 결론 및 향후 개발방향을 제시할 것이다.

Ⅱ. 단채널 효과와 스켈링 이론

그림 1은 상하단에 각각 게이트를 제작하여 두 개의 게이트를 갖도록 만든 DGMOSFET의 개략도이다.

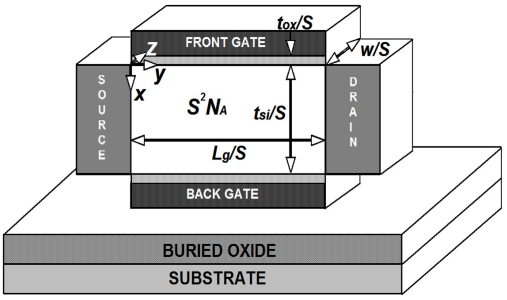


그림 1. DGMOSFET의 개략도
Fig. 1 Schematic view of DGMOSFET

채널 폭방향 즉, z 방향에 대한 전위분포변화는 거의 없으므로[7] 다음과 같은 포아송방정식을 이용하여 x, y방향에 대해서만 전위분포를 구한다.

$$\frac{\partial^2\phi}{\partial x^2}+\frac{\partial^2\phi}{\partial y^2}=\frac{qn(x)}{\epsilon_{si}} \tag{1}$$

$$n(x)=N_p\exp\left(-\left\{\frac{x-R_p}{\sqrt{2}\,\sigma_p}\right\}^2\right) \tag{2}$$

여기서 N_p는 이온주입시 도즈량에 의하여 결정되는 최대 도핑분포값이며 R_p와 σ_p는 각각 이온주입의 범위 및 분포편차를 나타낸다. 식 (1)과 (2)를 풀기 위하여 Tiwari 등의 전개방법을 이용하면 전위분포 $\phi(\eta,y)$를 구할 수 있다. η는 매개변수로써 $\eta=(x-R_p)/\sqrt{2}\,\sigma_p$ 이다. 이 전위분포를 이용하여 문턱전압이하 스윙을 구하면 다음과 같다.

$$\begin{aligned} SS&=\frac{\partial V_G}{\partial \log I_D}=\frac{kT}{q}ln10\left(\frac{\partial\phi(\eta,y_{\min})}{\partial V_G}\right)^{-1}\\ &=\frac{kT}{q}ln10\left(1+\Gamma\left(\frac{d\phi_{smin}}{dV_G}-1\right)\right)^{-1}\\ &=\frac{kT}{q}ln10\left(1+\Gamma\left(\frac{2HKV_G-(HP+KN)}{\sqrt{FG}}\right)\right)^{-1}\\ \Gamma&=\frac{E-D\eta+\eta erf(\eta)+exp(-\eta^2)/\sqrt{\pi}}{E-D\eta+Berf(B)+exp(-B^2)/\sqrt{\pi}} \end{aligned} \tag{3}$$

여기서 ϕ_{smin}는 표면전위의 최소값이며 $y_{\min}$은 y방향의 전위분포가 최소값을 갖는 y값이다. 또한 V_G는 게이트 인가전압이며 $B, D, E, H, K, F, G, N, P$등은 참고문헌[8]에 표시되어 있다.

표면전위의 최소값을 이용하면 문턱전압의 정의에 의하여 문턱전압을 유도할 수 있다. 즉, 표면전위의 최소값이 페르미전위 ϕ_f의 2배가 될 때 게이트전압을 구하여 문턱전압으로 정한다. 정의를 이용하여 구한 문턱전압은 다음과 같다.

$$V_{th}=\frac{R-\{R^2-4(4HK-1)\times(4NP-Q^2)\}^{1/2}}{8HK-2} \tag{4}$$

$$Q=V_{fb}+2\phi_f+\lambda^2 qN_p\exp(-B^2)/\epsilon_{si}$$

$$\begin{aligned} R=2Q-4HK[&(M-V_D/(exp(L_g/\lambda)-1))+\\ &(M-V_D/(exp(-L_g/\lambda)-1))] \end{aligned}$$

여기서 M, λ 는 참고문헌[8]에 표시되어 있다. 식(4)에서 V_{fb}는 평탄전압, ϕ_f는 페르미전위, ϵ_{Si}는 실리콘의 유전율, V_D는 드레인 전압이다.

문턱전압을 이용하면 드레인유기장벽감소 현상을 계산할 수 있다. 즉 드레인유기장벽감소 현상은 정의에 의하여 다음과 같이 표현된다.

$$DIBL=V_{th}(V_D=0\,V)-V_{th}(V_D=1\,V) \tag{5}$$

일반적인 스켈링 이론에 따라 전기적 출력특성을 유지하기 위하여 채널길이, 채널두께, 게이트산화막두께, 채널폭 등을 스켈링 인자 S배 만큼 감소시켰을 때 채널 도핑농도는 S^2배만큼 증가시켜야 한다. 본 연구에서는 단채널효과와 관련된 식 (3), 식 (4) 그리고 식 (5)를 스켈링 인자의 변화에 따라 관찰하고자 한다. 특히 DGMOSFET의 경우 게이트단자가 2개 존재하므로 상기에서 언급한 스켈링 이론의 타당성 여부를 고찰해야만 한다. 그러므로 본 연구에서는 스켈링 이론의 타당성 여부를 문턱전압이하 스윙, 문턱전압의 변화 그리고 드레인유기장벽감소 등을 이용하여 고찰할 것이다. 또한 이온주입범위 및 분포편차의 스켈링에 대해서도 고찰할 것이다.

Ⅲ. 스켈링이론에 따른 단채널 효과의 변화

먼저 이온주입범위 및 분포편차를 스켈링 인자에 따라 스켈링하였을 때와 하지않았을 때 문턱전압이하 스윙의 변화를 그림 2에 도시하였다.

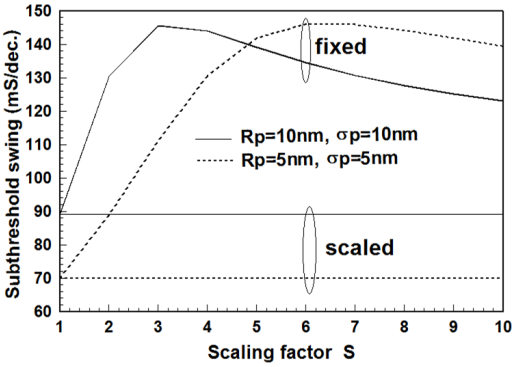


그림 2. 이온주입범위 및 분포편차의 스켈링 유무에 따른 문턱전압이하 스윙의 변화
Fig. 2 Subthreshold swings deviation for existence of scaling for projected range and standard projected deviation

이온주입범위 및 분포편차를 고정시켰을 경우 문턱전압이하 스윙값이 크게 변화하는 것을 알 수 있다. 그러나 이온주입범위 및 분포편차를 스켈링 인자에 따라 R_p/S와 σ_p/S로 스켈링하였을 경우 문턱전압이하 스윙은 거의 일정하게 유지되고 있었다.

그러므로 이온주입범위 및 분포편차도 동일하게 스켈링하여야 할 것이다. 문턱전압이하 스윙이 일정한 값을 유지하는 이유를 살펴보기 위하여 식 (3)을 고찰해 보면 B, D, E, H, K, F, G, N, P등이 스켈링 인자에 영향을 받지 않으며 Γ또한 분모, 분자의 스켈링 효과가 상쇄되는 것을 알 수 있다.

식 (4)를 고찰해 보면 H,K,M,λ,N,P 등은 역시 스켈링 인자와 관계없이 일정하며 단지 채널도핑농도의 스켈링에 의하여 변화되는 페르미전위만이 스켈링에 관계되어 있다는 것을 알 수 있다. 이러한 효과를 관찰하기 위하여 그림 3에 문턱전압의 변화를 스켈링 인자에 따라 도시하였다.

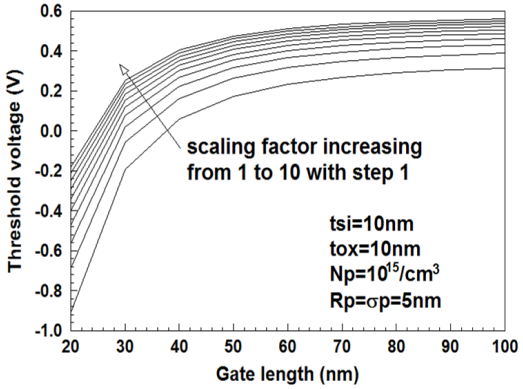


그림 3. 스켈링 인자를 파라미터로 도시한 문턱전압의 채널길이에 따른 변화
Fig. 3 The change of threshold voltage for channel length with parameters of scaling factor

그림에서 알 수 있듯이 스켈링 인자가 증가하면 채널도핑이 증가하여 문턱전압이 증가하는 것을 알 수 있다. 이는 대부분 페르미전위의 증가에 기인한다. 스켈링에 의한 문턱전압의 변화정도는 채널길이가 증가할수록 줄어드는 것을 관찰 할 수 있다. 또한 스켈링 여부에 관계없이 단채널효과인 문턱전압이동 현상은 발생하나 스켈링 인자가 커지면 문턱전압이동 정도가 감소한다는 것을 관찰 할 수 있다.

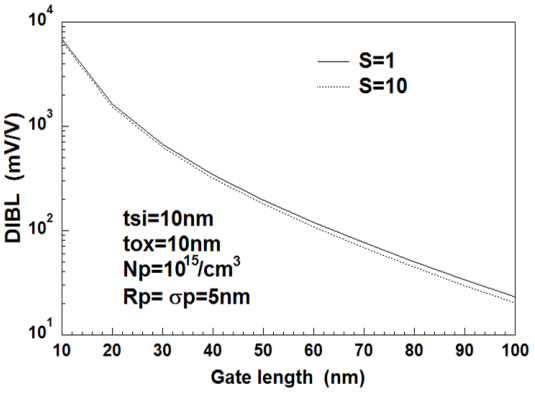


그림 4. 스켈링 인자를 파라미터로 도시한 드레인유기장벽감소 현상의 채널길이에 따른 변화
Fig. 4 The change of drain induced barrier lowering for channel length with parameters of scaling factor

드레인 전압의 증가가 문턱전압의 변화에 미치는 영향을 관찰하기 위하여 드레인유기장벽감소 현상을 스켈링 인자가 1과 10일 때 그림 4에 도시하였다. 그림에서 알 수 있듯이 스켈링 인자는 드레인유기장벽감소 현상에는 거의 영향을 미치지 못한다는 것을 알 수 있다.

그림 4에서 스켈링 인자가 10까지 증가해도 드레인유기장벽감소 현상은 채널길이에 관계없이 약간 감소하나 $S=1$일 때와 거의 동일하게 유지되고 있다는 것을 알 수 있다. 이는 단지 문턱전압의 드레인 전압에 의한 변화는 스켈링에 의하여 나타나지 않는다는 것을 알 수 있다. 그러나 단채널효과 즉, 채널길이가 감소할 때 드레인유기장벽감소 현상이 증가하는 효과는 스켈링에 관계없이 나타나는 것을 관찰할 수 있다.

이중게이트 MOSFET의 경우 게이트가 두 개이므로 게이트단자에 의한 전류제어 능력도 약 두배로 증가한다. 그러므로 채널길이방향으로 스켈링 인자에 가중치를 두어 단채널효과를 고찰하였다.

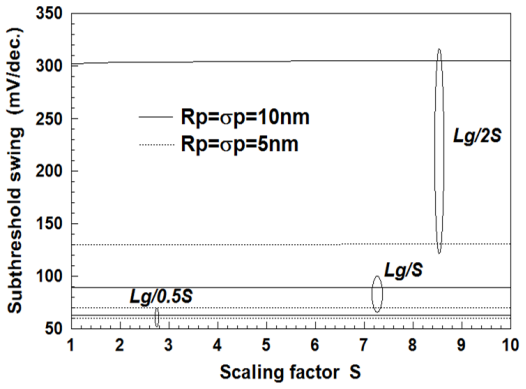


그림 5. 채널길이의 스켈링 인자에 가중치를 첨가할 때 문턱전압이하 스윙의 변화
Fig. 5 The change of subthreshold swing for scaling factor of channel length with weighting factor

그림 5에 가중치가 0.5일 때와 2일 때 문턱전압이하 스윙의 변화를 도시하였다. 가중치가 0.5일 때 문턱전압이하 스윙이 매우 감소하여 이상적인 값 즉, 60 mV/dec에 거의 접근하고 있다는 것을 알 수 있다. 그러나 가중치 가 증가할수록 문턱전압이하 스윙값은 증가하여 큰 단채널효과를 나타내고 있다.

가중치가0.5로 주어진 경우, 채널길이에만 가중치를 적용하였으므로 채널두께 및 게이트산화막 두께에 비하여 상대적으로 채널길이가 큰 경우이며 반대로 가중치가 2일 때는 채널길이가 상대적으로 작을 경우이다. 그러므로 가중치가 채널길이에 1이하로 주어질 경우 문턱전압이하 스윙저하현상이 단채널일 경우 현저히 감소하는 장점을 나타내고 있다. 이온주입범위 및 분포편차의 변화에 대하여 고찰해보면 이온주입범위 및 분포편차가 5nm로 작을 때 문턱전압이하 스윙은 감소하고 있다. 또한 가중치가 0.5로 작아지면 이온주입범위 및 분포편차값이 5nm일 때와 10nm일 때 거의 동일하게 유지되고 있으나 가중치가 증가할수록 이온주입범위 및 분포편차값에 큰 영향을 받아 문턱전압이하 스윙값도 크게 변화한다는 것을 관찰할 수 있다. 즉, 가중치가 2일 때는 이온주입범위 및 분포편차값을 작게 유지하여 문턱전압이하 스윙값을 감소시켜야만한다는 것을 알 수 있다. 그러나 가중치의 여부와 관계없이 스켈링 인자에 따라 문턱전압이하 스윙값은 일정하게 유지되고 있다.

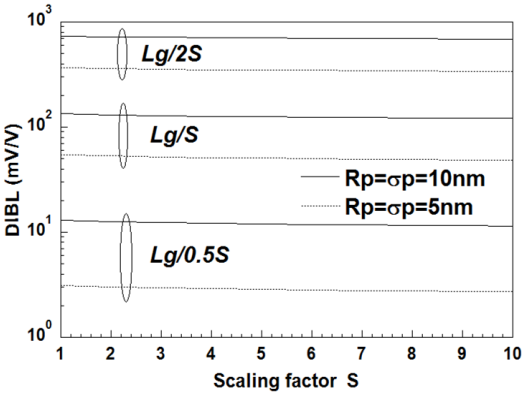


그림 6. 스켈링 인자에 가중치를 첨가할 때 드레인유기장벽감소 현상의 변화
Fig. 6 The change of drain induced barrier lowering for scaling factor of channel length with weighting factor

가중치여부에 따른 드레인유기장벽감소 현상의 변화를 관찰하기 위하여 그림 6에 채널길이 방향으로 가중치 0.5와 2를 주었을 때 드레인유기장벽감소의 변화를 도시하였다. 가중치가 감소할수록 드레인유기장벽감소

현상이 감소하는 것으로 나타났다. 또한 스켈링 인자와 무관하게 값은 일정하게 유지되고 있었다. 이온주입범위 및 분포편차의 크기에 따라 드레인유기장벽감소 값이 변화하며 이온주입범위 및 분포편차가 10nm에서 5nm로 감소하면 드레인유기장벽감소 값도 감소하는 것을 알 수 있다. 감소정도는 가중치가 감소할수록 커지므로 드레인유기장벽감소 값을 줄이기 위하여 가능하면 가중치를 작게 하고 이온주입범위 및 분포편차값을 작게 하여야 한다는 것을 알 수 있다. 그림 5와 비교해 보면 가중치가 0.5로 작아질 때 문턱전압이하 스윙 및 드레인유기장벽감소 현상이 줄어들어 단채널효과를 감소시킬 수 있다고 사료된다.

Ⅳ. 결 론

본 연구에서는 이중게이트 MOSFET에서 스켈링 이론이 단채널효과에 미치는 영향을 관찰하였다. 이중게이트 MOSFET에서 단채널효과에 대한 스켈링 이론의 적용 결과를 분석하기 위하여 문턱전압, 드레인유기장벽감소 현상 및 문턱전압이하 스윙의 변화 등을 스켈링 인자에 따라 관찰하였다. 이온주입범위 및 분포편차를 스켈링 인자에 따라 R_p/S와 σ_p/S로 스켈링하였을 경우 문턱전압이하 스윙은 거의 일정하게 유지되고 있었다. 그러므로 이온주입범위 및 분포편차도 동일하게 스켈링하여야 할 것이다. 스켈링 인자가 증가하면 채널도핑이 증가하여 페르미전위의 증가에 의한 문턱전압 증가현상을 나타내고 있었다. 또한 스켈링 여부에 관계없이 문턱전압이동 현상은 발생하나 스켈링 인자가 커지면 문턱전압이동 정도가 감소한다는 것을 관찰할 수 있었다. 그러나 스켈링 인자는 드레인유기장벽감소 현상에는 거의 영향을 미치지 못한다는 것을 알 수 있다. 스켈링 인자의 가중치 적용에 대한 분석결과, 가중치가 0.5로 주어진 경우 문턱전압이하 스윙 및 드레인유기장벽감소 현상은 작아지는 것을 알 수 있었다. 또한 이온주입범위 및 분포편차가 작아지면 문턱전압이하 스윙 및 드레인유기장벽감소 현상이 감소하여 단채널효과를 감소시킬 수 있었다. 이상의 결과는 이중게이트 MOSFET의 스켈링 이론에 대한 기초자료로 사용될 수 있으리라 사료된다.

참고문헌

[1] S.Dimitrijeve, Principles of Semiconductor Devices, Oxford press, 2012.

[2] Z.Ding, G.Hu, H.Gu, R.Liu, L.Wang and T.Ting,"An Analytical Model for the Subthreshold Swing of Double-Gate MOSFETs:," IWJT-2010, May 2010.

[3] A.Sahoo, P.K.Thakur and S.Mahapatra,"A Computationally Efficient Generalized Poisson Solution for Independent Double-Gate Transistors," IEEE Trans. on Electron Devices, vol.57, no.3, pp.632-636, 2010.

[4] B.Giraud, A.Amara and O.Thomas,"An Innovative 6T Hybrid SRAM Cell in Sub-32nm Double-Gate MOS Technology," 2010 5th IEEE Int'l Symposium on Electronic Design, Test & Application, pp.241-244, 2010.

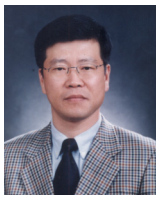
[5] S.H.Oh, D.Monroe and J.M. Hergenrother, "Analytic Description of Short-Channel Effects in Fully-Depleted Double-Gate and Cylindrical, Surrounding-Gate MOSFETs," IEEE Electron Device Letters, Vol.21, No.9, pp.445-447, 2000.

[6] P.K. Tiwari, S. Kumar, S. Mittal, V. Srivastava, U. Pandey and S. Jit, "A 2D Analytical Model of the Channel Potential and Threshold Voltage of Double-Gate(DG) MOSFETs with Vertical Gaussian Doping Profile," IMPACT-2009, pp.52-55, 2009.

[7] A.S.Havaldar, G.Katti, N.DasGupta and A.Das Gupta,"Subthreshold Current Model of FinFETs Based on Analytical Solution of 3-D Poisson's Equation," IEEE Trans. Electron Devices, vol. 53, no.4, pp.737-741, 2006.

[8] H.K.Jung,"Analysis of Doping Profile Dependent Threshold Voltage for DGMOSFET Using Gaussian Function," International Journal of KIMICS, Vol.9, No.3, pp.310-314, 2011.

저자소개



정학기(Hak Kee Jung)

1983.3 아주대학교 전자공학과 B.S.
1985.3 연세대학교 전자공학과 M.S.
1990.8 연세대학교 전자공학과 Ph.D
1995.8 일본 오사카대학 교환교수
2005.8 호주 그리피스대학 교환교수
1990.3-현재 군산대학교 전자공학과 교수
2011.1-현재 한국정보통신학회 총무부회장
※관심분야 : 반도체소자 시뮬레이션, 몬테칼로 시뮬레이션, 회로및 시스템 해석 등