

FMCW 레이더 주파수 합성기용 델타-시그마 변조기의 시뮬레이션

황인덕* · 김창환**

A Simulation of Δ - Σ Modulators for Frequency Synthesizers of FMCW Radars

In-Duk Hwang* · Chang-Hwan Kim**

요 약

1단 2차 다중 피드백 델타-시그마 변조기와 2단 2차 MASH 델타-시그마 변조기를 해석하였으며 Simulink와 Matlab을 사용한 시뮬레이션을 수행하여 동작 특성을 비교한 결과 다음과 같은 결과를 얻었다: 1) 두 델타-시그마 변조기는 군지연 왜곡을 일으키지 않는다. 2) 잡음 성형 성능은 거의 같으며 잡음 성형의 결과 전력 스펙트럼 밀도는 40 dB/dec의 기울기를 갖는다. 3) 스푸리어스 톤은 없다. 4) 두 변조기의 입력 범위는 공통적으로 -1부터 1까지이다. 5) 2단 MASH 변조기는 출력이 2 비트(4 레벨)이어서 PLL의 주파수 분주기와 charge pump의 설계가 복잡해진다.

ABSTRACT

After a single-stage, second-order, multiple-feedback Δ - Σ modulator and a two-stage, second-order MASH Δ - Σ modulator were analyzed and simulated using Simulink and Matlab and their characteristics were compared, the following result was obtained: 1) The two Δ - Σ modulators do not have group delay distortion. 2) The characteristics of the noise shaping are nearly identical. As a result of the noise shaping, the power spectral densities have slope of 40 dB/dec. 3) There was no spurious tone. 4) The input range of the two modulators is from -1 to +1 in common. 5) Because the output of the two-stage MASH modulator is 2-bits (4-levels), design of frequency dividers and charge pumps of PLL are more demanding.

키워드

FMCW, Frequency Synthesizer, Fractional-N, Delta-Sigma Modulator, Noise Shaping
FMCW, 주파수 합성기, 분수-N, 델타-시그마 변조기, 잡음 성형

1. 서 론

FMCW(Frequency Modulated Continuous-Wave) 레이더의 원리는 주파수가 직선적으로 램프되는 전파를 발사하면서 물체에서 반사되어 돌아오는 전파의 주파수와 송신 주파수의 차이를 검출하는 것이다. 이

때 램프의 기울기가 선형적이지 않으면 비트 주파수(Beat Frequency)가 분산되기 때문에 거리의 부정확성이 발생한다. 그러므로 직선적인 주파수 램프를 발생시키는 주파수합성기가 FMCW 레이더의 핵심 기술이 된다[1]-[3].

FMCW 레이더용 주파수 합성기[4]-[6]의 구조를

* 대전대학교 IT전자공학부(idhwang@dju.ac.kr)

** 교신저자 : 대전대학교 IT전자공학부(kimch@dju.ac.kr)

접수일자 : 2012. 06. 23

심사(수정)일자 : 2012. 07. 26

게재확정일자 : 2012. 08. 09

그림 1에 나타내었다. 전압제어발진기(VCO)의 출력은 주파수 분주기(Frequency Divider)에서 분주되어 주파수 위상 검출기 PFD(Phase Frequency Detector)에서 크리스탈 발진기의 기준 주파수와 비교된다. 그 결과 PFD에서 두 입력의 위상은 같아지게 된다. FMCW 레이더에서는 램프 신호에 따라 분주기의 분주율을 변화시켜야 한다. 분주율을 변화시키기 위해서는 정수-N(Integer-N)보다 분수-N(Fractional-N) 방식을 사용해야 하며 이를 위해서는 델타-시그마 변조기(Δ - Σ modulator)를 사용한다[4]-[11]. 델타-시그마 변조기의 출력이 1 비트일 때 분주기로 Dual Modulus Counter를 사용하여 N과 N+1을 적당히 섞어서 분주하면 N과 N+1사이의 수 즉 (N 더하기 분수)의 윗수(예를 들어 120.37)로 분주한 효과를 얻을 수 있다[4]-[11]. 분주율을 조금씩 증가시키면 VCO 주파수가 조금씩 증가하여 주파수 램프를 얻을 수 있다. 이러한 분수-N 주파수 합성기 방식은 DDS 방식[12]에 비하여 단일 루프를 사용하여 광대역의 주파수를 발생시킬 수 있는 장점이 있다. 또한 PLL 방식은 K-band에서 주파수를 안정되게 발생시키기 위해서 사용되었다[13].

델타-시그마 변조기의 기본 원리는 나이퀴스트율보다 훨씬 빠른 오버샘플링을 수행하여 양자화 잡음을 신호 대역보다 훨씬 높은 고주파 대역으로 옮기는 것이다. 델타-시그마 변조기의 신호전달함수의 크기는 1이지만 양자화에 의하여 발생하는 잡음의 전달함수는 고역통과 필터의 특성을 가지게 된다. 이것을 잡음 성형(Noise Shaping)이라고 한다[5]-[6], [11].

델타-시그마 변조기는 저속이나 중속까지의 고정밀 AD 변환기 등에 많이 쓰이는데 이것은 델타-시그마 변조기가 피드백을 사용하기 때문에 에러를 최소화할 수 있으며 디지털 반도체 공정을 사용할 수 있어 저가로 생산이 가능하기 때문이다. 그러나 델타-시그마 변조기의 시뮬레이션은 쉽지 않은데 이것은 Spice를 사용하면 시뮬레이션의 시간이 너무 오래 걸리기 때문이다.

델타-시그마 변조기를 설계하거나 사용할 때 변조기의 구조 및 차수에 따른 특성을 잘 알고 비교하고 선택해야 할 필요가 있다. 특히 상용의 Fractional-N 주파수 합성기는 델타-시그마 변조기를 내장하고 있지만 통상적으로 제공되는 데이터 쉬트에는 델타-시

그마 변조기에 관련된 사용 방법이 잘 기술되어 있지 못하다. 그러므로 본 논문에서는 근거리 FMCW 레이더용 주파수 합성기를 구현할 때 사용되는 델타-시그마 변조기를 해석하고 Simulink와 Matlab을 이용하여 시뮬레이션한 결과를 기술하고 그에 따른 델타-시그마 변조기 사용에 관한 가이드를 제공한다.

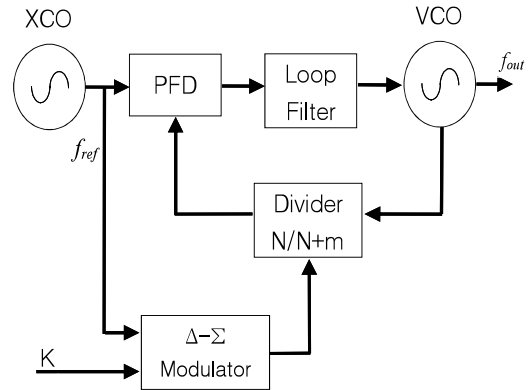


그림 1. FMCW 레이더용 주파수 합성기의 블록도
Fig. 1 Block diagram of a frequency synthesizer for a FMCW radar

II. 1단 2차 다중피드백 델타-시그마 변조기 해석

1차 변조기가 종속형(Cascaded)으로 연결된 1단 2차 다중 피드백(Single-stage, Second-order, Multiple-feedback) 델타-시그마 변조기의 구조를 그림 2에 나타내었다. 이것은 비지연 적분기와 지연 적분기가 종속된 구조로 안정되고 간단하면서도 성능이 좋아 산업적으로 많이 이용된다. 이 변조기의 위상 에러는 영 근처로 집중되며 전력밀도함수도 Tone을 나타내지 않는다[5].

이 변조기의 전달함수는 다음과 같이 구할 수 있다.

$$Y_A = (X - Y) \frac{1}{1 - z^{-1}} \quad (1)$$

또한 양자화기(그림 2의 Relay)에서 발생하는 양자화 잡음을 $E(z)$ 라고 할 때

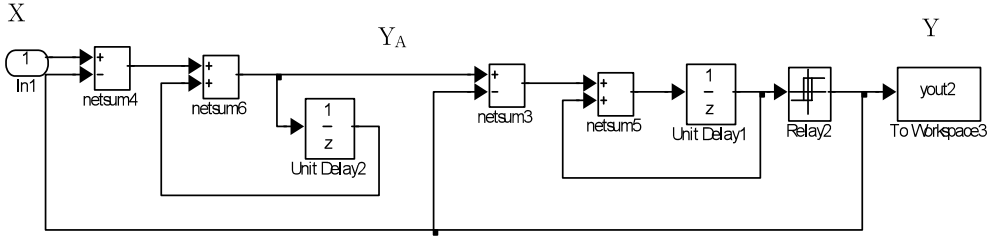


그림 2. 1단 2차 다중 피드백 델타-시그마 변조기의 구조(Simulink Model)

 Fig. 2 Simulink model of the single-stage, second-order, multiple-feedback Δ - Σ modulator

$$Y = Y_A \cdot \frac{z^{-1}}{1 + \frac{z^{-1}}{1 - z^{-1}}} + E \cdot \frac{1}{1 + \frac{z^{-1}}{1 - z^{-1}}} \quad (2)$$

$$= (X - Y) \cdot \frac{z^{-1}}{1 - z^{-1}} + E \cdot (1 - z^{-1})$$

이것을 정리하면 신호전달함수 $S_{TF}(z)$ 와 잡음전달함수 $N_{TF}(z)$ 을 다음과 같이 얻는다.

$$Y(z) = S_{TF}(z) \cdot X(z) + N_{TF}(z) \cdot E(z) \quad (3)$$

$$S_{TF}(z) = z^{-1}$$

$$N_{TF}(z) = (1 - z^{-1})^2$$

위 식에서 신호전달함수는 일정한 군지연(Group Delay) 특성을 가지므로 군지연 왜곡이 없음을 알 수 있다.

$N_{TF}(z)$ 에 $z = e^{sT_s} = e^{j2\pi f/f_s}$ 를 대입하면

$$|N_{TF}(e^{j2\pi f/f_s})| = \left[2 \sin\left(\frac{\pi f}{f_s}\right) \right]^2 \quad (4)$$

가 되어 양자화 잡음을 고주파 쪽으로 이동시키는 잡음성형 결과를 얻을 수 있으며 잡음은 $f = \frac{f_s}{2}$ 일 때 최대값 4가 된다.

III. 2단 델타-시그마 변조기 해석

2단(2-stage) 델타-시그마 변조기의 구조는 그림 3과 같다. 이것은 TFOC(Triple First-Order Cascade)[8]에서 2단만 취한 것이며 이런 구조를 MASH(Multi-stage-noise-Shaping) 아키텍처라고 하며 3개의 일차 단으로 이루어지는 MASH(1-1-1)은 인기가 높다. 이것은 파이프라인 구조이므로 속도를 높일 수 있는 장점이 있다. 또한 전력스펙트럼밀도는 스퓨리어스 톤을 갖지 않으며 (Tone-Free) 위상 에러의 확률밀도함수도 중심에 집중된다. 이것의 단점은 n차의 MASH 변조기는 출력이 n 비트인데 입력 안정 범위는 1 비트로 제한된다는 점이다[5].

그림 3에서 첫째단의 입력은 신호이지만 둘째단의 입력은 첫째단의 양자화 잡음이다. 그림 3에서 첫째단과 둘째단의 양자화 잡음을 각각 E_1, E_2 라고 하면 각 단의 출력

$$Y_1 = z^{-1} \cdot X + (1 - z^{-1}) \cdot E_1 \quad (5)$$

$$Y_2 = z^{-1} \cdot (-E_1) + (1 - z^{-1}) \cdot E_2$$

가 되며 이것들을 지연소자와 미분기를 거쳐서 합하면

$$Y = z^{-2} \cdot Y_1 + z^{-1} \cdot (1 - z^{-1}) \cdot Y_2 \quad (6)$$

$$= z^{-3} \cdot X + z^{-1} \cdot (1 - z^{-1})^2 \cdot E_2$$

로 되어 첫째단에서 발생한 잡음은 둘째단을 거친 후 서로 상쇄되며 둘째단의 잡음은 잡음성형 됨을 알 수 있다. 여기서도 신호전달함수 $S_{TF}(z) = z^{-3}$ 이어서 출력은 입력의 단순 지연이므로 군지연 왜곡이 없

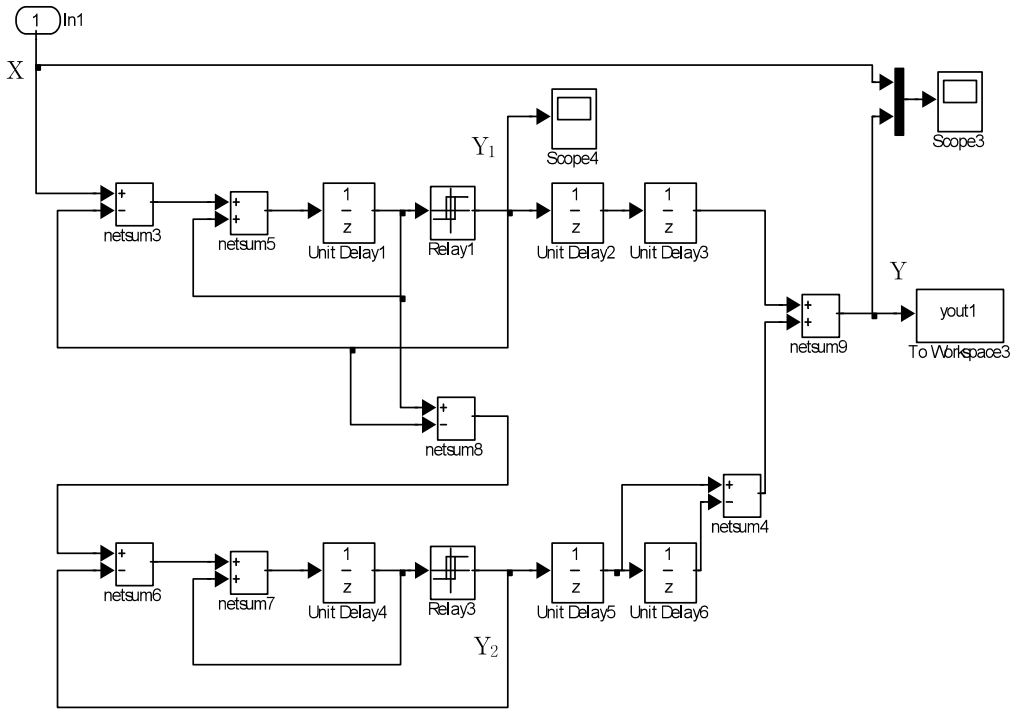


그림 3. 2단 2차 MASH 델타-시그마 변조기의 구조(Simulink Model).
 Fig. 3 Simulink model of the two-stage, second-order MASH Δ - Σ modulator

다. 또한 잡음전달함수 $N_{TF}(z)$ 가 일단 2차 다중 피드백 변조기의 잡음전달함수와 같으며 따라서 잡음 전력밀도의 형태도 같다.

첫째단의 출력 Y_1 은 ± 1 의 값을 가지며 두 개의 지연소자에 의하여 값이 변하지는 않는다. 둘째단의 출력 Y_2 의 값도 ± 1 이지만 미분기를 거치면 $1-(-1)=2$, $1-1=-1-(-1)=0$, $-1-1=-2$ 의 3가지 레벨의 값을 가질 수 있고 최종적으로 2개 단의 출력이 합해지면 $+3$ 부터 -3 까지 ($2+1=3$, $2-1=0-(-1)=1$, $0-1=-2+1=-1$, $-2-1=-3$) 으로 4가지의 값을 가질 수 있다. 다시 말하면 $2-0=2$, $0-0=0$, $-2-0=-2$ 등의 값을 가질 수 없다.

IV. Simulink와 Matlab을 사용한 시뮬레이션

1단 2차 다중 피드백 델타-시그마 변조기와 2단 2차 MASH 델타-시그마 변조기의 구조 및 특성을 검

토하기 위하여 Simulink 와 Matlab을 이용하여 시뮬레이션을 수행하였다. Simulink 모델은 그림 2와 3에 보인 바 있다. 샘플링 $N=65,536$ 이며 샘플링율 $F_s=2.56 \times 10^6$ 으로 수행하였다. 그림 4에는 출력 신호를 Matlab에서 Hanning 윈도우를 사용하여 FFT해서 구한 1단 2차 다중 피드백 델타-시그마 변조기의 잡음 성형 결과를 보였다. 신호에 인가한 1 kHz의 사인파(Sinusoidal-wave) 외에 스퓨리어스 톤은 존재하지 않는다. 잡음은 기울기 40 dB/dec 로 주파수가 높아 질수록 증가한다.

그림 5에는 사인파형을 입력시켰을 때 1단 2차 다중 피드백 델타-시그마 변조기의 출력 파형을 보인다. 출력값은 -1 과 1 의 두 레벨이다. 사인파의 진폭은 1이므로 사인 파가 1 혹은 -1 에 접근할수록 출력은 변화하지 않으며 사인파의 크기가 영 근처일 때는 변조기의 출력이 빠르게 변하면서 평균값은 입력값과 같아 짐을 알 수 있다.

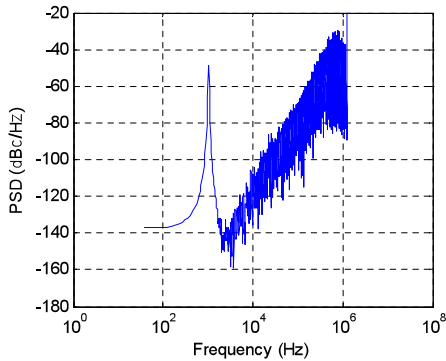


그림 4. 1단 2차 다중 피드백 델타-시그마 변조기의 잡음 성형

Fig. 4 Noise shaping of the single-stage, second-order, multiple-feedback Δ - Σ modulator

그림 6은 램프 파형을 입력시켰을 때 1단 2차 다중 피드백 델타-시그마 변조기의 출력 파형을 보인다. 램프 입력은 -1에서 시작하여 계속 증가하는데 출력의 평균값은 이에 맞춰서 변하다가 램프 입력값이 1을 초과하면 변조기의 출력은 1에 고정된다. 즉 이 변조기의 입력 범위는 -1부터 1까지이다.

그림 7에는 2단 2차 MASH 델타-시그마 변조기의 잡음 성형 결과를 보여준다. 이 변조기의 잡음 성형 결과는 그림 4의 2차 다중 피드백 일단 델타-시그마 변조기의 잡음 성형 결과와 거의 일치함을 알 수 있다.

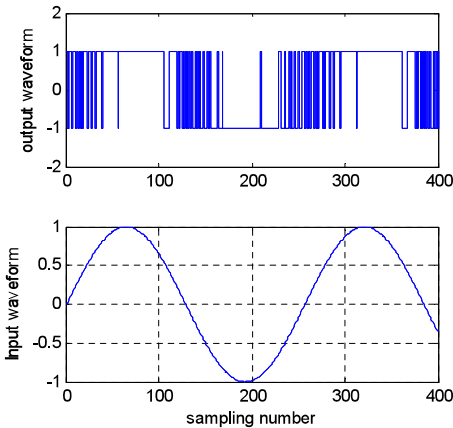


그림 5. 사인 파형을 입력시켰을 때 1단 2차 다중 피드백 델타-시그마 변조기의 출력

Fig. 5 Output waveform when a sine wave is applied to the single-stage, second-order, multiple-feedback Δ - Σ modulator

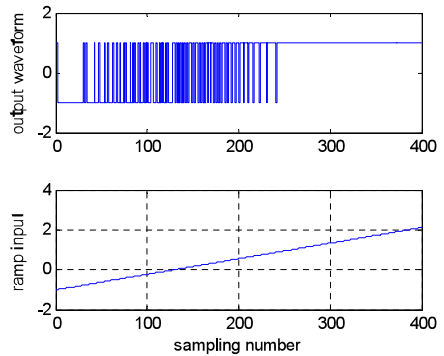


그림 6. 램프 파형을 입력시켰을 때 1단 2차 다중 피드백 델타-시그마 변조기의 출력

Fig. 6 Output waveform when a ramp signal is applied to the single-stage, second-order, multiple-feedback Δ - Σ modulator

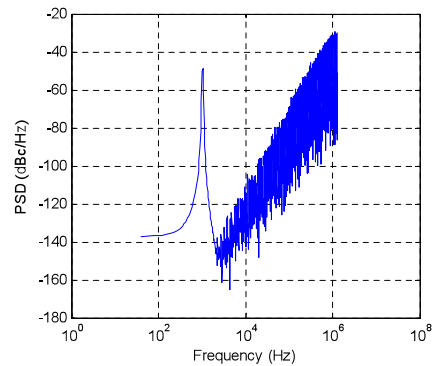


그림 7. 2단 2차 MASH 델타-시그마 변조기의 잡음 성형.

Fig. 7 Noise shaping of the two-stage, second-order MASH Δ - Σ modulator

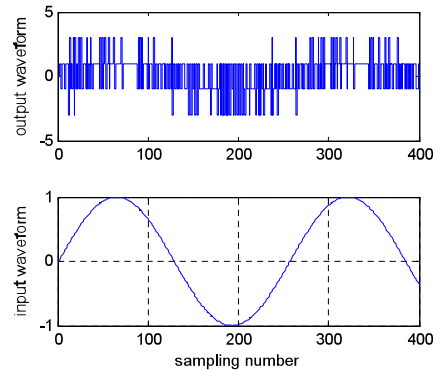


그림 8. 사인 파형을 입력시켰을 때 2차 MASH 델타-시그마 변조기의 출력

Fig. 8 Output waveform when a sine wave is applied to the two-stage, second-order MASH Δ - Σ modulator

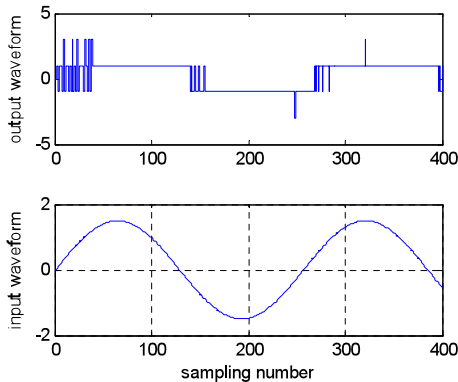


그림 9. 진폭이 1.5인 사인 파형을 입력시켰을 때 2차 MASH 델타-시그마 변조기의 출력

Fig. 9 Output waveform when a sine wave of which amplitude is 1.5 is applied to the two-stage, second-order MASH Δ - Σ modulator

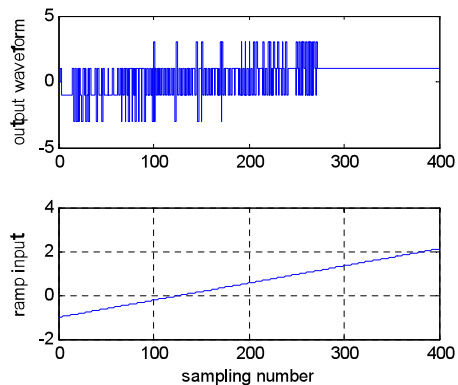


그림 10. 램프 파형을 입력시켰을 때 2차 MASH 델타-시그마 변조기의 출력

Fig. 10 Output waveform when a ramp signal is applied to the two-stage, second-order MASH Δ - Σ modulator

그림 8에는 진폭이 1인 사인 파형을 입력시켰을 때 2차 MASH 델타-시그마 변조기의 출력 파형을 나타낸다. 그림 5의 1단 2차 다중 피드백 델타-시그마 변조기의 출력 파형과는 다르게 2차 MASH 델타-시그마 변조기의 출력 파형은 3, 1, -1, 3의 4개의 레벨(2-bits)로 양자화 되었다. 입력 사인파의 값이 1근처일 때는 출력은 1을 기준으로 3 혹은 -1까지 변한다. 입력이 0근처일 때 출력은 1 혹은 -1에서, 혹은 가끔은 3부터 -3까지도 진동한다.

그림 9는 진폭이 1.5인 사인 파형을 입력시켰을 때의 출력 파형을 나타낸다. 입력 크기가 1을 초과하거나 -1보다 내려가면 출력은 1과 3사이에서 혹은 -1과 -3사이에서 진동하지 못하고 1 혹은 -1에서 포화되는 경향을 보인다. 즉 입력 범위는 -1부터 1임을 알 수 있다.

그림 10은 램프 파형을 입력시켰을 때 2차 MASH 델타-시그마 변조기의 출력 파형을 나타낸다. 이 그림에서도 입력이 입력 범위를 벗어나면 입력을 트래킹할 수 없음을 보여준다. 여기서 주목해야 할 것은 비록 입력 범위가 -1부터 1이지만 출력의 레벨이 4이므로 주파수 합성기에 이 변조기를 사용하면 분주기의 modulus를 $N, N+1, N+2, N+3$ 의 4개를 사용할 수 있다. 즉 2단(2차) MASH 델타-시그마 변조기를 사용하면 2차 다중 피드백 일단 델타-시그마 변조기에 비해서 fractional- N 주파수 범위를 기준 주파수 f_{ref} 의 3배로 할 수 있다. 그러나 분주기의 설계가 복잡해지고 charge-pump의 선형성 요구조건을 까다롭게 한다.

지금까지 논의된 내용을 정리하면 표 1과 같다.

표 1. 2차 델타-시그마 변조기의 비교
Table 1. Comparison of the second-order Δ - Σ modulator

	2차 다중 피드백 변조기	2차 MASH 변조기
장점	<ul style="list-style-type: none"> - 출력이 싱글 비트이므로 PLL의 계산기가 단순하다. - 양자화기가 싱글 비트이므로 고주파 잡음이 적다. 	<ul style="list-style-type: none"> - 1차단으로 구성되므로 안정성이 높다. - 출력이 멀티 비트이므로 잡음이 더욱 백색이다.
단점		<ul style="list-style-type: none"> - 출력이 2 비트이므로 분주기의 설계가 복잡해지고 charge-pump의 선형성 요구조건을 까다롭게 한다.
공통점	<ul style="list-style-type: none"> - 잡음 성형 특성이 같다. - 스푸리어스 톤이 없다. - 신호전달 함수가 단순 지연이어서 군지연 왜곡이 없으므로 FM 변조가 필요한 PLL 응용에 적합하다. 	

V. 결론

1단 2차 다중 피드백 델타-시그마 변조기와 2단 2차 MASH 델타-시그마 변조기의 구조와 특성을 검토 및 정리하고 Simulink와 Matlab을 사용한 시뮬레이션을 수행하여 동작 특성을 비교하였다. 그 결과 다음과 같은 결과를 얻었다.

두 델타-시그마 변조기의 신호전달 함수가 단순 지연이어서 군지연 왜곡이 없으므로 FMCW 레이더 주파수합성기 등 FM 변조가 필요한 PLL 응용에 적합하다. 또한 두 델타-시그마 변조기의 잡음 성형 성능은 거의 같다. 잡음 성형의 결과 전력 스펙트럼 밀도는 40dB/dec의 기울기를 갖는다. 공통적으로 스퓨리어스 톤은 없다. 두 변조기의 입력 범위는 공통적으로 -1부터 1까지이다.

MASH 변조기는 출력이 2 비트(4 레벨)이어서 주파수 합성기의 주파수 범위를 주파수 합성기에 입력되는 기준 주파수(Reference Frequency)의 3배까지 사용할 수 있다. 또한 고속이 요구될 때는 파이프라인 구조를 갖는 MASH(다단 잡음 성형) 변조기가 유리할 수 있다고 생각된다. 그러나 MASH 변조기는 PLL의 분주기 설계가 복잡해지고 charge-pump의 선형성 요구조건을 까다롭게 한다.

이와 같이 본 논문은 FMCW용 주파수 합성기의 설계 및 사용시 필요한 델타-시그마 변조기에 대한 가이드를 제공하였다. 이 가이드는 FMCW 레이더의 핵심기술인 주파수 램프 주파수 합성기 개발에 활용될 것으로 기대된다.

참고 문헌

- [1] M. Pichler, A. Stelzer, P. Gulden, C. Seisenberger, and M. Vossiek, "Phase-Error Measurement and Compensation in PLL Frequency Synthesizers for FMCW Sensors-I: Context and Application", *IEEE Trans. Cir. Sys.-I*, Vol. 54, No. 5, pp. 1006-1017, 2007.
- [2] T. Musch, I. Rolfes, and B. Schiek, "A Highly Linear Frequency Ramp Generator Based on a Fractional Divider Phase-Locked-Loop", *IEEE Trans. Instru. Meas.*, Vol. 48, No. 2, pp. 634-637, 1999.
- [3] T. Musch, "A High Precision 24-GHz FMCW Radar Based on a Fractional-N Ramp-PLL", *IEEE Trans. Instru. Meas.* Vol. 52, No. 2, pp. 324-327, 2003.
- [4] J. R. Smith, *Modern Communication Circuits*, Boston: McGraw-Hill, 1998.
- [5] J. A. Crawford, *Advanced Phase-Lock Techniques*, Boston : Artech House, 2008.
- [6] B. de Muer, and M. Steyaert, *CMOS Fractional-N Synthesizers: Design for High Spectral Purity and Monolithic Integration*, Boston: Kluwer Academic Publishers, 2003.
- [7] T. A. D. Riley, M. A. Copeland, and T. A. Kwasniewski, "Delta-Sigma Modulation in Fractional-N Frequency Synthesis", *IEEE J. Sol. St. Cir.*, Vol. 28, No. 5, pp. 553-559, 1993.
- [8] D. Ribner, "A comparison of Modulator Networks for High-Order Oversampled SD Analog-to-Digital Converters", *IEEE Trans. on Circuits and Sys.*, Vol. 38, pp. 145-159, 1991.
- [9] B. Miller, "A Multiple Modulator Fractional Divider", *IEEE Trans. Inst. Meas.*, Vol. 40, No. 3, pp. 578-583, 1991.
- [10] W. Rhee, B. S. Song, and A. Ali, "A 1.1-GHz CMOS fractional-N Frequency Synthesizer with a 3-b Third-Order Delta-Sigma Modulator", *IEEE J. Sol. St. Cir.*, Vol. 35, No. 10, pp. 1453-1460, 2000.
- [11] G. I. Bourdopoulos, A. Pnevmatikakis, V. Anastassopoulos, and T. L. Deliyannis, *Delta-Sigma Modulators*, London : Imperial College Press, 2003.
- [12] 이현택, "DDS를 이용한 주파수 합성기 설계 및 그 성능 평가에 관한 연구", *한국전자통신학회 논문지*, 7권, 2호 pp. 333-339, 2012.
- [13] 한건희, 장연길, 이영철, 'Dynamic Range를 고려한 K-band Front-End Module 설계', *한국전자통신학회논문지*, 7권, 1호, pp. 15-19, 2012.

저자 소개



황인덕(In-Duk Hwang)

1977년 서울대학교 물리교육과 졸업(이학사)

1982년 서울대학교 대학원 물리학과 졸업(이학석사)

1987년 서울대학교 대학원 물리학과 졸업(이학박사)

1997~현재 대전대학교 IT전자공학과 교수

1990년 IBM TJ Watson 연구소, Visiting Scholar

2006년 Univ. of Wisconsin, Visiting Scholar

※ 관심분야 : 통신회로, Biomedical Instrumentation



김창환(Chang-Hwan Kim)

1988년 서울대학교 제어계측공학과 졸업(공학사)

1990년 서울대학교 대학원 제어계측공학과 졸업(공학석사)

1995년 서울대학교 대학원 제어계측공학과 졸업(공학박사)

1995년~1999 삼성전자 자동화연구소 선임연구원

1999년~현재 대전대학교 IT전자공학과 부교수

※ 관심분야 : 비선형시스템제어, 모터제어