

논문 2012-49SD-6-4

NFS 표준을 위한 개선된 프로브를 이용한 칩 수준 NFP 측정값 교정 및 검증

(Chip-level NFP Calibration and Verification Using Improved Probe for
NFS Standardization)

이 필 수^{***}, 위 재 경^{*}, 김 부 균^{*}, 최 재 훈^{**}, 여 순 일^{***}

(Pil-soo Lee, Jae-Kyung Wee, Boo-Gyoun Kim, Jai-Hoon Choi, and Soon-il Yeo)

요 약

본 논문에서는 near-field scanning (NFS) 시스템을 위한 새로운 보정 방법을 제시하였다. 제안된 교정 방법은 새로운 near-field probe (NFP)와 circular patch patterns (CPPs) and meander patterns (MPs) 같은 새로 고안된 패턴으로 구성되어 있다. 제안된 패턴들은 IEC61967-2과 6에 언급된 기존의 방법과 비교해 공간 해상도를 개선하고 NFP의 교정 절차를 단순화하기 위해 사용하였다. 또한 감쇄 특성에 대한 NFP의 길이 효과를 8mm와 30mm의 길이를 가지고 조사하였다. 이러한 특성을 위해 지름 (D)가 20, 40, 60, 그리고 100mm의 CPP를 만들었고 여러 가지 폭과 간격을 가지는 MP를 설계하고 제작하였다. 단순화된 교정 절차를 이용하여 공간 해상도와 측정 높이 사이의 역 관계를 발견하였다. 테스트 결과는 측정 높이 200 μm 에서 120 μm 의 공간해상도를 복잡한 수정 알고리즘 없이 8GHz 아래에서 얻을 수 있음을 보였다. 제작 단가를 위해 모든 패턴과 NFP는 일반적인 고가의 LTCC 대신 저가의 PCB (FR-4)을 이용해 실현하였다. 이결과를 칩 수준 EMC 사용 가능성을 검증하기 Sub-micron scale 동작이 가능한 NFSS를 제작하였고, 제안된 NFP를 이용하여 사용 칩의 측정결과 200 μm 패턴의 형태를 정확하게 묘사가 가능한 수준의 해상도를 확보하여 칩 수준 EMC 검증에 사용 할 수 있음을 증명하였다.

Abstract

New calibration method for the near-field scanning (NFS) system is presented. The proposed calibration method consisted of a new near-field antenna (NFP) and newly devised patterns as circular patch patterns (CPPs) and meander patterns (MPs). The proposed patterns were used for improving spatial resolutions and simplifying a calibration procedure of the NFP compared to the conventional method defined in the IEC61967-3 and 6. Also, the effect of the length of NFPs on attenuation characteristics was investigated with length of 8mm and 30mm. For them, we designed and fabricated CPPs of diameter (D) = 20, 40, 60, and 100mm and MPs of various widths and spaces. We found the reverse relations between spatial resolutions and heights of measuring points by using simplified calibration procedure. The testing result shows that the spatial resolution of 120 μm at height of 200 μm was verified without complex correlation algorithms under 8GHz. For manufacturing cost all patterns and the NFP were realized with low-cost fabrication using PCB (FR-4) not by a conventional LTCC process. For verification of chip-level EMC from the results, near-field scanning system (NFSS) having step resolution of Sub-micron scale was produced and by using the proposed NFSS and proposed NFP measurement of chip shows accurately the shape of the resolution of 200 μm patterns for securing a high level of chip-level EMC verification.

Keywords : EMC, NFP, IEC 61967

* 정회원, 숭실대학교 정보통신전자공학부 (School of Electronics Engineering, Soongsil University)

** 정회원, SK hynix 메모리사업부 (SK hynix, memory R&D)

*** 정회원, 한국전자통신연구원 (ETRI)

※ “본 연구는 지식경제부에서 지원하는 산업융합원천기술개발 사업(그린카 부품 국제인증 대응을 위한 시스템 개발)의 일환으로 수행되었다.”

접수일자: 2012년1월17일, 수정완료일:2012년5월3일

I. 서 론

자동차나 로봇 등의 이동 전장 시스템의 증가로 인하여, 전자파적합성 (EMC)의 엄격한 요구가 기존의 시스템 및 보드 레벨뿐 아니라 각 부품 레벨도 준수하도록 국제 규격이 강화되고 있다. 현재의 Near Field Scanning (NFS)는 주로 PCB 수준에서의 분석이 이루어져 왔으나, 다기능 칩의 채용이 증가함에 따라 칩 수준의 대책이 요구 되고 있다^[1~4]. 이에 따라 칩 수준의 전자파적합성에 대한 검증에 대한 고려가 점점 더 중요해지고 있고, 상용화된 칩수준의 EMI 및 EMS 분석 장비의 표준화가 진행되고 있다^[1]. 방사성 EMI중 근거리 EM 방사 측정용 NFS의 경우 자체적으로 제작한 EMI Scanner들을 이용한 측정 결과들이 발표되고 있다^[2~3]. 그러나 아직까지 Far Field EMI Test에서와 같은 표준화된 교정 및 측정 방법이 없으며, 검출을 위한 표준 Near Field Probe (NFP) 혹은 Near Field Antenna (NFA)가 없다. 현재 제정된 IEC 61967-3과 6은 기본적인 시스템 및 측정 사양을 권고하는 정도로 되어 있다. NFS가 IEC에서 권고사항 정도로 언급이 되어있는 것은 필요성은 있으나 NFP의 특성을 정의하기 위한 표준 키트가 없기 때문이다. 기 제정된 기존의 선폭과 선 간격을 각각 1mm과 2mm를 갖는 마이크로스트립 라인을 기준으로 해상도를 정의하고 각도 변화에 대한 차이를 보정하는 방법으로는 보드수준의 경우 문제가 없으나 칩 수준의 분석을 하기에는 해상도가 부족하다.

현재 진행되고 있는 NFS의 경우 EMI를 발생시키는 위치를 찾아내는 Magnetic near-field (H-field) 측정을 기반으로 전자파 간섭 경로의 문제를 측정하는데 유용하다.^[2~3] 하지만 자기간섭 문제에 있어서 전자기장의 수준은 매우 낮기 때문에 이를 측정해서 분석하려면 신호 대 잡음비를 향상시킨 커다란 루프를 갖는 자기프로브가 필요하다^[5]. 그러나 NFP의 루프 크기가 커지면 공간 해상도 저하 문제로 작은 부분에서 발생하는 문제 부분을 찾아내기가 어렵다. 특히 칩 수준의 크기의 문제 부분을 찾기 위해 루프면적을 작게 만들면 신호 대 잡음비가 감소하고, 이득 역시 줄어든다. 그럼에도 불구하고 칩 영역의 스캔은 미소 루프면적을 가진 프로브를 사용하여야 하기 때문에 낮은 신호 대 잡음비를 고려해서 시스템을 개발할 필요가 있다. 따라서 이에 대한 NFP의 사용 주파수내에서의 특성에 대한 정확한 교정

이 필요하다. 그러나 이러한 보정은 여러 가지 측정 환경에 큰 영향을 받고 측정 절차 또한 까다로운 단점을 갖는다. 이에 따라 제품의 동작 주파수가 증가함에 따라 간단한 보정만으로 사용할 수 있는 ~수GHz까지 선형적 특성을 갖는 광대역 분석이 가능한 NFP 및 교정 방법에 대한 개발이 필요하다.

본 연구에서는 칩 수준 NFS를 위해 주파수 특성과 공간 해상도를 검증하기 위한 새로운 패턴들과 NFP를 개발하였다. 개발된 FR4 기판의 NFP와 패턴들을 이용하여 -0.6dB이하 감쇄로 고주파대역인 6GHz까지 선형적 감쇄특성을 보이고 칩 수준 공간 해상도를 확보하기 위한 여러 가지 측정 및 EUT 조건을 확인하였다. 본 논문에서는 여러 가지 실험을 통해 보정이 필요 없거나 간단한 수식만으로 보정이 가능한 NFP의 조건을 확인하였다. 또한 이러한 성능 검증을 위하여 sub- μm 수준의 X/Y/Z stage 시스템을 제작하였고, 상용 칩을 이용하여 실제 칩 수준 EMC 평가를 위해 사용할 수 있는지를 검증하였다.

II. 제안하는 신호 검출 시스템

칩 수준의 NFS를 위해서는 미소루프 안테나 기반의 NFP와 sub- μm 수준의 X/Y/Z stage시스템을 필요로 한다. 그러나 상용화된 시스템과 IEC의 권고사항으로는 NFP가 칩 수준을 분석 할 만큼의 성능을 갖지 못하고, 시스템 또한 충분한 성능을 갖고 있지 못하다. 따라서 본 논문에서는 새로운 검증 키트와 Near Field Scanning System (NFSS)을 개발하여 이를 IEC 61967-6의 권고한 보정 방법을 이용하여 검증하였다.

1. Near Field Scanning System

그림 1은 칩 수준 EMC 측정을 위해 제작된 NFSS의 개략도를 보여주고 있다. 그림에서 프로브는 Z-Axis (Height)와 각도(θ)만을 조절하게 하였고, X/Y - Axis 이동은 Stage로 구동되도록 하였다. 그리고 EUT의 표면 높낮이에 따라 자동으로 프로브가 일정한 높이를 유지하도록 하여, 측정 높이에 따라 EM 장의 세기가 달라지는 것을 방지하였다. 그림 2는 NFP의 주파수 특성 측정 및 해상도 분석을 위해 EM Field Source로 사용된 마이크로스트립 라인 형태의 meander type의 pattern(MP)과 Circle type의 Patch Pattern (CPP)의

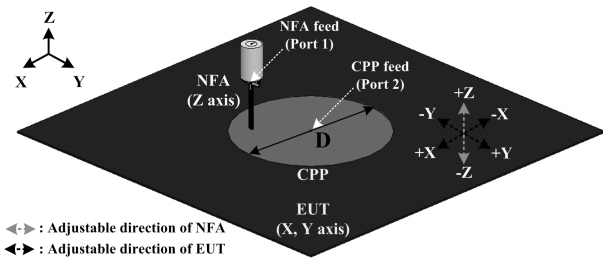


그림 1. Near Field Scanning (NFS) 시스템
Fig. 1. Near Field Scanning (NFS) System.

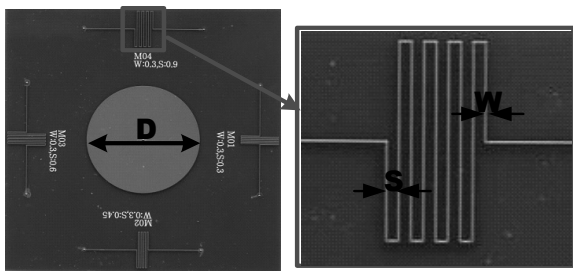


그림 2. NFP의 보정을 위한 Circular Patch pattern과 Meander Pattern
Fig. 2. Circular Patch pattern & Meander Pattern for Calibration of NFP.

제작된 모습을 보여주고 있다.

NFP의 특성 분석을 위한 제작된 CPP 및 MP는 PCB(FR-4) 기판의 윗면에 제작 되었으며 기판 밑면은 접지 면으로 제작하였다. 제작된 기판의 면적은 150mm x 150mm으로 하였다. NFP의 특성 분석 및 광대역 특성을 갖는 최적의 CPP 크기를 선정하기 위하여 각각 100mm, 60mm, 40mm, 20mm의 지름을 가지도록 설계 하였다. 또한 CPP와 동일 평면상에 MP를 배치하여 동일한 측정환경을 유지하도록 하였다. MP는 선폭과 간격(Width/Space)에 따른 최대 해상도 분석을 목적으로 선폭은 각각 100 μ m, 200 μ m, 300 μ m로, 간격은 1x, 1.5x, 2x, 3x의 비율을 갖도록 하였다. MP 각각의 임피던스는 50옴을 가지도록 설계/제작하였다. 이에 대한 실험 조건들을 표 1에 나타내었다. NFP의 정확한 해상도 분석을 위해서 다양한 크기를 이용하여 측정하였다. 또한 CPP의 중심에 급전점을 배치하여 등방성으로 확산되는 전자기장의 특성을 이용하여 NFP의 특성을 분석하였다. 임의의 지름에서 접선방향으로 그림 3의 NFP의 넓은 면(루프 평면)을 위치시키면 법선방향(원의 중심)과는 수직을 이루기 때문에 동일한 세기의 EM-Field를 얻을 수 있다. 이를 바탕으로 제작된 두 종류 30mm와

표 1. Patch Pattern의 Split 조건
Table 1. Split Condition of Patch Patterns.

Circular (CPP)	Meander Pattern (MP)				
	Line Width(W)	Space(S)			
20mm	100 μ m	100 μ m	150 μ m	200 μ m	300 μ m
40mm	200 μ m	200 μ m	300 μ m	400 μ m	600 μ m
60mm	300 μ m	300 μ m	450 μ m	600 μ m	900 μ m
100mm	N.A				

8mm의 NFP에서 길이에 따른 특성 분석을 통해 검증 하였다.

여기서의 CPP가 서론에서 언급한 NFP의 특성을 정의하기 위해 제안하는 표준키트이다. 즉, CPP의 구조, 크기, 방사특성 등의 기준을 설정하면 이를 이용해서 NFP의 특성을 정의 할 수가 있다. 일반적인 보정방법은 측정을 통해 얻은 NFP의 주파수 특성 Data를 장비에 입력하여 측정 시, 장비 내부에서 보정값을 계산 후, 측정값을 보여주게 된다. NFP의 교체나 변경시마다 반복적으로 NFP 측정 후, 특성값 입력을 수행하여야 하는 번거로움과 추가적인 장비들이 필요하다.

전자기장 측정 시, 허용오차는 ± 2 dB 이다. 따라서 CPP나 NFP가 -1dB 미만의 선형성을 유지한다면 허용 오차의 범위 이내이므로 보정을 생략 할 수 있다는 장점을 가지게 된다.

2. Near Field Probe(NFP)의 제작

그림 3은 본 시스템에 적용한 NFP의 적층구조 및 루프 부분의 X-ray 그림이다. IEC 61967-6에서 제시된 기본 구조를 바탕으로 칩 수준 스캔이 가능한 미소 구조 (선폭: 100 μ m, 내부 루프: 200 μ m x 100 μ m)로 NFP를 제작하였다.

SMA 컨넥터의 신호핀에서부터 루프까지 연결되는 부분의 마이크로스트립선로의 선폭 차이로 인한 임피던스 부정합을 줄이기 위하여 각각의 Signal Solder Pad (1000 μ m)와 스트립 선로의 폭 (200 μ m), 루프 선로 폭(100 μ m)등으로 연결되는 부분은 Impedance Transforming Method를 사용하였다. 본 논문에서는 IEC 61967-6 표준으로 제시된 LTCC를 사용한 NFP 대신 저가의 PCB 공정을 이용한 NFP를 제작하여 양산 가능성을 개선시켰다. 최적화된 NFP를 얻기 위해 NFP 설계 가상실험의 경우 NFP는 동일 기본 구조에 길이만 각각 8mm,

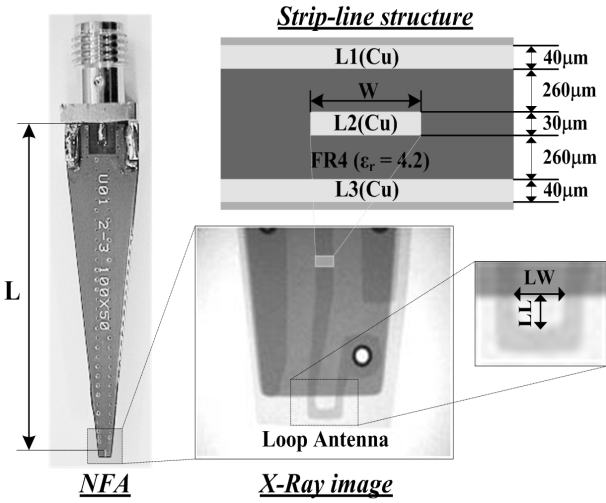


그림 3. Near Field Probe 구조
Fig. 3. Near Field Probe Structure.

12mm, 15mm, 30mm의 4가지 경우로 구분하여 진행하였고, 특성 비교 및 평가를 위하여 최종적으로 8mm와 30mm의 NFP를 제작하였다.

III. 시뮬레이션 및 측정기반의 평가

1. CPP 측정에 기반한 NFP 평가

NFP의 교정에 적합한 광대역 주파수 특성을 갖는 최적의 CPP를 찾기 위해서 4가지 크기를 제작하였다. 고려한 CPP의 가장 중요한 특성은 수십 kHz에서 수 GHz의 광대역에서 반사계수가 일정하게 유지되거나 선형성을 갖는 것이다. 이러한 특성을 갖는 적합한 CPP

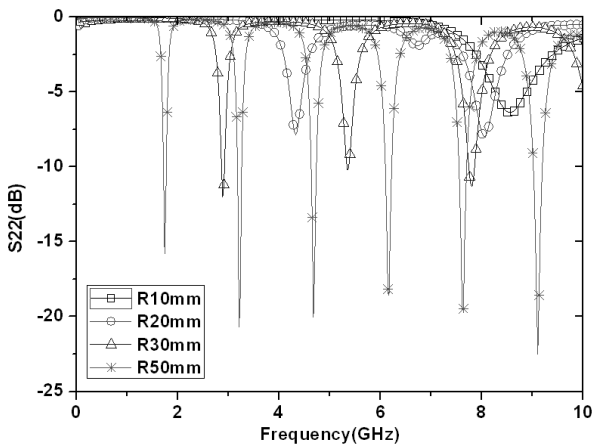


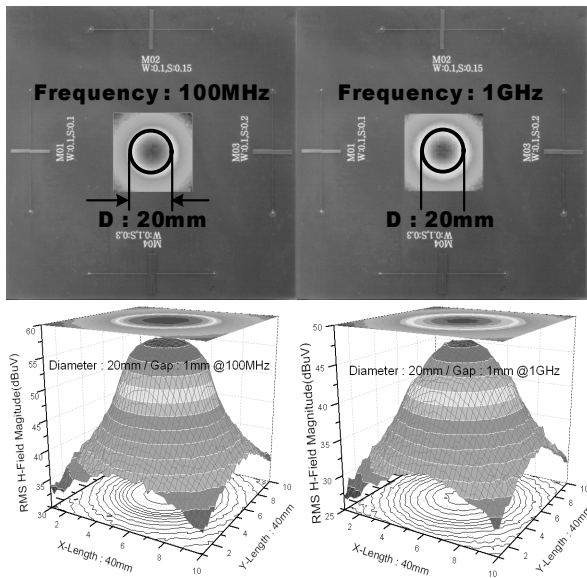
그림 4. Circle Patch Pattern(CPP)에서 S22 측정 결과
Fig. 4. Result of S22 Measurement on Circle Patch Pattern.

를 찾기 위해 CPP의 크기(지름) 변화에 따른 반사계수 특성을 그림 4에 나타냈다. 이러한 선형성은 NFP의 측정된 전자기장의 값을 보정하는데 패턴과 NFP의 상호 주파수 의존을 제거할 수 있어 광대역에서 근거리 장의 정확한 값을 측정하는데 유리하다.

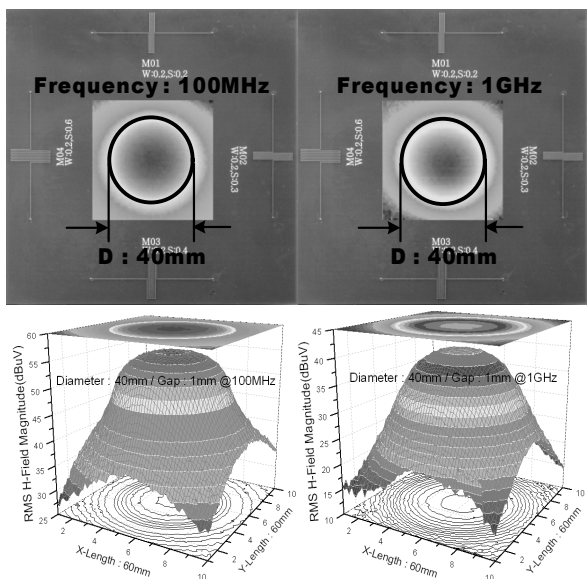
그림 4의 경우 NFP와 CPP간의 2-Port 측정을 한 결과에서 CPP상에서 반사 특성을 측정 하였고, 각각 반지름 10mm (R10mm)부터 50mm (R50mm)로 표시하였다. CPP의 3dB 밴드폭은 R10mm의 경우 8GHz이지만, -1dB미만의 선형적인 감쇄특성(반사계수)을 나타내는 주파수는 7GHz임을 확인하였다. CPP의 선형적인 감쇄 특성으로 인하여 단순 보정만을 하여 사용하거나, 반복 정밀도를 필요로 하지 않는 측정일 경우는 -1dB미만의 값을 가지기 때문에 NFP의 특성 분석 및 보정을 생략할 수 있는 장점이 있다.

그림 5는 CPP의 Near Field Scan 결과인 Contour Plot를 보여주며, 측정된 CPP 지름은 각각 20mm 와 40mm에서 실시하였다. 각각의 Scan Area는 CPP를 충분히 포함하는 40mm x 40mm, 60mm x 60mm으로 설정하였고, X/Y Step은 각 100µm, CPP로부터 NFP의 높이는 250µm를 유지하며 스캔하였다. H-Field의 측정은 루프 형태의 프로브 특성상 00와 900를 Scan 후, RMS 값을 계산하여, 각각의 결과들을 Contour Plot으로 나타내었다. 급전점으로 부터 외곽으로 갈수록 H-Field의 감쇄되는 정도가 커지고, CPP의 경계면에서는 급격한 변화를 보이고 있음을 알 수 있다. 즉 중심에서 멀어 질수록 -1dB이하의 감쇄특성을 갖는 균일한 H-Field 영역이 감소하고 있다. 그러므로 NFP의 특성 분석 및 보정 시, CPP 전체영역을 적용하기에는 복잡한 보정방법을 적용해야하는 어려움이 있다.

따라서 단순한 보정계수를 갖는 영역을 특정지어 사용하는 것이 바람직하다. 본 논문에서 -1dB 미만의 균일한 H-Field를 나타내는 영역은 0.5R(반지름 1/2)의 영역으로 분석 되었고, 이 영역을 특정 지어 프로브 특성 분석에 사용하는 것이 좋을 것으로 판단된다. 본 방법의 장점은 NFP 교정시 CPP의 측정 면적과 방향성과 관계없이 일정한 값을 얻을 수 있어 NFP 간의 수치 보정에 사용될 수 있다는 장점을 갖는다.



(a) CPP Diameter 20mm



(b) CPP Diameter 40mm

그림 5. Circle Patch Pattern의 Near Field Scan 결과,
(a) D=20mm, (b) D=40mm

Fig. 5. Near Field Scan Result of Circle Patch Pattern,
(a) D=20mm, (b) D=40mm.

2. Near Field Probe 측정 결과

일반적인 S-파라메타의 개념으로 반사계수는 원하는 주파수 구간에 대해서 작은 값을 갖을수록 좋은 특성이지만, 본 논문에서는 반사계수의 의미보다는 보정이 용이하도록 균일한 감쇄 특성을 갖도록 하는 것이 목적이었다. 그림 6은 가상실험의 자료를 기준으로 제

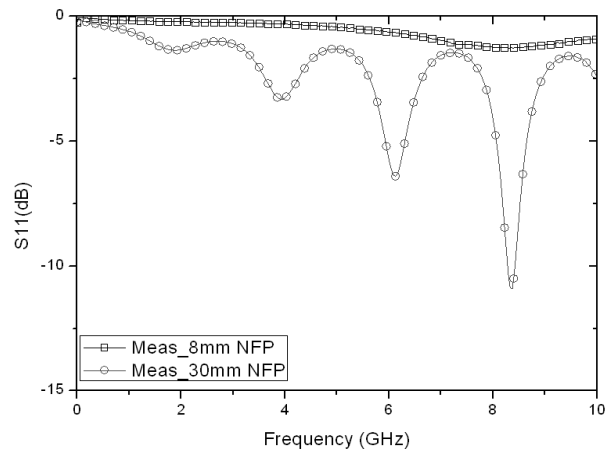


그림 6. 지름 D=20mm를 갖는 CPP위에서 NFP의 길이에 따른 S11의 측정 결과

Fig. 6. Measured result of S11 according to length of NFP on CPP having the diameter D=20mm.

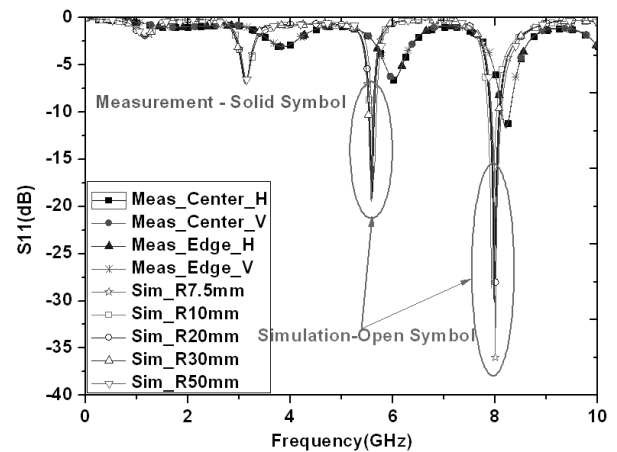


그림 7. 30mm의 길이를 가지는 NFP를 이용한 각 CPP에서 측정 및 시뮬레이션 S11 결과 비교

Fig. 7. Comparison between measured S11 and simulated S11 with a NFP having the length of 30mm (@ each CPP surface).

작한 NFP의 S11 측정 결과를 나타내었다. 각각 길이가 8mm와 30mm의 NFP 측정 결과 상이한 특성이 나타났다. 동일한 구조임에도 불구하고 차이가 나타난 것은 NFP의 길이에 기인하는 특성임을 알 수 있다. 8mm의 NFP는 6GHz까지 -0.6dB이하의 선형적인 감쇄 특성을 보이는 반면 30mm의 NFP는 길이에 기인하는 공진 특성을 보이고 있다. 그러므로 8mm NFP의 경우, 특성보정이 매우 용이한 반면 30mm의 경우는 -1dB미만의 감쇄를 갖는 대역은 좁고, 6GHz까지 사용하려면 복잡한 보정을 수행하여야 하는 단점이 있다.

그림 7은 30mm를 갖는 NFP의 가상실험과 측정을 비교한 것으로 일반적으로 시뮬레이션 보다 측정결과가 선형성 측면에서 우수한 특성을 보이고 있다. 시뮬레이션의 경우 여러 가지 SMA 컨넥터의 형태와 크기, Loop Size(L2) 및 GND Plane(L1, L3), Via stitching 구조 등을 고려가 어려워 측정과의 차이가 발생하였다. 또 다른 특성이 개선된 이유로는 IEC61967-6 에 제시한 기준에 근거하여 기본 구조를 설계하였으나, 실제 제작에 있어서 위의 조건들을 나눈 후, 특성이 우수한 NFP를 선정하여 적용한 결과에 기인한다.

그림 8은 NFS로 측정 시, NFP와 패턴간의 각 높이에 대한 정의와 분류를 표시 하였다. MP로 부터의 높

표 2. 마이크로스트립 라인의 신/폭 및 높이에 따른 측정 조건 분류

Table 2. Split of measurement conditions according to with and length of Microstrip Lines.

Meander Pattern Line		Measurement Height		
Width	Space	200 μ m	250 μ m	450 μ m
100 μ m	100 μ m (1x)	●	●	●
	150 μ m (1.5x)	●	●	●
	200 μ m (2x)	●	●	●
	300 μ m (3x)	●	●	●
200 μ m	200 μ m (1x)	●	●	●
	300 μ m (1.5x)	●	●	●
	400 μ m (2x)	●	●	●
	600 μ m (3x)	●	●	●
300 μ m	300 μ m (1x)	●	●	●
	450 μ m (1.5x)	●	●	●
	600 μ m (2x)	●	●	●
	900 μ m (3x)	●	●	●

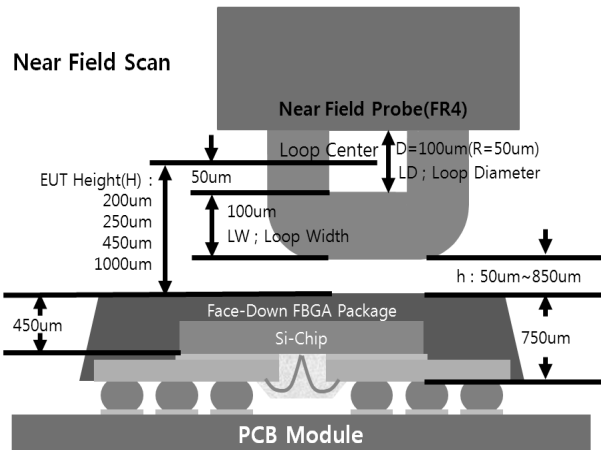


그림 8. NFP의 측정 높이 정의 및 나눈 조건
Fig. 8. Split condition and height definition of NFP

이는 Near Field Probe(NFP) 루프의 바닥이 아닌 표면에서 루프의 중심까지로 각각 200 μ m, 250 μ m, 450 μ m로 정하였고 이를 그림 8에 나타내었다. 높이에 따른 해상도 변화를 분석하기 위하여, EUT (MP, IC) 표면으로부터 NFP의 Loop 중심까지의 거리를 각각 분류하여 표 2에 나타내었다. 즉, 측정 높이가 250 μ m인 경우는 NFP의 루프 반지름 50 μ m, NFP의 밑면 100 μ m과 EUT간격(h)은 100 μ m로 주어진다.

측정시스템의 구성은 MP에 펄스발생기를 이용하여 1GHz, 200mV를 인가하고, MP의 종단에는 50옴 임피던스를 갖는 오실로스코프를 연결하여 펄스의 측정 및 Termination이 되도록 구성하였다. Power를 공급하는 RF 신호 발생기 대신 전압이 조절되는 펄스발생기를 사용한 이유는 일반적으로 회로 동작 시, 전압의 변화

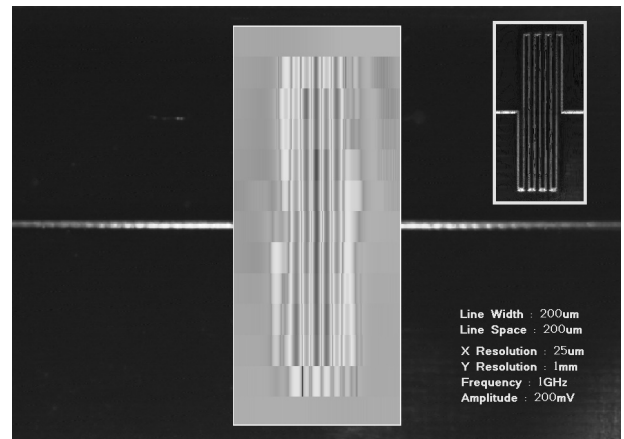


그림 9. Meander Pattern의 Near Field Scan 결과
Fig. 9. Result of Near Field Scan on Meander Pattern.

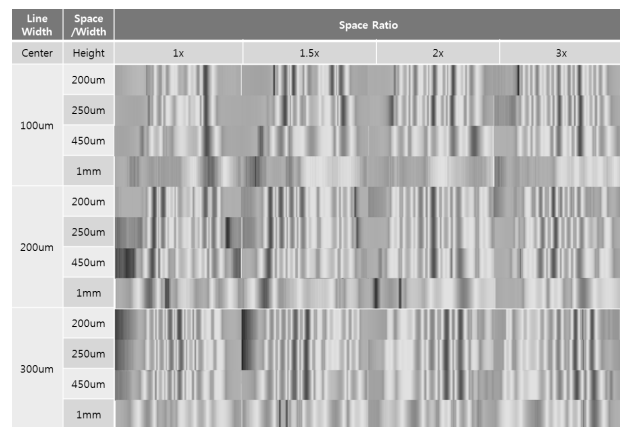


그림 10. Line의 Width/Space/Height 변화에 따른 H-Field Strength
Fig. 10. H-Field Strength according to variance of Width/Space/Height on microstrip patterns.

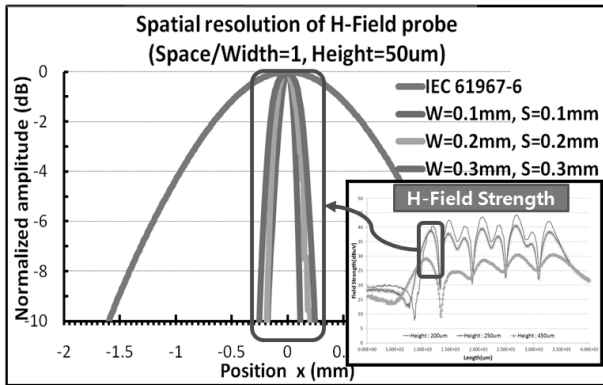
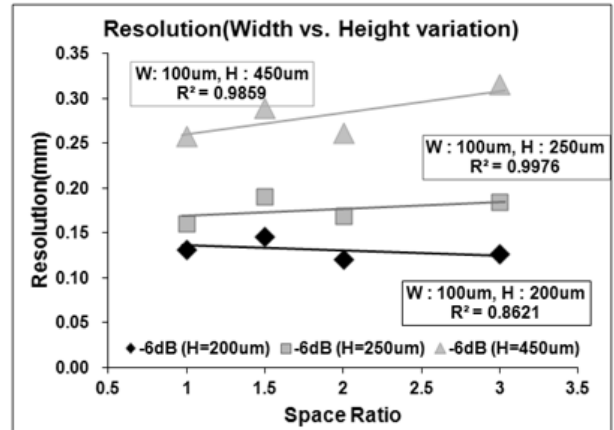


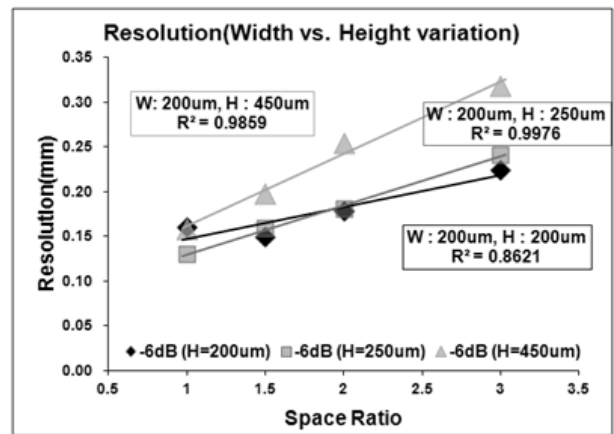
그림 11. 선폭에 따른 H-Field Strength
Fig. 11. H-Field Strength as a function of line widths.

에 따라 달라지는 전자기장의 세기가 감지할 수 있는지에 대한 가능성을 확인하기 위해서이다. 그림 9에 한 조건에서 MP의 Near Field Scan 실험을 한 측정 결과를 보여주고 있다. x/y Step은 각각 $25\mu\text{m}/1000\mu\text{m}$ 이고 선폭과 선 간격이 $200\mu\text{m}/200\mu\text{m}$ 인 마이크로스트립 라인의 측정 결과에서 MP의 선/폭이 명확하게 구분됨을 알 수 있다. 즉, 본 연구에서 제작된 NFP가 $200\mu\text{m}$ 이하의 크기를 갖는 패턴분석에 적용이 가능함을 알 수 있다.

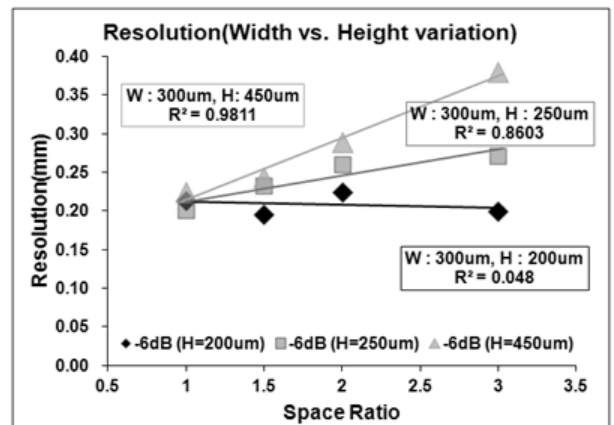
그림 10에서는 표 2에 분류된 패턴 조건을 모두 측정하여 종합하여 나타낸 것을 보여준다. 선폭이 $100\mu\text{m}$ 의 경우, 선로에 대한 선폭의 간격비 Space Ratio ($\text{Space} \div \text{Width}$)가 $1.5x$ 인 $150\mu\text{m}$ 부터 MP의 경계 구분이 명확하게 나타나는 것으로부터, 제작된 NFP의 해상도는 $100\mu\text{m}$ 와 $150\mu\text{m}$ 사이에 있음을 알 수 있다. 그러나 이러한 H-Field Plot으로 부터는 정확한 해상도를 추출할 수가 없다. 그림 11은 제작된 NFP의 정확한 해상도를 추출하기 위하여 강약 정도를 나타내는 평면의 Contour plot으로부터 Width/ Space가 명확히 구분되는 임의의 y-지점에서 x-방향의 거리에 따른 H-Field 세기를 나타낸 것이다. 모든 분리 조건의 경우에 대하여 추출한 NFP의 최대 해상도를 그림 12에 정리하여 나타내었다. MP의 선폭이 $100\mu\text{m}$ 인 경우, $250\mu\text{m}$ 의 높이까지 패턴의 구분이 가능하지만 선폭이 $300\mu\text{m}$ 로 커진 경우에는 높이가 $450\mu\text{m}$ 가 되어도 구분이 가능함을 알 수 있다. 즉, 패턴의 선폭과 선간격간의 선폭의 간격비 차이가 큰 경우는 NFP의 높이가 증가하여도 분석이 가능함을 알 수 있다. 그러나 반대로 패턴의 선폭의 간격비가 작을 경우는 NFP의 높이를 낮게 하여야 함을 의미한다. 즉, 제작된 NFP를 사용하여 칩 규모의 Near Field Scan을 할



(a) Pattern width $100\mu\text{m}$



(b) Pattern width $200\mu\text{m}$



(c) Pattern width $300\mu\text{m}$

그림 12. Space Ratio 및 높이에 따른 해상도 변화
Fig. 12. Spatial resolutions according to various space ratios and heights.

경우, 루프의 구조로 인한 해상도에 대한 제약이 존재하여, \sim 수 μm 정도의 정확한 위치가 아닌 $100\mu\text{m}$ 수준의 위치를 찾을 수 있음을 의미한다.

따라서 100 μm 이하의 선폭을 가진 EUT(\sim 수십 μm) 분석을 하기 위해서는 그림 8에 표시된 LD(Loop Diameter)와 LW(Loop Width)를 줄이면 제작된 NFP의 150 μm 인 Loop의 바닥에서 중심까지의 거리가 줄어들게 되므로 EUT 표면에서의 높이(H)를 낮출 수 있어서 해상도를 향상 시킬 수 있다. 이번에 제작된 NFP의 최대 해상도는 120 μm (@Pattern width 100 μm)로 분석되었으나, Width가 300 μm 인 경우의 해상도는 200 μm 이고, Width가 200 μm 인 경우는 140 μm 로 선폭이 감소함에 따라 해상도가 향상되는 것을 알 수 있다.

이는 가장 높은 필드가 측정된 선의 중심에서부터 해상도를 추출하였기 때문에 선폭의 반(w/2)이 포함된 결과이다. 즉, 동일한 NFP라 하여도 선폭이 더 좁은 패턴을 사용하면 최대해상도가 향상되는 결과를 얻을 수 있다는 것을 의미한다. 해상도의 정의는 가장 높은 필드 값에서 '-6dB' 지점으로 IEC61967-6에 언급되어 있다. 그러나 1mm의 단일 마이크로스트립 선을 이용하여 수치적으로 해상도를 정의하는 방법은 패턴의 폭에 따라 가변되기 때문에 단일 선을 이용해서 해상도를 정의하는 바람직한 방법은 아니라고 생각된다. 단일 선을 활용해서 해상도를 정의하는 방법 대신에 인접한 선로들이 배치되어 상황을 고려하여 패턴을 묘사할 수 있는 최소 선폭의 간격비로 방법을 변경하는 것이 좋을 것으로 생각된다.

IV. 제안된 시스템의 칩 수준 EMC 평가

정상 동작중인 제품의 IC 칩을 그림 8에 표시된 조건에서 스캔한 결과를 그림 13에 나타내었다. NFP를 EUT표면으로부터 50 μm 의 간격을 유지하며 측정함으로써 Face-down FBGA 패키지 구조적인 특징으로 인하여 Si-Chip 표면으로부터의 높이는 650 μm 이다. 방향성을 갖는 루프 형태의 NFP 특성으로 각각 0°와 90° 방향으로 분석 후, RMS로 계산하여 각각의 결과를 표시하였다. 전체 칩 사이즈를 고려하여 500 μm step으로 먼저 측정하여 분석하였다. 칩의 동작 주파수만을 스캔하였으므로 다른 주파수로 동작을 하는 부분들은 열섬이 나타나지 않아야 정상이다. 0° 방향의 스캔에서는 관찰되지 않았으나 90°방향의 스캔 결과에 열섬이 검출되었다. 좀 더 세밀한 분석을 위해 칩의 중앙 부분(1200 μm X 1800 μm)만을 5 μm 스텝으로 다시 스캔한 결과, 하

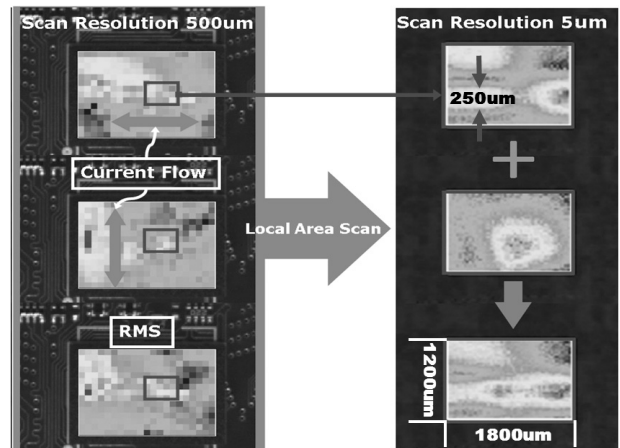


그림 13. DRAM의 Near Field Scan 결과
Fig. 13. Near field scan results of DRAM.

나의 점으로 보이던 부분이 NFP의 방향이 0°(수평) 인 경우는 오른쪽 모서리부근과 90°(수직)인 경우는 중앙에 열섬이 검출되었고, 특정 패턴의 형태를 가지고 있음을 볼 수 있었다.

측정결과와 패키지 핀 배치 및 칩의 회로도를 대조/분석한 결과, 좌측 부분의 가장 높은 수준의 Hot-spot은 회로가 있는 부분이 아닌 전류가 집중되는 패키지 부분임을 확인하였으나, 중앙부분은 패키지가 아닌 칩인 것으로 확인 되었다. 수평방향 스캔 시, 2/3지점에 나타난 형태는 가로방향의 전류흐름이 있는 100 μm 크기의 본딩 패드임을 확인하였고, 수직방향 스캔 시 나타난 열섬은 패키지와 본딩 패드가 아닌 세로방향의 전류흐름이 있는 특정회로에서 나타나는 것으로 분석되었다. 칩의 실리콘 표면에서 200 μm 이하의 높이로 측정이 진행되었으면 NFP가 120 μm 해상도를 갖기 때문에 본딩 패드가 설계된 크기인 100 μm 정도의 형태로 나타났을 것이다. 그러나 약 250 μm 의 크기로 패턴이 나타난 것은 Face-down FBGA 패키지의 구조적인 제약으로 인하여 600 μm 이상의 NFP 높이를 유지해야하는 것과 등방성으로 확산되는 EM-Field 특성에 기인하는 것으로 판단된다. 칩의 경우 내부의 배선들은 매우 좁고 조밀한 밀도를 가지고 있고, 특정 부분에만 동일 주파수를 갖는 전류의 흐름이 생성된다. MP와 같이 선폭의 간격비를 정확하게 정의할 수 없지만 스캔 결과에서 1.5~2정도의 선폭의 간격비를 가지고 있는 것을 확인 할 수 있었고, 650 μm 의 높이지만 그림 12의 결과에 부합하는 것을 알 수 있었다. 해상도가 낮은 경우는 대략적인 위치 파악은 가능하지만, 문제가 되는 특정회로를 찾아내는 것은

매우 많은 시간과 노력을 필요로 한다. 그러나 NFP와 NFSS의 해상도가 증가할수록 칩 내부의 특정 회로를 짧은 시간에 수월하게 찾아낼 수 있다는 장점이 있다. 칩에서 전류의 소모가 많은 회로에서 상대적으로 높은 EM-Field를 발생시키기 때문에 스캔결과와 칩 회로도 및 전류의 흐름을 비교하여 내부의 회로 배치 상황 및 동작을 분석함으로써 문제가 되는 회로를 정확하게 찾아내는데 본 NFSS와 NFP를 사용할 수 있음을 보였다. 기존의 NFSS가 패키지나 PCB에서 사용하는 수준인 것과 달리 개발된 NFP와 NFSS는 칩 수준의 EMC 분석에 사용될 정도로 충분히 해상도와 정밀도가 높다는 것을 실제 칩 수준의 검증을 통해 확인 할 수 있었다.

V. 결 론

본 논문에서는 칩 수준 NF EMC 검증을 위하여 IEC에서 제안한 LTCC를 적용한 NFP와 선풍폭 선 간격이 1mm/2mm를 갖는 마이크로스트립 패턴이 아닌, 설계와 구조를 변경시킨 FR4 PCB공정의 NFP와 새로운 CPP 및 MP등의 검증 패턴들을 제안하였다. NFP 교정을 위해 S-parameter와 EM-Field의 가상시험 및 측정 결과로부터 NFP(Near Field Probe) 교정에 사용될 CPP의 크기와 주파수를 결정 하였다. 본 논문의 결과 제안된 20mm 이하의 CPP 사용 시, -1dB 미만의 감쇄를 갖기 때문에 선형감쇄에 대한 단순 보정만을 하거나 또는 감쇄 특성을 고려하지 않고 7GHz 이상의 고주파수 영역에 적용이 가능하다는 결과를 얻었다. 그리고 Near-field Scan 결과로부터 NFP 특성보정을 위해서는 CPP 면적은 반지름의 1/2 영역을 사용하는 것이 적합함을 알았다. NFP의 길이에 대한 평가 결과 NFP의 주기적인 공진과 감쇄율은 스트립 선의 길이에 의존하므로 측정 결과에 대한 용이한 보정과 광대역 분석을 위해서 NFP의 길이를 짧게 하는 것임을 확인 하였다. 제안된 시스템을 이용하여 여러 MP들의 측정 높이와 선 밀도, 선풍 및 선간격등이 공간 해상도에 영향을 줌을 발견하였고 원인을 분석 하였다. 주어진 시스템의 최대 공간 해상도를 위해 0.1mm 크기의 MP를 분석하여 최대 120 μ m의 NFP 해상도를 확보하였고, 실제 칩에 적용하여 유용성을 입증하였다.

참 고 문 헌

- [1] IEC61967-3,6 Integrated Circuits Measurement of Electro Magnetic Emissions, 150KHz to 1GHz, Part3 Surface Scan Method, Part6 Magnetic Probe Method
- [2] Dong, X., Deng, S., Hubing, T., Beetner, D., "Analysis of chip-level EMI using near-field Magnetic scanning", IEEE International Symposium on Electromagnetic Compatibility, 2004, pp. 174-177.
- [3] Dong, X., Deng, S., Beetner, D.G., Hubing, T.H., Van Doren, T.P., "Determination of High Frequency Package Currents from Near Field Scan Data", IEEE International Symposium on Electromagnetic Compatibility, 2005, pp. 679-683
- [4] Jin Shi, Jiangqi He, Chan, E., Slattery, K., Jin Zhao, Fejfar, J., Zanella, F. "Equivalent radiation source extraction method for system level EMI and RFI prediction", Electromagnetic Compatibility, 2008. IEEE International Symposium on, Aug. 2006, pp. 1-5.
- [5] Hiroki Funato, Takashi Suga, "Magnetic Near Field Probe for GHz Band and Spatial Resolution Improvement Technique", Electromagnetic Compatibility, 17th International Zurich Symposium on, Feb. 2006, pp. 284-287.

저 자 소 개



이 필 수(정회원)
 1990년 인천대학교 물리학과 학사 졸업.
 1992년 인천대학교 전자공학과 석사 졸업.
 1993년~1997년 KEC 연구소 근무
 1997년~SK 하이닉스 연구소 근무
 2008년~숭실대학교 전자공학과 박사과정.
 <주관심분야 : Device 및 Package/Board 분석 & Modeling, EMC/SI/PI/Noise 분석>



위 재 경(정회원)-교신저자
 1998년 연세대학교 물리학과 학사 졸업.
 1990년 서울대학교 물리학과 석사 졸업.
 1998년 서울대학교 전자공학과 박사 졸업.
 1990년~2002년 하이닉스 메모리 연구소 근무
 2002년~2004년 한림대학교 정보통신공학부 조교수
 2004년~2007년 숭실대학교 정보통신전자공학부 조교수
 2008년 ~ 현재 숭실대학교 정보통신전자공학부 부교수
 <주관심분야 : Sensor ROIC, EMC-aware IC design, DC-DC,>



김 부 균(평생회원)
 1979년 서울대학교 전자공학과 (공학사)
 1981년 KAIST 전기및전자공학과 (공학석사)
 1989년 University of Southern California, 전자공학과 (공학박사)
 1993년 IBM Almaden 연구소 방문 연구원
 1997년~1998년 Univ. of California at Santa Barbara 방문 부교수
 2004년~2006년 산자부 산업기술발전심의회 위원
 2008년~2010년 숭실대학교 IT대학 학장
 1981년~현재 숭실대학교 정보통신전자공학부 교수
 <주관심분야 : 위상 배열 안테나, SiP, 광통신 및 광네트워크용 소자>



최 재 훈(정회원)
 1984년 서울대학교 물리학과 학사 졸업.
 1986년 한국과학기술원(KAIST) 물리학과 석사 졸업.
 1991년 한국과학기술원(KAIST) 물리학과 박사 졸업.
 1991년~SK 하이닉스 연구소
 <주관심분야 : TCAD, 공정 및 소자 모델링, 집적회로 신뢰성>

여 순 일(정회원)

1983년 경북대학교 전자공학과 학사 졸업
 1987년 서강대학교 전자공학과 석사 졸업
 2009년 한밭대학교 전자공학과 박사 졸업
 1987년~현재 ETRI 책임연구원
 <주관심분야 : 통신, 컴퓨터, 반도체, 패키지 표준화>