
LTE-Advanced 표준을 지원하는 0.13- μm CMOS RF Front-end transmitter 설계

김종명* · 김창완**

A 0.13- μm CMOS RF Front-End Transmitter For LTE-Advanced Systems

Jong-Myeong Kim* · Chang-Wan Kim**

이 논문은 2012년도 동아대학교 학술연구비로 연구되었음

요 약

본 논문은 LTE-Advanced 시스템에 적용할 수 있는 2,500 MHz~2,570 MHz 대역 0.13- μm CMOS RF front-end 송신기를 제안하며 I/Q 상향주파수변환기와 구동증폭기로 구성되어 있다. 상향주파수변환기는 우수한 선형특성을 얻기 위해 공진회로를 부하로 사용하였으며 국부발진신호의 누설을 줄이기 위해 전류 보상회로를 사용하였다. 또한, 제안하는 구동증폭기는 높은 전류 효율과 우수한 선형특성을 확보하기 위해 Class AB 바이어스 상태로 설계되었다. 측정 결과 제안하는 RF front-end 송신기는 최대 +6 dBm의 출력 파워를 제공하며, +0 dBm 출력 시 이미지 신호 및 국부 발진 누설 신호와 40 dBc의 차이를 보인다. 제작된 칩은 1.2 V의 공급 전압으로부터 36 mA 전류를 소모한다.

ABSTRACT

This paper has proposed a 2,500 MHz ~ 2,570 MHz 0.13- μm CMOS RF front-end transmitter for LTE-Advanced systems. The proposed RF front-end transmitter is composed of a quadrature up-conversion mixer and a driver amplifier. The measurement results show the maximum output power level is +6 dBm and the suppression ratio for the image sideband and LO leakage are better than -40 dBc respectively. The fabricated chip consumes 36 mA from a 1.2 V supply voltage.

키워드

CMOS, LTE-Advanced, 구동증폭기, 상향주파수변환기, 송신기

Key word

CMOS, Driver Amplifier, LTE-Advanced, Transmitter, Up-Conversion Mixer

* 준회원 : 동아대학교 전자공학과 석사과정 (resetart@donga.ac.kr)

** 정회원 : 동아대학교 전자공학과 조교수 (교신저자)

접수일자 : 2011. 12. 02

심사완료일자 : 2012. 04. 30

Open Access <http://dx.doi.org/10.6109/jkiice.2012.16.5.1009>

© This is an Open Access article distributed under the terms of the Creative Commons Attribution Non-Commercial License (<http://creativecommons.org/licenses/by-nc/3.0/>) which permits unrestricted non-commercial use, distribution, and reproduction in any medium, provided the original work is properly cited.

I. 서 론

스마트폰 출현 이후, 이동통신 시장이 급성장하면서 무선 환경에서 다양한 멀티미디어 서비스에 대한 요구가 높아지고 있다. 무선 통신환경에서 높은 품질의 멀티미디어 서비스를 제공하기 위해, 최근 LTE(Long Term Evolution), Wibro(Wireless Broadband Internet)와 같은 4세대 이동통신 기술을 이용하여 전송 데이터의 대용량화 및 데이터 전송의 고속화가 이루어지고 있다.

4세대 이동통신 기술 중에, LTE-Advanced 시스템은 3GPP(3rd Generation Partnership Project)에서 LTE 표준 기술의 후속 기술로 제정한 가장 4세대 이동통신 시스템에 가깝다고 평가되고 있는 기술이다[1]. LTE-Advanced 표준 기술은 대용량의 데이터 전송을 위해 OFDMA(Orthogonal Frequency Division Multiple Access)와 SC-FDMA(Single Carrier FDMA)를 기본 변조 방식으로 채택하였다.

OFDMA는 다중 접속 방식의 하나로 전체 부채널 중에서 일부의 부채널을 이용하여 다수의 사용자들에게 할당하는 방식이다. 기존의 단일 반송파가 사용하는 주파수 영역을 직교성을 가지는 여러 개의 주파수 영역으로 나누어 사용함으로써 주파수 선택적 페이딩 상황에 강인하고, 주파수 이용효율이 높다는 장점을 가지고 있다[2]. 하지만 OFDMA 시스템은 OFDM(Orthogonal Frequency Division Multiplexing) 시스템과 마찬가지로 전파 지연 및 송수신 발진기 오차에 의한 시간 및 주파수 동기 오차와 다중 반송파 신호가 동위상으로 중첩될 때 발생하는 높은 PAPR(Peak to Average Power Ratio)에 의해 성능 열화가 발생하게 된다. 특히, 높은 PAPR을 가지는 신호는 송신단의 증폭기의 비선형 왜곡에 의해 스펙트럼 특성을 왜곡시키고 수신비트오율(Bit Error Rate) 성능을 저하시키게 된다[3]. 또한, OFDM 시스템은 반송파의 주파수 오프셋과 위상잡음에 민감하여 신호 대 잡음비(SNR)가 주파수 오프셋과 위상잡음의 변화에 크게 감소하는 단점이 있어 높은 선형성을 요구하게 된다.

본 논문에서는 E-UTRA(Evolved Universal Terrestrial Radio Access)의 Band 7 주파수인 2,500 MHz~2,570 MHz 대역을 지원하며, OFDMA 시스템이 요구하는 PAPR을 만족시키기 위하여 +6 dBm의 출력 파워를 제

공하는 0.13- μ m CMOS 공정을 이용한 RF 송신기를 제안한다.

II. RF 송신단 구조

그림 1은 LTE-Advanced 표준을 지원하는 RF 송신기의 구성 블록도를 보여 주고 있다. 그림 1에서 보는 바와 같이 RF 송신기는 저역 통과 필터(Low-Pass Filter, LPF), 가변증폭기(Variable Gain Amplifier, VGA), I/Q(In-phase and Quadrature) 상향 주파수 변환기, 그리고 구동 증폭기(Driver amplifier)로 구성되어 있다. 그림 1에서 RF 송신기는 전류 효율을 높이고 칩 면적을 최소화하기 위해 직접변환방식 구조를 채택하였고[4], E-UTRA 표준의 band-7 주파수 대역 2,500 MHz~2,570 MHz을 지원하도록 설계되었다. 본 논문에서는 I/Q 상향 주파수 변환기와 구동 증폭기에 대해 설계를 하였으며 설계 내용 및 측정결과를 보고한다.

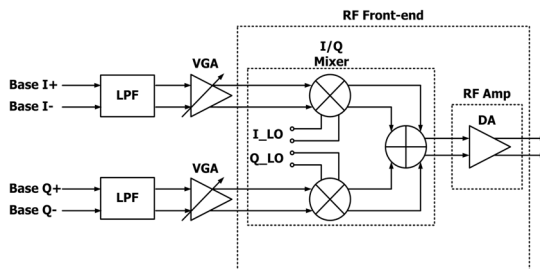


그림 1. RF 송신기 구성 블록도
Fig. 1 RF front-end transmitter block diagram

III. RF 송신단 회로 설계

3.1. 상향주파수 변환기 설계

제안하는 송신단에 사용된 I/Q 상향주파수변환기를 그림 2에 나타내었다. 송신단에 사용된 I/Q 상향주파수 변환기는 국부 발진 신호의 누설을 최소화하기 위해서 기본적으로 더블밸런스 주파수변환기 회로를 이용하여 SSB(Single-Side Band) 주파수변환기로 구현하였다. SSB 주파수변환기는 실제로 동일한 2개의 길버트

(Gilbert) 주파수변환기가 병렬형태로 구성되어 있고, 기저 대역 입력신호와 국부 발진 신호 모두 I/Q 신호 형태로 입력으로 공급받는다.

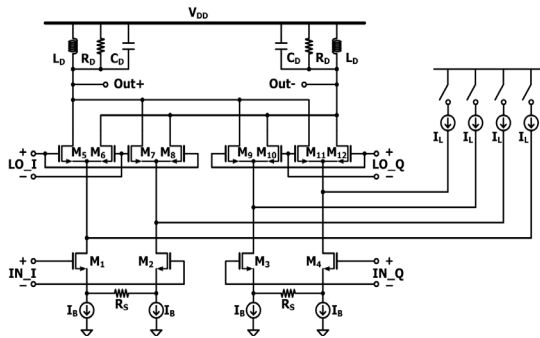


그림 2. 제안하는 I/Q 상향 주파수변환기
Fig. 2 Proposed up-conversion mixer

송신단에서 출력신호의 4% 이하 EVM(Error vector magnitude)을 만족시키기 위해 상향주파수변환기의 선형성은 매우 중요한 요소이기 때문에 소스 감쇄 저항 (Source degeneration resistor)을 이용하여 입력단 선형성을 개선시켰다. 소스 감쇄 저항을 직렬로 연결하게 되면 전압 강하가 발생하게 되므로 입력 MOSFET인 M1-M2, M3-M4의 소스 부분을 저항으로서로 직렬 연결하여 1.2 V의 낮은 공급전원에서 전압강하 없이 입력단 선형성을 개선할 수 있었다. 상향주파수변환기의 부하에서는 칩 면적이 증가하는 단점이 있지만 인덕터 부하를 사용하여 전압 강하 없이 출력 신호에 대한 필터링 특성을 향상시켜 출력 선형성을 개선시킬 수 있었고, Post Layout Simulation에서 +8.9 dBm의 출력 파워 특성을 확보하였다. 일반적으로 공정상문제로 상향주파수변환기 회로에서 전류 오차가 발생되어 국부 발진 신호가 상향주파수변환기 출력단으로 누설되는 현상이 발생한다. RF 송신단에서의 선형성을 확보하기 위해서는 이 누설 신호를 제거할 필요가 있다. 본 연구에서는 입력 MOSFET의 드레인 노드에 추가적으로 미세 전류를 공급 가능하도록 하여 전류 불일치를 제거하여 국부 발진 누설신호를 최소화할 수 있도록 설계하였다[5]. 그림 2에서 각 전류원은 5-bit로 제어가능하며 SPI(Serial-Parallel Interface) 신호를 통해 각각 전류를 추가적으로 공급하여 전류의 불일치 현상을 최소화한다.

그림 2의 상향주파수 변환기는 칩 제작 후 추가적으로 생기는 기생 커패시턴스의 영향으로 공진주파수가 이동하는 것을 고려하여 배선배치 후 기생 커패시터 성분을 포함한 모의실험을 통해 2,400 MHz~3,200 MHz의 3-dB 대역폭을 가지도록 설계되었고, 1.2 V의 공급 전원으로 부터 14 mA의 전류를 소모한다.

3.2. 구동증폭기 설계

그림 3은 그림 1의 RF 송신기에 사용된 구동증폭기를 보여 준다. 제안된 구동증폭기는 상향주파수변환기의 출력신호를 입력으로 받아 최대 +6 dBm 출력 파워를 제공한다.

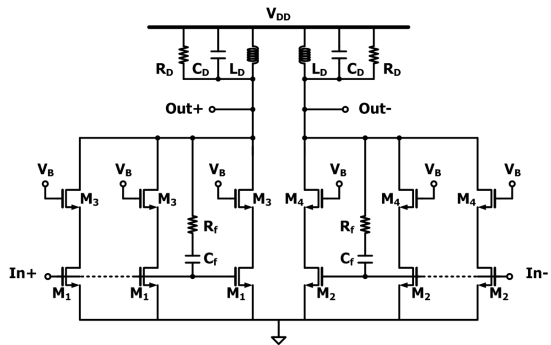


그림 3. 제안하는 구동증폭기
Fig. 3 Proposed driver amplifier

1.2 V의 낮은 공급 전압에서 OFDMA 시스템이 요구하는 PAPR을 만족시키기 위하여 전류소모가 증가하더라도 차동증폭기 구조로 설계하였다. 높은 출력 전력을 제공하는 제안하는 구동증폭기는 PAE(Power Added Efficiency)를 높이기 위하여 Class AB 증폭기로 동작한다. 제안하는 구동증폭기의 부하는 다음단의 안테나와 연결을 위해 이득 정합(Gain-matching) 기법을 이용하여 50 Ω 정합되었다. 또한, 전압 강하를 없애고 출력 신호에 대한 필터링 특성을 향상시켜 출력 선형성을 개선시키기 위하여 인덕터 공진부하를 사용하였다.

기생 커패시터 성분을 포함한 모의실험을 통해서 칩 제작 후 발생하는 이득 감소 및 최대 출력 파워 값 감소를 고려하여 모의실험에서는 최대 출력 파워를 +10 dBm으로 하였다. 또한, 기생 커패시턴스의 영향으로 공진 주

파수가 이동하고, 대역폭이 축소되는 것을 방지하기 위하여 2,300 MHz~3,200 MHz의 충분한 3-dB 대역폭을 가지도록 설계 여유분을 확보하였다.

구동증폭기의 경우에는 출력 파워가 크므로 발진 가능성이 높아 제안하는 구동증폭기는 입출력단 간의 격리(isolation) 특성을 향상시킬 수 있고, 출력 임피던스가 큰 캐스코드 구조(cascode topology)로 설계하였다 [6]. 또한, 입출력단 간 Rf, Cf를 이용한 부궤환 설계 기법을 적용하여 회로의 안정성을 높였다. 제안하는 구동증폭기는 2-bit 이득 제어가 가능하여 출력 전력으로 -20/-10/-5/0 dBm을 제공할 수 있으며, 출력 전력 레벨에 따라 1.2 V 전원에서부터 각각 4/8/16/28 mA를 소모한다.

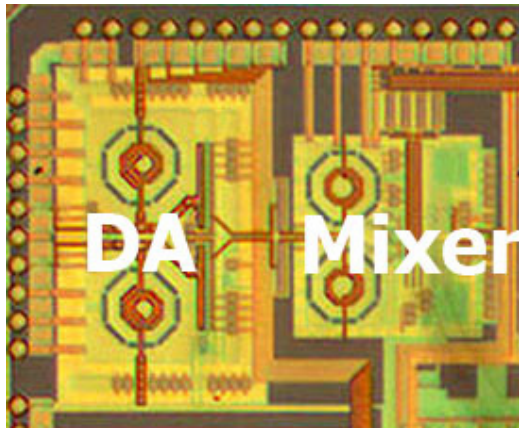


그림 4. 제작된 칩 사진
Fig. 4 Chip micrograph

IV. 측정 결과

본 논문에서 제안하는 RF front-end 송신기는 TSMC 0.13- μ m CMOS 공정을 이용하여 설계되었으며, 제작된 칩을 그림 4에 나타내었다. 외부에서 상향주파수 변환기에 2,540 MHz의 I/Q 국부 발진 신호를 입력하고, 500 KHz의 I/Q 기저대역 입력신호를 인가하여 측정하였다. RF front-end 송신기 출력 파워 측정 결과 +6 dBm의 최대 출력 파워를 얻을 수 있었으며, 그림 5에 나타내었다. 출력 파워가 포함된 모의실험 결과에 비해 4 dB 정

도 낮은 수치를 보인다. 이는 기생 커패시턴스로 인한 이득 감소와 측정용 케이블의 손실, 그리고 PCB 보드상의 트랜스포머를 지나면서 발생하는 손실 등으로 인해 차이를 보이는 것이다. OFDM 모듈레이션을 사용하므로 이론적으로 17 dB의 PAPR을 확보하여야 하지만 6 dB의 PAPR을 확보한 경우 SNR이 단지 0.25 dB 감소를 보이므로 실제 동작에는 문제가 없을 것으로 보고되고 있다.[7].

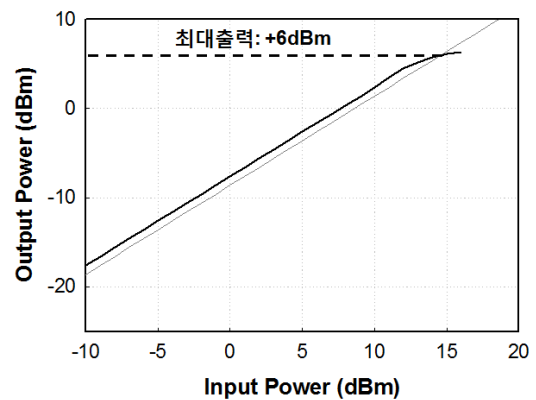


그림 5. 최대 출력 파워 레벨
Fig. 5 Maximum output power level

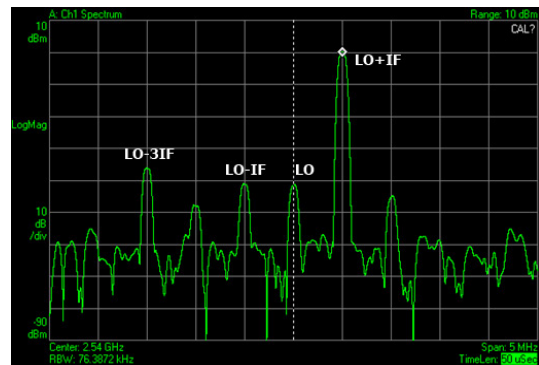


그림 6. 출력 파워 스펙트럼
Fig. 6 Measured output power spectrum

그림 6은 RF front-end 송신기의 의 출력 파워 스펙트럼을 보여준다. RF 주파수인 LO(Local oscillator) + IF(Intermediate frequency) 신호와 국부 발진 누설신호

(LO)가 40 dBc의 차이를 보이는 것을 확인할 수 있고, 원하지 않는 이미지 신호(LO-IF)와 인터모듈레이션 신호(LO-3·IF)와 각각 40dBc, 35 dBc의 차이를 보이는 것을 확인할 수 있다. 기존에 보고된 LTE RF 송신단들과 성능 비교를 위해 제안하는 RF front-end 송신기의 측정결과를 표 1에 정리하였다. 표 1에서 보는 바와 같이 제안하는 RF front-end 송신기는 기존 연구결과들 [8], [9], 그리고 [10] 보다 적은 DC 전력 소모로 최대 + 6 dBm의 출력 파워를 제공하며 EVM은 2.5% 이하이다.

표 1. 성능비교
Table. 1 Performance comparison

	This work	[8]	[9]	[10]
채널 대역폭	40 MHz	20 MHz	20 MHz	20 MHz
최대 출력	6 dBm	6 dBm	4 dBm	1 dBm
EVM	2.5%	4.2%	1.05%	2%
전원 전압	1.2 V	2.5V	2.7V	1.8V
DC 소모전력	43.2mW	65mW	140mW*	27.5mW
CMOS 공정	130nm	40nm	90nm	45nm

*베이스밴드 회로 전류 포함.

V. 결 론

E-UTRA 표준의 band-7 주파수인 2,500 MHz~2,570 MHz를 지원하는 RF front-end 송신기를 0.13- μm CMOS 공정을 이용하여 설계 및 제작하였다. 설계된 RF front-end 송신기는 해당 RF 대역폭에서 - 20 dB 이하의 출력반사계수를 보인다. 또한, +6 dBm의 최대 출력 파워를 제공하며, +0 dBm의 출력 파워 제공 시 불필요한 이미지 신호 및 국부 발진 누설 신호와 각각 40 dBc 이상 차이를 보인다. 제작된 칩은 1.2 V의 공급 전원에서 36 mA의 전류를 소모한다.

참고문헌

[1] 윤영우, "LTE-Advanced 표준 기술 (REL-10 동향 및 REL-11 전망," 한국통신학회지 (정보와 통신), 제28권 제6호, pp. 2-96, 2011.

[2] IEEE P802.16/D8, "Part 16: Air interface for fixed and mobile broadband wireless access systems amendment for physical and medium access control layers for combines fixed and mobile operation in licensed bands," IEEE, Jun., 2005.

[3] 이성은, 민현기, 방극준, 홍대식, "OFDMA 하향링크 시스템에서의 PAPR 저감을 위한 다단계 및 가변길이 침투 윈도우 기법들," 전자공학회 논문지, 제45권 TC편 제2호, pp. 67-74, 2008.

[4] H.Kuo, Y. Li, Y. Pang, "A 0.13 μm CMOS Transmitter with 72-dB RF Gain Control for Mobile Wimax/Wibro Applications," IEEE Radio Frequency Integrated Circuits Symposium, pp. 105-108, Jun., 2008.

[5] Gabriel Brenna, David Tschopp, Juergen Rogin, Ilian Kouchev, Qiuting Huang, "A 2-GHz Carrier Leakage Calibrated Direct-Conversion WCDMA Transmitter in 0.13- μm CMOS," IEEE Journal Of Solid-State Circuits, Vol. 39, No. 8, pp. 1253 - 1262, Aug., 2004.

[6] T. Lee, The Design of CMOS Radio Frequency Integrated Circuits, Cambridge Univ. Press, 1998.

[7] Masoud Zargari, David K. Su, C. Patrick Yue, et.al., "A 5-GHz CMOS transceiver for IEEE 802.11a wireless LAN systems," IEEE Journal of Solid-State Circuits, vol.37, no.12, pp. 1688- 1694, Dec., 2002.

[8] Mark Ingels, Vito Giannini, Jonathan Borremans, Gunjan Mandal, et.al., "A 5mm² 40nm LP CMOS 0.1-to-3 GHz Multistandard Transceiver," ISSCC Digest Tech. Papers, pp. 458-450. Feb., 2010.

[9] Omid Oliaei, Mark Kirschenmann, Daivid Newman, et.al., "A Multiband Multimode Transmitter without Driver Amplifier," ISSCC Digest Tech. Papers, pp. 164-165. Feb., 2012.

[10] Xin He, Jan van Sinderen, Robert Rutten, "A 45nm WCDMA Transmitter Using Direct Quadrature Voltage Modulator with High Oversampling Digital Front-end," ISSCC Digest Tech. Papers, pp. 62-63. Feb., 2010.

저자소개



김종명(Jong-myeong Kim)

2010년 2월 동아대학교
전자공학과(공학사)
2010년 3월 ~현재 동아대학교
전자공학과 석사 과정

※ 관심분야 : CMOS RF/Analog IC



김창완(Chang-wan Kim)

1997년 2월 경북대학교
전자공학과(공학사)
2003년 2월 한국정보통신대학교
전자공학과(공학석사)

2006년 2월 한국정보통신대학교 전자공학과
(공학박사)

2006년 2월~2007년 2월 한국전자통신연구원 선임
연구원

2007년 2월~현재 동아대학교 전자공학과 조교수

※ 관심분야: CMOS RF/Analog IC