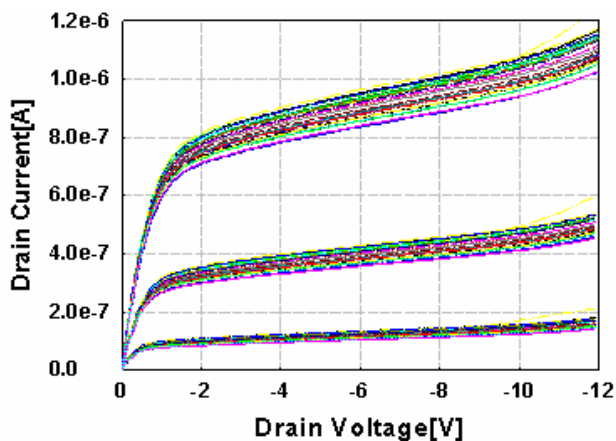


상용 AMOLED의 화소 보상회로

박 기 찬 (건국대학교 전자공학부)

I. 서 론

현재 시판되고 있는 AMOLED(active-matrix organic light-emitting diode) 디스플레이는 엑시머 레이저 어닐링(ELA; excimer laser annealing)을 이용하여 제작한 LTPS(low-temperature polycrystalline silicon) TFT(thin film transistor) 기판(backplane)을 사용하여 생산하고 있다. LTPS TFT는 다결정 실리콘 결정립(grain)이 트랜지스터의 채널 내에 무작위적으로 배치되는 형상에 따라서 [그림 1]과 같이 특성편차를 갖게 된다^[1,2]. 인접한 TFT의 특성이 이렇게 다르면 디스플레이 화면에 얼룩이 나타난다^[2]. 이러한 얼룩을 제거하여 균일하고 깨끗한 화면을 표시하기 위해서는 TFT의 특성편차를 보상하는 방법을 사용해야 한다.



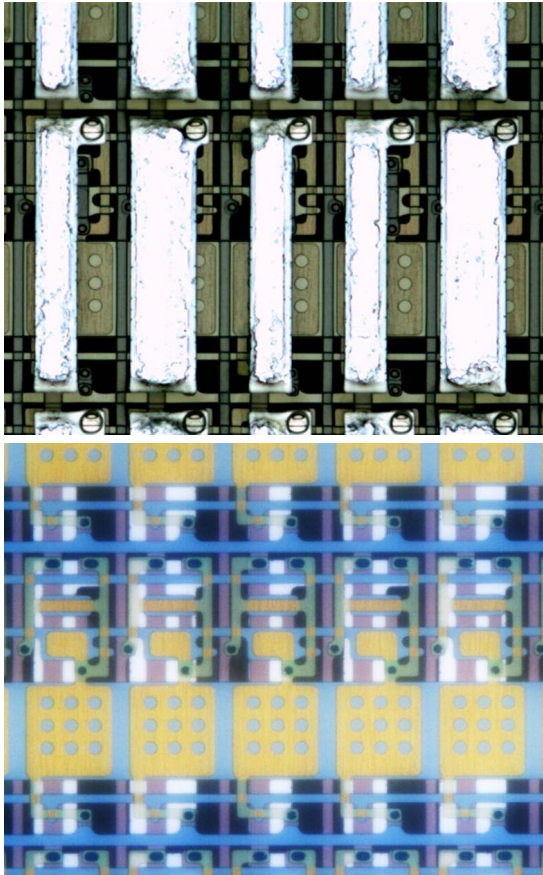
[그림 1] ELA LTPS TFT의 특성편차^[1]

본고에서는 현재 시판되는 중소형 AMOLED 디스플레이에 사용되는 화소 보상회로에 대해서 설명한다. 이 회로는 LTPS TFT의 특성편차를 문턱전압(V_t , threshold voltage) 관점에서 보상한다.

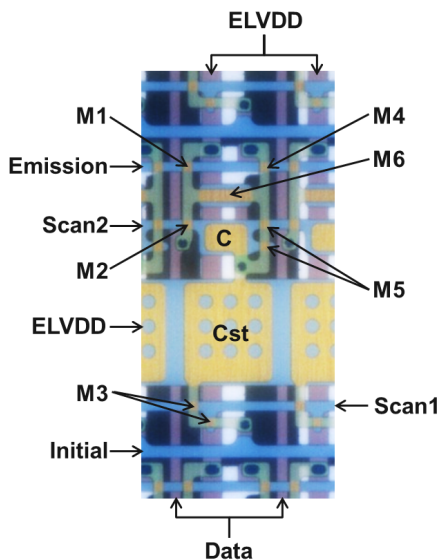
II. AMOLED 화소 구조

[그림 2]는 AMOLED의 화소를 현미경으로 관찰한 사진이다. 위의 그림은 OLED가 있는 위쪽에서 본 상면도이고, 아래 그림은 TFT가 있는 아래쪽에서 본 하면도이다. 상면도에 흰색으로 밝게 보이는 넓은 패턴은 OLED에서 생성된 빛이 위쪽으로만 향하도록 하는 반사판이다. 반사판이 가장 넓은 것이 청색 화소이다. 반사판 아래에는 TFT와 신호 배선이 있다. 하면도에서 노란색 또는 녹색으로 보이는 것은 다결정 실리콘 박막이다. 녹색으로 보이는 것은 이온주입에 의해서 붕소(boron)로 도핑된 영역이고, 노란색으로 보이는 것은 게이트 전극으로 가려져서 도핑되지 않은 영역이다. 파란색으로 보이는 가로 배선은 게이트 금속층이고, 자주색으로 보이는 세로 배선은 소스/드레인 금속층이다. OLED의 음극은 전면 증착되고 투명하기 때문에 구별되어 나타나지 않는다.

[그림 3]은 한 개의 화소를 중심으로 각 배선의 명칭을 표시한 것이다. OLED에 전원을 공급하는 ELVDD 배선은 기본적으로 세로 방향으로 소스/드레인 금속층으로 형성되지만, 가로 방향으로 넓은 게이트 금속층 배선으로 연결해서 그물 형태로 구성하여 인접 화소간에 전원전압



[그림 2] AMOLED 화소의 상면도(위)와 하면도(아래)

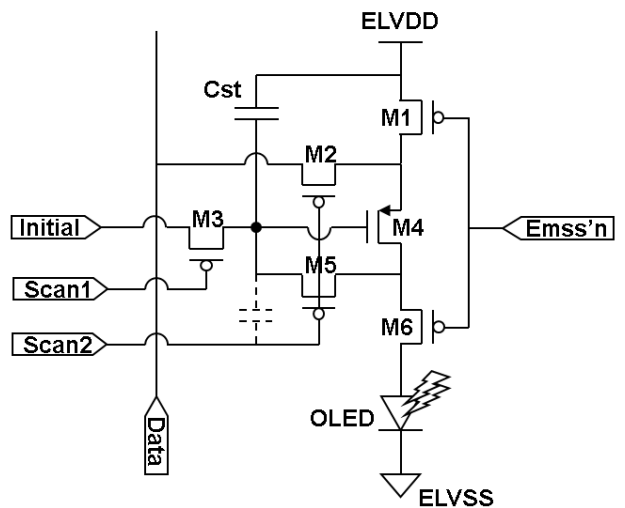


[그림 3] LTPS TFT의 특성편차를 보상하기 위해서 사용하고 있는 6T-1.1C 화소회로 구조

이 동일하게 인가되도록 한다. 데이터 배선도 세로방향으로 연결되어 있다. 가로 방향으로는 게이트 금속층으로 emission, scan1, scan2, initial 신호 배선이 형성되어 있다.

TFT는 화소 당 여섯 개가 있다. 채널 길이가 유난히 긴 M6는 OLED의 전류를 제어하는 전류원의 역할을 한다. 나머지 다섯 개의 TFT는 on/off 스위치로만 동작한다. 화소마다 두 개씩 커패시터가 있는데, 모두 게이트 절연막을 사이에 두고 실리콘 층과 게이트 금속층으로 형성된다. 큰 것(Cst)은 전류원 TFT M6의 게이트 전압을 보존하는 역할을 하고, 작은 것(C)은 scan2 신호전압이 올라갈 때 커플링을 이용하여 M4의 게이트 전압을 조금 올리는 역할을 한다. 이 동작은 전류원 TFT의 특성 보상과는 무관하고 면적이 작기 때문에 본 회로는 두 개의 커패시터로 구성되는 것이 아니라 1.1 개의 커패시터로 구성된다고 보는 것이 타당하다. Cst는 상당한 면적을 차지하지만, 넓은 ELVDD 배선과 겹쳐서 형성하므로 추가적인 면적을 차지하지 않는다. 패널 동작 시에 한 프레임 동안 커패시터 Cst의 전하가 새어나가지 않도록 하는 TFT M3과 M5는 dual-gate로 형성하여 누설전류를 최소화하였다.

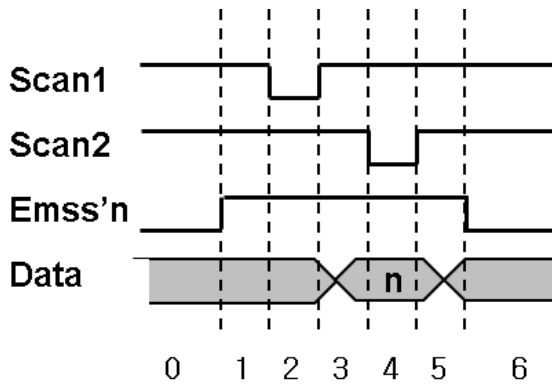
[그림 4]는 [그림 3]의 화소 구조를 알아보기 쉽게 회로도도로 나타낸 것이다. 이 중에서 OLED와 ELVSS는 [그림 3]에 나타나 있지 않지만 전체적인 이해를 돕기 위해서 포함시켰다.



[그림 4] LTPS TFT의 특성편차를 보상하기 위해서 사용하고 있는 6T-1.1C 화소회로도

Ⅲ. AMOLED 화소 회로 동작

[그림 5]는 6T-1.1C 화소 보상회로에 인가되는 제어신호의 타이밍도이다. Initial, ELVDD, ELVSS는 일정한 직류 전압이므로 표시하지 않았다. 보상 및 발광이 이루어지는 순간을 여섯 가지로 구분하여 매 순간의 동작 상황을 [그림 6]에 나타내었다. TFT는 모두 p-channel



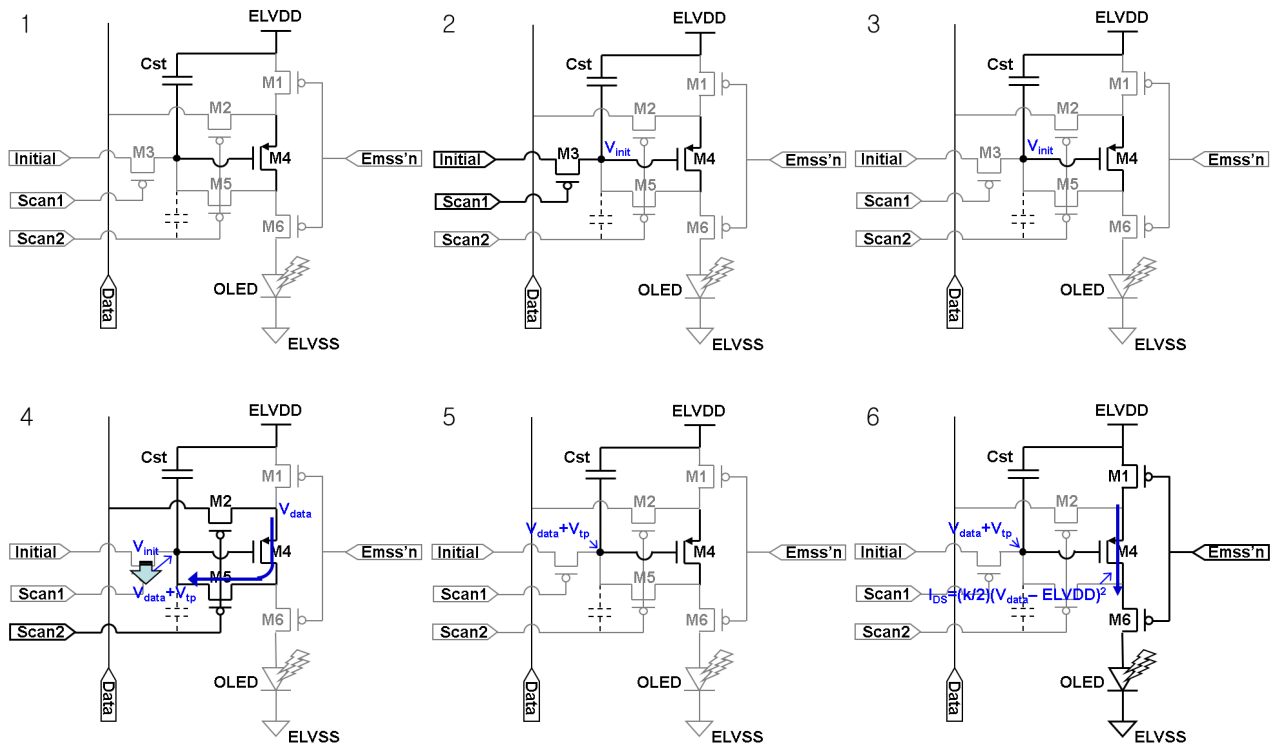
[그림 5] 6T-1.1C 화소 보상회로의 타이밍도

FET(field-effect transistor)만을 사용하기 때문에 게이트에 낮은 전압이 인가될 때 켜지고, 높은 전압이 인가될 때는 꺼진다.

0 및 6 기간은 OLED가 M4에 의해서 제어되어 발광하는 시간이다. 이때에는 [그림 6]과 같이 M1, M4, M6가 켜져서 OLED에 전류가 흐르고, M2, M3, M5는 꺼져 있다.

1 순간에는 emission 배선의 전압이 높아져서 그림과 같이 M1과 M6도 켜진다. 이어서 2 순간에 scan1 전압이 낮아져서 M3가 켜지고 M4의 게이트에는 initial 전압이 인가된다.

3 순간에는 다시 scan1 전압이 높아져서 M3가 꺼지고 M4의 게이트 전압은 initial 전압으로 유지된다. 이어서 4 순간에 scan2 전압이 낮아져서 그림과 같이 M2와 M5가 켜진다. 그전에 데이터 배선은 해당 화소에 인가될 전압(Vdata)으로 설정되어야 한다. Initial 전압은 데이터 전압 범위보다 다소 낮게 설정되어 있기 때문에 이 순간에 M4도 켜져서 전류가 흐른다. M6가 켜져 있으므로 M4를 통



[그림 6] 6T-1.1C 화소 보상회로의 동작 원리

과해서 흐르는 전류는 M5를 지나서 Cst를 충전하고 M4의 게이트 전압을 높게 된다. 그 결과, M4의 게이트 전압은 점차 상승하고, Vdata+Vtp까지 상승하면 M4는 꺼지게 된다. 따라서 M4의 게이트 전압은 M4의 특성편차에 맞춰서 각각 다르게 설정된다.

5 순간에는 scan2 전압이 높아져서 M2와 M5가 다시 꺼지고, M4의 게이트 전압은 Vdata+Vtp로 유지된다. 이어서 6 순간에 emission 전압이 다시 낮아져서 M1과 M6가 켜지고 OLED에 전류가 흐르게 된다. 이때 전류원 TFT M4의 게이트-소스 간 전압은 Vdata+Vtp-ELVDD가 되고, M4에 흐르는 전류는 아래의 식으로 표현되므로 M4의 문턱전압과 무관하게 된다.

$$I_{DS} = \frac{k}{2} (V_{GS} - V_{tp})^2 = \frac{k}{2} (V_{data} - ELVDD)^2$$

이 회로는 큰 면적을 차지하는 커패시터를 넓은 ELVDD 배선 위에 형성하므로 화소 밀도가 높은 중소형 AMOLED에서 면적을 효율적으로 사용하는 장점이 있다. 반면에 대형 AMOLED에서는 ELVDD를 통해서 큰 전류가 흐르고 이에 따른 전압 강하에 의해서 패널 중심의 ELVDD 전압이 가장자리보다 낮아지므로 이 회로를 사용하면 패널 중심부가 어둡게 나타나는 문제가 있다.

IV. 결론

현재 대량으로 시판되고 있는 중소형 AMOLED는 ELA 공정 기반의 LTPS TFT를 사용하여 제작하므로 TFT의 특성편차를 보상하기 위한 화소회로를 사용하고 있다. 이 회로는 각 화소마다 여섯 개의 TFT와 여섯 개의 신호 및 전원 배선, 그리고 한 개의 저장성 커패시터로 구성된다. 이들의 작용으로 전류원 TFT의 문턱전압 편차를 보상하여 균일한 화면을 표시할 수 있다.

참고 문헌

- [1] S.K. Hong, B.K. Kim, Y.M. Ha, *SID '07 Digest*, 1366 (2007)
- [2] 박기찬, *한국정보디스플레이학회지* 12 (4), 15 (2011)

저자 약력

박기찬



- 1997년: 서울대학교 전기공학부 학사
- 1999년: 서울대학교 전기공학부 석사
- 2003년: 서울대학교 전기공학부 박사
- 2003~2007년: 삼성전자 LCD총괄 모바일 디스플레이 사업부 책임연구원
- 2007년~현재: 건국대학교 전자공학부 조교수, 부교수
- 관심분야: TFT 회로 및 디스플레이 패널 설계