

技術論文

DOI: <http://dx.doi.org/10.5139/JKSAS.2012.40.5.454>

FPGA를 이용한 무인기용 통신제어기 설계 및 구현

오경환*, 심형식*, 박대환*, 나성웅**

Design and implementation of Data Terminal Controller for UAV Using FPGA

Kyoung-hwan Oh*, Hyung-sik Shim*, Dae-hwan Park* and Sung Woong Ra**

ABSTRACT

DTC(Data Terminal Controller) for UAV has been developed using FPGA. It provides the functions of Error Correction and Time-division Mux/Demux for stable data-link. RTOS VxWorks also has been used for real-time control of data-link. FPGA Design of DTC facilitates the modification and extension of various I/O device, and VxWorks ensures real-time availability of data-link control and provides flexibilities of changes of S/W design. The DTC is expected to be deployed easily for various UAV systems.

초 록

무인기의 안정된 통신링크 보장을 위해 오류정정 및 시분할 다중화/역다중화 기능을 갖춘 통신제어기를 FPGA를 이용하여 개발하였다. 아울러 데이터링크의 실시간성을 보장하기 위해 RTOS인 VxWorks를 사용하였다. FPGA를 이용한 통신제어기의 설계는 다양한 입출력 장치의 수정 및 확장이 용이하며, S/W 설계 변경의 유연성을 제공하여 다양한 무인기 시스템에 쉽게 적용이 가능하도록 했다.

Key Words : UAV(무인항공기) Data Terminal Controller(통신제어기), FPGA, Real-time OS(실시간운영체제), Time Division Mux/Demux(시분할 다중화/역다중화)

1. 서 론

무인기의 임무 수행 및 운용을 위해서는 지상 관제소와 무인기간 무선통신을 통해 정보수집 및 제어가 원활히 수행되어야 하고 이를 위해서는 안정된 통신링크의 확보가 필수적으로 요구된다.

이에 따라 높은 통신 신뢰도 확보를 위해 통신체계 설계시 데이터링크 규격을 잘 설계하고 적절한 주파수 선정과 의도적 또는 비의도적인

전파 방해에 대한 대책 등을 고려하여야 한다.

무인기는 임무장비, 비행조정컴퓨터, 위성항법 시스템 등 여러 장비들을 탑재하고 있기 때문에 이들과 지상관제센터와의 실시간 통신링크를 확보할 수 있는 다양한 다중채널 입출력 장치가 있는 통신제어기 기술이 요구된다.

본 논문은 스마트무인기용[1] 통신제어기 개발에 관한 것으로 한국항공우주연구원이 개발을 주관하고 있다. FPGA와 RTOS를 사용하여 실시간성 확보 및 다양한 I/O 설계를 가능하게 함으로써 개발시 요구되는 무인체계운동을 보다 쉽게 수정 적용할 수 있도록 유연성을 제공한 통신제어기 개발에 대해 기술한다. 논문의 구성은 다음과 같다. 먼저 2.1에서는 통신제어기의 기능 및 사양을 살펴보고 2.2에서는 외부연동 인터페이스

† 2011년 11월 24일 접수 ~ 2012년 4월 20일 심사완료

* 정회원, 올제텍(주) 기술연구소

교신저자, E-mail : kyoungoh@olzetek.com

대전시 유성구 탑립동 817번지

** 충남대학교 전자공학부

설계, 2.3에서는 통신제어기 내부 구성에 대해서 살펴보겠다. 그리고 2.4에서는 FPGA설계에 대해서 설명한다. 2.5에서는 기구 형상 및 환경시험을 보이고, 마지막으로 본 논문의 결론을 맺는다.

II. 본 론

2.1 통신제어기 기능 및 사양

스마트무인기용 통신제어기는 탑재 및 지상형으로 구분된다. 탑재통신제어기(ADTC)는 상향링크(UPL) 역 다중화 및 하향링크(DNL) 다중화[2], 탑재 통신장비들의 제어를 담당하며 기타 항공 장비와 인터페이스를 위한 다양한 다중채널 입출력 장치를 제공한다. 반면에 지상통신제어기(GDTC)는 상향링크(UPL) 다중화 및 하향링크(DNL) 역다중화, 지상통신장치 제어를 담당한다.

탑재 및 지상형 통신제어기는 하드웨어적으로 동일하며, 상·하향 링크에 따른 데이터 처리의 기능적 역할에 따라 데이터 처리 소프트웨어만 차이가 있을 뿐이다. 개발된 통신제어기의 사양은 Table 1과 같다.

Table 1. Specification of DTC

구분	사양	기능
CPU 모듈 (CM)	<ul style="list-style-type: none"> - VxWorks RTOS - 300MHz PowerPC 405 (Virtex4 FX) - 64MB DDR RAM Memory - 8MB Flash Memory - 32kB IIC EEPROM - 2 × 100Mbps Ethernet ports 	<ul style="list-style-type: none"> - 실시간 시스템 제어 - 오류정정 복부호화 - Time Division Mux/ DeMux - BIT
입출력모듈 (IOM)	<ul style="list-style-type: none"> - 16 × Serial 채널, Full Duplex, RS-422 - 2 × 10/100 Mbps Ethernet port - 8 bit 입출력 Discrete I/O - 2 x Analog 채널 	<ul style="list-style-type: none"> - On-Board Units 및 Ground Control Units 을 위한 I/F
전원모듈 (PSM)	<ul style="list-style-type: none"> - 28V 입력전압 - 50 Watt Power Supply - MIL-STD-461E 	<ul style="list-style-type: none"> - 전력 공급
운용환경	<ul style="list-style-type: none"> - 온도: -32°C ~ +55°C - 진동: 10g peak, 15-2 kHz Sine, 0.1 g2/Hz, 15-2 kHz Random, 40g peak Shock 	

2.2 외부 연동 인터페이스 설계

통신제어기는 기능적으로 통신관련 장비들과 항공기 탑재장비들 사이에서 데이터를 송수신하는 역할을 담당하며, 이를 위해 다양한 입출력 장치를 제공한다. 통신제어기와 연결되는 각 장비들의 입출력 장치 및 신호 종류는 탑재 및 지상에 따라 차이가 있다. 탑재통신제어기의 경우 연결 구성도 및 신호 종류는 Fig. 1 및 Table 2 와 같다.

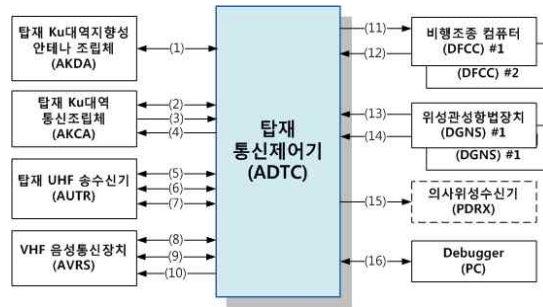


Fig. 1. ADTC I/F Configuration

Table 2. ADTC I/F Specification

순번	신호내용	통신방식	통신속도 (bps)	Rate (Hz)
1	AKDA Control & Status	비동기 RS-422	115.2k	50
2	AKCA Control & Status	비동기 RS-422	19.2k	5
3	UPL TC	동기식 RS-422	200k	50
4	DNL TM	동기식 RS-422	100k	50
5	AUTR Control & Status	비동기 RS-422	115.2k	25
6	AVRS Control & Status	비동기 RS-422	115.2k	25
7	Voice In/Out	비동기 RS-422	115.2k	25
8	AVRS Control & Status	비동기 RS-422	9.6k	50
9	Voice In/Out	Analog	-	-
10	COM_KEY	TTL	discrete	-
11	TC + ADT Status	비동기 RS-422	115.2k	50
12	DNL TM	비동기 RS-422	115.2k	50
13	DGNS#1 1pps	비동기 RS-422	discrete	1
14	DGNS#2 1pps	비동기 RS-422	discrete	1
15	DGPS 보정신호	비동기 RS-422	115.2k	10
16	ADTC Debug I/F	Ethernet	100M	-

설계된 I/O는 Ethernet 2개, RS-422 동기 및 비동기식 16채널, RS-232 2채널, 아날로그 2채널로 설계되었고 필요에 따라 쉽게 확장 가능하도록 했다. TC(Tele-Control) 및 TM(Tele-Message) 신호는 동기식 RS-422 방식이며, 기타 탑재장비는 비동기식 RS-422 및 VHF 음성신호는 아날로그 채널을 이용하도록 하였다. Ethernet 채널은 디버깅 및 자체 기능시험을 위하여 사용되며, 지상통신제어기 및 지상관제국간 TC/TM 통신에서도 이용된다. 지상통신제어기는 탑재통신제어기에 비해 사용되는 통신채널 수가 적을 뿐 하드웨어적으로는 탑재통신제어기와 동일하다.

2.3 통신제어기 내부 구성 설계

스마트무인기용 통신제어기는 하드웨어적으로 Power, CPU, I/O 보드 3개로 모듈화하여 설계 제작되었다. 이는 추후 고장이나 설계 변경 및 추가적인 요구사항을 반영해야 할 경우 일부 보드 수정을 통하여 신속하게 요구 조건을 만족할 수 있도록 하기 위함이다. Fig. 2는 통신제어기의 하드웨어 구성을 나타낸다.

Power 보드는 외부로부터 28V DC 전원을 입력받아 통신제어기 내부에서 필요로 하는 5V, 3.3V, 2.5V, 1.8V, 1.2V DC 전원을 만들어 CPU, I/O 보드에 공급한다. 실제 각 보드간의 전원은 보드간의 컨넥터를 통하여 공급된다.

CPU 보드는 통신제어기의 가장 핵심이 되는 부분으로써 Xilinx FPGA를 중심으로 SDRAM, Ethernet, Flash, Serial EEPROM, PROM 등으로 구성되어있다. I/O보드를 통해서 들어오는 모든 데이터를 처리하고, 처리된 데이터를 외부 장비의 통신 규격에 맞게 변형, 전송한다. 또한 현재 통신 상태파악과 외부의 정보들로부터 제어데이터를 생성하는 능동적인 역할도 수행한다.

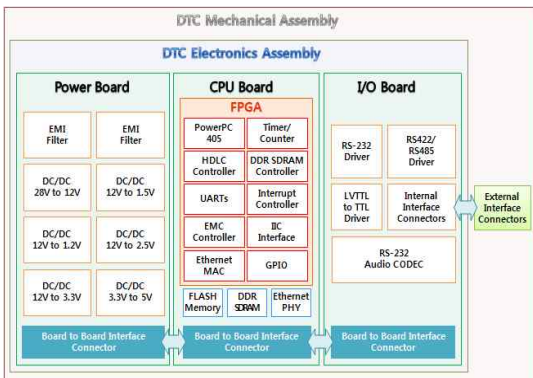


Fig. 2. H/W Structure

I/O 보드는 CPU 보드로 입출력되는 신호를 통신제어기의 외부 인터페이스와 신호 레벨을 맞춰주는 기능을 한다. 또한 오디오 코덱이 있어서 CPU 보드에서 송신한 4kbps의 음성 압축데이터를 디코딩해서 아날로그 음성으로 출력하고 동시에 아날로그 음성을 4kbps로 압축해서 CPU 보드로 전달하는 역할도 한다. 사용된 오디오 코덱은 Multi-Band Excitation(MBE) 개념을 발전시킨 Improved Multi-Band Excitation (IMBE™) Vocoder 이다. 통신제어기의 모든 입출력 신호는 I/O보드를 통하여 외부 컨넥터로 연결된다.

2.4 FPGA 설계

통신제어기 구현에서 가장 핵심이 되는 부분은 FPGA 설계이다. CPU 보드 내에 위치하며 통신제어기에서 입출력되는 모든 데이터를 실질적으로 처리하고, 주변 장비들을 제어하는 부분이기 때문에 하드웨어 및 소프트웨어 구조 설계에 있어서 많은 부분이 고려되어졌다.

2.4.1. FPGA 하드웨어 설계

통신제어기의 모든 핵심 기능을 담당하는 모듈들은 Xilinx 사의 Virtex-4 FX60 FPGA 내부에 구현하였다. Fig. 3은 FPGA를 중심으로 외부 장비와 인터페이스를 위해 구성된 통신제어기의 전체 시스템 구성도이다. FPGA를 재 프로그램하기 위한 PROM, USER 프로그램을 위한 Flash, 외부 장비와 통신을 위한 RS-232, RS-422, GPIO, 음성 통신을 위한 VOCODER, 디버깅 및 지상관제소와의 통신을 위한 Ethernet 등으로 구성된다.

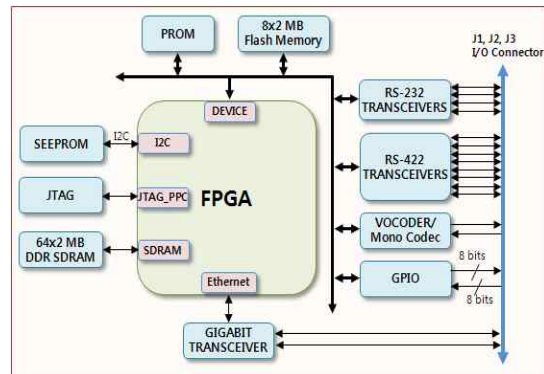


Fig. 3. System Architecture of DTC

Fig. 4는 통신제어기 시스템 구성요소 중 FPGA 내부 블럭도를 나타낸다. FPGA 내부의 PPC-405 core를 중심으로 각 장비들과 통신을 위한 IP와 개발된 User IP를 연결하여 FPGA를 구성하였다.

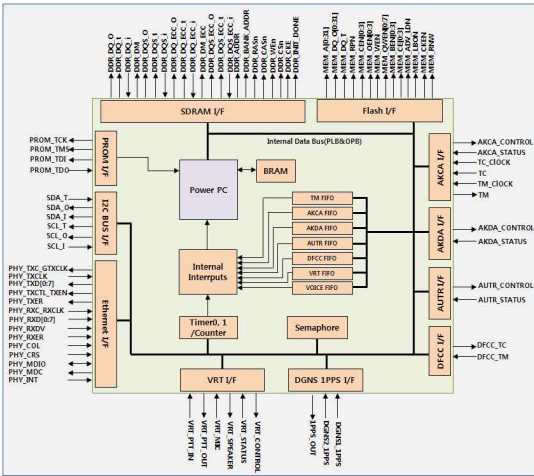


Fig. 4. FPGA Block Diagram

내부 데이터 버스는 PLB(Processor Local Bus) 및 OPB(On-Chip Peripheral Bus) 두 종류의 버스로 구성되어 있으며 여기에 SDRAM, Flash, PROM, IIC 컨트롤러, Ethernet Mac, VRT, DGNS 1PPS, DFCC, AUTR, AKDA, AKCA와 통신하기 위한 IP가 구성되어있다. PLB에는 주로 High-speed 블록들이 연결되고, OPB에는 UART와 같은 Low-Speed 블록들을 연결하여 시스템을 구성하였다.

하드웨어 개발 환경 및 구조

FPGA 설계 툴로는 Xilinx EDK8.2 (Embedded Development Kit)를 사용하였다. 필요에 따라 개발된 User IP를 검증하기 위해서 Xilinx ISE 8.2i, ModelSim 6.1b를 사용하였다. Fig. 5는 실제 Xilinx EDK8.2를 사용하여 개발된 FPGA 내부 System Bus를 나타낸다. PLB와 OPB에는 외부 인터페이스를 위한 IP와 User IP가 연결되어 있다.

100Mbps Dual Ethernet을 지원하기 위해서 FPGA 내부의 Hard IP인 "hard_temac" 2개를 PLB에 연결하여 구성하고 송수신되는 데이터를 처리하기 위해서 FPGA 외부에 Transformer와 PHY 칩을 장착하여 통신이 이루어지도록 하였다.

UART 통신은 UART IP인 "opb_uartlite" version 1.00b를 사용하여 구현하였다.

상·하향 링크 송수신 블록은 모델과 데이터 송수신을 위해서 정의된 조건을 만족할 수 있도록 "myopb_tm_comm_0"와 같은 IP를 설계하였고 실제 동작은 변형된 HDLC Protocol과 유사하다. 모델로부터 Tx/Rx clock을 수신하고, 수신된 clock의 동기에 맞춰 실제 데이터를 송수신하는

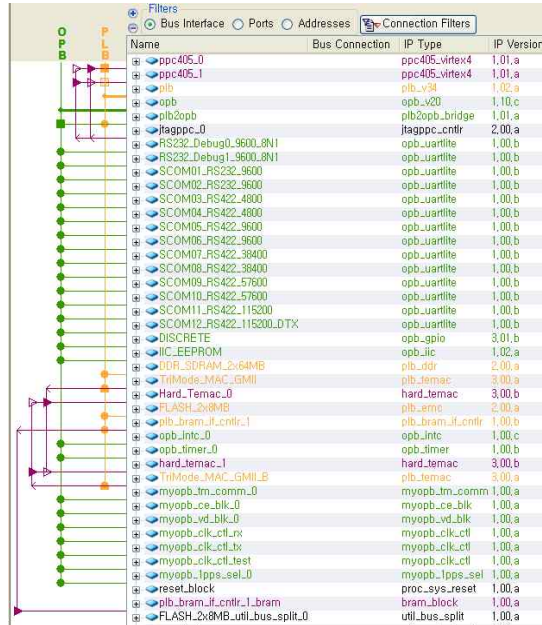


Fig. 5. PLB and OPB Connection Architecture

형태이다.

수신데이터의 신뢰성을 높이기 위하여 Viterbi Decoding[3] 블록을 이용하여 수신된 데이터에 대하여 오류정정을 수행하도록 하였다. Viterbi Decoder는 Xilinx에서 제공하는 IP를 사용하였으며 hard coding 방식과 decoder rate는 1/2, constraint length는 7, Traceback length는 48로 설정했다.

2.4.2. FPGA 소프트웨어 설계

통신제어기는 통신 링크의 신뢰성과 실시간성을 보장하기 위해서 상용 RTOS인 VxWorks를 사용하여, FPGA 내부에 다양한 IP 디바이스 드라이버를 설계 개발하였다. VxWorks 사용은 Kernel에서 제공하는 실시간 기능 구현 및 디버깅을 용이하게 하여 개발 기간의 단축 및 통신 제어기의 신뢰성을 보장하게 하였다.

소프트웨어 개발 환경

소프트웨어 개발 툴로는 Xilinx EDK8.2 (Embedded Development Kit)와 Windriver Tornado

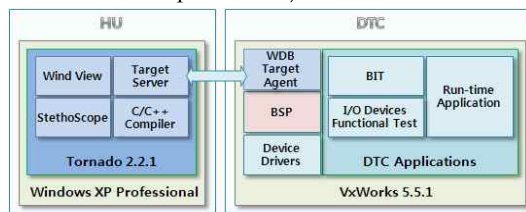


Fig. 6. S/W Development Environment

2.2.1(VxWorks 5.5.1)을 사용하였다. 실제 개발 과정은 Fig. 6과 같은 교차 개발 환경(Cross Development Environment)이다. 즉 Host PC에서 소스를 컴파일하여 Target(통신제어기)에 실행파일을 올려 실행시키는 방법이다.

소프트웨어 구조

EDK에서 제공하는 PPC-405 VxWorks용 BSP를 이용하여, 제작된 CPU 보드에 맞는 디바이스 드라이버를 개발하여 상위 프로그램에서 사용할 수 있도록 하였고, 그 위에 통신제어기 요구 기능에 맞게 프로그램을 개발 하는 구조이다. Fig. 7은 소프트웨어 구조를 나타낸다.

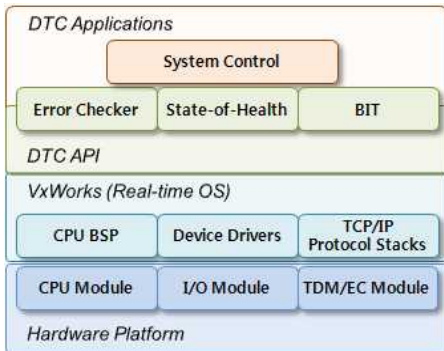


Fig. 7. S/W Structure

Task 구조

데이터 전송속도 및 갱신주기가 다양한 장비에서 들어오는 데이터를 처리하기위해 Task[4]설계를 했다. TC/TM관련 Task를 가장 높은 우선순위로 두었다. 우선순위가 가장 높은 tTimer Task는 20ms 마다 FPGA로부터 하드웨어 인터럽트를 받아서 수행되며, 전체 시스템의 상태를 모니터링하는 기능과 연결된 타 장비로부터 수신한 데이터를 전송하는 역할을 담당한다. Fig. 8은 탑재 통신제어기에 대한 task 구조를 나타낸다.

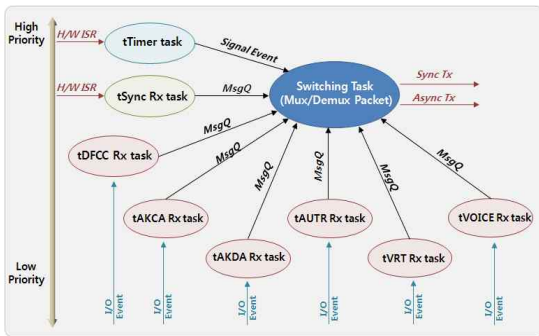


Fig. 8. S/W Task Structure

tSync Rx Task는 하향링크 패킷을 FPGA에서 수신한 후 전체 패킷수신이 완료되면 하드웨어 인터럽트를 생성하게 된다. 수신 후 패킷오류체크를 수행하고 이상이 없을 경우에는 Message Q를 통하여 Switching Task로 수신 데이터를 전송한다.

tAKCA, tAUR, tDFCC, tAKDA, tVRT, tVOICE Rx Task 모두 각각의 장비로부터 수신된 데이터에 대하여 tSync Rx Task와 유사한 동작을 수행한다.

Switching Task는 모든 데이터를 수신하여 실제 TDM[5]방식의 Mux/DeMux 기능을 수행한다.

주변장비 제어

통신제어기는 tSync Rx Task로부터 수신된 데이터를 데이터 전송속도 및 갱신주기가 다양한 주변 장비들로 제어데이터를 전송하는 역할을 한다. 또한 제어데이터를 생성하기 위해서 주변 정보를 이용하기도 한다. 가령 AKDA는 지상안테나를 지향하도록 해야 된다. 그런 경우 지상안테나 위치, 비행체 위치, 비행체 자세 등을 모두 고려해서 지향각을 계산을 수행하도록 했다.

링크 패킷 지연 최소화 설계

전체 통신 시스템에서 상향 및 하향 링크 패킷의 지연은 고속으로 비행하는 무인항공기에서는 운용상 큰 문제점을 유발할 수 있다. 처음 설계된 통신제어기는 20ms 마다 내부 timer를 이용하여 데이터를 처리하도록 하는 구조였다. 이 경우 데이터 수신이 20ms 주기로 처리하는 시점보다 늦어지면 다음 처리 시점까지 기다리려야 한다. 결국 최대 20ms만큼의 지연이 발생하게 된다. 통신제어기는 이러한 부분을 고려하여 링크 패킷을 처리하는 시간을 최대한 줄이기 위하여 20ms 마다 항상 내부 timer를 이용하여 처리하는 구조에서 링크 패킷이 수신되면 바로 처리

Table 3. RF Link Delay Time(UPL)

	GDTG Delay	GKCA Delay	RF Path Delay	AKCA Delay	ADTC Delay
Latency[ms]	10.00		0.67		10.00
packet processing[ms]	4.00	2.50		2.50	4.00
propagation Delay[ms]	6.46				6.46
Sub Delay Sum[ms]	20.46	2.50	0.67	2.50	20.46
Total Delay Sum[ms]	46.59				

Table 4. RF Link Delay Time(DNL)

	ADTC Delay	AKCA Delay	RF Path Delay	GKCA Delay	GDTC Delay
Latency[ms]	10.00		0.67		10.00
packet processing[ms]	4.00	2.50		2.50	4.00
propagation Delay[ms]	8.13				
Sub Delay Sum[ms]	22.13	2.50	0.67	2.50	14.00
Total Delay Sum[ms]	41.80				

하는 구조로 변경하였고 또한 패킷 수신이 없는 동안에도 데이터를 처리 할 수 있는 구조로 설계 하였다.

측정된 통신제어기의 UPL 데이터 처리 지연 시간은 Table 3과 같으며 GDTC는 지상관제소에서 데이터 수신을 완료한 시점에서 DFCC로 데이터 송신을 완료한 시점까지의 측정시간을 나타낸다. Table 4는 DNL 데이터 처리 지연 시간을 나타내며 ADTC가 DFCC에서 데이터 수신을 완료한 시점부터 GDTC가 지상관제소에 데이터를 송신을 완료한 시점까지의 시간을 나타낸다.

2.5 기구 형상 및 환경시험

통신제어기의 기구물은 지상/탑재 모두 동일 형상으로 방열 및 EMI/EMC를 최대한 고려하여 Conduction-cooled 형태로 설계하였다. 설계된 통신제어기의 형상은 Fig. 9와 같으며, 외형 크기는 (L)191.0mm x (W)118.0mm x (H)102.0mm에 중량은 2.14kg으로 소형화되어 있다.

스마트무인기는 틸트로터 방식의 비행체로 탑재장비는 무인기 운용환경 규격을 만족해야한다. 진동 요구사항을 검증하기 위해서 MIL-STD-810F의 Propeller 및 Helicopter 시험, 전자기 적합성(EMC) 요구사항 검증을 위하여 MIL-STD-416E의 "Aircraft, Air Force" 기준을, 온도, 습도, 고도



Fig. 9. Picture of Assembled DTC

요구사항 검증을 위하여 MIL-STD-810F의 Low Pressure, High/Low Temperature, Humidity 기준을 적용하여 시험을 한 결과 충분히 무인기 운용환경 규격을 만족하였다. 운용 환경시험 및 전자기 적합성시험에 대한 기준과 시험결과는 Table 5와 Table 6과 같다.

Table 5. 무인기 운용 환경시험

항목	운용환경 기준(Aircraft, Air Force)		결과
	비행체	작동	
고온 저장	MIL-STD-810F 501.4	1cycle(24시간) 총 7Cycles 실시	만족
고온 작동	MIL-STD-810F 501.4	55℃, 5시간 30분 유지 (전원인가)	만족
저온 저장	MIL-STD-810F 502.4	-32℃, 72시간유지	만족
저온 작동	MIL-STD-810F 502.4	-20℃, 5시간 30분 유지 (전원인가)	만족
습도	MIL-STD-810F 507.4	-32℃, 상대습도 95%, 48시간 유지 총 5Cycles 실시	만족
고도	MIL-STD-810F 500.4	16000 ft, 60분 저장 고도변화율 10m/s이하	만족
진동	진동조건(Propeller) Random on Random (MIL-STD-810F 514.5)	X, Y, Z 3축 각 1시간씩 총 3시간 실시	만족
	진동조건(Helicopter) Sineon Random (MIL-STD-810F 514.5)	X, Y, Z 3축 각 2시간씩 총 6시간 실시	만족

Table 6. 전자기 적합성시험

항목	운용환경 기준(Aircraft, Air Force)	결과
전자파전도방출시험	MIL-STD-461E(CE102)	만족
전자파전도내성시험	MIL-STD-461E (CS101, CS114, CS115, CS116)	만족
전자파복사방출시험	MIL-STD-461E(RE102)	만족
전자파복사내성시험	MIL-STD-461E(RS103)	만족

III. 결 론

FPGA를 이용하여 무인기용 통신제어기를 개발하였다. 개발된 통신제어기는 Real-time OS인 VxWorks를 적용하여 실시간 통신링크를 보장하고 다양한 입출력 장치를 제공하여 체계요구에 따른 입출력 장치의 추가 및 수정을 용이하게 하였다. 또한 통신링크의 신뢰성을 확보하기 위해 Convolution Encoding 및 Viterbi Decoding을 적용하여 데이터 링크의 오류정정 기능을 갖도록

하였으며, Time Slot Assigner 방식의 TDM Mux/DeMux 알고리즘을 이용하여 링크데이터 패킷을 최적화하도록 하였다. 아울러 무인기 환경시험을 통해 성능을 검증하고 현재 스마트무인기에 탑재되어 활용되고 있다.

향후에는 비행시험을 통해서 보다 신뢰성있는 통신링크를 보장할 수 있도록 개선할 계획이다.

후 기

본 논문은 지식경제부 지원하에 한국항공우주연구원 주관의 21세기 프론티어 연구개발 사업으로 추진되는 "스마트무인기 기술 개발"사업 중 세부 과제인 "탑재/지상형 통신제어기 개발"과제로 수행된 것이다.

참고문헌

- 1) 오수훈, 김승주, 임철호, "스마트무인기 기술개발사업 개요", 대한기계학회지널, 46권 제2호, 2006, pp.34~39
- 2) 최창호, 주범순, 김도연, 정해원, "10기가비트 Ethernet 프레임 다중화/역다중화기 설계 및 구현", 대한전자공학회 하계종합학술대회 논문집, 26권 제1호, 2003, pp.378~381
- 3) "DS2474 xilinx Viterbi Decoder v6.0" 데이터 시트 참조
- 4) Sagar PM, Vivek Agarwal, "Embedded

Operating Systems for Real-Time Applications", M.Tech. credit seminar report, Electronic Systems Group, EE Dept, IIT Bombay, Submitted in November 2002.

5) 윤지욱, 엄경환, 이종현, "이더넷/TDM 통합전달 시스템의 설계 및 구현", 대한전자공학회, 대한전자공학회 2005년 추계종합학술대회 2005. 11, pp.237~240

약어정리

- ADTC(Airborne Data Terminal Controller, 탑재통신제어기)
- AKCA(Airborne Ku-band Communication Ass'y, 탑재Ku대역 통신조립체)
- AKDA(Airborne Ku-band Directional ANT.Ass'y, 탑재Ku대역 지향성안테나조립체)
- AUTR(Airborne UHF Transceiver, 탑재 UHF 송수신기)
- DFCC(Digital Flight Control Computer, 디지털 비행제어 컴퓨터)
- GDTC(Ground Data Terminal Controller, 지상통신제어기)
- VRS(VHF Voice Radio System, VHF 음성통신장치)
- TC(Tele-Control, 리모트 컨트롤)
- TM(Tele-Message, 텔레메세지)
- VRT(VHF Voice Relay Transceiver, VHF 음성송수신기)