

MEMS형 가속도 센서를 이용한 지진 데이터 취득 시스템의 설계 및 구현

Design and Implementation of Seismic Data Acquisition System using MEMS Accelerometer

최 훈* · 배 현 덕*
 (Hun Choi · Hyeon-Deok Bae)

Abstract - In this paper, we design a seismic data acquisition system(SDAS) and implement it. This system is essential for development of a noble local earthquake disaster preventing system in population center. In the system, we choose a proper MEMS-type triaxial accelerometer as a sensor, and FPGA and ARM processor are used for implementing the system. In the SDAS, each module is realized by Verilog HDL and C Language. We carry out the ModelSim simulation to verify the performances of important modules. The simulation results show that the FPGA-based data acquisition module can guarantee an accurate time-synchronization for the measured data from each axis sensor. Moreover, the FPGA-ARM based embedded technology in system hardware design can reduce the system cost by the integration of data logger, communication sever, and facility control system. To evaluate the data acquisition performance of the SDAS, we perform experiments for real seismic signals with the exciter. Performances comparison between the acquired data of the SDAS and the reference sensor shows that the data acquisition performance of the SDAS is valid.

Key Words : Seismic data acquisition system, Earthquake early warning system, MEMS, Accelerometer, FPGA

1. 서 론

최근 전 세계적으로 대규모 지진으로 인한 많은 인명피해와 경제적 손실이 발생함에 따라 국내외의 지진에 대한 관심이 증가하고 있다. 특히 2011년 3월에 발생한 규모 9.0의 일본 동북부 지진은 국가 위기를 논의할 만큼의 천문학적 경제적 손실과 더불어 엄청난 인명 피해를 가져왔다. 지진은 그 자체만으로도 큰 피해를 입히며 화재, 폭발, 그리고 원전사고 등과 같은 추가적인 2차 재해를 유발한다[1,2]. 이러한 지진의 직간접적인 피해를 줄이기 위해서는 구조물의 내진설계가 최우선 되어야 하지만 현실적으로 내진설계를 통한 지진재해방지는 한계가 있다[2~4]. 또한 현재의 과학 기술로는 지진 발생 예측이 불가능하기 때문에 예측보다는 지진 발생 시 신속한 통보 및 대처를 통해서 지진에 대한 피해를 줄여야 한다. 따라서 우리나라를 비롯한 미국, 일본, 대만 등 세계 각국은 지진조기경보시스템 (EEWS; Earthquake Early Warning System)의 개발을 통해 지진 피해를 감소시키려는 노력을 하고 있다[2,5]. 그림 1은 현재 기상청에서 운용 중인 지진경보시스템(EWS; Earthquake Warning System) 및 개발 중인 국가지진조기경보시스템(NEEWS; National EEWS)과 제안하고자 하는 지역지진재해방지시스템의 시간대별 처리과정 비교를 나타내고 있다. 현재 국내

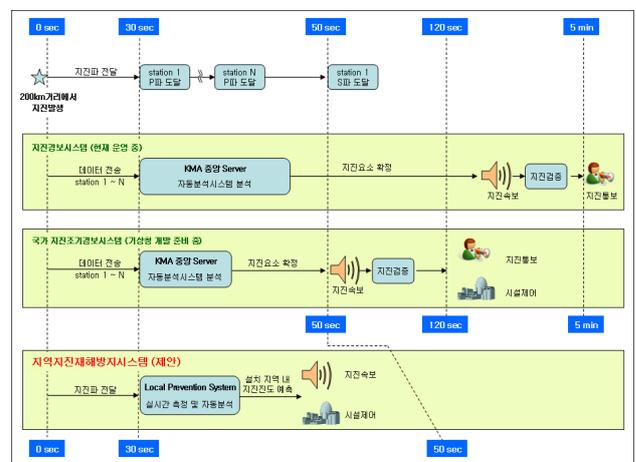


그림 1 국가지진조기경보시스템(NEEWS)과 제안한 지역지진재해방지시스템(LEDPS)의 시간대별 처리과정 비교

Fig. 1 Time-based procedure comparison between National Early Earthquake Warning System(NEEWS) and the proposed Local Earthquake Disaster Reduction System(LEDPS)

에서 운영 중인 EWS는 지진 발생 시 규모(earthquake magnitude) 산정과 진원(hypocenter) 및 진앙(epicenter) 파악을 위해 각 관측소에서 측정된 자료를 중앙의 자료 분석 센터로 전송하고 최종 분석 후 관련기관, 언론사 등에 전달하도록 한다. 일반적으로 지진 발생 후 2분 이상이 경과하면 지진파는 한반도 전역을 대부분 통과하는데 기상청의 지

† 교신저자, 정회원 : 동의대 전자공학과 조교수

E-mail: hchoi@deu.ac.kr

* 정 회원 : 충북대 전기공학과 교수

접수일자 : 2012년 3월 2일

최종완료 : 2012년 4월 30일

진경보 발령수준은 현재 120초로 2차 피해를 줄이기에 어려움이 있다. 따라서 이러한 문제점을 해결하기 위해 기상청에서는 50초 속보와 2분 통보를 목표로 산학연과 공동 연구를 통해 NEEWS 개발을 진행하고 있다[2,3]. 그러나 기존 지진 관측망을 기반으로 하는 NEEWS는 전 국토가 경보대상이므로 신속한 대처가 필요한 각 생활지역 및 산업지역에 적용하기 위해서는 많은 사회적 비용이 필요하고 기술적 제한으로 실시간 적용에 어려움이 있다. 따라서 사람이 밀집한 대단위 아파트 단지, 공장 등 피해가 예상되는 생활지역을 경보대상으로 하여 대상지역의 건물이나 시설물에 직접 설치·운영할 수 있는 순수 방재목적의 지역지진재해방지시스템(LEDPS; Local Earthquake Disaster Preventing System) 개발이 필요하다. 이때 LEDPS가 설치되는 장소는 배경잡음(background noise)이 매우 큰 사람이 거주하는 생활환경을 대상으로 하기 때문에 지진 연구·관측을 위한 기존 고가의 고성능(저잡음, 고분해능) 힘 평형 가속도계(force balance accelerometer) 기반의 지진 데이터 취득 시스템은 비효율적이다. 현재 국내에는 생활지역에서 활용가능한 EEW 관련 데이터 취득 시스템 개발 및 관련 기술 연구가 이루어지지 않았다. 따라서 생활지역 내의 다수의 건축물 및 시설물 보호를 위한 현실적인 지진 에너지 측정범위와 진도등급 구분이 가능한 비용-성능면에서 효율적인 지진 데이터 취득 시스템 개발이 필요하다.

본 논문에서는 지역지진재해방지시스템(LEDPS) 개발을 위해 MEMS 가속도 센서 기반의 지진 데이터 취득 시스템(SDAS; Seismic Data Acquisition System)을 설계·구현한다. 제안한 SDAS는 인구밀집지역을 대상으로 하는 LEDPS에 적합하도록 저비용의 MEMS형 가속도 센서와 FPGA 및 ARM 프로세서로 구성된 Verilog HDL(Hardware Description Language) 기반의 임베디드형 데이터 취득 시스템이다. 설계에 사용된 MEMS형 센서는 최대 800Hz 샘플링이 가능하며 14bit 디지털 출력을 갖는 3축 MEMS(micro electro mechanical systems)형 가속도 센서이다. 제안한 SDAS의 성능평가를 위해 실제 지진파와 동일한 진동을 만들어내는 San-Esu사의 가진기(exciter), SSV-125L를 활용하여 데이터를 취득하고 시간 및 주파수 영역에서 측정된 신호의 특성을 기존 관측용 센서와 비교·분석한다. 본 논문에서는 LEDPS의 여러 기능 중 지진 데이터 획득 시스템의 설계와 구현으로 주제를 제한한다.

2. 지진데이터 취득 시스템 설계 및 구현

2.1 내장된 차체 테스트

그림 2는 설계한 지진 데이터 취득 시스템(SDAS; Seismic Data Acquisition System)의 구성도를 나타내고 있다. 설계한 시스템은 FPGA 및 ARM 프로세서를 기반으로 하는 본체(main system)와 AVR 기반의 별도의 보조 시스템(sub-system)으로 구성된다. 본체에는 14bit 디지털 출력을 갖는 MEMS형 3축 주 가속도 센서가 위치한다. 본체는 데이터 취득 및 외부 유무선 통신을 위한 제어/연산 모듈(module), 그리고 주변 시설물 제어 모듈이 Verilog HDL로 설계되어 있는 FPGA기반의 연산/제어부와 FPGA에서 실시

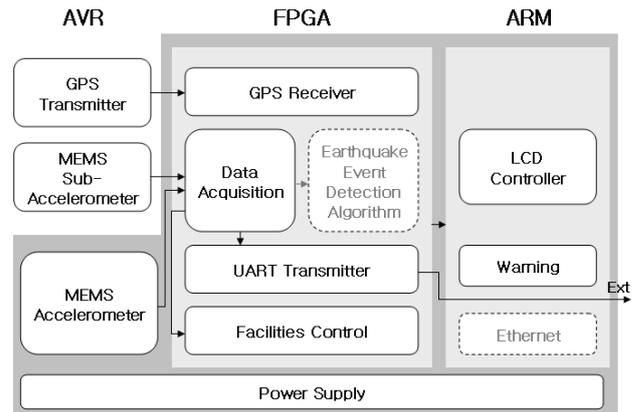


그림 2 설계한 LEPDS의 전체 시스템 블록도
Fig. 2 Total system block diagram of designed LEPDS

간 취득한 데이터를 전송받아 진도를 산출하고 파형 및 진도를 그래픽 LCD에 나타내기 위한 ARM 프로세서 기반의 표시부로 구성된다. 반면 보조 시스템은 MEMS형 3축 보조 가속도 센서를 장착한 2개의 보조 가속도 센서부와 정확한 시간동기를 위해 GPS 수신 모듈을 장착한 GPS 수신부로 총 3개의 보조 시스템으로 구성되어 있다.

제한한 시스템에서 가속도 센서는 본체에 위치한 주 가속도 센서 1개와 보조 시스템용 보조 가속도 센서 2개를 사용한다. 본체와 분리된 2개의 서로 다른 보조 가속도 센서를 통해 취득된 데이터는 Zigbee 통신모듈을 사용하여 본체로 전송된다. 전송된 보조 센서 데이터는 본체(주 가속도 센서)에서 진동이 감지되었을 때, 그 진동이 지진에 의한 것인지 인위적인 잡음인지를 판단하기 위해 사용된다.

2.2 MEMS 가속도 센서 선정

LEDPS에서 사용할 MEMS형 가속도 센서 선정하기 위해서는 센서의 측정범위(full scale measurement range), 분해능(resolution), 기본 잡음특성 등 기본적인 센서 스펙(specifications)이 고려되어야 한다. 특히 센서의 측정범위와 분해능은 지진발생 시 최대진도의 표현 가능 여부와 진도 계급 구분 여부를 위한 중요한 특성이다. 일반적으로 지진의 크기는 절대적 개념인 규모(earthquake magnitude)와 상대적 개념인 진도(earthquake intensity)로 구분된다. 규모는 진원(epicenter)에서 발생한 지진의 크기를 정량적으로 나타내는 양으로서 진동 에너지에 해당한다. 반면 진도는 어떤 장소에 나타난 지진동(earthquake vibration)의 세기를 사람의 느낌이나 주변의 물체 또는 구조물의 흔들림 정도로 수치화 한 표현이다. 따라서 지진재해방지시스템에서는 규모보다 진도에 대해 다루는 것이 바람직하다. 일본의 기상청 진도등급인 JMA, 유럽의 Rossi-forel 진도등급, 미국의 수정 Mercalli 등급, MM 진도등급 등 다양한 진도등급이 있다[5]. 최근 많이 사용하는 수정 메르칼리(modified Mercalli) 진도등급[5]을 보면 최대등급인 진도 X ~ 진도 XII의 평균최대가속도가 0.6G(588gal, 1G=980cm/s=980gal)이상이며 각각의 진도등급 구분을 위해 필요한 해상도는 0.01G(9.8gal)이다. 제안한 LEDPS 시스템에서 지진 데이터 취득을 위해 사

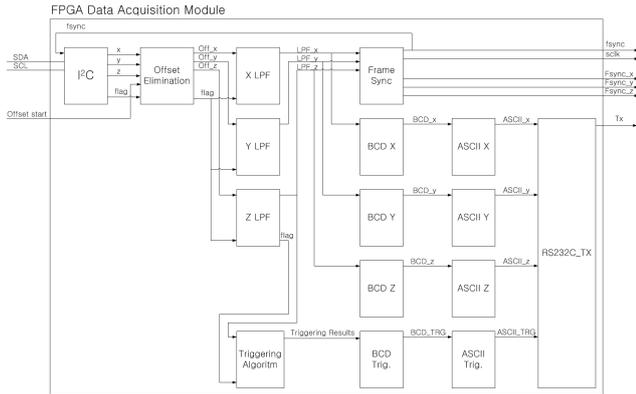


그림 3 FPGA 내 설계된 각 서브 모듈
Fig. 3 Designed sub-modules in FPGA

용한 MEMS형 3축 가속도 센서는 Freescale사의 MMA8451Q이며 14bit 디지털 출력과 $99\mu g/\sqrt{Hz}$ 의 잡음특성을 갖는다. MMA8451Q는 내부의 레지스터의 값 설정에 따라 최대 800Hz까지의 ODR(Output Data Rate, 여기서 ODR은 전체 시스템의 가속도 데이터 취득 샘플링으로 볼 수 있다)이 가능하며 $\pm 2G$, $\pm 4G$, $\pm 8G$ 의 측정범위를 선택할 수 있다. $\pm 2G$ 측정범위를 선택하였을 때 14비트 MEMS형 가속도 센서가 갖는 해상도는 다음과 같다.

$$Resolution = \frac{4G}{2^{14}} = 0.244mG (\approx 0.239gal) \quad (1)$$

식 (1)의 해상도는 수정 메르칼리 진도등급에서 각 각의 등급 구분뿐만 아니라 해당 등급을 소수점 첫째자리까지 세분화하기에 충분하다. 따라서 기존 지진 연구·관측용 가속도 센서를 대체할 목적으로 선정된 MMA8451Q는 제한한 방재 목적시스템 개발에 적용 가능하다.

2.3 설계한 시스템의 주요 모듈 및 구현

그림 3은 본체의 FPGA내에 Verilog HDL기반으로 설계된 각 모듈을 보이고 있다. 설계된 주요 모듈은 가속도 센서로부터 측정된 데이터의 취득, 전처리(저역통과필터링) 그리고 ARM 프로세서 및 외부 장치와의 데이터 전송 모듈로 구성된다.

2.3.1 가속도 데이터 취득 모듈

주 가속도 센서로부터 원하는 샘플링 주파수로 데이터를 취득하기 위해 'I2C' 모듈(module)을 설계하였다. 가속도 센서에서 측정된 가속도 신호는 설정된 값에 따라 센서 내부의 ADC(analog to digital conveter)에 의해 14bit 디지털신호로 변환되어 내부 레지스터에 저장된다. 주 가속도 데이터 취득 모듈에서는 샘플링 주파수(100Hz)에 동기되어 있는 Fsync 신호가 감지될 때 마다 주 가속도 센서의 내부 레지스터에 저장된 가속도 데이터를 I2C 프로토콜을 사용하여 직렬로 취득한다. 이후 14bit 크기의 X(EW), Y(NS), Z(UD)

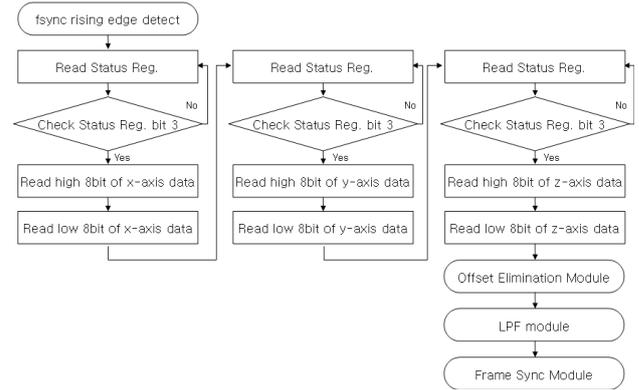


그림 4 주 가속도 센서 데이터 취득 모듈의 I2C 프로토콜 상세 절차

Fig. 4 Detail procedure for I2C protocol in main accelerometer data acquisition module

축 데이터로 정렬하여 'Offset Elimination' 모듈에 전송한다. 설계에 사용된 I2C 통신속도는 표준모드(100kbit/s)이며 I2C 프로토콜의 상세 취득 절차를 그림 4에 나타내었다.

2.3.2 오프셋(offset) 제거 모듈

지진동을 정확히 측정하기 위해서 가속도 센서의 각 축은 지구와의 정확한 정렬이 요구된다. X(EW)축은 지구의 동서 방향, Y(NS)축은 남북 방향, 그리고 Z(UD)축은 지구 중심과의 연장선 방향에 정렬되어야 한다. 그러나 정렬오차 발생 시 각 축의 성분은 분산되어 가속도 데이터의 오프셋(offset) 또는 직류(DC) 성분으로 작용할 수 있다. 이러한 DC 성분을 제거하기 위해 'Offset Elimination' 모듈을 설계하였다. 이 모듈에서는 N 개 샘플기반의 평균값(mean value)을 추정하고 각 축의 실시간 데이터에서 추정된 평균을 제거함으로써 정렬오차로 발생하는 오프셋 성분을 제거한다. 오프셋 제거를 위해 다음과 같은 평균값 추정방법을 사용하였다.

$$X_{offset} = \frac{1}{N} \sum_{i=0}^{N-1} X(n-i) \quad (2)$$

$$Off_X(n) = X(n) - X_{offset} \quad (3)$$

여기서 X_{offset} 은 시스템의 초기 취득단계에서 추정된 X축의 오프셋 값이고 $Off_X(n)$ 은 오프셋이 제거된 X축 신호이다.

각 축 데이터는 정렬오차가 제거되었더라도 고주파 배경 잡음을 포함하고 있으므로 고주파 잡음제거를 위한 전처리 필터인 'LPF' 모듈로 전송된다.

2.3.3 LPF 모듈

그림 5는 설계한 'LPF(low pass filter)' 모듈의 블록도이다. 취득된 가속도 데이터의 고주파 잡음(high frequency noise)의 제거를 위해 35Hz의 차단주파수(cutoff frequency)를 갖는 31차 FIR(finite impulse response) LPF 모듈을 설계하였다. 또한 설계된 LPF 모듈의 크기를 줄이기 위해 하

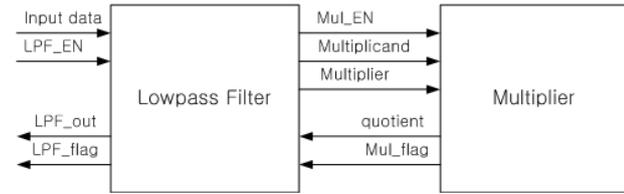


그림 5 시분할 방식을 사용하는 LPF 모듈
Fig. 5 LPF module using time sharing

표 1 BCD Code 변환 과정 예

Table 1 Example for BCD Code Conversion

| | Hundred | Ten | Uni | binary |
|---------|---------|------|------|-----------|
| start | | | | 100000000 |
| shift 1 | | | 1 | 00000000 |
| shift 2 | | | 10 | 0000000 |
| shift 3 | | | 100 | 000000 |
| shift 4 | | | 1000 | 00000 |
| plus 3 | | | +3 | |
| | | | 1011 | 00000 |
| shift 5 | | 1 | 0110 | 0000 |
| plus 3 | | | +3 | |
| | | 1 | 1001 | 0000 |
| shift 6 | | 11 | 0010 | 000 |
| shift 7 | | 110 | 0100 | 00 |
| plus 3 | | +3 | | |
| | | 1001 | 0100 | 00 |
| shift 8 | 1 | 0010 | 1000 | 0 |
| plus 3 | | | +3 | |
| | 1 | 0010 | 1011 | 0 |
| shift 9 | 10 | 0101 | 0110 | |
| result | 2 | 5 | 6 | |

나의 곱셈기(multiplier)를 설계하고 시분할(time sharing) 방식을 사용하였다. 그림 5의 'Lowpass Filter' 모듈에 입력되는 14bit 가속도 데이터와 설계한 필터 계수와의 콘볼루션 연산은 샘플링 주파수에 비해 빠른 클럭을 이용하여 'Multiplier'를 활성화시켜 수행된다.

2.3.4 BCD 및 ASCII 변환기, RS-232C 통신모듈

LPF 필터를 통과한 각 축 데이터는 UART 프로토콜을 이용한 외부장치로의 전송을 위해 아스키(ASCII) 코드를 사용하게 되는데 이를 위해 'BCD' 변환기(binary coded decimal converter), 'ASCII' 변환기, 그리고 RS-232C 송신기를 Verilog HDL 기반으로 설계하였다. BCD 변환기는 2진수 4자리를 10진수 0 ~ 9에 대응하도록 하며 본 설계에서는 표 1과 같은 방법을 사용하여 설계하였다. ASCII 모듈은 BCD 변환된 2진수 형태의 가속도 데이터와 그 외 데이터 구분을 위한 정보들을 ASCII 코드로 변환하여 UART로 전송하므로, 여기서 사용되는 ASCII 코드값은 10진수 0 ~ 9 사이의 가속도 데이터와 각 축의 데이터 구분을 위한 특수문자에 해당하는 몇 가지 ASCII 코드값 만을 사용한다. 10진수 0 ~ 9는 ASCII 코드 또는 16진수에서 보면 2진수 형태의 BCD 코드의 최상위 비트 앞에 3을 추가하면 된다. 따

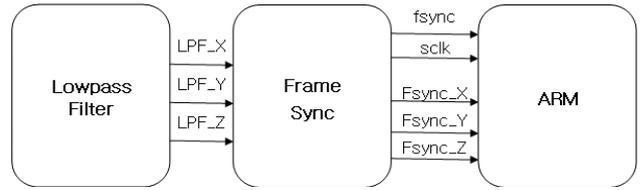


그림 6 AFGA와 ARM 프로세서간 데이터 전송을 위한 Frame Sync 모듈

Fig. 6 Frame Sync module for data transmission from FPGA to ARM processor

라서 ASCII 모듈은 전송할 데이터의 상위 4비트에 0011B(3H)를 추가해 줌으로써 구현하였다. 외부 장치와의 정확한 데이터 통신을 위해 BCD 변환이 끝남을 알리는 신호에 동기시켜 보 레이트(Baud rate) 클럭을 생성하고 ASCII 모듈의 출력은 RS232C 송신기 모듈을 통해 보 레이트에 맞춰 전송한다. 본 설계의 RS232C 송신기 모듈에서는 패리티 비트를 사용하지 않고 115,200bps의 속도로 전송하도록 하였다. BCD 변환이 끝남을 알리는 신호에 동기시켜 보 레이트(Baud rate) 클럭을 생성하고 ASCII 모듈의 출력은 RS232C 송신기 모듈을 통해 보 레이트에 맞춰 외부장치로 전송한다.

2.3.5 FPGA에서 ARM 프로세서로 데이터 전송을 위한 Frame Sync 프로토콜 모듈

수집된 지진 데이터의 과형 및 진도를 실시간으로 LCD에 표현하기 위해 ARM 프로세서를 사용하였다. 설계한 시스템에서 FPGA에서 ARM으로의 데이터 송신 시 14비트 X, Y, Z축 데이터를 모두 전송해야 한다. 또한 취득된 지진 데이터의 샘플링 주파수는 100Hz로 빠른 데이터 전송이 요구되지 않는다. 따라서 효율적인 구현을 위해 직렬 통신 방식 중 하나인 Frame Sync를 사용하여 데이터를 전송하였다. 그림 6은 설계한 Frame Sync 송신모듈의 블록도를 나타낸다. Frame Sync 포맷(Format)은 Fsync 신호를 검출한 후 다음 sclk에 동기되어 한 bit 씩 데이터를 전송하는 구조이다. 데이터는 직렬로 1bit 씩 sclk 클럭에 동기 되어 각각의 축 당 하나씩 할당된 I/O로 전송된다. Fsync는 전체 시스템을 위한 샘플링 주파수(100Hz)로서 가속도 센서에서 데이터를 가져오는 기준 클럭으로 사용되고, Fsync의 한 클럭마다 14bit 크기를 갖는 하나의 가속도 데이터 샘플값이 전송된다. 설계한 시스템에서 Fsync와 sclk의 주기는 각각 10msec(100Hz)와 0.1msec(10KHz)이다. 따라서 Fsync의 주기마다 최대 100bit, 즉 10Kbps 전송이 가능하고 마지막 bit인 LSB를 보내고 나면 데이터 라인에 Low를 출력하여 데이터 전송 끝을 알린다.

2.3.6 FPGA와 ARM Process 간 데이터 통신을 위한 Frame Sync 수신 모듈

FPGA에서 수집된 데이터는 Frame Sync 프로토콜을 사용하여 ARM으로 전송된다. 수신 모듈을 ARM(Cortex-M3)에서 구현하기 위해 외부 인터럽트(External Interrupt)를 이용

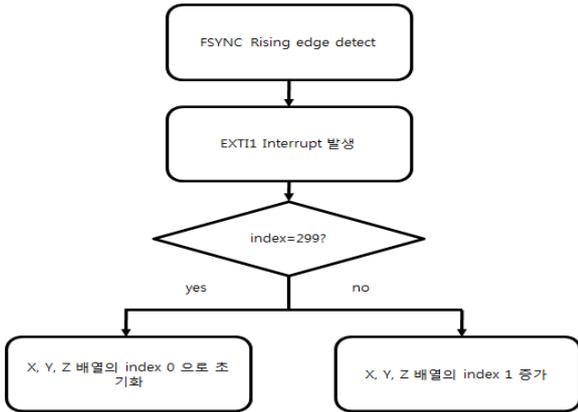


그림 7 Frame Sync 프로토콜 구현 절차
Fig. 7 Procedure Implementation of Frame Sync protocol



그림 8 설계한 SDAS의 PCB 기반 구현
Fig. 8 PCB-based Implementation of the designed SDAS

하였다. ARM 프로세서가 LCD 구동 등 다른 동작을 하는 도중에도 인터럽트가 걸리면 해당 인터럽트를 먼저 처리하게 되므로 항상 FPGA로부터 전송되는 가속도 데이터를 정확하게 받을 수 있다. 그림 7은 C언어로 구현한 Frame Sync 프로토콜의 상세한 수신 절차를 보이고 있다.

3. 설계 검증을 위한 ModelSim 시뮬레이션 및 가진기 테스트

제안한 SDAS에 대해 설계된 단위 모듈의 유효성 검증을 위해 ModelSim SE 6.1f를 사용한 시뮬레이션을 수행하였고 실제 지진파와 동일한 진동을 만들어내는 San-Esu사의 가진기(SSV-125L)를 활용한 실험환경을 구축하여 설계에 사용된 MEMS 센서의 기존 센서 대체 가능성과 전체 시스템의 데이터 취득 성능을 평가하였다. 먼저 ModelSim을 이용한 시뮬레이션에서는 중요 모듈인 I2C 프로토콜 모듈과 Frame Sync 프로토콜 모듈에 대해 설계된 각 모듈 간 데이터 통신이 정확히 이루어지는지를 평가하였다. 두 번째로 가진기를 이용한 데이터 취득 성능평가에서는 그림 8에서 보이는 PCB로 제작한 제안 시스템을 가진기에 장착하여 취득된 데이터에 대해 시간영역과 주파수 영역에서 비교·평

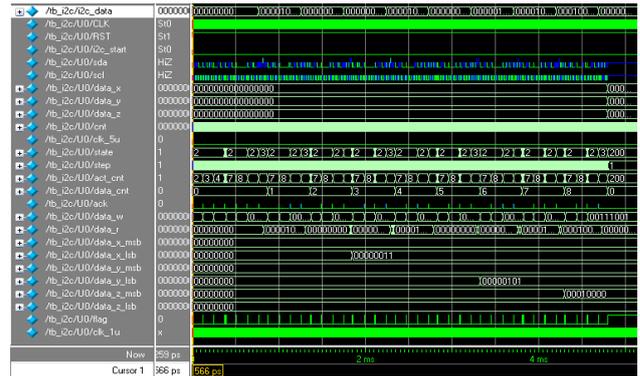


그림 9 I2C 프로토콜 모듈의 ModelSim simulation 결과
Fig. 9 ModelSim simulation results of I2C protocol module

가하였다. ModelSim 시뮬레이션을 위해 테스트벤치(testbench)에서 사용한 입력 데이터의 샘플링 주파수는 100Hz이며 데이터 취득성능 평가를 위해 가진기를 이용한 실험에 사용한 실제 지진신호는 2004년 일본 니카타에서 발생한 규모 6.8과 일본 코베지역에서 발생한 규모 7.2의 강진 신호이다.

3.1 I2C 프로토콜 모듈

그림 9는 I2C 프로토콜 모듈의 ModelSim 시뮬레이션 결과이다. MEMS 가속도 센서 MMA8451Q의 출력신호를 모델링하여 입력으로 사용한 테스트벤치를 생성하여 확인하였다. x, y, z축의 데이터 각 1샘플의 취득 결과를 보이고 있다. 시뮬레이션 결과에서 data_x_msb, data_x_lsb, data_y_msb, data_y_lsb, data_z_msb, data_z_lsb는 센서에서 취득된 데이터들이 저장되는 레지스터들이다. I2C 프로토콜에서 한 데이터 패킷은 8bit인데 설계한 SDAS에서 사용한 MEMS형 가속도 센서(MMA8451Q)의 출력은 14bit이다. 따라서 14bit를 MSB와 LSB부분으로 나누어서 8bit씩 16bit 전송 후 하위 14bit 데이터를 취득하였다. 그림 9에서 보면 1.3ms, 1.85ms, 2.78ms, 3.32ms, 4.3ms, 4.73ms에서 각각 x_msb, x_lsb, y_msb, y_lsb, z_msb, z_lsb 순으로 8bit씩 데이터를 취득해온다. i2c_data 레지스터에 센서 출력을 모델링한 입력 데이터가 저장되어 있다. 취득한 데이터(data_x_msb, data_x_lsb, data_y_msb, data_y_lsb, data_z_msb, data_z_lsb 레지스터)와 입력한 데이터(i2c_data 레지스터)를 비교해 보면 정확히 데이터를 취득해 오는 것을 알 수 있다. i2c_start 신호는 I2C 프로토콜 모듈의 1 샘플 데이터를 획득해오는 시작 신호로서 100Hz이다. MMA8451Q의 ODR(Output Data Rate)은 800Hz까지 가능하지만 ODR이 높아질수록 응답의 감쇠가 심해지므로 낮은 ODR을 사용할수록 응답 특성이 좋다. 실제 지진파의 주파수 성분은 20Hz 미만의 저주파 성분이 주를 이루므로 100Hz의 ODR을 사용하였을 경우 지진파의 주파수 성분 대부분을 감지할 수 있고 잡음 특성이 좋게 된다.

3.2 Frame Sync 프로토콜 모듈

그림 10은 설계한 Frame Sync 프로토콜 모듈의 ModelSim

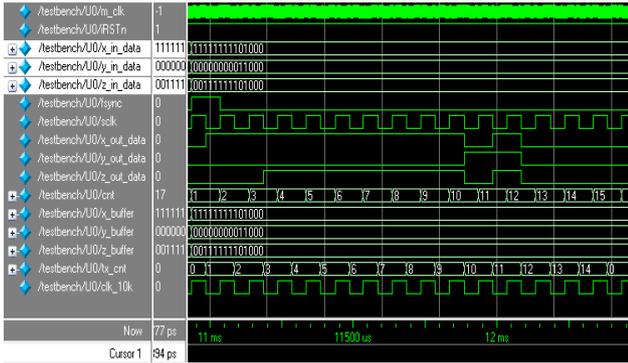


그림 10 Frame Sync 프로토콜 모듈의 ModelSim simulation 결과

Fig. 10 ModelSim simulation results of Frame Sync protocol module

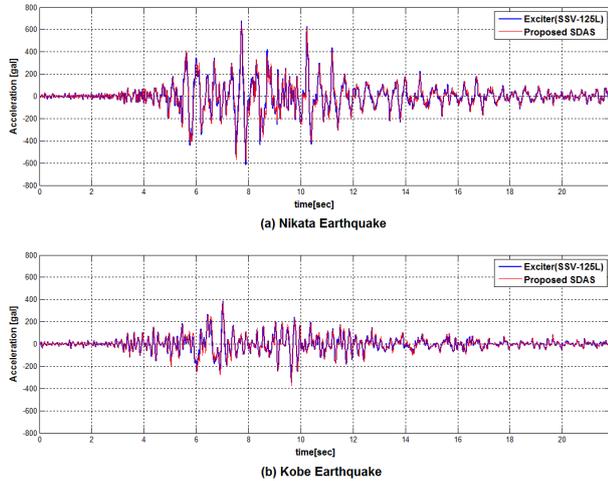


그림 11 (a) 니카타 지진과 (b) 고베 지진에 대한 시간영역에서의 가진기(SSV-125L) 테스트 결과(EW-axis)

Fig. 11 Results of Exciter(SSV-125L) test for (a) Nigata earthquake and (b) Kobe earthquake in time-domain(EW-axis)

시뮬레이션 결과이다. FSYNC 신호를 시작으로 SCLK 클럭에 동기되어 직렬 통신이 이루어진다. fsync 신호가 입력되고 sclk의 14번째 클럭에 동기되어 X, Y, Z축의 가속도 데이터가 직렬로 1bit씩 총 14bit가 x_out_data, y_out_data, z_out_data 포트(port)를 통해 전송되는 모습을 보여주고 있다. fsync 신호는 샘플링 클럭에 동기되어 있으며 Frame Sync 모듈은 14bit 데이터 한 패킷을 100Hz 속도로 출력신호를 전송한다.

3.3 가진기를 이용한 SDAS의 취득성능 평가

그림 11 ~ 그림 13은 실제 지진신호와 동일한 진동을 만들어주는 San-Esu사의 SSV-125L을 사용하여 설계·제작한 SDAQ의 데이터 취득 성능을 평가한 결과이다. 사용한 실제 지진신호는 일본 니카타 지진(규모 6.8)과 고베 지진(규모 7.2)이다. SDAQ의 데이터 취득 성능 비교를 위해 사

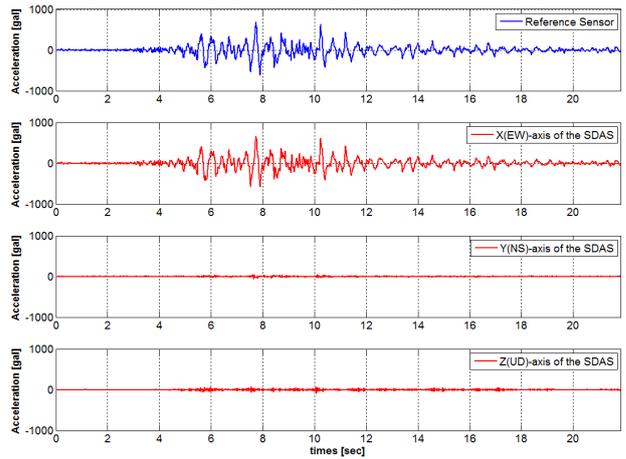


그림 12 SDAS의 정렬불량에 의한 데이터 취득 오차
Fig. 12 Errors of data acquisition by misalignment of the SDAS

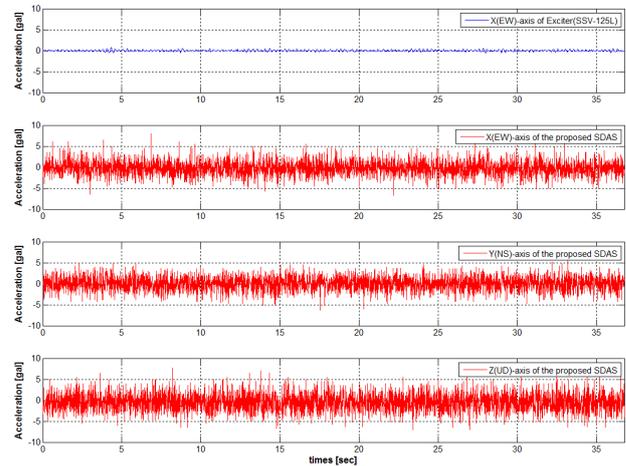


그림 13 백색잡음 수준배경잡음 비교
Fig. 13 White Gaussian noise floor

용된 가진기의 데이터 취득시스템 구성은 다음과 같다. Mitutoyo사의 V405-BR로서 단일 축 성분을 측정할 수 있고, DC~400Hz의 주파수 측정범위, $\pm 30.0m/s^2 (\pm 3G)$ 의 가속도 측정범위를 가지며, 일본 기상청에서 검정기준을 만족한 아날로그 기준 센서(reference sensor)와 센서에서 측정된 신호의 취득을 위해 24bit, 동적범위(dynamic range)가 110dB인 데이터 로거로 구성된다. 그림 11의 (a)와 (b)는 각각 니카타 지진과 고베 지진에 대해 기준 센서와 SDAS가 취득한 X(EW)축에 대한 시간 영역의 파형을 보이고 있다. 취득된 데이터는 DC 성분만을 제거했으며 설계한 저역통과 필터 모듈을 활성화 하지 않고 취득한 데이터이다. 니카타 지진에서 기준 센서와 SDAS에서 취득한 최대 가속도 값은 각각 680.9gal과 658gal이며 고베 지진에서는 각각 385.5gal과 375gal이다. 각 지진신호에 대한 취득 오차를 분석해 보면 3.36%와 2.72%이다. 위 실험에서 가진기 및 SDAS가 지구 중심으로부터 지표까지의 연장선과 정확히 수직으로 놓여있어야 한다. 또한 SDAS에 장착된 가속도 센서의 방향과 가

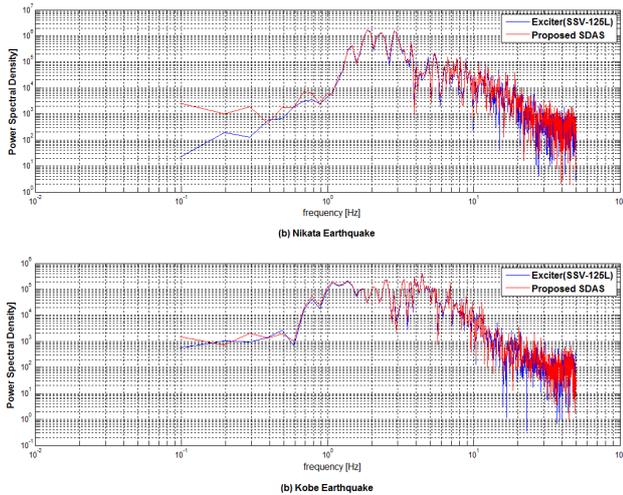


그림 14 (a) 니카타 지진과 (b) 고베 지진에 대한 주파수영역에서의 가진기(SSV-125L) 테스트 결과

Fig. 14 Results of Exciter(SSV-125L) test for (a) Nigata Earthquake and (b) Kobe Earthquake in frequency-domain.

진기에 장착된 기준센서의 방향이 정확히 일치해야 한다. 성능평가 실험 시 최대한 위의 실험 환경을 고려했으나 정렬불량(misalignment)에 대한 취득 오차가 발생한 것으로 보인다. 또한 가진기 자체 특성상 Z(UD) 축이 다른 축에 비해 배경잡음 큰 특성을 가지고 있는 것 또한 취득오차 발생 원인이다. 그림 12는 정렬불량에 의해 발생한 취득 오차를 보이고 있다. 지진파가 검출되기 시작한 4초 이후부터 X(EW)축 가진 성분의 일부분이 Y(NS)축과 z(UD)축에 나타나며 Y축에 비해 Z축의 오차 성분이 크다는 것을 알 수 있다. SDAS를 통해 측정된 가속도 데이터의 총 성분 ($\sqrt{EW^2 + NS^2 + UD^2}$)은 기본 배경잡음 정도는 생활지역 내에서 약 $\pm 10gal$ 이내로서 이는 수정 메르칼리(Modified Mercalli) 등급 상에서 진도 III($< 14.7gal$, 많은 사람들이 지진을 인식 못할 수도 있음)이하에 해당한다.

그림 14는 (a) 니카타 지진과 (b) 고베 지진에 대해 가진기의 데이터 취득 시스템과 제안 SDAS의 주파수 영역에서 전력 스펙트럼 밀도(PSD; power spectral density)를 비교한 결과이다. 결과에서 알 수 있듯이 두 시스템 모두 지진 에너지의 대부분은 $0.5Hz \sim 20Hz$ 대역에 분포하고 있다. $0.5Hz$ 이하 저주파 대역과 $20Hz$ 이상의 고주파 대역을 제외한 $0.5Hz \sim 20Hz$ 대역 내에서 제안한 SDAS의 데이터 취득 성능은 기존 지진 센서(V405-BR)를 사용하는 검정 시스템(가진기)과 유사함을 알 수 있다.

4. 결 론

본 논문에서는 지역지진재해방지시스템 개발을 위해 먼저 MEMS형 가속도 센서를 이용한 지진 데이터 취득 시스템(SDAS; Seismic Data Acquisition System)을 설계하였다. 설계된 시스템은 FPGA(Cyclone II) 및 ARM(Cortex-M3) 기반의 임베디드 시스템으로 제작하고 Verilog HDL 및 C언

어를 사용하여 설계된 개별 모듈을 구현하였다. 제안한 SDAS의 설계된 주요 단위 모듈(I2C 프로토콜 모듈, Frame Sync 프로토콜 모듈)들의 성능을 ModelSim을 이용한 시뮬레이션을 통해 검증하고 이외 모듈은 하드웨어로 구현된 시스템 전체에 대해 실제 지진과 동일한 진동을 발생시키는 가진기(SSV-125L)를 활용하여 데이터 취득 성능을 평가·분석 하였다. 획득된 지진 데이터의 시간-주파수영역 특성 분석을 통해 설계·구현한 SDAS의 데이터 취득 성능이 지진 에너지의 대부분이 분포되어 있는 $0.5Hz \sim 20Hz$ 대역에서 고가의 기존 관측용 아날로그 센서와 유사함을 입증하였다. 실제 지진으로 인한 이차재해방지를 위해 고려되는 지진파는 $0.5Hz \sim 15Hz$ 대역이므로 설계한 SDAS의 데이터 취득 성능은 이 범위의 지진신호 대역에서 유효함을 알 수 있다. 따라서 높은 데이터 취득 성능이 요구되지 않는 생활 지역 내 지진방재시스템을 개발함에 있어 설계·구현한 SDAS 시스템의 적용이 유용할 것으로 본다.

감사의 글

“이 논문은 2011년도 정부(교육과학기술부)의 재원으로 한국연구재단의 지원을 받아 수행된 기초연구사업임(No. 2011-0008294)“

참 고 문 헌

- [1] H. Y. Kim et al, Research & Development on National Earthquake Early Warning System, KMA, 2011.
- [2] H. C. Chi et al, Designing of the National Earthquake Early Warning System and Expanding of Realtime Data Sharing, KIGAM, 2010.
- [3] H. W. Kim, Y. M Kim, S. W. Sohn, H. D Bae, Y. H. Park, H. Choi, “FPGA Design of Seismic Data Acquisition System using MEMS Accelerometer,” Proc. of CICS 2011, pp.398-399, Oct. 2011.
- [4] Y. M. Kim, Real-time Earthquake Early Warning System for Secondary Disaster Prevention, Thesis, Dong-Eui University, 2011.
- [5] Y. M. Wu and H. Kanamori, “Development of an earthquake early warning system using real-time strong motion signals,” Sensors, 8, pp.1-9, 2008.
- [6] S. G. Kim, Theoretical Seismology, HUMHAN Book, 2010.
- [7] A. G. Hafez, T. A. Khan, T.Kohda, “Earthquake onset detection using spectro-ratio on multi-threshold time-frequency sub-band,” Journal of Digital Signal Processing, issue 19, Elsevier, pp.118-126, 2009.
- [8] C. Tong, B.L.N. Kennett, “Automatic seismic event recognition and later phase identification for broadband seismograms,” Bull. Seismol. Soc. Am. pp.1896 - 1909, 1996.

- [9] A. Trnkoczy, Understanding and parameter setting of STA/LTA trigger algorithm, IASPEI New Manual of Seismological Observatory Practice, 2002.

저 자 소 개



최 훈 (崔 薰)

1996년 충북대학교 전자공학과 졸업,
2001년 동 대학원 전자공학과 석사, 2006
년 동 대학원 전자공학과 박사, 1995년 ~
1998년 LG반도체, 2006년 ~ 2008년 한국
표준과학연구원 Post-Doc., 2008년 3월
~ 현재 동의대학교 전자공학과 조교수

Tel : 051-890-1673

E-mail : hchoi@deu.ac.kr



배 현 덕 (裴 鉉 應)

1977년 한양대학교 전자공학과 졸업,
1980년 서울대학교 전자공학과 석사,
1992년 동 대학원 전자공학과 박사, 1994
년 ~ 1995년 미국 시라큐스 대학 전기전
자컴퓨터공학과 방문교수, 1987년 3월 ~
현재 충북대학교 전자정보대학 전기공학
과 교수

Tel : 043-261-2474

E-mail : hdbae@cbnu.ac.kr