

# Ka 대역 광대역 다중 단자 증폭기를 위한 도파관 8×8 버틀러 매트릭스 설계

## Design of a Waveguide 8×8 Butler Matrix for Ka-Band Broadband Multi-Port Amplifiers(MPAs)

이 흥 열 · 엄 만 석 · 염 인 복

Hong-Yeal Lee · Manseok Uhm · Inbok Yom

### 요 약

본 논문에서는 Ka 대역의 다중 단자 증폭기(Multi-port Amplifier: MPA)를 위한 도파관 8×8 버틀러 매트릭스(Butler Matrix: BM)를 설계하였다. 광대역 특성을 구현하기 위해서 버틀러 매트릭스를 구성하는 3 dB 결합기는 6개의 이항식 슬롯을 갖도록 설계하였다. 설계된 8×8 버틀러 매트릭스를 제작하여 측정된 결과, 3 GHz의 설계 대역폭 안에서 0.3 dB 이하의 전송 손실과 26 dB 이상의 입력 반사 손실 그리고 35 dB 이상의 격리도 특성을 얻을 수 있었다.

### Abstract

Herein, we design a wideband 8×8 waveguide Butler matrix in order to use in a multi-port amplifiers(MPAs) at Ka-band. To achieve the broadband characteristic, we design a binomial 6-slot 3 dB directional coupler which is used to configure the 8×8 Butler matrix. The measured results of the fabricated 8×8 Butler matrix have low insertion loss of less than 0.3 dB, good return loss of over 26 dB and high isolation of over 35 dB within the design bandwidth of 3 GHz.

Key words : Ka-Band, MPA, Butler Matrix, 3 dB Coupler, Satellite

### I. 서 론

현재 HDTV(High Definition Television)에 이은 3D(Three Dimensional) TV가 보급이 되고 있으며, 머지않아 상용화될 것으로 기대가 되고 있는 UHD(Ultra High Definition) TV가 요즘 한창 기술 표준이 정립되고 있으며, 일본과 한국을 중심으로 HD 해상도인 1,980×1,080보다 4배가 큰 4k(4,096×3,112), 8배가 큰 8k(8,192×4,320) 해상도를 갖는 제품을 개발하고 있는 실정이다. 이러한 초고해상도를 갖는 방송은 높

은 데이터 전송을 필요로 하기 때문에, Ka 대역과 같은 높은 주파수를 사용하는 방송 통신 위성에 대한 관심이 높아지고 있다. 하지만 Ka 대역의 주파수는 비와 같은 습도가 많은 대기 환경에서는 전파의 감쇄가 크기 때문에, 안정적인 수신 환경을 보장받지 못하게 된다. 이런 이유로 음영 조건의 서비스 커버리지 내에 높은 안테나 이득을 갖는 좁은 빔들의 형성이 가능한 다중 단자 증폭기를 탑재한 다중 빔 안테나(Multi-Beam Antenna: MBA)를 사용한다<sup>[1]~[4]</sup>. 다중 빔 안테나 시스템은 매우 우수한 EIRP(Effective

한국전자통신연구원 무선RF탑재기술연구팀(RF and Satellite Payload Research Team, ETRI)

· Manuscript received November 10, 2011 ; Revised December 22, 2011 ; Accepted January 5, 2012. (ID No. 20111110-139)

· Corresponding Author : Hong-Yeal Lee (e-mail : hylees@etri.re.kr)

Isotropic Radiated Power) 및 G/T 성능으로 인해 서비스 지역 내에 고이득의 여러 스폿 빔을 두어 통신 및 방송 서비스를 실시할 경우, 강우 지역 또는 통화량 급증 지역에 높은 전력 할당을 유연하게 제공할 수 있게 된다. 이는 기존 위성 탑재 시스템이 각 빔에 할당된 고출력 증폭기의 고정 출력 레벨 대신 전체 증폭기 레벨 범위에서 각 채널의 출력 레벨을 유연하게 조절할 수 있는 기능을 갖기 때문이다. 이에 대한 개념도는 그림 1과 같다. 서울·경기 지역과 전라남도 지역에 강우로 인해 위성 수신 전력의 감쇄가 심해진 경우의 예로써, 위성 출력 가용 범위 안에서 두 지역에만 위성 출력을 높여 줌으로써 원활한 위성 수신 상태를 유지할 수 있게 된다. 그림 1의 아래에 있는 위성 출력 그래프는 한반도를 향한 위성의 출력 빔 신호의 크기를 남북 방향으로 본 것으로써 강우가 발생한 두 지역의 위성 출력 빔 신호는 최대이고, 그 이외의 지역은 최소 요구 출력만을 유지하는 것을 보여준다. 이러한 다중 빔 형성을 위한 다중 단자 증폭기는 그림 2와 같이 버틀러 매트릭스로 [5]~[7] 구성된 입력 네트워크(Input Network: INET)와 출력 네트워크(Output Network: ONET), 고출력 증폭기(High Power Amplifier: HPA) 그리고 각각의 부품을 연결하는 전송 선로로 구성되어 있다. 다중 단자 증폭기는 하나의 특정 단자로 크기가 작은 신호가 입력되어 입력 버틀러 매트릭스에 의해서  $N$ 개의 신호로 균등하게 분배되고, 각각의 경로에 있는 고출력 증폭기를 거치면서 신호가 증폭된 후에 출력 버틀러 매트릭스에 의해 증폭된 신호가 결합되어 하나의 특정 단자로 나오도록 하고, 다른 모든 출력 단자로는 격리되는 기능을 갖는다. 이러한 기능은, 입력 신호가 서로 직교(orthogonal)한 경우에 출력 신호의 총합은 같으면서 출력 포트의 신호 크기를 입력 신호 크기에 따라 유연하게 바꿀 수 있는 역할을 하게 된다.

본 논문에서는 앞서 언급한 다중 단자 증폭기 구성에서 신호의 분배와 결합 역할을 하는 광대역  $8 \times 8$  버틀러 매트릭스를 설계하였다. 설계 중심 주파수는 21 GHz이며, 대역폭은 3 GHz로 하였다. 이러한 광대역 특성을 구현하고 수십에서 수백 와트(watt) 이상의 RF(Radio Frequency) 전력 전송이 가능하게 하기 위해서 전송 선로는 구형 도파관 형태로 설계를 하

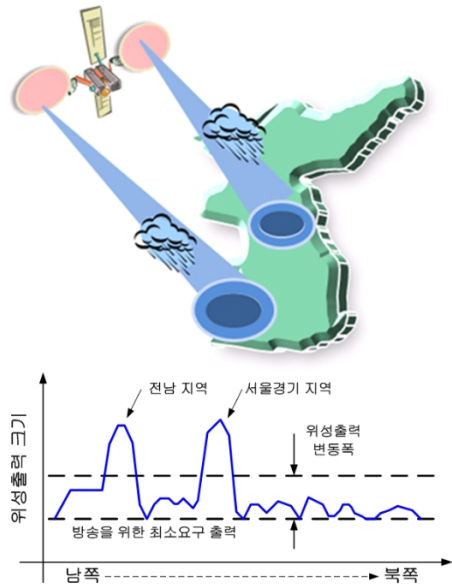


그림 1. 전력 할당 시스템 개념도  
Fig. 1. Conceptual view of the power allocation system.

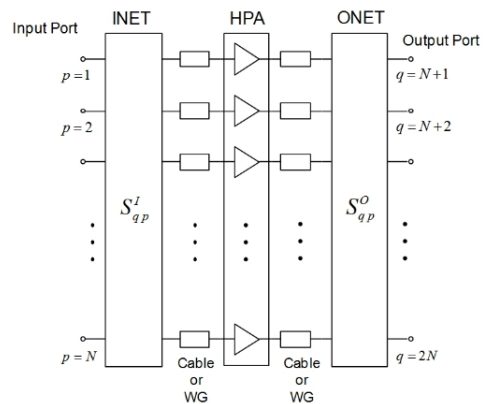


그림 2.  $N \times N$  다중 단자 증폭기 구성도  
Fig. 2. Block diagram of a  $N \times N$  multi-port amplifier.

였고, WR42 표준 도파관을 입출력 단자로 하였다. 버틀러 매트릭스는 그 차수가 커지게 되면 3 dB 결합기의 개수가 많아져서 출력과 입력 단자를 연결하기 위한 전송 선로가 복잡하게 교차되기 때문에, 도파관을 이용할 경우 구현하기가 용이하지가 않다. 2007년도에 발사된 일본의 WINDS(Wideband Inter-Networking engineering test and Demonstration Satellite) 위성 탑재된 다중 단자 증폭기에는 3 dB 결합기와 구부러진 도파관을 사용하여 Ka 대역의  $8 \times 8$  버틀러 매트릭스를 구현하였다<sup>[4]</sup>. 교차되는 구간은

모두 구부러진 도파관을 사용하였기 때문에 부피가 크고 복잡한 형태를 갖게 된다. 이탈리아의 Telecom Italia Lab.에서는 평면 형태의 Ka 대역 8×8 버틀러 매트릭스를 구현하기 위해서 모두 12개의 3 dB 결합기와 28개의 0 dB 교차 결합기 그리고 다수의 도파관 위상 천이기를 이용하였다<sup>[6]</sup>. 평면 구현을 위해 많은 수의 0 dB 교차 결합기를 사용하였기 때문에, 전송 손실과 출력 단자간 삽입 손실의 차이 그리고 단자 간의 위상 차이가 크다. 또한, 반사 손실과 격리도 특성도 떨어진다. 본 논문에서는 이러한 복잡한 형태를 피하고 손실을 줄이기 위해 기존의 8×8 버틀러 매트릭스의 3 dB 결합기의 배치를 3차원 형태로 배열함으로써 교차되는 전송 선로가 없도록 설계하였다. 따라서 불필요한 전송 선로를 줄이고 구부러진 형태의 도파관 선로 개수를 최소로 사용하였기 때문에 전송 손실을 줄일 수 있었다. 3 dB 결합기는 광대역 특성을 얻기 위해서 6개의 이항식 슬롯을 갖는 도파관 구조로 설계하였다.

## II. 8×8 버틀러 매트릭스 설계

본 논문에서 제안하는 8×8 버틀러 매트릭스는 WR42 표준 도파관을 입출력 단자로 설계하였으며, 입력 신호의 분배와 결합 역할을 하는 3 dB 결합기의 결합 부분은 대역 내에서 결합량을 일정하게 유지하고, 입력 반사 계수 및 격리도가 최상이 되도록 최적화 설계를 하였다. 최적화 프로그램은 상용의 3차원 전자기 해석 툴인 HFSS를 이용하였다<sup>[8]</sup>. 설계 순서는 다음과 같다. 먼저, 중심 주파수 21 GHz, 대역폭 3 GHz가 되는 3 dB 방향성 결합기를 설계한다. 이때 결합기의 출력 단자간의 불균형 크기는 0.3 dB 이하가 되도록 하고, 입력 반사 계수와 격리도는 30 dB 이상이 되도록 하였다. 다음은, 앞서 설계한 3 dB 결합기와 전계 평면(E-plane) 방향으로 구부러진 도파관을 이용하여 평면 형태의 4×4 버틀러 매트릭스를 설계한다. 마지막으로 평면 형태의 4×4 버틀러 매트릭스와 3 dB 결합기 그리고 자계 평면(H-plane)으로 구부러진 도파관을 이용하여 8×8 버틀러 매트릭스를 설계한다.

### 2-1 이항식 6-슬롯 3 dB 결합기

잘 알려진 바와 같이 브랜치 선로 결합기<sup>[9],[10]</sup>는 주 선로의 전계 평면 방향으로 두 개의 브랜치 선로를 뚫으로써 구현할 수 있는데, 입력 반사 손실과 격리도 특성이 우수하지 않으며 대역이 넓지 않다. 이러한 브랜치 선로 결합기의 단점을 보완하기 위해서 이항식 슬롯을 갖는 3 dB 결합기가 브랜치 선로 방향성 결합기로부터 도출되었다<sup>[11],[12]</sup>. 본 논문에서는 이항식 슬롯이 6개인 3 dB 결합기를 설계하였다. 각 슬롯의 전압 결합 계수비는 1:3:4:4:3:1이 되도록 하였다. 6개의 슬롯은 각각 중앙을 기준으로 대칭이 되며, 서로 대칭이 되는 2개의 슬롯에 대한 결합 계수는 전체 결합 계수  $C$ 와 결합 계수비를 이용하여 구할 수 있다. 첫 번째 슬롯의 경우, 전체 결합 계수에 대해  $C/16$ 의 결합량을 갖고, 중앙을 기준으로 대칭 구조를 고려하면  $C/8$ 의 결합량을 갖는다. 따라서 첫 번째 두 개의 슬롯에 대한 결합 계수를 이득으로 표시하면 다음과 같이 된다.

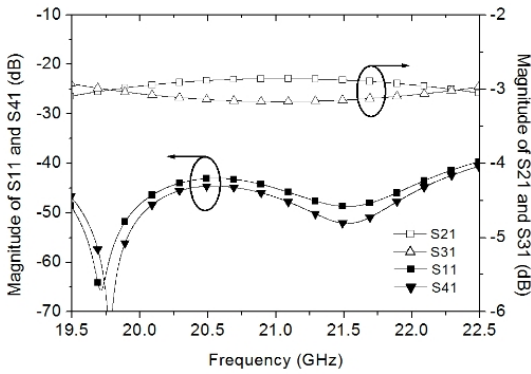
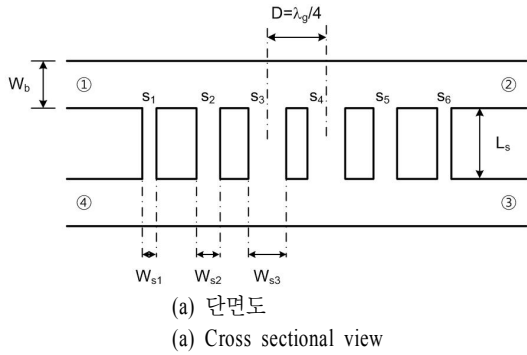
$$20\log(C) + 20\log(16/2) = 21 \text{ dB} \quad (1)$$

마찬가지로 두 번째와 세 번째 슬롯에 대한 결합 계수는 다음과 같다.

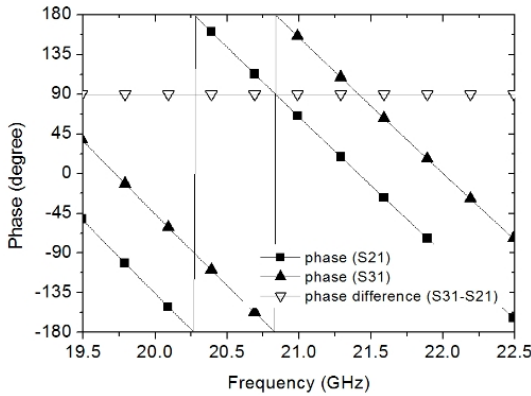
$$20\log(C) + 20\log(16/6) = 11.5 \text{ dB} \quad (2)$$

$$20\log(C) + 20\log(16/8) = 9 \text{ dB} \quad (3)$$

각 슬롯에 대한 크기는 두 개의 브랜치 라인을 갖는 결합기를 이용하여 구할 수 있는데, 브랜치 라인의 결합량이 위의 수식에서 도출된 결합량과 같게 되도록 브랜치 라인의 크기를 구하면 된다. 그림 3은 설계된 이항식 6-슬롯 결합기에 대한 단면도와 해석 결과를 보여준다. 여기서 슬롯의 크기  $W_{s1}$ ,  $W_{s2}$  그리고  $W_{s3}$ 는 각각 0.46 mm, 1.29 mm 그리고 1.8 mm이며, 슬롯 간격  $D$ 는 4.8 mm이다. 슬롯의 길이  $L_s$ 는 3.7 mm이다. 각 수치는 최적화 과정을 거쳐 도출되었다. 설계 대역 내의 주파수 응답 특성을 보면 입력 반사 손실과 격리도가 40 dB 이상을 보이고 있고, 두 출력 단자의 신호 크기 차이는 0.3 dB 이하의 값을 갖는다. 또한, 출력 단자 사이의 위상 차이는 그림 3(c)에서 보는 것과 같이 90도를 정확히 유지하고 있기 때문에 최적화 설계는 잘 수행되었음을 알 수 있다.



(b) S-parameter 특성  
(b) S-parameter characteristics

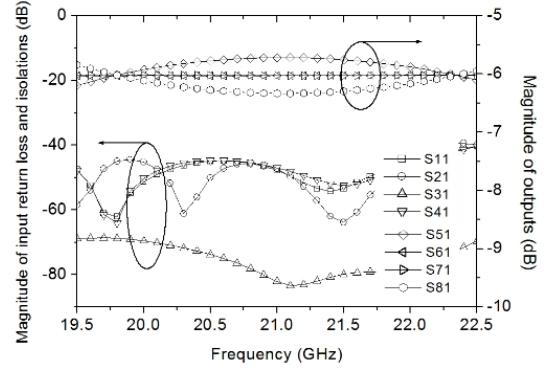
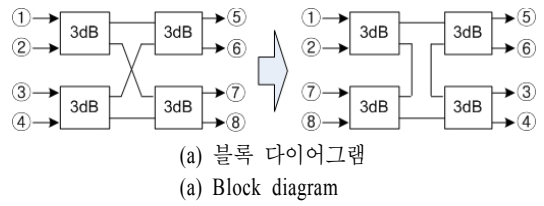


(c) 위상 특성  
(c) Phase characteristics

그림 3. 이항식 6-슬롯 결합기의 단면도 및 해석 결과  
Fig. 3. Cross sectional view and simulated results of the binomial 6-slot coupler.

### 2-2 평면 형태의 4x4 버틀러 매트릭스

4x4 버틀러 매트릭스는 모두 4개의 3 dB 결합기가 사용이 된다. 일반적인 배치는 그림 4(a)의 왼쪽과 같이 중간에 교차되는 구간이 있기 때문에, 0 dB



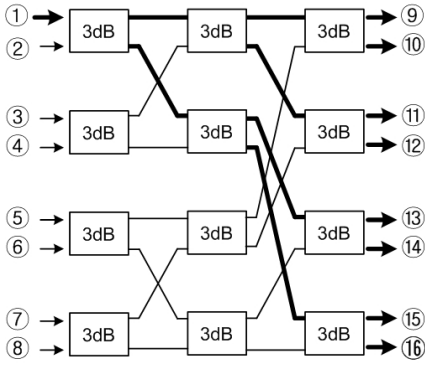
(b) S-parameter 특성  
(b) S-parameter characteristics

그림 4. 4x4 버틀러 매트릭스의 블록 다이어그램 및 해석 결과  
Fig. 4. Block diagram and simulated results of the 4x4 Butler matrix.

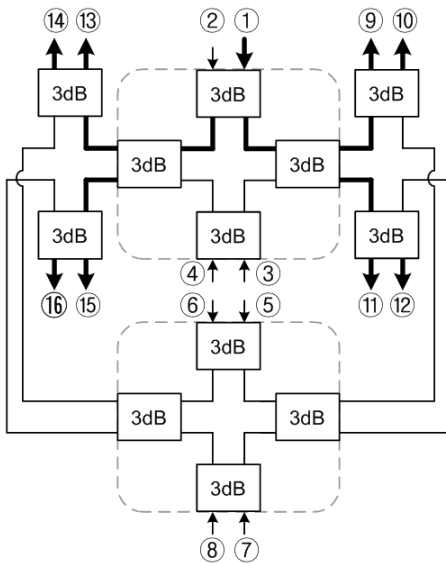
교차 결합기를 사용하여 전기적으로 신호를 분리해 주거나, 구부러진 도파관을 사용하여 공간적으로 선로를 우회하여 구현할 수가 있지만, 본 논문에서는 그림 4(a)의 오른쪽과 같이 3 dB 결합기의 배치를 바꾸어서 평면 형태의 4x4 버틀러 매트릭스를 구현하였다. 여기서 전계 평면으로 구부러진 도파관은 삼입 손실의 손실을 고려하여 반경을 15 mm로 설계하였다. 그림 4(b)는 설계된 4x4 버틀러 매트릭스에 대한 주파수 특성을 보여준다. 입력 반사 손실과 격리도 특성이 40 dB 이상의 매우 양호한 값을 보이고 있다.

### 2-3 8x8 버틀러 매트릭스

8x8 버틀러 매트릭스는 그림 5에서 보는 것과 같이 모두 12개의 3 dB 결합기로 구성되어 있다. 그림 5(a)는 일반적인 형태의 8x8 버틀러 매트릭스에 대한 블록 다이어그램을 보여주는데 매우 복잡하게 전송 선로가 교차하고 있으며, 교차되는 곳은 모두 8개의 지점이 있음을 알 수 있다. 따라서 도파관으로 구현하기 위해서는 매우 복잡한 구조를 갖게 됨을 예



(a) 일반적인 구조  
(a) Conventional structure



(b) 제안된 구조  
(b) Proposed structure

그림 5. 8×8 버틀러 매트릭스의 블록 다이어그램  
Fig. 5. Block diagram of the 8×8 Butler matrix.

측할 수 있다. 그림 5(b)는 본 논문에서 제안한 구조이며, 3 dB 결합기의 배치를 일부 수정하여 3차원 구조로 만듦으로써 교차되는 구간을 없앨 수 있었다. 그림에서 점선으로 표시된 곳은 앞서 설계한 4×4 버틀러 매트릭스이다. 4×4 버틀러 매트릭스와 나머지 다른 3 dB 결합기와의 연결은 자계 평면 방향으로 구부러진 도파관을 사용하였으며, 모두 8개가 사용되었다. 이때의 반경은 20 mm로 설계하였다. 따라서 입력 단자로 여기된 신호가 8개의 출력 단자로 전송이 될 때, 각각 1개의 전계 평면과 1개의 자계 평면의 구부러진 도파관을 거쳐 진행을 하기 때문에 전송

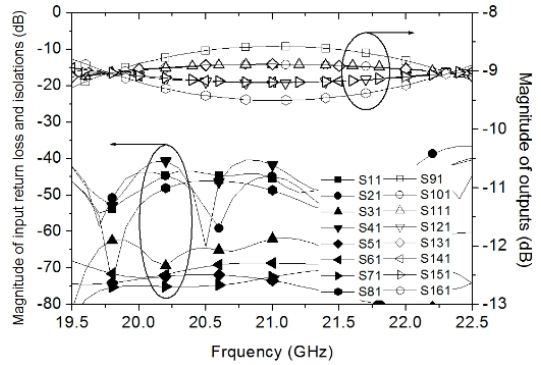


그림 6. 제안된 8×8 버틀러 매트릭스의 해석 결과  
Fig. 6. Simulated results of the proposed 8×8 Butler matrix.

선로에 의한 위상 변화는 모두 동일하게 된다. 그림 6은 8×8 버틀러 매트릭스에 대한 해석 결과로써 주파수 특성을 보여준다. 설계 주파수 대역 내에서 입력 반사 손실과 격리도 특성이 35 dB 이상의 값을 보이고 있다.

### III. 제작 및 측정

앞서 설계한 8×8 버틀러 매트릭스를 제작하여 측정하였다. 제작은 AL6061의 알루미늄 재질과 MCT (Machining Center) 기계 가공을 이용하였다. 기계 가공에 따른 공차는 ±10 μm 이하가 되도록 하였다. 가공 오차에 따라 음(-)의 공차로 제작이 될 경우, 삽입 손실 특성에서 교차되는 두 지점이 넓어지기 때문에 중심 주파수에서의 단자간 삽입 손실 불평형의 크기가 커지게 되며, 반대로 양(+)의 공차로 제작이 되면 삽입 손실 특성에서 교차되는 두 지점이 좁아져서 중심 주파수에서의 단자간 삽입 손실 불평형의 크기가 작아진다. 후처리로는 전송 손실을 줄이기 위해서 두께 약 3 μm의 은도금으로 표면처리를 하였다. 자계 평면으로 구부러진 WR42 도파관은 도파관 단면의 단축 방향을 반으로 분리한 대칭 구조로 제작하였고, 그 외의 다른 부품들은 가공의 편의를 위해 도파관 장축 방향을 반으로 분리한 대칭 구조로 제작한 후 조립하였다. 8×8 버틀러 매트릭스의 제작 사진은 그림 7과 같다. 3 dB 결합기 4개와 4×4 버틀러 매트릭스 2개 그리고 자계 평면으로 구부러진 WR42 도파관 8개를 서로 연결한 구조이다. 측정

표 1. 8×8 버틀러 매트릭스의 해석 및 측정 결과

Table 1. Simulated and measured results of 8×8 Butler matrix.

Parameters	Simulated	Measured	Ref. [6] (measured)
Overall dimensions(mm)	233×192×115	245×192×126	282×101.4×11
Frequency band(GHz)	19.5~22.5	19.5~22.5	28.2~30
Transmission loss(dB)	< 0.1	≤ 0.3	≤0.65
Insertion loss imbalance between port(dB)	± 0.45	± 0.55	-0.8 / +0.5
Phase frequency spread(deg.)	± 0.1	± 2.3	-3.8 / +7.9
Input return loss(dB)	< -39	< -26	< -23.6
Isolation(dB)	< -36	< -35	< -24.9

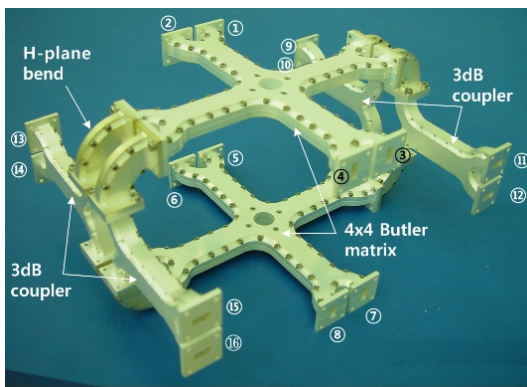


그림 7. 8×8 버틀러 매트릭스의 제작 사진  
Fig. 7. Photograph of the fabricated 8×8 Butler matrix.

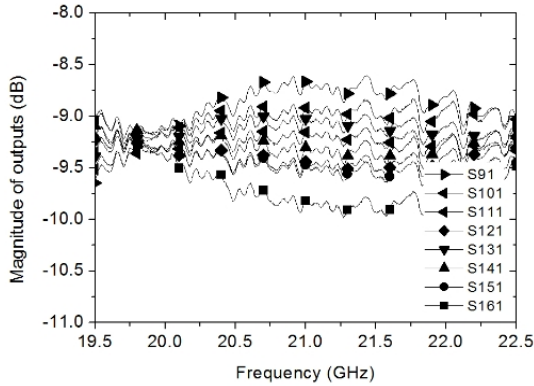
은 Agilent사의 E8363B PNA를 이용하여 2-단자 측정을 하였으며, WR42 도파관 교정 키트를 사용하여 교정을 하였다. 측정 결과는 그림 8에 나타내었다. 그림 6의 해석 결과와 비교하여 그림 8(a)의 출력 특성을 보면 약간의 주파수 이동이 발생했음을 확인할 수 있는데, 해석을 통해 확인한 결과 약  $-15 \mu\text{m}$ 의 가공 오차가 발생하였음을 알 수 있었다. 예상했던 가공 오차에 비해 더 작아졌는데, 이것은 작업의 환경과 방식 그리고 작업자의 숙련도에 따라 달라질 수 있다. 8×8 버틀러 매트릭스의 입력 단자로 입사된 신호는 모두 3개의 3 dB 결합기를 거쳐 출력 단자로 나온다. 따라서 전송 선로와 3 dB 결합기의 손실이 없다면 입력 신호 대비 9 dB의 손실을 갖고 출력이 되어야 한다. 그림 8(a)에서 전송 손실을 측정할 수 있는 곳은 8개의 출력 신호가 교차되는 19.8 GHz에서 가능하며, 이때의 삽입 손실은 9.3 dB이다. 따라서 전송 손실은 0.3 dB(=9.3 dB-9.0 dB)가 된다.

모든 8개( $S_{91} \sim S_{161}$ )의 출력 신호의 크기는 -9.3 dB에서  $\pm 0.55$  dB의 변화를 보이고 있다. 입력 반사 손실( $S_{11}$ )은 26 dB 이상, 격리도( $S_{21} \sim S_{81}$ )는 35 dB 이상의 아주 양호한 결과를 나타낸다. 그림 8(b)는 아홉 번째 출력 단자를 기준으로 했을 때의 각각의 출력 단자와의 위상 차이를 보여준다. 각각의 위상 차이 데이터의 중심 주파수에 해당하는 값에 대해서 설계 대역에서 변화된 수치를 확인하면 대략  $\pm 2.3$ 도 이내의 평탄도를 유지하고 있다. 해석 결과와 비교해서 위상의 평탄도가 다소 차이를 보이는 것은 제작과 조립 과정에서 발생한 오차에 의한 것으로 판단된다. 측정 결과는 해석 결과와 비교하여 표 1에 나타내었다. 표 1에는 본 논문에서 제안한 구조의 측정 결과와 비교하기 위해서 구형 도파관을 이용한 8×8 버틀러 매트릭스를 설계한 참고문헌의 설계 및 측정 결과를 인용하여 기록하였다. 참고문헌 [6]과 비교해서는 중심 주파수와 설계 대역폭의 차이가 있지만, 삽입 손실과 반사 손실 그리고 격리도 특성, 특히 출력 단자 사이의 불평형 특성과 위상의 평탄도 특성이 향상되었음을 알 수 있다.

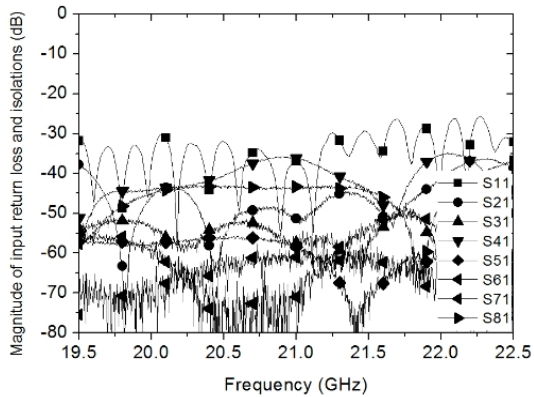
#### IV. 결 론

본 논문에서는 Ka 대역 위상에서 사용하기 위한 광대역 다중 단자 증폭기를 위한 8×8 버틀러 매트릭스를 설계하여 제작 및 측정을 함으로써 그 성능을 검증하였다. 14 % 이상의 광대역 주파수 특성을 구현하기 위해서 이항식의 6개 슬롯을 갖는 3 dB 결합기를 설계하였고, 평면 형태의 4×4 버틀러 매트릭스와 자계 평면으로 구부러진 도파관을 이용하여 8×8

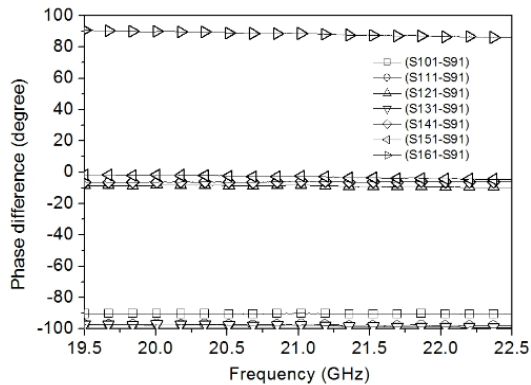




(a) 출력 특성  
(a) Outputs characteristics



(b) 반사 손실과 격리도 특성  
(b) Input return loss and isolations characteristics



(c) 위상 차이  
(c) Phase difference

그림 8. 8×8 버틀러 매트릭스의 측정 결과  
Fig. 8. Measurement results of the 8×8 Butler matrix.

버틀러 매트릭스를 설계하였다. 본 논문에서 제안한 구조는 기존의 복잡하게 교차되는 전송 선로 구간을

갖는 3 dB 결합기의 배치 구조를 변형하여 교차되는 구간을 없애므로써 구조를 단순화하였기 때문에 전송 손실을 줄일 수 있었다. 측정 결과, 설계 주파수 대역 내에서 0.3 dB 이하의 전송 손실과 26 dB 이상의 입력 반사 손실 그리고 35 dB 이상의 격리도 특성을 얻을 수 있었다.

### 참고 문헌

- [1] S. Takayama, T. Horiuchi, T. Sato, T. Higuchi, and M. Nakao, "Rain attenuation compensation function of WINDS communication systems", *Int. Conf. on Information, Communications and Signal Processing*, pp. 1-5, 2009.
- [2] Y. Kawaguchi, H. Nakagawa, S. Tanaka, and T. Yamada, "Application of phased-array antenna technology to the 21-GHz broadcasting satellite for rain-attenuation compensation", *Int. Conf. on Communications*, vol. 5, pp. 2962-2966, 2002.
- [3] I. Hosoda, T. Kuroda, Y. Ogawa, and M. Shimada, "Ka band high power multi-port amplifier(MPA) configured with TWTA for winds satellite", *Int. Conf. on Vacuum Electronics*, pp. 1-2, 2007.
- [4] T. Kuroda, M. Shimada, Y. Ogawa, I. Hosoda, K. Katagami, Y. Motohashi, M. Nakazawa, and M. Kitahara, "Ka-band high power multi-port amplifier (MPA)", *Journal of the National Institute of Information and Communications Technology*, vol. 54(4), pp. 45-52, 2007.
- [5] J. Butler, R. Lowe, "Beam forming matrix simplifies design of electronically scanned antennas", *IEEE Trans. Applied Superconductivity*, vol. 9, pp. 170-173, Apr. 1961.
- [6] B. Piovano, L. Accatino, F. Muoio, G. Caille, and M. Mongiardo, "CAD and mechanical realization of planar Ka-band, 8×8 butler matrices", *European Microwave Conference*, pp. 1-4, 2002.
- [7] R. Jacob, C. Roi, "Compact designs of waveguide butler matrices", *IEEE Antennas and Wireless Propagation Letters*, vol. 5, pp. 27-31, 2007.
- [8] *Ansys HFSS Version 11*, Ansys, Inc.

[9] J. Reed, G. J. Wheeler, "A method of analysis of symmetrical four-port networks", *IRE Trans. Microwave Theory Tech.*, vol. MTT-4, pp. 246-252, Oct. 1956.

[10] 이승엽, "연결된 결합 선로를 갖는 소형 브랜치 선로 결합기", 한국전자파학회논문지, 22(6), pp. 598-604, 2011년 6월.

[11] C. G. Montgomery, *Technique of Microwave Measurements; Radiation Laboratory Series 11*, McGraw-Hill, 1948.

[12] P. D. Lomer, J. W. Crompton, "A new form of hybrid junction for microwave frequencies", *Proceedings of the IEE-Part B: Radio and Electronic Engineering*, vol. 104, issue 15, pp. 251-264, 1957.

이 홍 열



1999년: 충북대학교 전자공학과 (공학사)  
 2001년: 충북대학교 전자공학과 (공학석사)  
 2005년: 충북대학교 전자공학과 (공학박사)  
 2000년~현재: 한국전자통신연구원 무선RF탐재기술연구팀 선임연구원

[주 관심분야] 위성 탐재체, 수동 소자, 안테나, 필터

염 인 복



1990년: 한양대학교 전자공학과 (공학사)  
 2004년: 충남대학교 전자공학과 (공학석사)  
 2007년: 충남대학교 전자공학과 (공학박사)  
 1990년~현재: 한국전자통신연구원 무선RF탐재기술연구팀 팀장

[주 관심분야] 위성 시스템, 위성 탐재체, 능동 소자, MM-IC, 수동 소자, 안테나 개발

엄 만 석



1987년: 중앙대학교 전자공학과 (공학사)  
 1989년: 중앙대학교 전자공학과 (공학석사)  
 2007년: 중앙대학교 전자공학과 (공학박사)  
 1992년~현재: 한국전자통신연구원 무선RF탐재 기술연구팀 책임연구원

[주 관심분야] 위성 시스템, 위성 탐재체, 능동 소자, MM-IC, 수동 소자, 안테나 개발