

논문 2012-49SP-1-15

밀리미터파 탐색기 고속 신호처리장치 개발 및 시험기

(Development and Performance Test of High Speed Signal Processor
for The Millimeter Wave Seeker)

하 창 훈*, 박 판 수**

(Chang Hun Ha and Pan Soo Park)

요 약

본 논문은 밀리미터파 탐색기 신호처리장치의 개발 및 시험에 대하여 기술한다. 지대공미사일은 표적의 종류 및 상황에 따라 다양한 송신파형이 요구되기 때문에 유연성을 고려한 하드웨어, 소프트웨어 설계를 하였다. 본 신호처리장치는 ADC, FPGA, DSP 및 기타 소자들로 구성된다. FPGA는 DSP에 연동 인터페이스를 제공하고, 중간주파수 신호를 기저대역신호로 변환한다. DSP는 신호처리, 표적정보계산 및 장치제어를 수행한다. 각 부품은 하드웨어적으로 직렬로 연결되며, 다양한 송신파형에 대한 신호처리 알고리즘은 병렬로 연결되어있다.

Abstract

This paper describes development and performance test of signal processor for the millimeter wave seeker. A ground to air guidance missile is required various beam patterns in order to counteract different kind of target. Therefore, we designed the hardware and software architecture considering flexibility. This signal processor consists of ADC, FPGA, DSP and etc. FPGA provides peripheral interface to DSP and convert digital IF signal to baseband signal. DSP performs signal processing, calculates target's information and controls devices. Each parts' hardware are connected in series and signal processing algorithms for various beam patterns are built in parallel.

Keywords : millimeter wave seeker, signal processor, guidance missile

I. 서 론

밀리미터파 탐색기는 지대공 미사일을 위한 탐색기이다. 탐색기의 신호처리기는 미사일의 유도조종장치로부터 명령을 받아 탐색기의 각 장치를 제어한다. 송수신장치와의 연동을 통해 운용 모드에 따른 송신 파형 및 타이밍을 제어하고, 서보장치와의 연동을 통해 안테나 각도를 제어한다. 또한, 안테나, 수신기를 통해 입력되는 중간주파수 신호를 디지털 신호로 변환하고, 이를 DDC(Digital Down Converter) 등의 과정을 통해 기저

대역 복소신호로 변환한다. 이후 필터링, FFT등의 신호처리를 통해 표적의 도플러 탐색, 각도 탐색을 수행하고, 또한, 표적의 도플러 추적, 각도 추적 등의 기능을 수행한다.

탐색기를 구성하는 모든 장치들은 미사일이라는 제한된 공간에 장착되기 때문에 각 구성품들의 소형화, 경량화는 중요한 요소로 작용한다.

본 연구에서 개발한 밀리미터파 탐색기용 신호처리장치는 2개의 고성능 DSP를 사용하여 소요되는 보드의 수량을 최소화하였고, 직렬통신(CANbus, RS-232C, SFPDP), DDC(Digital Down Converter)등의 기능을 FPGA로직으로 구현하여 소요되는 하드웨어 부품의 수량을 최소화하였다. 또한 최적의 소프트웨어 구조화를 통해 프로세서를 효율적으로 활용하였다.

* 정회원-교신저자, 삼성탈레스
(Seeker Group, Samsung Thales)

** 정회원, 삼성탈레스
(Core Technology Group, Samsung Thales)

접수일자: 2011년9월16일, 수정완료일: 2011년11월21일

본 논문에서는 신호처리부 하드웨어의 설계 및 제작, 개발 소프트웨어에 대해 소개하고, 시험결과를 기술한다.

II. 신호처리장치 구성

1. 신호처리장치 하드웨어

본 연구에서 개발한 신호처리부는 시스템의 경량화/소형화를 위해 하나의 디지털 보드로 구성된다. 신호처리기에는 4채널(Sum, Delta-Azimuth, Delta-Elevation, SLB (Sidelobe Blanking))의 중간주파수가 입력되고, ADC, FPGA, DSP를 통하여 디지털화, 신호처리, 표적정보추출, 운용제어 등을 수행한다. 신호처리부의 전체 구성도는 그림 1과 같고, 하드웨어 형상은 그림 2와 같다.

4채널의 수신 입력신호는 개별적인 ADC를 사용하고 채널 간 동기를 위하여 동일한 샘플링신호를 이용한다. 본 개발에서는 100.08MHz의 중간주파수신호를 80MHz 주기로 샘플링 한다.

FPGA는 Xilinx사의 Vertex5를 사용하였다. FPGA는 외부연동을 위한 인터페이스 제공 및 신호처리를 수행한다. 현재 사용 중인 DSP는 고속연산에 적합하나 외부 연동 인터페이스가 부족하기 때문에 FPGA에서 CAN Bus, RS-232C, sFPDP(Serial Front Panel Data Port) 등의 직렬 통신을 구현하였다. 또한 FPGA에서는 그림 3과 같이 ADC 데이터를 입력받아 대역 필터링을 수행하고, 250kHz 기저대역 복소신호로 변환한 후 링크 포트를 통해 DSP 내부 메모리로 전송한다^[1].

DSP, FPGA, 메모리의 연동은 로컬버스를 통해 이루

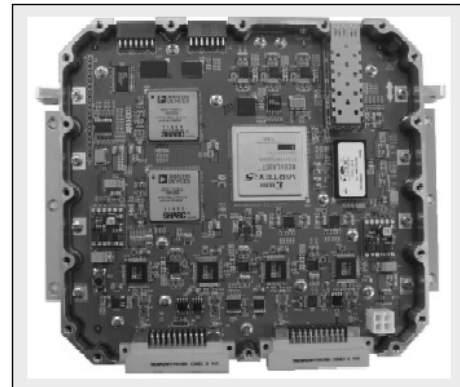


그림 2. 신호처리장치 형상

Fig. 2. Picture of the signal processor.

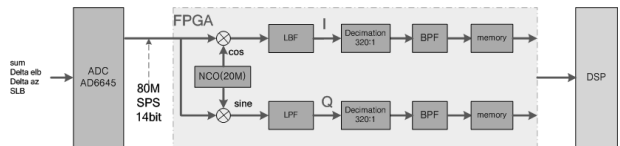


그림 3. FPGA 신호처리 구조

Fig. 3. Structure of signal processing on FPGA.

표 1. 하드웨어 사양

Table 1. Hardware specifications.

항목	사양	비고
프로세서	ADSP-TS201S	2 개
외부연동	CAN-BUS	3 채널
	RS-232C	1 채널
	sFPDP	1 채널
	1553B	1 채널
	RS-422	8 채널
메모리	SDRAM	512Mb
	Flash Memory	16Mb
ADC	80M SPS, 14bit	4 채널
소모전력	15W	상온
크기	151 x 164.0 mm	
온도환경	-40도 ~ 85도	
무게	664g	

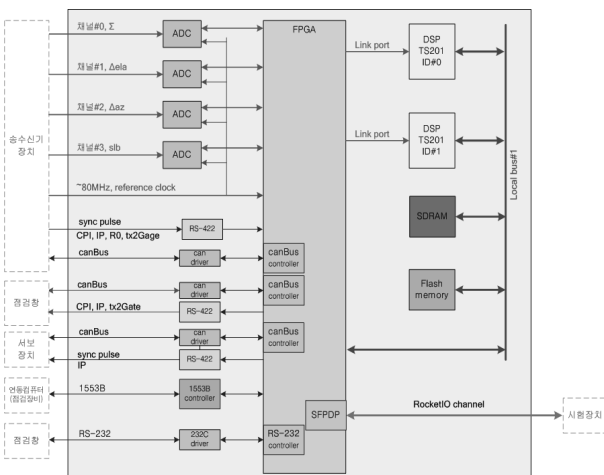


그림 1. 신호처리장치 구성도

Fig. 1. Structure of Signal Processor.

어지며, DSP 간 데이터 연동은 메모리공유방식을 채택하였다. 본 논문에서 언급할 신호처리장치 소프트웨어는 1개의 DSP만을 이용하도록 되어있으나, 운용 범패턴의 확장 및 추가기능을 고려하여 2개의 DSP를 이용할 수 있도록 설계하였다.

신호처리보드의 제작은 사용 부품의 수량 최소화, SMD 부품 사용 및 최적 부품 배치를 통해 제한된 공간을 효율화하는데 중점을 두고 설계되었다. 제작된 보드의 주요 하드웨어 사양은 표 1과 같다.

2. 신호처리장치 소프트웨어

가. 소프트웨어 구조

신호처리장치 2개의 DSP에는 동일한 운영체제와 기반 소프트웨어를 가진다. 운영체제는 전용 실시간 운영체제인 VDK를 사용하였다. 또한 VDK에서 제공하는 고속 부동소수점 연산에 최적화되어있는 연산라이브러리를 사용하여 연산속도를 최적화하였다.

응용 소프트웨어는 신호파형에 따른 연산 부하에 따라 2개의 DSP에서 분산처리 혹은 일괄처리가 가능하도록 설계하였다. 본 논문에서는 1개의 DSP로 HPRF (High Pulse Repetition Frequency) 파형을 신호처리하기 위한 내용을 기술한다.

그림 4는 소프트웨어 구조를 나타낸다. 실시간 운영체제인 VDK을 이용하여 소프트웨어 흐름을 관장하며, 고속연산에 최적화된 연산 라이브러리 및 외부 연동을 위한 장치드라이버를 기반으로 신호처리 응용소프트웨어가 동작된다.

인터럽트는 DMA(Direct Memory Access), IRQ1~3 (Interrupt Request)를 사용한다. DMA 인터럽트는 링크포트를 통해 신호데이터 수신에 완료되면 발생하고, 동기신호를 받아 신호처리를 시작할 수 있도록 필요한 변수 및 플래그를 초기화한다. IRQ3는 2ms, 16ms 주기의 동기신호에 대한 인터럽트로써 2ms는 신호처리의 주기, 16ms는 정보추출, 표적추적 및 운용제어의 주기이다. IRQ3 인터럽트 서비스루틴에서는 신호처리 및 운용제어에 대한 준비를 수행하고, 동기신호 종류에 따라 스레드를 동작시킨다. IRQ1, 2는 외부연동 데이터 수신 시 발생하는 인터럽트로써 IRQ1은 탐색기 내부 장치들과 연결되는 CAN통신을, IRQ2는 탐색기 외부와 연결되는 RS-232C 통신을 담당한다. 각 인터럽트 서비스루

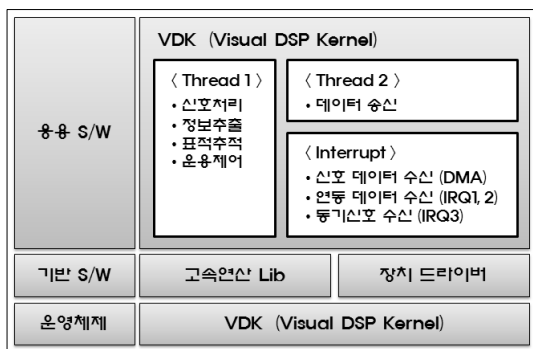


그림 4. 신호처리 소프트웨어 구조
Fig. 4. Structure of signal processing software.

틴에서는 신호처리장치 외부에서 수신된 데이터를 해석하여 운용제어, 신호처리, 정보추출, 표적추적 시 정보 데이터로 이용한다.

나. 신호처리

신호처리는 2ms 동기로 동작한다. 신호처리는 용도에 따라 채널보정 값 계산을 위한 신호처리와 표적정보추출을 위한 신호처리로 구분된다. 그림 5는 각 신호처리 과정을 나타낸다. 신호처리의 시작은 FPGA로부터 받은 정수형 복소신호를 입력 기준전압레벨의 부동소수점 복소신호로 변환하는 것으로 시작한다.

여러 가지 하드웨어 제작상의 이유로 각 채널 간 신호 크기 및 위상차가 발생한다. 이러한 편차는 채널 보정값을 곱하여 보정하는데, 이때 사용되는 채널 보정값은 채널보정 값 계산 신호처리를 통해 계산된다. 채널보정 값 계산은 탐색기 초기화 이후 매번 수행하며, 탐색기 내부 주파수합성기에서 생성한 잡음신호를 이용한다. 반송주파수에 따라 중간주파수로 변환하는 로컬오실레이터 값이 달라지기 때문에 채널보정은 반송주파수 전 범위(35.0~36.0GHz/10MHz)에서 수행한다. 채널보정 값 계산은 대역필터의 통과대역샘플만을 사용하고, 식(1)과 같이 FFT 결과의 합 대비 차채널 값의 평균으로 계산한다. 아래 식에서 C_d 는 차채널, C_s 는 합채널의 FFT결과이다¹⁾.

$$\frac{1}{N} \cdot \sum_{k=1}^N \frac{C_d[k]}{C_s[k]} = I_c + jQ_c \tag{1}$$

표적정보 추출을 위한 신호처리는 그림 5와 같이 부동소수점 변환, 채널보정, 윈도우적용, FFT, 크기 및 각도계산, Integration 과정을 거친다. Integration은 2ms

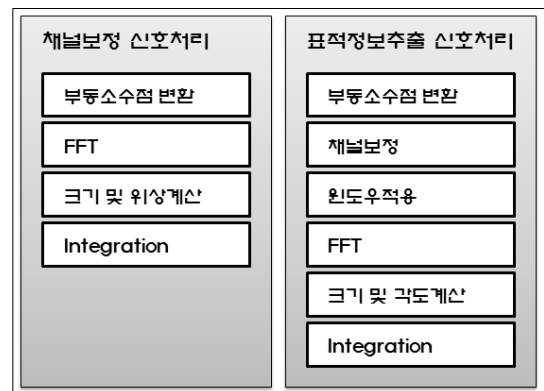


그림 5. 신호처리 흐름
Fig. 5. Flow of signal processing.

주기의 신호처리 결과를 8회 합산/평균하고, 이렇게 계산된 16ms주기의 Integration결과를 이용하여 표적정보를 추출한다.

다. 표적정보추출, 추적 및 운용제어

그림 6은 표적정보추출, 추적 및 운용제어의 흐름을 나타낸다.

신호처리에서 계산된 Integration결과에서 CFAR (Constant False Alarm Rate)를 거쳐 표적신호를 검출한다. 본 논문에서는 문턱값을 계산하기 위하여 OS-CFAR^[2](Order Statistics Constant False Alarm Rate)를 사용하며, 연산속도 최적화를 위하여 잘 알려진 회귀알고리즘인 quick selection기법을 사용하였다.

CFAR를 통해 추출된 표적신호는 합/SLB채널의 크기 비교를 수행한 후 표적 여부를 결정한다. 일반적으로 SLB 안테나의 이득은 주 안테나의 주엽보다는 작고, 부엽보다는 크기 때문에 검출된 표적신호의 유효성을 판단하는데 사용된다.

각도계산은 표적이 빔폭 내 어느 각도에 위치하는지를 계산하는 과정으로 식 (2)와 같이 합/차채널의 신호 크기 및 위상을 통해 계산한다. 여기서 k_m 는 모노펄스 기울기를, θ_{BW} 는 빔폭을 나타낸다^[3].

$$\Delta\theta = \frac{1}{k_m} \cdot \theta_{BW} \cdot \frac{d}{s} \quad (2)$$

$$\frac{d}{s} = \frac{\Delta \cdot \Sigma^*}{\Sigma \cdot \Sigma^*} = \frac{(I_d + jQ_d) \cdot (I_s - jQ_s)}{(I_s + jQ_s) \cdot (I_s - jQ_s)}$$

일반적인 모노펄스 안테나 합/차채널의 위상차는 0

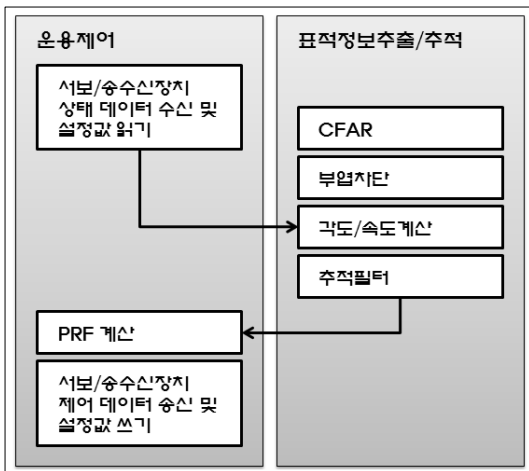


그림 6. 표적정보추출, 추적 및 운용제어
Fig. 6. Extraction of target information, tracking and operation control.

혹은 180도 차이가 나도록 설계되기 때문에 $\frac{d}{s}$ 는 실수가 된다. 그러나 안테나로부터 수신기까지의 선로길이는 채널마다 다르고, 채널보정을 한다 하여도 이상적인 위상차를 가질 수 없다. 따라서 각도의 크기는 합/차 채널의 크기를 이용하고, 부호는 시험에 의한 위상차의 범위로 결정한다.

속도계산은 CFAR를 통해 검출된 표적 도플러정보에 주파수 판별기 (Frequency Discriminator)를 적용하여 정확도를 향상시킨다^[4]. 식(3)은 본 개발에서 사용한 주파수 판별기이다. 여기서 $f_{DF,m}$ 은 표적으로 검출된 표적 도플러, $d[n]$ 은 FFT 크기이며, k_v 는 판별기 가중상수이다. 그림 7은 k_v 를 0.1에서 2.0까지 변화시키면서 판별기 오차를 확인한 것이며, 그림 8은 최적으로 판단되는 $k_v = 1.5$ 에서의 판별오차를 보여준다. 본 과제에서 개발한 시스템의 경우 시뮬레이션 결과 $k_v = 1.5$ 일 때 최적의 판별기 성능을 갖고 판별기 오차는 관심주파수 내에서 $\pm 65\text{Hz}$ 임을 확인하였다.

$$f_{DF,est} = f_{DF,m} + k_v \cdot \left(\frac{d[n+1] - d[n-1]}{d[n-1] + d[n] + d[n+1]} \right) \cdot \frac{f_{adc}}{N_{FFT}} \quad (3)$$

추적필터는 계산된 표적의 각도/속도정보를 이용하여 표적의 거리, 속도, 가속도, 각도, 각가속도 정보를 추정한다. 본 개발에서 사용한 추적필터는 칼만필터^[5]를 사용하였고, 필터 초기값은 탐색기 초기구동 시 유도조종부에서 받는 초기 표적정보를 이용하고, 측정값은 앞에서 언급한 신호처리 및 표적 각도, 속도 값이다.

PRF 계산은 HPRF의 거리에 따른 수신신호의

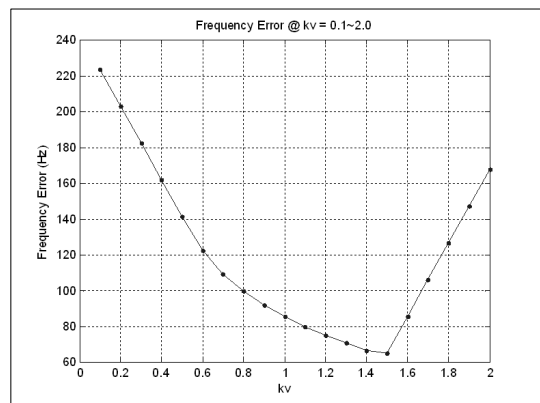


그림 7. k_v 에 따른 판별기 오차
Fig. 7. Discriminator error by k_v .

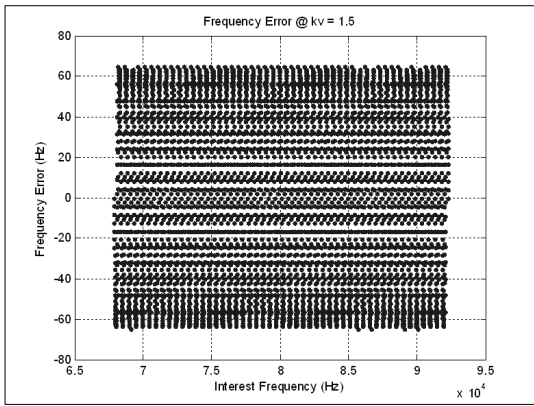


그림 8. $k_v = 1.5$ 일 때 도플러 오차
Fig. 8. Doppler error at $k_v = 1.5$.

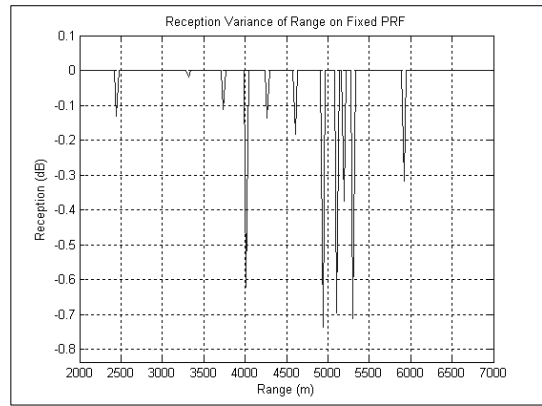


그림 10. Eclipse 회피 시 수신율
Fig. 10. Reception rate avoiding eclipse.

Eclipse 현상을 줄이기 위하여 필요하다. Eclipse 회피를 위한 PRF 계산은 앞의 추적필터에서 계산한 표적의 상대거리를 이용한다. 본 개발에서 사용하는 PRF는 200~900kHz이며 송수신비는 4:6이다. 식(4)는 표적의 상대거리에 따라 최적의 PRF를 찾기 위한 식이다. 여기서 L_p 는 펄스길이이고, E_D 는 허용오차이다. 본 개발에서는 표적 탐색 시에는 정확한 거리계산이 이루어지지 않기 때문에 5개의 PRF 세트를 반복하여 사용하고, 표적 추적 시에는 계산된 거리에 따른 최적의 PRF를 사용한다.

$$abs(N_p - round(N_p)) \leq E_D$$

$$N_p = \frac{2R}{L_p} - 0.5 \tag{4}$$

그림 9는 Eclipse 회피를 하지 않을 경우, 그림 10은 거리오차범위 10m일 때 Eclipse 회피를 한 경우 거리에 따른 수신율 변화이다.

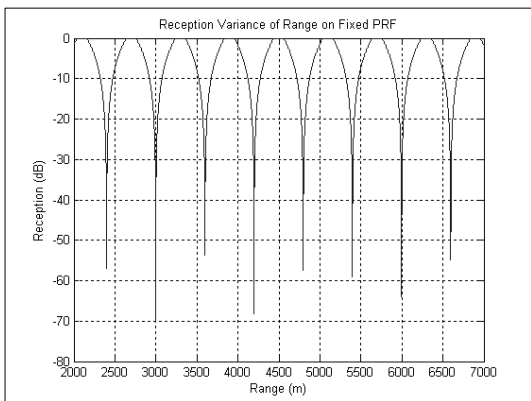


그림 9. 500kHz PRF에서의 수신율
Fig. 9. Reception Rate at PRF 500kHz.

III. 신호처리장치 시험

1. 시험 및 결과

가. 잡음측정시험

잡음측정은 신호대잡음비 계산 및 채널보정에 사용되어지기 때문에 그 성능을 평가하기위한 시험을 수행하였다. 시험은 수신기 출력잡음레벨인 -60dBm/100kHz의 잡음을 생성하여 신호처리장치에 인가하고 신호처리결과를 확인하였다. 식 (5)는 수신기 출력잡음 산출과정이며, 식 (6)은 이론상 잡음의 신호처리 결과이다. 신호처리 후 잡음레벨을 100회 측정된 그림은 그림 (11)과 같고, 평균 -82.8dBm으로 이론값과 동일 수준이다.

$$\begin{aligned} & \text{열잡음} + 10 \cdot \text{Log}_{10}(BW) + NF + \text{Gain} \\ &= -174 + 10 \cdot \text{Log}_{10}(100k) + 8 + 56 \\ &= -60\text{dBm}/100\text{kHz} \end{aligned} \tag{5}$$

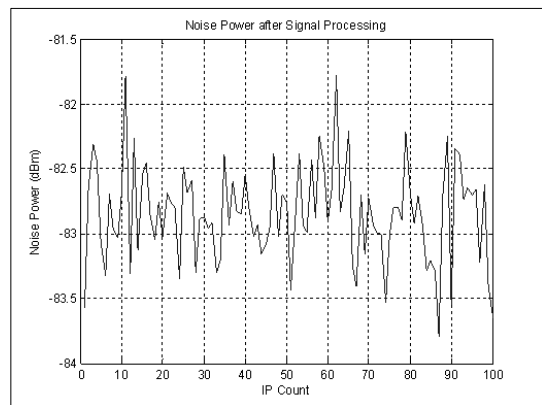


그림 11. 잡음레벨 측정결과
Fig. 11. Measuring results of noise level.

$$\begin{aligned}
 & Channel\ Power - 10 \cdot \log_{10}\left(\frac{Integration\ BW}{Resolution\ BW}\right) \\
 & = -60 - 10 \cdot \log_{10}(100e3/500) \\
 & = -83dBm
 \end{aligned}
 \tag{6}$$

나. 표적신호측정시험

표적신호측정을 위하여 신호발생기를 이용하여 정현파를 인가하고 신호처리결과를 확인한다. 그림 12는 정현파 -80dBm을 입력하고 잡음은 입력하지 않았을 때 신호처리 결과를 나타낸다. 그림에서 박스영역은 FPGA에서 구현된 대역필터의 통과대역이다. 신호처리결과 신호레벨은 -80.7dBm으로 입력값과 동일한 수준임을 확인하였다. 잡음레벨은 -103.0dBm으로 신호발생기 및 ADC 잡음레벨로 생각할 수 있다.

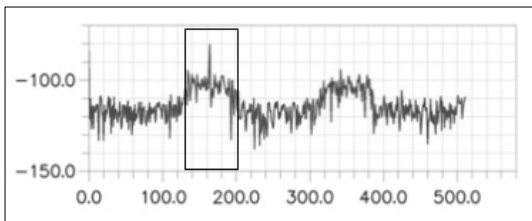


그림 12. 표적신호레벨 측정결과
Fig. 12. Measuring results of target signal level.

다. 채널보정 값 측정

채널보정 값 측정은 송수신장치 연동을 통해 수행하였다. 보정모드에서 주파수합성기에서 생성한 잡음신호는 안테나 보정포트를 통해 수신기로 입력되고, 입력신

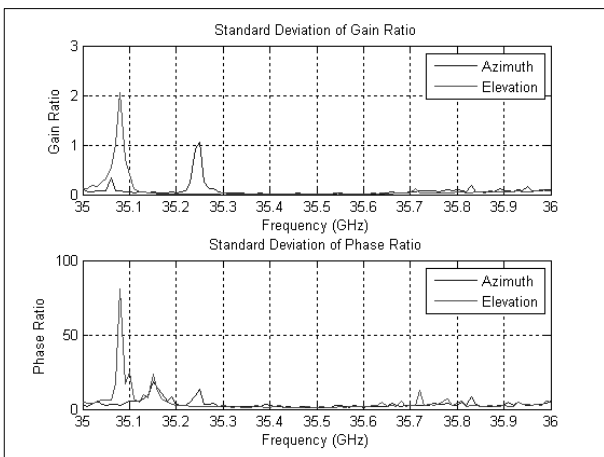


그림 13. 채널보정 값 측정 표준편차
Fig. 13. Standard deviations of the calibration values.

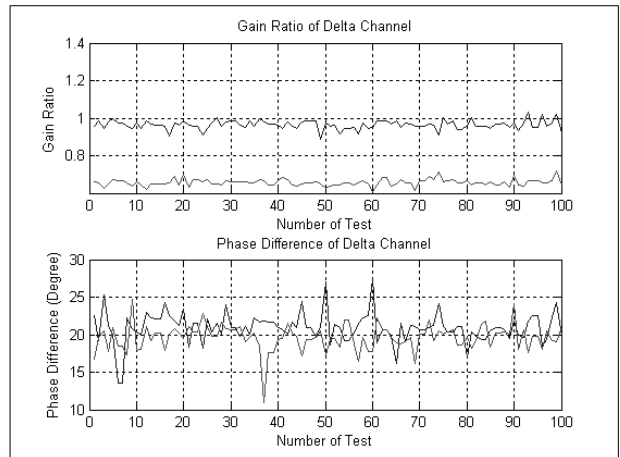


그림 14. 35.5GHz 보정값 측정결과
Fig. 14. Calibration values at 35.5GHz.

표 2. 35.5GHz 보정값 측정결과
Table 2. Calibration values at 35.5GHz.

채널	크기비		위상차	
	평균	표준편차	평균	표준편차
방위각	1.04	0.03	20.9	2.0
고각	1.52	0.04	19.6	1.7

호를 신호처리하여 결과를 확인하였다. 그림 13은 탐색기에서 운영하는 반송주파수인 35~36GHz 전 영역에서의 보정값 측정결과이다. 보정값의 참값을 알 수 없기 때문에 각 주파수마다 보정값을 100회 측정하고 측정값의 표준편차를 확인하였다. 그림에서는 35.3GHz이하 영역에서 보정값이 불안정한 것을 확인할 수 있는데, 이는 안테나 1차 시체를 이용하여 측정된 결과로 안테나 성능상의 문제로 나타나는 현상이다.

그림 14는 35.5GHz에서 합채널 대비 차채널의 크기비와 위상차를 나타내며 수치상의 결과는 표 2와 같다. 결과를 통해 해당 반송주파수에서 비교적 안정적으로 채널보정 값 측정이 이루어짐을 확인할 수 있다.

라. 널포인트 및 모노펄스기울기 측정

널포인트 및 모노펄스기울기 측정을 위하여, 그림 15와 같이 혼안테나를 이용하여 정현파를 송신한다. 탐색기에서는 김발을 제어하여 2차원 스캔을 수행하고, 합/차채널의 신호크기 및 위상을 측정한다.

널포인트는 차채널의 신호크기가 최소, 합채널의 신호크기가 최대인 점으로 모노펄스 기울기를 측정하기 위한 원점이 된다. 측정결과 방위각채널의 널포인트는 -2.9, 1.0도, 고각채널의 널포인트는 -2.1, 1.0도로 측정

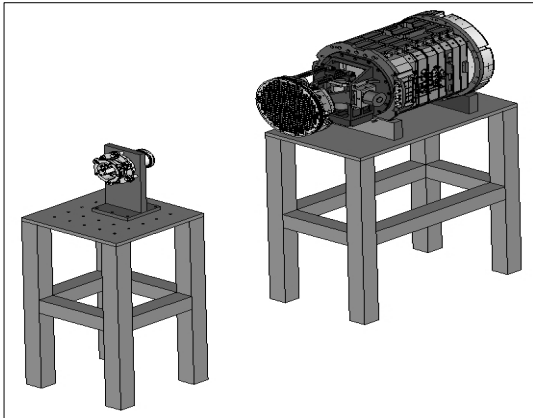


그림 15. 널포인트 및 모노펄스기울기 측정
 Fig. 15. Measuring the null point and mono-pulse slop.

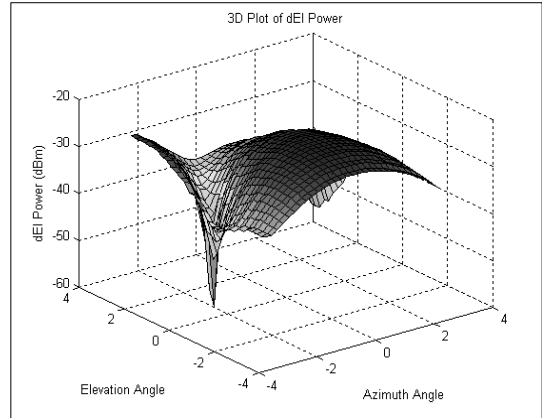


그림 18. 고각채널 신호크기 측정
 Fig. 18. Magnitude of delta-elevation ch.

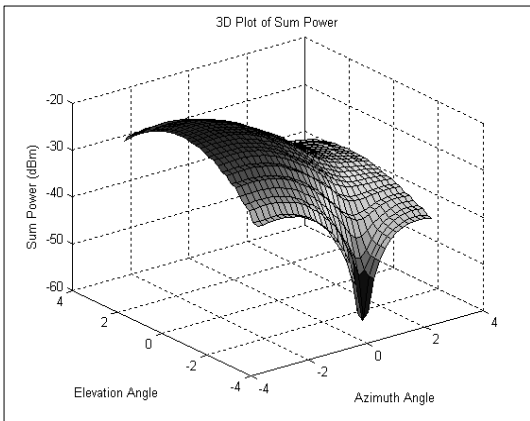


그림 16. 합채널 신호크기 측정
 Fig. 16. Magnitude of sum ch.

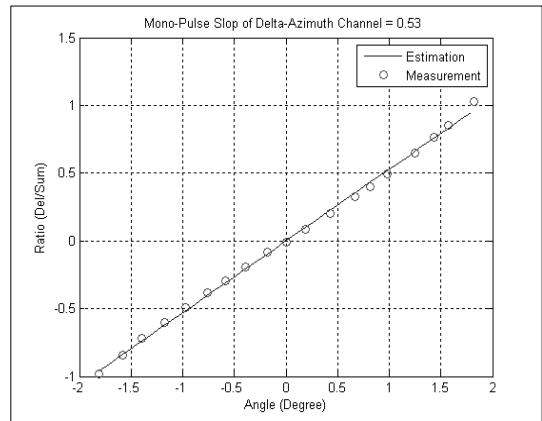


그림 19. 방위각 기울기 측정값 및 추정값
 Fig. 19. Measurements and mono-pulse slop estimate of delta-azimuth.

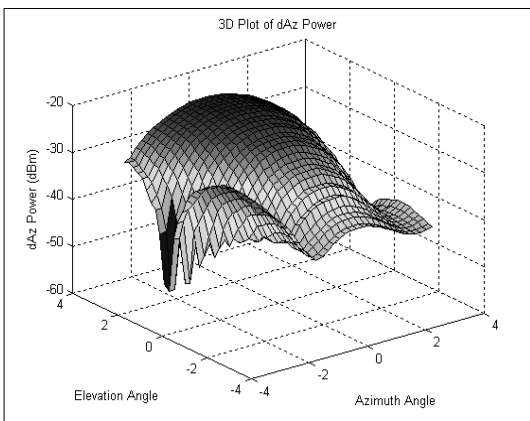


그림 17. 방위각채널 신호크기 측정
 Fig. 17. Magnitude of delta-azimuth ch.

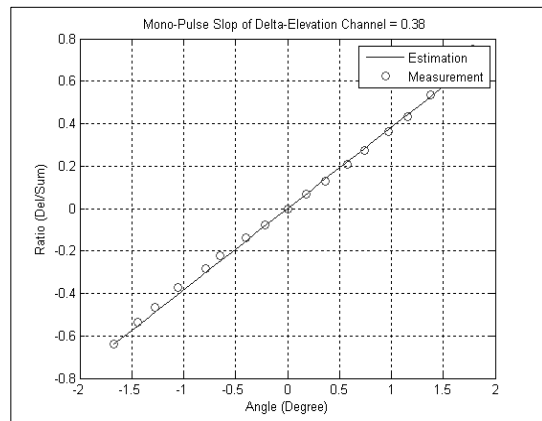


그림 20. 고각 기울기 측정값 및 추정값
 Fig. 20. Measurements and mono-pulse slop estimate of delta-elevation.

되었다. 그림 16~18은 합/차채널의 신호크기 측정결과이다.

그림 19~20은 모노펄스 기울기를 계산하기 위하여 방각 채널의 널포인트를 기준으로 방위각/고각방향으로 스캔하였을 때 기울기 측정값 및 추정값을 나타낸다.

기울기 추정은 최소자승법을 이용하였다. 이렇게 계산된 모노펄스기울기는 방위각 0.53, 고각 0.38이다.

2. 탐색기 운용 및 시험을 위한 소프트웨어

본 절에서는 탐색기 운용 및 시험을 위해 개발한 소프트웨어를 소개한다. 아래 소프트웨어들은 탐색기 운용 PC에서 동작시키며, RS-232C 통신을 이용하여 탐색기의 신호처리장치와 연동한다.

가. 탐색기 운용/제어 소프트웨어

탐색기 운용/제어 소프트웨어는 탐색기 모드제어 및 하부 장치들에 대한 연동제어, 신호처리 및 추적결과를 모니터링 할 수 있도록 개발하였으며, 형상은 그림 21과 같다.

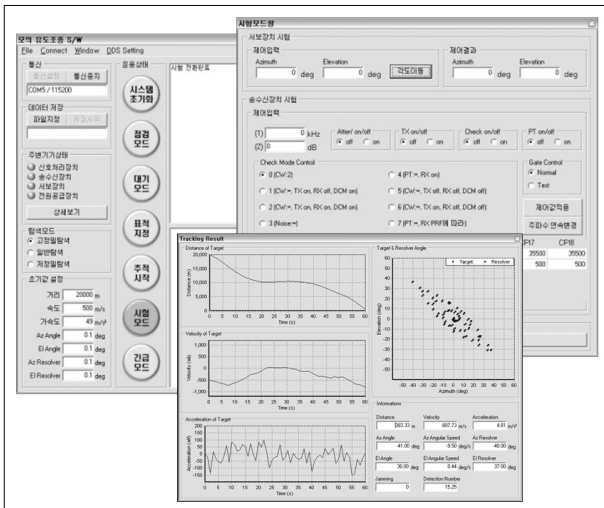


그림 21. 탐색기 운용/제어 소프트웨어
Fig. 21. Operation control software for seeker.

나. 김발제어 소프트웨어

김발제어 소프트웨어는 탐색기 탐색 및 추적 시 김발제어의 성능을 평가하고자 개발한 소프트웨어로 사용자 인터페이스 향상으로 비주얼한 성능평가가 가능하며, 형상은 그림 22와 같다.

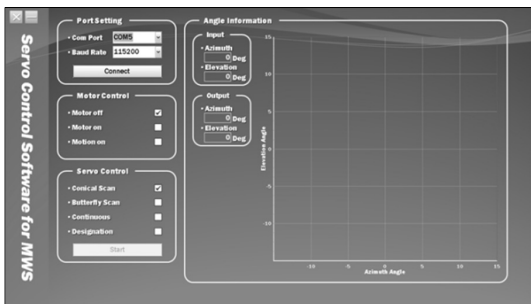


그림 22. 김발제어 소프트웨어
Fig. 22. Gimbals control software.

다. 모노펄스 기울기 측정 소프트웨어

닐 포인트 및 모노펄스 기울기 측정을 위한 소프트웨어이다. 2차원 패턴으로 김발제어가 가능하고, 신호처리 결과를 그래프로 볼 수 있다. 형상은 그림 23과 같다.

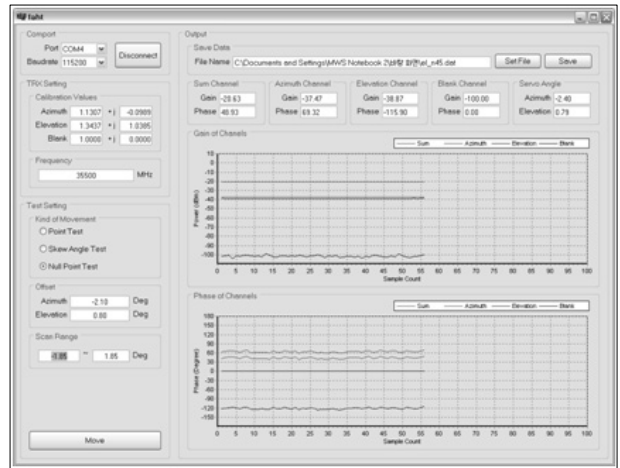


그림 23. 모노펄스 기울기 측정 소프트웨어
Fig. 23. Software to measure mono-pulse slop.

IV. 결 론

본 논문에서는 밀리미터파 탐색기 신호처리장치의 개발 및 시험에 대하여 기술하였다. 신호처리장치는 효율성 및 확장성을 고려하여 FPGA와 2개의 DSP를 탑재하고 있으나, 시험을 통해 1개의 DSP만으로 HPRF 파형의 고속신호처리와 운용제어가 가능함을 확인하였다. 또한 시험을 통하여 신호처리장치의 주요기능들을 검증하였다.

현재 진행 중인 내용은 MPRF(Medium Pulse Repetition Frequency), HRR(High Resolution Ranging)에 대한 신호처리 알고리즘개발과 2개의 DSP를 이용한 분산처리구조화를 진행 중이다. 또한 HILS(Hardware-in-the-loop simulation)를 이용한 시험도 준비 중이다.

참 고 문 헌

[1] Ji-yang Yu, Yang Li, "An efficient digital down converter architecture for wide band radar receiver," *Radar Conference, IET International*, pp. 1-4, Guillin, China, 20-22 April 2009.
[2] 이구성, 성하중, 김기만, 이충용, "능동 소나 환경에서 CFAR 탐지기의 성능 비교", *대한전자공학회*

학술대회 논문집 (신호처리합동), 제11권, 1호, pp. 327~330, Jan. 1998.

- [3] *Radar System Analysis and Modeling*, David K. Barton, Artech House, pp. 388~410, 2004.
- [4] *Radar System Analysis and Modeling*, David K. Barton, Artech House, pp. 420, 2004.
- [5] 명선양, 전순용, “능동형 Kalman filter를 이용한 지상감시레이더의 표적탐지능력 향상에 관한 연구”, *전자공학회논문지-SC*, 제46권, 3호, pp. 52~58, May 2009.

— 저 자 소 개 —



하 창 훈(정회원)-교신저자
 2003년 아주대학교 전자공학과
 학사 졸업.
 2005년 아주대학교 전자공학과
 석사 졸업.
 2005년~2009년 엘지전자 연구원
 2009년~현재 삼성탈레스 연구원
 <주관심분야 : 통신, 신호처리, 제어>



박 판 수(정회원)
 1997년 영남대학교 전산공학과
 학사 졸업
 1997년~2000년 삼성전자 연구원
 2000년~현재 삼성탈레스 연구원
 <주관심분야 : 레이더 신호처리,
 신호감시, 디지털 통신>